Fitter report for atm
Fri Jul 14 19:59:47 2023
Quartus Prime Version 22.1std.1 Build 917 02/14/2023 SC Lite Edition

```
_____
; Table of Contents ;
_____
 1. Legal Notice
 2. Fitter Summary
 3. Fitter Settings
 4. Parallel Compilation
 5. Fitter Netlist Optimizations
 6. Ignored Assignments
 7. Incremental Compilation Preservation Summary
 8. Incremental Compilation Partition Settings
 9. Incremental Compilation Placement Preservation
10. Pin-Out File
11. Fitter Resource Usage Summary
12. Fitter Partition Statistics
13. Input Pins
14. Output Pins
15. I/O Bank Usage
16. All Package Pins
17. I/O Assignment Warnings
18. Fitter Resource Utilization by Entity
19. Delay Chain Summary
20. Pad To Core Delay Chain Fanout
21. Control Signals
22. Global & Other Fast Signals
23. Fitter DSP Block Usage Summary
24. DSP Block Details
25. Routing Usage Summary
26. I/O Rules Summary
27. I/O Rules Details
28. I/O Rules Matrix
29. Fitter Device Options
30. Operating Settings and Conditions
31. Estimated Delay Added for Hold Timing Summary
32. Estimated Delay Added for Hold Timing Details
33. Fitter Messages
34. Fitter Suppressed Messages
```

```
; Legal Notice ;
```

Copyright (C) 2023 Intel Corporation. All rights reserved. Your use of Intel Corporation's design tools, logic functions

and other software and tools, and any partner logic functions, and any output files from any of the foregoing (including device programming or simulation files), and any associated documentation or information are expressly subject to the terms and conditions of the Intel Program License Subscription Agreement, the Intel Quartus Prime License Agreement, the Intel FPGA IP License Agreement, or other applicable license agreement, including, without limitation, that your use is for the sole purpose of programming logic devices manufactured by Intel and sold by Intel or its authorized distributors. Please refer to the applicable agreement for further details, at https://fpgasoftware.intel.com/eula.

```
; Fitter Summary
+-----
; Fitter Status
                          ; Successful - Fri Jul 14 19:17:00 2023
; Quartus Prime Version ; 22.1std.1 Build 917 02/14/2023 SC Lite Edition
; Revision Name
                          ; atm
; Top-level Entity Name ; atm
; Family
                         ; Cyclone V
; Device
                          ; 5CSEMA5F31C6
; Timing Models
                   ; Final
; Logic utilization (in ALMs) ; 242 / 32,070 ( < 1 % )
; Total registers
              ; 213
; Total pins
                          ; 34 / 457 ( 7 % )
; Total virtual pins
                          ; 0
; Total block memory bits ; 0 / 4,065,280 ( 0 % )
; Total RAM Blocks
                         ; 0 / 397 ( 0 % )
; Total DSP Blocks
                  ; 1 / 87 ( 1 % )
; Total HSSI RX PCSs
                          ; 0
```

```
; Total HSSI PMA RX Deserializers ; 0
; Total HSSI TX PCSs
                                   ; 0
 Total HSSI PMA TX Serializers
                                  ; 0 / 6 ( 0 % )
 Total PLLs
                                   ; 0 / 4 ( 0 % )
 Total DLLs
; Fitter Settings
; Option
                                                                       ; Setting
                         ; Default Value
; Device
                                                                       ; 5CSEMA5F31C6
; Minimum Core Junction Temperature
                                                                       ; 0
; Maximum Core Junction Temperature
                                                                       ; 85
                                                                       ; Off
; Use smart compilation
                         ; Off
; Enable parallel Assembler and Timing Analyzer during compilation
                                                                       ; On
                         ; On
; Enable compact report table
                                                                       ; Off
                         ; Off
; Router Timing Optimization Level
                                                                       ; Normal
                         ; Normal
; Perform Clocking Topology Analysis During Routing
                                                                       ; Off
; Placement Effort Multiplier
                                                                       ; 1.0
                          ; 1.0
; Device initialization clock source
                                                                       ; INIT_INTOSC
                         ; INIT_INTOSC
; Optimize Hold Timing
                                                                       ; All Paths
                         ; All Paths
                                                                       ; On
; Optimize Multi-Corner Timing
; Auto RAM to MLAB Conversion
                                                                       ; On
```

```
; On
; Equivalent RAM and MLAB Power Up
                                                                        ; Auto
                          ; Auto
; Equivalent RAM and MLAB Paused Read Capabilities
                                                                       ; Care
                          ; Care
; Power Optimization During Fitting
                                                                        ; Normal
compilation
                                ; Normal compilation
                                                                        ; Off
; SSN Optimization
                          ; Off
; Optimize Timing
                                                                        ; Normal
compilation
                                ; Normal compilation
                                                                        ; Off
; Optimize Timing for ECOs
                          ; Off
; Regenerate Full Fit Report During ECO Compiles
                                                                        ; Off
                          ; Off
; Optimize IOC Register Placement for Timing
                                                                        ; Normal
                          ; Normal
; Final Placement Optimizations
Automatically
                                       ; Automatically
; Fitter Aggressive Routability Optimizations
Automatically
                                       ; Automatically
; Fitter Initial Placement Seed
                                                                       ; 1
                          ; 1
; Periphery to Core Placement and Routing Optimization
                                                                        ; Off
                          ; Off
                                                                        ; Off
; Weak Pull-Up Resistor
                          ; Off
; Enable Bus-Hold Circuitry
                                                                        ; Off
                          ; Off
; Auto Packed Registers
                                                                        ; Auto
                          ; Auto
                                                                       ; On
; Auto Delay Chains
                          ; On
                                                                        ; Off
; Auto Delay Chains for High Fanout Input Pins
                          ; Off
; Treat Bidirectional Pin as Output Pin
                                                                        ; Off
                          ; Off
                                                                        ; Off
; Perform Physical Synthesis for Combinational Logic for Fitting
                          ; Off
; Perform Physical Synthesis for Combinational Logic for Performance ; Off
                          ; Off
; Perform Register Duplication for Performance
                                                                        ; Off
                          ; Off
; Perform Register Retiming for Performance
                                                                       ; Off
                          ; Off
; Perform Asynchronous Signal Pipelining
                                                                        ; Off
                         ; Off
; Fitter Effort
                                                                        ; Auto Fit
                          ; Auto Fit
; Physical Synthesis Effort Level
                                                                        ; Normal
```

```
; Normal
; Logic Cell Insertion - Logic Duplication
                                                                 ; Auto
                       ; Auto
; Auto Register Duplication
                                                                 ; Auto
                       ; Auto
; Auto Global Clock
                                                                 ; On
                       ; On
; Auto Global Register Control Signals
                                                                 ; On
                       ; On
; Reserve all unused pins
                                                                 ; As input
tri-stated with weak pull-up; As input tri-stated with weak pull-up;
; Synchronizer Identification
                                                                 ; Auto
                       ; Auto
; Enable Beneficial Skew Optimization
                                                                 ; On
                       ; On
; Optimize Design for Metastability
                                                                 ; On
; Active Serial clock source
                                                                 ; FREQ_100MHz
                       ; FREQ_100MHz
                                                                 ; Off
; Force Fitter to Avoid Periphery Placement Warnings
                       ; Off
; Clamping Diode
                                                                 ; Off
                       ; Off
; Enable input tri-state on active configuration pins in user mode
                                                                 ; Off
                       ; Off
; Advanced Physical Optimization
                                                                 ; On
    -----+
; Parallel Compilation
                           ; Number
 Number detected on machine; 12
                   ; 6
; Maximum allowed
                         ; 1.02
; Average used
 Maximum used
                          ; 6
                         ; % Time Used
 Usage by Processor
    Processor 1
                          ; 100.0%
```

0.6%

; 0.4%

0.5% 0.4%

Processor 2

Processor 3

Processor 4

Processor 5 Processor 6

```
; Fitter Netlist Optimizations
+-----
; Node
                         ; Action
                                     ; Operation
                                  ; Node Port ; Node Port Name ; Destination Node
                ; Destination Port ; Destination Port Name ;
; clk~inputCLKENA0
                         ; Created
                                     ; Placement
      ; Fitter Periphery Placement ;
; amount[2]
                         ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization;
amount[2]~DUPLICATE
; amount[9]
                         ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization
amount[9]~DUPLICATE
; balance_database[0][14] ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization
balance database[0][14]~DUPLICATE ;
; balance_database[1][0] ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization
balance_database[1][0]~DUPLICATE ;
; balance_database[1][9] ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization
balance_database[1][9]~DUPLICATE ;
; balance_database[2][0] ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization
balance database[2][0]~DUPLICATE ;
; balance_database[3][10] ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization
balance_database[3][10]~DUPLICATE ;
                         ; Duplicated ; Router Logic Cell Insertion and Logic
; state.Finish
Duplication; Routability optimization
state.Finish~DUPLICATE
; state.Idle
                         ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization
state.Idle~DUPLICATE
; timer[1][19]
                         ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization
timer[1][19]~DUPLICATE
```

```
; timer[2][21]
               ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization;
timer[2][21]~DUPLICATE
; timer[3][9]
               ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization
timer[3][9]~DUPLICATE
; timer[3][21]
               ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization;
timer[3][21]~DUPLICATE
; timer[3][22]
               ; Duplicated ; Router Logic Cell Insertion and Logic
Duplication; Routability optimization;
timer[3][22]~DUPLICATE
-----
; Ignored Assignments
Ignored Source ;
+-----
; I/O Standard ; atm
                          ; Pin ; 3.3-V LVCMOS ; QSF
                 ;
Assignment;
; I/O Standard ; atm
             ; ; accNumber ; 3.3-V LVCMOS ; QSF
Assignment;
                          ; amount_in ; 3.3-V LVCMOS ; QSF
; I/O Standard ; atm
              ;
Assignment;
; I/O Standard ; atm
                          ; clk_1Hz ; 3.3-V LVCMOS ; QSF
Assignment;
; Incremental Compilation Preservation Summary
+-----
; Type
            ; Total [A + B] ; From Design Partitions [A] ; From
Rapid Recompile [B];
-----+
; Placement (by node) ;
```

```
-- Requested ; 0.00 % ( 0 / 689 ) ; 0.00 % ( 0 / 689 ) ; 0.00 % (
0 / 689 )
 -- Achieved
                   ; 0.00 % ( 0 / 689 ) ; 0.00 % ( 0 / 689 )
                                                                ; 0.00 % (
0 / 689 )
; Routing (by net)
                   ; 0.00 % ( 0 / 0 ) ; 0.00 % ( 0 / 0 )
                                                            ; 0.00 % (
 -- Requested
0 / 0 )
                   ; 0.00 % ( 0 / 0 ) ; 0.00 % ( 0 / 0 )
; -- Achieved
                                                                ; 0.00 % (
0 / 0 )
; Incremental Compilation Partition Settings
                            ; Partition Type ; Netlist Type Used ;
; Partition Name
Preservation Level Used; Netlist Type Requested; Preservation Level Requested;
; Top
                             ; User-created ; Source File
                                                               ; N/A
          ; Source File
                                 ; N/A
; hard_block:auto_generated_inst ; Auto-generated ; Source File
                                                               ; N/A
          ; Source File
                                 ; N/A
hard_block:auto_generated_inst;
  -----+
; Incremental Compilation Placement Preservation
+----+
; Partition Name
                             ; Preservation Achieved ; Preservation Level Used
```

```
; Netlist Type Used ; Preservation Method ; Notes ;
+----+
; Top
                    ; 0.00 % ( 0 / 689 ) ; N/A
; Source File ; N/A
; hard_block:auto_generated_inst ; 0.00 % ( 0 / 0 )
                                  ; N/A
; Source File ; N/A
+-----
+----+
+----+
; Pin-Out File ;
+----+
The pin-out file can be found in D:/INTEL UNNATI/Atm_mini/output_files/atm.pin.
+------
; Fitter Resource Usage Summary
+-----
+----+
; Resource
                                        ; Usage
; % ;
+-----
; Logic utilization (ALMs needed / total ALMs on device) ; 242 / 32,070
; < 1 %;
; ALMs needed [=A-B+C]
                                        ; 242
    [A] ALMs used in final placement [=a+b+c+d]
                                        ; 245 / 32,070
; < 1 %;
      [a] ALMs used for LUT logic and registers
                                       ; 95
      [b] ALMs used for LUT logic
                                        ; 145
      [c] ALMs used for registers
                                        ; 5
      [d] ALMs used for memory (up to half of total ALMs); 0
    [B] Estimate of ALMs recoverable by dense packing ; 6 / 32,070
 < 1 %;
    [C] Estimate of ALMs unavailable [=a+b+c+d]
                                       ; 3 / 32,070
; < 1 %;
      [a] Due to location constrained logic
                                        ; 0
      [b] Due to LAB-wide signal conflicts
                                        ; 0
      [c] Due to LAB input limits
                                        ; 3
```

```
[d] Due to virtual I/Os
                                                               ; 0
; Difficulty packing design
                                                               ; Low
; Total LABs: partially or completely used
                                                               ; 30 / 3,207
; < 1 %;
     -- Logic LABs
                                                               ; 30
      -- Memory LABs (up to half of total LABs)
                                                               ; 0
; Combinational ALUT usage for logic
                                                               ; 421
     -- 7 input functions
                                                               ; 1
     -- 6 input functions
                                                               ; 73
     -- 5 input functions
                                                               ; 84
     -- 4 input functions
                                                               ; 68
     -- <=3 input functions
                                                               ; 195
; Combinational ALUT usage for route-throughs
                                                               ; 0
; Dedicated logic registers
                                                               ; 213
     -- By type:
        -- Primary logic registers
                                                               ; 199 / 64,140
         -- Secondary logic registers
                                                               ; 14 / 64,140
; < 1 %;
     -- By function:
          -- Design implementation registers
                                                               ; 199
         -- Routing optimization registers
                                                              ; 14
                                                               ;
; Virtual pins
                                                               ; 0
```

```
; I/O pins
                                                               ; 34 / 457
; 7 %;
; -- Clock pins
                                                               ; 1 / 8
  -- Dedicated input pins
                                                               ; 0 / 21
; 0 % ;
; Hard processor system peripheral utilization
                                                               ; 0 / 1 ( 0 % )
      -- Boot from FPGA
                                                               ; 0 / 1 ( 0 % )
      -- Clock resets
      -- Cross trigger
                                                               ; 0 / 1 ( 0 % )
;
      -- S2F AXI
                                                               ; 0 / 1 ( 0 % )
      -- F2S AXI
                                                               ; 0 / 1 ( 0 % )
      -- AXI Lightweight
                                                               ; 0 / 1 ( 0 % )
      -- SDRAM
                                                               ; 0 / 1 ( 0 % )
                                                               ; 0 / 1 ( 0 % )
      -- Interrupts
      -- JTAG
                                                               ; 0 / 1 ( 0 % )
      -- Loan I/O
                                                               ; 0 / 1 ( 0 % )
                                                               ; 0 / 1 ( 0 % )
      -- MPU event standby
                                                               ; 0 / 1 ( 0 % )
      -- MPU general purpose
      -- STM event
                                                               ; 0 / 1 ( 0 % )
      -- TPIU trace
                                                               ; 0 / 1 ( 0 % )
                                                               ; 0 / 1 ( 0 % )
      -- DMA
      -- CAN
                                                               ; 0 / 2 ( 0 % )
                                                               ; 0 / 2 ( 0 % )
      -- EMAC
      -- I2C
                                                               ; 0 / 4 ( 0 % )
      -- NAND Flash
                                                               ; 0 / 1 ( 0 % )
                                                               ; 0 / 1 ( 0 % )
      -- QSPI
```

```
-- SDMMC
                                                            ; 0 / 1 ( 0 % )
     -- SPI Master
                                                           ; 0 / 2 ( 0 % )
     -- SPI Slave
                                                           ; 0 / 2 ( 0 % )
      ;
                                                           ; 0 / 2 ( 0 % )
     -- UART
                                                            ; 0 / 2 ( 0 % )
    -- USB
                                                           ;
; M10K blocks
                                                            ; 0 / 397
; 0 % ;
; Total MLAB memory bits
                                                            ; 0
; Total block memory bits
                                                           ; 0 / 4,065,280
; Total block memory implementation bits
                                                           ; 0 / 4,065,280
; 0 % ;
; Total DSP Blocks
                                                            ; 1 / 87
; 1 %;
; Fractional PLLs
                                                           ; 0 / 6
; 0 % ;
; Global signals
                                                           ; 1
; -- Global clocks
                                                           ; 1 / 16
; 6 %;
; -- Quadrant clocks
                                                            ; 0 / 66
; 0 % ;
; -- Horizontal periphery clocks
                                                           ; 0 / 18
; 0 % ;
; SERDES Transmitters
                                                            ; 0 / 100
; 0 %;
; SERDES Receivers
                                                           ; 0 / 100
; 0 % ;
; JTAGs
                                                            ; 0 / 1
; 0 %
; ASMI blocks
                                                           ; 0 / 1
; 0 % ;
; CRC blocks
                                                           ; 0 / 1
; 0 %;
; Remote update blocks
                                                           ; 0 / 1
; 0 % ;
; Oscillator blocks
                                                            ; 0 / 1
```

```
; 0 % ;
; Impedance control blocks
                                                         ; 0 / 4
; 0 %
; Hard Memory Controllers
                                                         ; 0 / 2
; 0 %
; Average interconnect usage (total/H/V)
                                                         ; 0.1% / 0.2% / 0.1%
; Peak interconnect usage (total/H/V)
                                                         ; 3.0% / 3.3% / 2.0%
; Maximum fan-out
                                                         ; 214
; Highest non-global fan-out
                                                         ; 122
; Total fan-out
                                                         ; 2629
; Average fan-out
                                                         ; 3.73
; Fitter Partition Statistics
+-----
; Statistic
                                                         ; Top
 ; hard_block:auto_generated_inst ;
; Logic utilization (ALMs needed / total ALMs on device)        ; 242 / 32070 ( < 1 %
); 0 / 32070 ( 0 % )
; ALMs needed [=A-B+C]
                                                        ; 242
 ; 0
     [A] ALMs used in final placement [=a+b+c+d]
                                                        ; 245 / 32070 ( < 1 %
); 0 / 32070 ( 0 % )
         [a] ALMs used for LUT logic and registers
                                                        ; 95
 ; 0
        [b] ALMs used for LUT logic
                                                         ; 145
 ; 0
         [c] ALMs used for registers
         [d] ALMs used for memory (up to half of total ALMs); 0
;
 ; 0
     [B] Estimate of ALMs recoverable by dense packing ; 6 / 32070 ( < 1 % )
 ; 0 / 32070 ( 0 % )
    [C] Estimate of ALMs unavailable [=a+b+c+d]; 3 / 32070 ( < 1 % )
 ; 0 / 32070 ( 0 % )
         [a] Due to location constrained logic
```

```
; 0
         [b] Due to LAB-wide signal conflicts
                                                            ; 0
         [c] Due to LAB input limits
                                                            ; 3
 ; 0
         [d] Due to virtual I/Os
                                                            ; 0
; Difficulty packing design
                                                            ; Low
; Total LABs: partially or completely used
                                                            ; 30 / 3207 ( < 1 % )
 ; 0 / 3207 ( 0 % )
 -- Logic LABs
                                                            ; 30
; -- Memory LABs (up to half of total LABs)
                                                            ; 0
; Combinational ALUT usage for logic
                                                            ; 421
; -- 7 input functions
                                                            ; 1
 -- 6 input functions
                                                            ; 73
; -- 5 input functions
                                                            ; 84
 -- 4 input functions
                                                            ; 68
                                                            ; 195
 -- <=3 input functions
; Combinational ALUT usage for route-throughs
                                                            ; 0
; Memory ALUT usage
                                                            ; 0
 -- 64-address deep
                                                            ; 0
 -- 32-address deep
                                                            ; 0
; Dedicated logic registers
                                                            ; 0
 -- By type:
                                                            ; 199 / 64140 ( < 1 %
       -- Primary logic registers
); 0 / 64140 (0%)
        -- Secondary logic registers
                                                            ; 14 / 64140 ( < 1 %
```

```
) ; 0 / 64140 ( 0 % )
    -- By function:
         -- Design implementation registers
                                                             ; 199
         -- Routing optimization registers
                                                             ; 14
 ; 0
; Virtual pins
                                                             ; 0
 ; 0
; I/O pins
                                                             ; 34
 ; 0
; I/O registers
                                                             ; 0
; Total block memory bits
                                                             ; 0
; Total block memory implementation bits
 ; 0
; DSP block
                                                             ; 1 / 87 ( 1 % )
 ; 0 / 87 (0%)
; Clock enable block
                                                             ; 1 / 116 ( < 1 % )
 ; 0 / 116 ( 0 % )
; Connections
 -- Input Connections
    -- Registered Input Connections
                                                             ; 0
; -- Output Connections
                                                             ; 0
    -- Registered Output Connections
                                                             ; 0
; Internal Connections
   -- Total Connections
                                                             ; 2632
; -- Registered Connections
                                                             ; 783
; External Connections
    -- Top
```

```
-- hard_block:auto_generated_inst
                                                          ; 0
; Partition Interface
    -- Input Ports
                                                          ; 15
 -- Output Ports
                                                          ; 19
    -- Bidir Ports
                                                          ; 0
; Registered Ports
    -- Registered Input Ports
   -- Registered Output Ports
; Port Connectivity
    -- Input Ports driven by GND
                                                          ; 0
  -- Output Ports driven by GND
 -- Input Ports driven by VCC
    -- Output Ports driven by VCC
 ; 0
 -- Input Ports with no Source
    -- Output Ports with no Source
 ; 0
 -- Input Ports with no Fanout
    -- Output Ports with no Fanout
; Input Pins
```

```
----+
            ; Pin # ; I/O Bank ; X coordinate ; Y coordinate ; Z coordinate ;
Combinational Fan-Out; Registered Fan-Out; Global; Input Register; PCI I/O
Enabled; Bus Hold; Weak Pull Up; I/O Standard; Termination; Termination
Control Block; Location assigned by; Slew Rate;
----+-----+-----
                                       ; 0
                                                              ; 9
; Pin[0]
            ; AK18
                                                  ; 57
                                                    ; no
                               ; no
                                       ; no
         ; Off
                    ; 3.3-V LVCMOS ; Off
; no
; User
                  ; no
                                       ; 0
                                                  ; 51
; Pin[1]
            ; AK19 ; 4A
                           ; 60
                                                              ; 9
                                                    ; no
                               ; no
                    ; 3.3-V LVCMOS ; Off
         ; Off
; no
; User
; accNumber[0]
            ; AJ19 ; 4A
                           ; 60
                                       ; 0
                                                  ; 34
                                                              ; 3
                               ; no
                                       ; no
                                                    ; no
         ; Off
                    ; 3.3-V LVCMOS ; Off
; no
                 ; no
; User
; accNumber[1] ; AJ17 ; 4A
                           ; 58
                                      ; 0
                                                              ; 3
                                                  ; 40
               ; 0
                               ; no
                                       ; no
                                                    ; no
; no
         ; Off
                    ; 3.3-V LVCMOS ; Off
; User
                 ; no
                           ; 54
                                      ; 0
                                                  ; 34
; amount_in[0]
           ; AJ16 ; 4A
20
                                        ; no
                                 ; no
                                                     ; no
                      ; 3.3-V LVCMOS ; Off
  ; no
           ; Off
                   ; no
 ; User
; amount_in[1] ; AH18 ; 4A
                           ; 56
                                      ; 0
                                                  ; 51
                 ; 0
                                 ; no
                      ; 3.3-V LVCMOS ; Off
  ; no
           ; Off
 ; User
                   ; no
                           ; 56
                                                  ; 34
; amount_in[2] ; AH17 ; 4A
                                 ; no
20
                                        ; no
                                                     ; no
           ; Off
                      ; 3.3-V LVCMOS ; Off
  ; no
 ; User
                   ; no
                                      ; 0
                                                  ; 74
; amount_in[3]
            ; AG16 ; 4A
                           ; 50
                                                              ;
                                 ; no
                                        ; no
                                                     ; no
                 ; 0
                    ; 3.3-V LVCMOS ; Off
          ; Off
  ; no
 ; User
                   ; no
                           ; 52
                                      ; 0
                                                  ; 34
; card_inserted ; AE16 ; 4A
                                                              ; 2
                               ; no
                                       ; no
                                                    ; no
         ; Off
                    ; 3.3-V LVCMOS ; Off
; no
```

```
; User
             ; no
; clk
         ; AF14 ; 3B
                    ; 32
214
                        ; yes
       ; Off
                ; 3.3-V LVCMOS ; Off
; no
              ; no
 ; User
; dep
         ; AA18 ; 4A
                   ; 68
                            ; 0
                                     ; 17
                                             ; 3
           ; 0
                                      ; no
                       ; no
                            ; no
               ; 3.3-V LVCMOS ; Off
      ; Off
; no
; User
             ; no
         ; AA19 ; 4A
                   ; 72
                            ; 0
; enter
                                     ; 17
55
            ; 0
                        ; no
                             ; no
                                       ; no
 ; no
       ; Off
                ; 3.3-V LVCMOS ; Off
 ; User
              ; no
         ; AE17 ; 4A
                   ; 50
                                             ; 2
; mini_s
                            ; 0
                                     ; 40
           ; 0
                       ; no
                            ; no
                                      ; no
      ; Off
               ; 3.3-V LVCMOS ; Off
; no
; User
             ; no
                   ; 52
                            ; 0
; reset
         ; AF16 ; 4A
                                     ; 51
            ; 0
122
                        ; no
                             ; no
                                       ; no
                ; 3.3-V LVCMOS ; Off
 ; no
       ; Off
              ; no
 ; User
         ; AC20 ; 4A
; with_d
                   ; 76
                            ; 0
                                             ; 4
                                    ; 0
                       ; no
                                      ; no
                            ; no
      ; Off
               ; 3.3-V LVCMOS ; Off
; no
; User
             ; no
---+-----+
; Output Pins
-+----+
        ; Pin # ; I/O Bank ; X coordinate ; Y coordinate ; Z coordinate ;
```

```
Output Register; Output Enable Register; Slew Rate; PCI I/O Enabled; Open Drain
; TRI Primitive ; Bus Hold ; Weak Pull Up ; I/O Standard ; Current Strength ;
                               ; Termination Control Block ; Output Buffer
Pre-emphasis ; Voltage Output Differential ; Output Buffer Delay ; Output Buffer
Delay Control; Location assigned by; Output Enable Source; Output Enable Group;
      ; 52
; accountfound ; W16
                                                            ; 17
                     ; 4A
            ; no
                                              ; no
                                                                     ; Off
                       ; Off
                                     ; 3.3-V LVCMOS ; 2mA
no
                                                  ; no
                                                ; Off
; no
User
                     ; 3A
                                              ; 0
; balance[0]
              ; AG2
                                ; 16
                                                                          ; no
                                                               ; no
                                   ; 1
            ; no
                                              ; no
                                     ; 2.5 V
                       ; Off
                                                   ; Default
                                                                     ; Series
no
             ; no
50 Ohm without Calibration;
                                                   ; no
                                                ; Off
; no
Fitter
; balance[10]
             ; AD12
                                ; 16
                                              ; 0
                                                            ; 17
                                                                          ; no
            ; no
                                   ; 1
                                               ; no
                                                               ; no
                       ; Off
                                     ; 2.5 V
                                                   ; Default
                                                                     ; Series
             ; no
50 Ohm without Calibration;
                                                   ; no
; no
                                                ; Off
Fitter
                                                            ; 0
; balance[11] ; AC12
                                ; 16
                                              ; 0
                     ; 3A
                                                                          ; no
                                                                           ;
            ; no
                                   ; 1
                                              ; no
                                                               ; no
                       ; Off
                                     ; 2.5 V
                                                   ; Default
             ; no
                                                                     ; Series
no
50 Ohm without Calibration; --
                                                   ; no
                                                 ; Off
; no
Fitter
; balance[12] ; AH3
                                               0
                                                             51
                     ; 3A
                                ; 16
                                                                          ; no
            ; no
                                                               ; no
                                              ; no
                                   ; 1
                       ; Off
                                     ; 2.5 V
             ; no
                                                   ; Default
no
                                                                     ; Series
50 Ohm without Calibration;
                                                   ; no
                                                ; Off
; no
                                                                            ;
Fitter
                                ; 14
; balance[13]
            ; AJ1
                                              ; 0
                                                               ; no
                                   ; 1
            ; no
                                     ; 2.5 V
                                                   ; Default
                       ; Off
             ; no
50 Ohm without Calibration;
                                                   ;
                                                    no
; no
                                                ; Off
                                                                            ;
Fitter
                                ; 14
                                                            ; 34
; balance[14] ; AG5
                      3A
                                              ; 0
                                                                          ; no
            ; no
                                              ; no
                                                               ; no
                                     ; 2.5 V
                       ; Off
             ; no
                                                   ; Default
                                                                     ; Series
```

```
50 Ohm without Calibration ; --
                                                                                                                              ; no
                                                                                                                        ; Off
; no
Fitter
; balance[15] ; W25 ; 5B ; 89
                                                                                                                    ; 20
                                                                                                                                                        ; 43
                                                                                      ; 1
                                                                                                                      ; no ; no ; no ;
; no
              ; no ; Off
                                                                                                                      ; Default
; no
                                                                                               ; 2.5 V
50 Ohm without Calibration ; --
                                                                                                                           ; Off
; no ; 0
Fitter
Fitter ; - ; balance[1] ; AH5 ; 3A
                                                                                                                    ; 0
; no
                                                                                                                     , olivery control in the control in 
                                                                                                                                                        ; 51
                                                                                ; 14
                                                                                      ; 1
                     ; no
                 ; no ; Off
                                                                                              ; 2.5 V
                                                                                                                                                                                ; Series
50 Ohm without Calibration; --
                                                                                                                           ; Off
Fitter
                                                                                                                                                            ;
                                                                                ; 60
; balance[2]   ; V17
                                                      ; 4A
                                                                                                                                                        ; 0
                                                                                                                    ; 0
                                                                                                                    ; no
                           ; no
                                                                                                                                                                 ; no
                                                                                                                                                                                ; Off
                                                                                       ; 3.3-V LVCMOS ; 2mA
                              ; no
                                                           ; Off
                                                                                                                      ; no
; no
                                                                                                                           ; Off
User
                                                                                ; 80
; balance[3] ; V18
                                                       ; 4A
                                                                                                                                                        ; 0
                                                                                                                    ; 0
                                                                                                                                                                                           ; no
                              ; no
                                                                                       ; 1 ; no
                                                                                                                                                                 ; no
                                 ; no
                                                           ; Off
                                                                                               ; 3.3-V LVCMOS ; 2mA
                                                                                                                                                                                ; Off
                                                                                                                     ; no
; no
                                                                                                                           ; Off
User
; balance[4] ; W17
                                                      ; 4A
                                                                                ; 60
                                                                                                                                                        ; 17
                                                                                                                    ; 0
                                                                                         ; 1 ; no
                              ; no
                                                                                                                                                                ; no
                                                                                                                                                                                ; Off
                                 ; no
                                                           ; Off
                                                                                               ; 3.3-V LVCMOS ; 2mA
                                                                                                    ; no
; no
                                                                                                                           ; Off
User
                                                                                ; 80 ; 0 ; no
; balance[5] ; W19
                                                       ; 4A
                                                                                                                                                        ; 17
                             ; no
                                                                                                                                                                 ; no
                               ; no
                                                           ; Off
                                                                                       ; 3.3-V LVCMOS ; 2mA
                                                                                                                                                                                ; Off
                                                                                                                    ; no
; no
                                                                                                                           ; Off
                                                                                                                                                                                                  ;
User
                                                                                                                                                            ;
; balance[6] ; Y19
                                                       ; 4A
                                                                                                                                                        ; 0
                                                                                 ; 84
                                                                                                                    ; 0
                                                                                                                                                                                           ; no
                              ; no
                                                                                          ; 1 ; no
                                                                                                                                                                 ; no
                                                           ; Off
                                                                                               ; 3.3-V LVCMOS ; 2mA
                                                                                                                                                                                ; Off
                                 ; no
                                                                                                                      ; no
                                                                                                                           ; Off
; no
User
                                                                                                                                                            ;
                                                      ; 5A ; 89
                                                                                                                                                        ; 3
; balance[7] ; W20
                                                                                                                 ; 6
                                                                                 ; 1 ; no
; 3.3-V LVCMOS ·
                               ; no
                                                                                                                                                                 ; no
                                                           ; Off
                                 ; no
                                                                                                                                                                                ; Off
                                                                                               ; 3.3-V LVCMOS ; 2mA
                                                                                                              ; no
                                                                       ; 0
                                                                                                                           ; Off
; no
```

```
User
; balance[8]
                             ; 89
                                          ; 8
                                                       ; 3
             ; W21
                     5A
                                                                    ; no
           ; no
                                           ; no
                                                           ; no
                                                                ; Off
                      ; Off
                                  ; 3.3-V LVCMOS ; 2mA
no
            ; no
                                               ; no
                          ; 0
; no
                                             ; Off
User
                             ; 89
                                                        ; 20
; balance[9]
             ; Y21
                     5A
                                          ; 6
                                                                      no
           ; no
                                           ; no
                                                           ; no
                      ; Off
                                                                ; Off
                                  ; 3.3-V LVCMOS ; 2mA
no
            ; no
                                               ; no
; no
                          ; 0
                                             ; Off
                                                                       ;
User
             ; V16
                                                        0
                             ; 52
; clk_out
                                          ; 0
                                                                    ; no
           ; no
                                           ; no
                                                           ; no
                      ; Off
                                    3.3-V LVCMOS; 2mA
                                                                ; Off
no
            ; no
                                               ; no
                                             ; Off
; no
                                                                       ;
User
; pinfound
                                                         74
             ; AG18
                             ; 58
                                          ; 0
                                                                      no
                                           ; no
           ; no
                                                                ; Off
                      ; Off
            ; no
                                   ; 3.3-V LVCMOS ; 2mA
no
                                               ; no
; no
                                             ; Off
Fitter
          ; I/O Bank Usage
+-----
; I/O Bank ; Usage
                          ; VCCIO Voltage ; VREF Voltage ; VCCPD Voltage ;
; B2L
         ; 0 / 0 ( -- )
; B1L
         ; 0 / 0 ( -- )
                                                                   ;
         ; 7 / 32 ( 22 % )
                          ; 2.5V
 3A
                                                      2.5V
 3B
         ; 1 / 48 ( 2 % )
                          ; 3.3V
                                                      3.3V
         ; 22 / 80 ( 28 % ) ; 3.3V
                                                      3.3V
 4A
         ; 3 / 32 ( 9 % )
 5A
                          ; 3.3V
                                                      3.3V
         ; 1 / 16 ( 6 % )
 5B
                          ; 2.5V
                                                      2.5V
                          ; 2.5V
; 6B
          0 / 44 ( 0 % )
                                                      2.5V
                          ; 2.5V
         ; 0 / 56 (0%)
                                                     ; 2.5V
; 6A
         ; 0 / 19 ( 0 % )
 7A
                          ; 2.5V
                                                      2.5V
; 7B
         ; 0 / 22 ( 0 % )
                          ; 2.5V
                                                     ; 2.5V
; 7C
         ; 0 / 12 ( 0 % )
                          ; 2.5V
                                                      2.5V
```

```
; 0 / 14 ( 0 % ) ; 2.5V
; 7D
; 8A
        ; 0 / 80 ( 0 % )
                       ; 2.5V
; All Package Pins
-+-----
; Location ; Pad Number ; I/O Bank ; Pin Name/Usage
                                                          ; Dir.
; I/O Standard ; Voltage
                            ; I/O Type ; User Assignment ; Bus Hold ;
Weak Pull Up ;
+-----
  ; GND
                                                          ; gnd
;
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
        ; 493
                  ; 8A
;
                             ; Column I/O ;
                                                      ; no
0n
                  ; 8A
; A4
        ; 491
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                             ; Column I/O ;
;
On
; A5
        ; 489
                  ; 8A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                             ; Column I/O ;
                                                      ; no
;
0n
        ; 487
                   ; 8A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; A6
                             ; Column I/O ;
                                                      ; no
0n
; A7
                                ; VCCIO8A
                   ; 8A
                                                          ; power
          ; 2.5V
;
; A8
                  ; 8A
        ; 473
                                ; RESERVED INPUT WITH WEAK PULLUP ;
                             ; Column I/O ;
0n
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; A9
        ; 471
                   ; 8A
                             ; Column I/O ;
;
On
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; A10
        ; 465
                  ; 8A
                             ; Column I/O ;
                                                      ; no
;
On
; A11
        ; 463
                  ; 8A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                             ; Column I/O ;
                                                      ; no
On
```

```
; GND
; A12
                                                       ; gnd
; --
; A13
         ; 461
                    ; 8A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
0n
         ; 455
                    ; 7D
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; A14
                               ; Column I/O ; ; no
0n
; A15
                    ; 7D
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 447
                               ; Column I/O ;
                                 ; RESERVED INPUT WITH WEAK PULLUP ;
; A16
         ; 439
                    ; 7C
                               ; Column I/O ; ; no
0n
                                 ; GND
; A17
                                                              ; gnd
                    ; 7B
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 425
                               ; Column I/O ; ; no
0n
                    ; 7B
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; A19
         ; 423
                               ; Column I/O ; ; no
0n
                    ; 7B
; A20
         ; 415
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ; ; no
0n
; A21
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 411
                    ; 7B
                               ; Column I/O ;
0n
                                 ; GND
; A22
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
                    ; 7A
A23
         ; 395
                               ; Column I/O ; ; no
0n
; A24
         ; 391
                    ; 7A
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
                               ; Column I/O ;
                                                          ; no
;
0n
; A25
         ; 389
                    ; 7A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
                                                           ; no
                                 ; ^GND
                    ; 7A
; A26
         ; 382
                                  ; GND
; A27
                                                               ; gnd
         ; 380
                                 ; ^HPS_TRST
; A28
                    ; 7A
```

```
; 378
                                          ; ^HPS_TMS
; A29
                         ; 7A
;
             ;
                                                                               ; gnd
                                           ; GND
             ;
; AA2
                                           ; GND
                                                                               ; gnd
                                                      ;
;
                                           ; GND
                                                                              ; gnd
 AA3
             ;
; AA4
                                           ; GND
                                                                              ; gnd
;
                                                      ;
                                           ; VCC
; AA5
                                                                               ; power
               ; 1.1V
;
                                           ; GND
 AA6
                                                                               ; gnd
;
             ;
                                           ; DNU
 AA7
;
- -
; AA8
                                          ; VCCA FPLL
                                                                               ; power
               ; 2.5V
                                           ; GND
                                                                               ; gnd
 AA9
;
                                          ; VCCPD3A
                         ; 3A
                                                                              ; power
; AA10
               ; 2.5V
;
; AA11
                                          ; GND
                                                                               ; gnd
                         ; 3A
 AA12
           ; 74
                                           ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                       ; Column I/O ;
                                                                         ; no
0n
           ; 90
                         ; 3B
                                           ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AA13
                                       ; Column I/O ;
On
                                           ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AA14
           ; 122
                         ; 3B
                                       ; Column I/O ;
;
0n
           ; 120
                         ; 3B
                                           ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AA15
                                       ; Column I/O ;
                                                                         ; no
0n
; AA16
           ; 146
                                          ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                         ; 4A
```

```
; Column I/O ;
                                                          ; no ;
.
On
                                ; VCCIO4A
                    ; 4A
; AA17
                                                              ; power
         ; 3.3V
; AA18 ; 168
                    ; 4A
                                 ; dep
                                                              ; input
; 3.3-V LVCMOS ;
                               ; Column I/O ; Y
                                                          ; no ;
0ff
; AA19
         ; 176
                    ; 4A
                                ; enter
                                                            ; input
                               ; Column I/O ; Y
; 3.3-V LVCMOS ;
                                                          ; no ;
0ff
                    ; 4A
; AA20
         ; 200
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
                                                         ; no
0n
; AA21
         ; 210
                    ; 4A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
0n
; AA22
                                 ; GND
                                                              ; gnd
                                 ; VCCPGM
; AA23
            ; 1.8V/2.5V/3.0V/3.3V ; -- ;
; AA24
                    ; 5A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 228
                               ; Row I/O ; ; no
On
; AA25
         ; 224
                    ; 5A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ; ; no
0n
; AA26
         ; 252
                    ; 5B
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ; ; no
0n
                    ; 5B
                                ; VCCIO5B
; AA27
                                                              ; power
          ; 2.5V
; AA28
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 251
                    ; 5B
                               ; Row I/O ;
                                                        ; no ;
0n
                                 ; VREFB5BN0
; AA29
                    ; 5B
                                                              ; power
; AA30
         ; 250
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 5B
                                                          ; no ;
                               ; Row I/O
0n
                                 ; GND
; AB1
                                                             ; gnd
; AB2
                                                             ; gnd
                                 ; GND
```

```
; AB3
                                   ; DNU
; AB4
                                    ; DNU
; AB5
                                     ; GND
                                                                      ; gnd
                                    ; VCCA_FPLL
; AB6
                                                                      ; power
            ; 2.5V
                                    ; GND
                                                                      ; gnd
 AB7
                                    ; ^nCSO, DATA4
; AB8
          ; 43
                      ; 3A
                                  ; Weak Pull Up ;
0n
                                                                      ; output
; AB9
          ; 42
                      ; 3A
                                    ; #TDO
            ; -- ; VCCPGM
; 1.8V/2.5V/3.0V/3.3V ; -- ;
; AB10
                                                                    ; power
                                    ; VCC_AUX
; AB11
                                                                    ; power
           ; 2.5V
; AB12
          ; 72
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                      ; 3A
                                  ; Column I/O ;
On
; AB13
          ; 88
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
                      ; 3B
                                  ; Column I/O ;
                                                                ; no ;
0n
                                     ; VCCIO3B
; AB14
                      ; 3B
                                                                    ; power
            ; 3.3V
; AB15
          ; 106
                      ; 3B
                                     ; RESERVED INPUT WITH WEAK PULLUP ;
                                  ; Column I/O ;
                                                                 ; no ;
;
0n
                                    ; VCC_AUX
; AB16
                                                                    ; power
           ; 2.5V
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP; column I/O ; ; no ;
; AB17
          ; 144
                      ; 4A
                                  ; Column I/O ;
0n
                                    ; VCCPD3B4A
; AB18
                      ; 3B, 4A
                                                                     ; power
            ; 3.3V
; AB19
                                    ; GND
                                                                    ; gnd
```

```
; AB20
                                ; VCCPD3B4A
                                                                ; power
                     ; 3B, 4A
         ; 208
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 4A
                                ; Column I/O ;
0n
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AB22
                     ; 5A
         ; 225
                                ; Row I/O ; ; no
0n
; AB23
         ; 227
                     ; 5A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Row I/O ;
0n
; AB24
                     ; 5A
                                 ; VCCIO5A
                                                                 ; power
           ; 3.3V
                     ; 5A
; AB25
         ; 230
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Row I/O ; ; no
0n
         ; 226
; AB26
                     ; 5A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Row I/O ;
                                                            ; no
0n
; AB27
         ; 254
                     ; 5B
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Row I/O ;
0n
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 249
                     ; 5B
; AB28
                                ; Row I/O
On
                                  ; GND
                                                                ; gnd
; AB29
; AB30
         ; 248
                     ; 5B
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Row I/O
                                                             ; no ;
                                         ;
0n
                                  ; GND
; AC1
                                                                 ; gnd
                                  ; GND
; AC2
                                                                ; gnd
                                  ; GND
                                                                 ; gnd
 AC3
                                   ; GND
; AC4
                                                                 ; gnd
                                                             ; -- ;
; AC5
         ; 46
                                   ; #TCK
                     ; 3A
                                                                 ; input
; AC6
                                  ; GND
                                                                 ; gnd
```

```
; -- ;
; AC7
                            ; ^AS_DATA3, DATA3
        ; 45
                  ; 3A
                            ; Weak Pull Up ;
0n
; AC8
                              ; GND
                                                        ; gnd
                            ; -- ;
                             ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
        ; 58
; AC9
                  ; 3A
;
On
                            ; Column I/O ;
                             ; VCCPD3A
; AC10
                  ; 3A
                                                        ; power
                             ; VCCIO3A
; AC11
                  ; 3A
                                                       ; power
         ; 2.5V
                            ; -- ;
; AC12
        ; 82
;
                  ; 3A
                             ; balance[11]
                                                     ; output
; 2.5 V
                            ; Column I/O ; N
                                                      ; no ;
0ff
; AC13
                             ; VCCPD3B4A
                  ; 3B, 4A
                                                        ; power
         ; 3.3V
                            ; -- ;
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP;
; AC14
        ; 104
                  ; 3B
                            ; Column I/O ;
On
; AC15
                             ; VCCPD3B4A
                  ; 3B, 4A
                                                        ; power
          ; 3.3V
                              ; GND
; AC16
                                                        ; gnd
                            ; -- ;
                                                      ; -- ;
; AC17
                            ; VCCPD3B4A
                  ; 3B, 4A
                                                      ; power
        ; 3.3V
        ; 162
                             ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AC18
                  ; 4A
                                                      ; no ;
                            ; Column I/O ;
On
                              ; VCCPD3B4A
; AC19
                  ; 3B, 4A
                                                        ; power
         ; 3.3V
                            ; -- ;
; AC20
        ; 186
                  ; 4A
                              ; with_d
                                                       ; input
                            ; Column I/O ; Y
; 3.3-V LVCMOS ;
                                                      ; no ;
Off
; AC21
                                                        ; power
                  ; 4A
                             ; VCCIO4A
                            ; -- ;
        ; 3.3V
                            ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AC22
        ; 207
                  ; 4A
                            ; Column I/O ; ; no ;
0n
```

```
; AC23
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 205
                     ; 4A
                                                              JLLUP;;
; no;
                                 ; Column I/O ;
On
; AC24
                     ; 5A
                                   ; VREFB5AN0
                                                                 ; power
; AC25
                     ; 5A
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
          ; 215
                                 ; Row I/O ;
                                                              ; no ;
0n
                                                                ; gnd
; AC26
                                   ; GND
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AC27
          ; 242
                     ; 5A
                                 ; Row I/O ; ; no
0n
; AC28
          ; 245
                     ; 5B
                                    ; RESERVED_INPUT_WITH_WEAK PULLUP ;
                                 ; Row I/O ; ; no
0n
; AC29
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
          ; 247
                     ; 5B
                                 ; Row I/O ;
                                                              ; no
0n
          ; 259
                     ; 5B
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AC30
                                 ; Row I/O
                                                              ; no
;
On
                                   ; GND
; AD1
                                                                  ; gnd
; AD2
                                   ; GND
                                                                   ; gnd
                                   ; DNU
; AD3
                                   ; DNU
 AD4
; AD5
                                   ; GND
                                                                   ; gnd
;
                                   ; VREFB3AN0
; AD6
                     ; 3A
                                                                   ; power
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP; clumn I/O ; ; no ;
 AD7
          ; 62
                     ; 3A
                                 ; Column I/O ;
;
0n
                     ; 3A
                                   ; VCCIO3A
; AD8
                                                                   ; power
            ; 2.5V
;
; AD9
          ; 55
                     ; 3A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ; ; no
```

```
0n
          ; 56
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AD10
                      ; 3A
                                   ; Column I/O ;
                                                          ; no
0n
          ; 54
                      ; 3A
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AD11
                                   ; Column I/O ;
0n
; AD12
                                     ; balance[10]
          ; 80
                      ; 3A
                                                                      ; output
; 2.5 V
                                   ; Column I/O ; N
                                                                 ; no
Off
; AD13
                                     ; VCCIO3B
                      ; 3B
                                                                      ; power
             ; 3.3V
; AD14
          ; 98
                      ; 3B
                                     ; RESERVED INPUT WITH WEAK PULLUP ;
                                   ; Column I/O ;
                                                                 ; no
;
On
; AD15
                                     ; DNU
                                     ; VCCPD3B4A
                      ; 3B, 4A
                                                                      ; power
 AD16
              ; 3.3V
; AD17
          ; 160
                      ; 4A
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                   ; Column I/O ;
;
                                                                 ; no
0n
                                     ; VCCIO4A
                      ; 4A
; AD18
                                                                      ; power
              ; 3.3V
; AD19
                                      ; RESERVED INPUT WITH WEAK PULLUP ;
          ; 184
                      ; 4A
                                   ; Column I/O ;
0n
; AD20
          ; 199
                      ; 4A
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                                                ; no
                                   ; Column I/O ;
0n
; AD21
          ; 197
                      ; 4A
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                   ; Column I/O ;
                                                                 ; no
On
                                     ; VCC_AUX
; AD22
                                                                      ; power
             ; 2.5V
                                     ; GND
 AD23
                                                                      ; gnd
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AD24
                      ; 4A
          ; 211
                                  ; Column I/O ; ; no
0n
; AD25
                      ; 5A
                                      ; RESERVED INPUT WITH WEAK PULLUP ;
          ; 213
                                   ; Row I/O ;
                                                                 ; no
; AD26
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
          ; 240
                      ; 5A
```

```
; Row I/O ; ; no ;
On
; AD27
         ; 222
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 5A
                               ; Row I/O ; ; no ;
                                ; VCCIO5A
; AD28
                    ; 5A
                                                               ; power
            ; 3.3V
         ; 255
; AD29
                    ; 5B
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ;
                                                          ; no
On
         ; 257
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AD30
                    ; 5B
                               ; Row I/O
                                                          ; no ;
0n
                                                             ; gnd
; AE1
                                 ; GND
                                 ; GND
; AE2
                                                               ; gnd
                                 ; GND
; AE3
                                                               ; gnd
                                 ; GND
                                                               ; gnd
                                 ; ^AS_DATA1, DATA1
; AE5
         ; 49
                    ; 3A
                               ; Weak Pull Up ;
On
; AE6
         ; 51
                    ; 3A
                                 ; ^AS_DATA0, ASDO, DATA0
                               ; Weak Pull Up ;
0n
                    ; 3A
; AE7
         ; 60
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
                                                           ; no
0n
                                 ; ^AS_DATA2, DATA2
; AE8
         ; 47
                    ; 3A
                               ; Weak Pull Up ;
0n
                    ; 3A
; AE9
         ; 53
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
                               ; Column I/O ; ; no
0n
; AE10
                                 ; GND
                                                               ; gnd
         ; 59
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AE11
                    ; 3A
                               ; Column I/O \, ; \, no \,
0n
; AE12
         ; 52
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 3A
                               ; Column I/O ; ; no
On
```

```
; AE13
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 95
                    ; 3B
                               ; Column I/O ;
                                                    ; no
0n
; AE14
         ; 96
                    ; 3B
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
;
                               ; Column I/O ;
                                                          ; no
On
                                 ; VCCIO3B
; AE15
                    ; 3B
                                                             ; power
          ; 3.3V
; AE16
         ; 139
                    ; 4A
                                ; card_inserted
                                                               ; input
; 3.3-V LVCMOS ;
                               ; Column I/O ; Y
                                                           ; no ;
; AE17
         ; 135
                                 ; mini_s
                    ; 4A
                                                               ; input
; 3.3-V LVCMOS ;
                               ; Column I/O ; Y
0ff
; AE18
         ; 167
                    ; 4A
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
                               ; Column I/O ; ; no
0n
; AE19
         ; 165
                    ; 4A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
0n
                                 ; GND
; AE20
                                                             ; gnd
                               ; VCCPD3B4A
; AE21
                    ; 3B, 4A
                                                              ; power
          ; 3.3V
; AE22
         ; 191
                    ; 4A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
0n
; AE23
         ; 189
                    ; 4A
                                 ; RESERVED INPUT WITH WEAK PULLUP ;
                               ; Column I/O ; ; no
0n
; AE24
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 209
                    ; 4A
                               ; Column I/O ;
0n
                                ; VCCIO4A
; AE25
                                                             ; power
           ; 3.3V
;
; AE26
         ; 220
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 5A
                               ; Row I/O ; ; no
         ; 229
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AE27
                    ; 5A
                               ; Row I/O ;
0n
         ; 231
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AE28
                    ; 5A
                               ; Row I/O ;
                                                          ; no
0n
         ; 253
                    ; 5B
                                 ; RESERVED_INPUT_WITH_WEAK PULLUP ;
; AE29
                               ; Row I/O ; ; no
```

```
0n
                     ; 5B
                                 ; VCCIO5B
                                                                  ; power
; AE30
             ; 2.5V
                                   ; GND
                                                                  ; gnd
                                   ; GND
; AF2
                                                                  ; gnd
; AF3
                                   ; GND
                                                                  ; gnd
; AF4
         ; 66
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
                     ; 3A
                                 ; Column I/O ;
                                                             ; no
;
0n
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 64
; AF5
                     ; 3A
                                 ; Column I/O ; ; no
0n
; AF6
         ; 75
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 3A
                                 ; Column I/O ;
                                                             ; no
0n
                                   ; VCCIO3A
                     ; 3A
; AF7
                                                                  ; power
          ; 2.5V
;
; AF8
         ; 70
                     ; 3A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ; ; no
0n
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
; AF9
         ; 67
                     ; 3A
                                 ; Column I/O ;
0n
         ; 57
; AF10
                     ; 3A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ; ; no
0n
; AF11
         ; 87
                     ; 3B
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                                 ; no
                                 ; Column I/O ;
0n
                                   ; GND
; AF12
                                                               ; gnd
         ; 93
                                  ; RESERVED_INPUT_WITH_WEAK PULLUP ;
                     ; 3B
AF13
                                 ; Column I/O ;
0n
                     ; 3B
; AF14
         ; 114
                                    ; clk
                                                                  ; input
; 3.3-V LVCMOS ;
                                ; Column I/O ; Y
                                                              ; no
Off
; AF15
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 112
                     ; 3B
                                                              ; no ;
                                ; Column I/O ;
0n
; AF16
         ; 137
                     ; 4A
                                   ; reset
                                                                  ; input
```

```
; 3.3-V LVCMOS ;
                              ; Column I/O ; Y ; no ;
0ff
; AF17
                                ; GND
                                                            ; gnd
; AF18
                                ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 133
                   ; 4A
                              ; Column I/O ; ; no
0n
; AF19
         ; 159
                   ; 4A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ; ; no
0n
; AF20
         ; 175
                   ; 4A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ;
0n
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AF21
         ; 173
                   ; 4A
                              ; Column I/O ;
On
; AF22
                                                             ; power
                    : 4A
                                ; VCCIO4A
                              ; -- ;
; AF23
                                ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 183
                   ; 4A
                              ; Column I/O ; ; no
0n
; AF24
                    4A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 181
                              ; Column I/O ; ; no
0n
                   ; 4A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AF25
         ; 206
                              ; Column I/O ; ; no
0n
                   ; 4A
; AF26
         ; 204
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ; ; no
0n
                                ; GND
; AF27
                                                         ; gnd
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AF28
         ; 235
                   ; 5A
                              ; Row I/O ; ; no
0n
; AF29
         ; 237
                   ; 5A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Row I/O ; ; no
On
; AF30
         ; 239
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                   ; 5A
                              ; Row I/O ;
                                                        ; no
0n
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AG1
         ; 71
                   ; 3A
                              ; Column I/O ;
                                                        ; no
0n
                                 ; balance[0]
                                                        ; output
; AG2
         ; 83
                   ; 3A
; 2.5 V
                              ; Column I/O ; N
                                                        ; no ;
Off
```

```
; AG3
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 63
                     ; 3A
                                                             ; no ;
                                ; Column I/O ;
0n
                     ; 3A
                                                                ; power
; AG4
                                  ; VCCIO3A
          ; 2.5V
         ; 78
                                 ; balance[14]
; AG5
                     ; 3A
                                                             ; output
; 2.5 V
                                ; Column I/O ; N
                                                             ; no
Off
; AG6
         ; 73
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 3A
                                ; Column I/O ;
0n
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
; AG7
         ; 68
                     ; 3A
                                ; Column I/O ; ; no
0n
; AG8
         ; 65
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
                     ; 3A
                                ; Column I/O ; ; no
0n
; AG9
                                  ; GND
                                                                 ; gnd
                                 ; RESERVED INPUT WITH WEAK PULLUP ;
; AG10
                     ; 3B
         ; 86
                                ; Column I/O ; ; no
0n
; AG11
         ; 85
                     ; 3B
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                       ; no
0n
; AG12
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 103
                     ; 3B
                                ; Column I/O ;
0n
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
; AG13
         ; 101
                     ; 3B
                                ; Column I/O ;
                                                            ; no
0n
; AG14
                                                                ; gnd
                                  ; GND
; AG15
         ; 127
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
                     ; 3B
;
                                ; Column I/O ;
                                                             ; no ;
0n
; AG16
         ; 134
                     ; 4A
                                  ; amount_in[3]
                                                              ; input
                                : Column I/O ; Y
; 3.3-V LVCMOS ;
                                                             ; no ;
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP; plumn I/O ; ; no ;
; AG17
         ; 132
                     ; 4A
                                ; Column I/O ;
0n
                                  ; pinfound
                     ; 4A
                                                                 ; output
; AG18
         ; 150
; 3.3-V LVCMOS ;
                                ; Column I/O ; N
                                                             ; no ;
0ff
                                  ; VCCIO4A
; AG19
                     ; 4A
                                                                ; power
           ; 3.3V
```

```
; 157
                     ; 4A
; AG20
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ;
                                                       ; no
0n
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AG21
          ; 143
                                 ; Column I/O ;
On
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AG22
          ; 166
                      4A
                                 ; Column I/O ; ; no
0n
; AG23
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
          ; 163
                     ; 4A
                                 ; Column I/O ;
0n
                                   ; GND
; AG24
                                                                 ; gnd
;
; AG25
         ; 190
                     ; 4A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ;
                                                       ; no
0n
; AG26
          ; 203
                     ; 4A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ;
0n
; AG27
          ; 212
                     ; 5A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
;
                                 ; Row I/O ;
0n
; AG28
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
          ; 233
                     ; 5A
                                 ; Row I/O ;
0n
                                   ; VCCIO5A
                                                                  ; power
; AG29
                     ; 5A
             ; 3.3V
                     ; 5A
; AG30
          ; 243
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Row I/O ;
                                                             ; no
0n
                                   ; GND
; AH1
                                                                 ; gnd
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
 AH2
          ; 69
                     ; 3A
                                 ; Column I/O ;
0n
; AH3
         ; 81
                     ; 3A
                                                                  ; output
                                   ; balance[12]
; 2.5 V
                                 ; Column I/O ; N
Off
; AH4
                     ; 3A
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
          ; 61
                                 ; Column I/O ;
                                                              ; no ;
0n
         ; 76
                                    ; balance[1]
; AH5
                     ; 3A
                                                                  ; output
; 2.5 V
                                 ; Column I/O ; N
                                                              ; no ;
0ff
; AH6
                                   ; GND
                                                                  ; gnd
```

```
; -- ; ;--
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AH7
         ; 115
                    ; 3B
                                ; Column I/O ; ; no
0n
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AH8
         ; 113
                    ; 3B
                                ; Column I/O ; ; no
                                                                      ;
On
; AH9
         ; 84
                    ; 3B
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
;
                                ; Column I/O ; ; no
On
; AH10
         ; 118
                    ; 3B
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
                                  ; GND
; AH11
                                                             ; gnd
; AH12
         ; 126
                    ; 3B
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
; AH13
                    ; 3B
         ; 111
                                ; Column I/O ; ; no
0n
; AH14
         ; 109
                    ; 3B
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                            ; no
0n
         ; 125
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AH15
                    ; 3B
                                ; Column I/O ;
On
                                  ; VCCIO4A
                    ; 4A
; AH16
                                                                ; power
           ; 3.3V
; AH17
         ; 147
                    ; 4A
                                 ; amount_in[2]
                                                                ; input
; 3.3-V LVCMOS ;
                                ; Column I/O ; Y
                                                            ; no ;
0ff
; AH18
         ; 145
                                  ; amount_in[1]
                     : 4A
                                                                ; input
; 3.3-V LVCMOS ;
                                ; Column I/O ; Y
0ff
; AH19
                    ; 4A
         ; 148
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
; AH20
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 141
                    ; 4A
                                ; Column I/O ;
                                                            ; no
0n
                                  ; GND
; AH21
                                                               ; gnd
; AH22
         ; 164
                    ; 4A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                           ; no
On
```

```
; AH23
         ; 174
                    ; 4A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
         ; 161
; AH24
                    ; 4A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                           ; no
0n
                    ; 4A
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
; AH25
         ; 188
                                ; Column I/O ;
                                                            ; no
On
                                   ; VCCIO4A
; AH26
                                                                ; power
           ; 3.3V
; AH27
                                 ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 201
                     ; 4A
                                ; Column I/O ; ; no
0n
; AH28
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 214
                     ; 5A
                                ; Row I/O ; ; no
On
                     ; 5A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AH29
                                ; Row I/O ;
0n
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
; AH30
         ; 241
                    ; 5A
                                ; Row I/O ;
                                                           ; no
0n
         ; 79
                                   ; balance[13]
; AJ1
                     ; 3A
                                                                ; output
; 2.5 V
                                ; Column I/O ; N
                                                            ; no
0ff
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AJ2
         ; 77
                    ; 3A
;
                                ; Column I/O ;
                                                            ; no
0n
                                  ; GND
; AJ3
                                                               ; gnd
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 94
AJ4
                     ; 3B
                                ; Column I/O ; ; no
0n
; AJ5
         ; 99
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
                     ; 3B
                                ; Column I/O ;
                                                           ; no
;
0n
; AJ6
         ; 102
                    ; 3B
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ; ; no
; AJ7
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 100
                     ; 3B
                                ; Column I/O ;
                                                            ; no
0n
                                  ; VCCIO3B
; AJ8
                     ; 3B
                                                                ; power
            ; 3.3V
         ; 110
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AJ9
                     ; 3B
                                ; Column I/O ; ; no
```

```
0n
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AJ10
         ; 116
                     ; 3B
                                ; Column I/O ; ; no
0n
; AJ11
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 119
                     ; 3B
                                ; Column I/O ;
0n
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AJ12
         ; 124
                     ; 3B
                                ; Column I/O ;
0n
                                   ; VCCIO3B
; AJ13
                     ; 3B
                                                                  ; power
           ; 3.3V
         ; 131
; AJ14
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
                     ; 3B
;
                                ; Column I/O ;
                                                             ; no
0n
                                  ; VREFB3BN0
; AJ15
                     ; 3B
                                                                 ; power
                                 ; amount_in[0]
                                                                  ; input
; AJ16
         ; 142
                     ; 4A
; 3.3-V LVCMOS ;
                                ; Column I/O ; Y
Off
; AJ17
         ; 151
                      4A
                                  ; accNumber[1]
                                                                  ; input
; 3.3-V LVCMOS ;
                                ; Column I/O ; Y
                                                             ; no ;
0ff
; AJ18
                                   ; GND
                                                                  ; gnd
         ; 155
                                   ; accNumber[0]
                                                                  ; input
; AJ19
                     ; 4A
; 3.3-V LVCMOS ;
                                ; Column I/O ; Y
                                                             ; no
0ff
; AJ20
         ; 158
                     ; 4A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                            ; no
0n
; AJ21
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 156
                     ; 4A
                                ; Column I/O ;
                                                       ; no
0n
; AJ22
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 172
                     ; 4A
                                ; Column I/O ;
                                                             ; no
0n
                                   ; VCCIO4A
; AJ23
                                                                  ; power
                     : 4A
                                    ; RESERVED_INPUT_WITH_WEAK PULLUP ;
                     ; 4A
; AJ24
         ; 182
                                ; Column I/O ; ; no
0n
; AJ25
         ; 180
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
                                ; Column I/O ;
         ; 187
; AJ26
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 4A
```

```
; Column I/O ; ; no ;
On
; AJ27
         ; 195
                    ; 4A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
                                                         ; no
On
                                 ; GND
                                                               ; gnd
; AJ28
; AJ29
         ; 216
                    ; 5A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ;
                                                           ; no
;
0n
; AJ30
                                                              ; gnd
                                 ; GND
; AK2
         ; 91
                    ; 3B
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
                               ; Column I/O ;
On
; AK3
         ; 89
                    ; 3B
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
0n
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
; AK4
         ; 92
                    ; 3B
                               ; Column I/O ; ; no
0n
; AK5
                                 ; GND
                                                               ; gnd
; AK6
         ; 97
                    ; 3B
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ; ; no
0n
; AK7
         ; 107
                    ; 3B
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
                                                    ; no
;
0n
; AK8
                    ; 3B
         ; 105
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
                                                           ; no
0n
; AK9
         ; 108
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 3B
                               ; Column I/O ;
0n
                                 ; VCCIO3B
; AK10
                    ; 3B
                                                               ; power
          ; 3.3V
; AK11
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 117
                    ; 3B
                               ; Column I/O ;
                                                           ; no
0n
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; AK12
         ; 123
                    ; 3B
                               ; Column I/O ; ; no
;
On
; AK13
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 121
                    ; 3B
                               ; Column I/O ; ; no
On
```

```
; AK14
         ; 129
                     ; 3B
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                                             ; no ;
                                ; Column I/O ;
On
; AK15
                                  ; GND
                                                                ; gnd
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
; AK16
                     ; 4A
         ; 140
                                ; Column I/O ;
                                                             ; no ;
0n
                                   ; VREFB4AN0
                     ; 4A
; AK17
                                                                  ; power
                                                                 ; input
; AK18
         ; 149
                     ; 4A
                                  ; Pin[0]
; 3.3-V LVCMOS ;
                                ; Column I/O ; Y
0ff
; AK19
                     ; 4A
                                    ; Pin[1]
         ; 153
                                                                 ; input
; 3.3-V LVCMOS ;
                                ; Column I/O ; Y
                                                             ; no ;
0ff
                     ; 4A
                                  ; VCCIO4A
                                                                 ; power
           ; 3.3V
; AK21
         ; 171
                     ; 4A
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
;
                                ; Column I/O ; ; no
0n
; AK22
                     ; 4A
         ; 169
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                      ; no
On
; AK23
         ; 179
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 4A
                                ; Column I/O ;
0n
; AK24
         ; 177
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
                      4A
                                ; Column I/O ;
                                                            ; no
0n
                                  ; GND
; AK25
                                                                ; gnd
; AK26
         ; 185
                     ; 4A
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
                                ; Column I/O ;
                                                            ; no
;
On
         ; 193
                     ; 4A
; AK27
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ; ; no
; AK28
          ; 198
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
                     ; 4A
                                ; Column I/O ;
                                                                       ;
0n
; AK29
         ; 196
                     ; 4A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
         ; 509
                     ; 8A
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
; B1
                                ; Column I/O ; ; no
```

```
0n
          ; 507
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; B2
                      ; 8A
                                 ; Column I/O ;
                                                        ; no
On
          ; 513
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                      ; 8A
                                 ; Column I/O ;
0n
                                    ; VCCIO8A
; B4
                      ; 8A
                                                                    ; power
           ; 2.5V
; B5
          ; 512
                     ; 8A
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ; ; no
0n
; B6
          ; 510
                     ; 8A
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ;
                                                               ; no
;
0n
                     ; 8A
          ; 477
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; B7
                                 ; Column I/O ;
                                                            ; no
0n
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; B8
          ; 481
                      ; 8A
                                 ; Column I/O ;
0n
                                     ; GND
; B9
                                                                    ; gnd
;
; B10
                                    ; VREFB8AN0
                      ; 8A
                                                                    ; power
                                     ; RESERVED INPUT WITH WEAK PULLUP ;
; B11
          ; 469
                      ; 8A
;
                                 ; Column I/O ;
0n
          ; 464
                     ; 8A
; B12
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ;
                                                              ; no
0n
          ; 459
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                      ; 8A
; B13
                                 ; Column I/O ;
                                                               ; no
0n
                                     ; GND
                                                                  ; gnd
; B14
          ; 451
                                    ; RESERVED_INPUT_WITH_WEAK PULLUP ;
                      ; 7D
 B15
                                 ; Column I/O ;
0n
                                     ; RESERVED INPUT WITH WEAK PULLUP ;
; B16
          ; 441
                      ; 7C
                                 ; Column I/O ;
;
On
; B17
                     ; 7C
                                     ; RESERVED INPUT WITH WEAK PULLUP ;
          ; 431
                                 ; Column I/O ;
                                                               ; no
On
; B18
                     ; 7B
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
          ; 418
```

```
; Column I/O ;
                                                 ; no ;
On
                                ; GND
; B19
                                                             ; gnd
                                ; RESERVED INPUT WITH WEAK PULLUP ;
; B20
         ; 417
                   ; 7B
;
                              ; Column I/O \, ; \, no \,
0n
; B21
         ; 413
                   ; 7B
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ; ; no
0n
         ; 399
                   ; 7A
; B22
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ; ; no
0n
; B23
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 397
                    ; 7A
                              ; Column I/O ;
On
; B24
                                ; GND
                                                             ; gnd
                                ; RESERVED INPUT WITH WEAK PULLUP ;
; B25
         ; 387
                    ; 7A
                              ; Column I/O ; ; no
0n
; B26
         ; 386
                    ; 7A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ;
                                                         ; no
0n
                               ; ^HPS_TDI
; B27
         ; 381
                   ; 7A
                                ; ^HPS_TDO
; B28
         ; 376
                    ; 7A
                              ; -- ;
; B29
                                ; GND
                                                            ; gnd
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; B30
         ; 365
                    ; 6A
                              ; Row I/O ; ; no ;
On
                                ; GND
                                                             ; gnd
; C1
                    ; 8A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 517
                              ; Column I/O ; ; no
0n
; C3
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 511
                    ; 8A
                              ; Column I/O ; ; no
0n
; C4
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 501
                    ; 8A
                              ; Column I/O ; ; no
On
```

```
; C5
         ; 497
                     ; 8A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                             ; no
On
                                  ; GND
; C6
                                                                ; gnd
         ; 475
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
; C7
                     ; 8A
                                ; Column I/O ;
                                                           ; no
0n
         ; 479
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; C8
                     ; 8A
                                ; Column I/O ;
0n
; C9
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 485
                     ; 8A
                                ; Column I/O ; ; no
0n
; C10
         ; 483
                     ; 8A
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
                                ; Column I/O ; ; no
0n
                                  ; VCCIO8A
                     ; 8A
; C11
                                                                  ; power
            ; 2.5V
; C12
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 467
                     ; 8A
                                ; Column I/O ; ; no
On
; C13
         ; 462
                     ; 8A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                       ; no
On
; C14
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 448
                     ; 7D
                                ; Column I/O ;
0n
                     ; 7D
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
; C15
         ; 453
                                ; Column I/O ;
                                                            ; no
0n
; C16
                                                                 ; gnd
                                   ; GND
; C17
         ; 433
                     ; 7C
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
                                ; Column I/O ;
                                                             ; no
;
0n
; C18
         ; 435
                     ; 7C
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ; ; no
                     ; 7B
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
; C19
         ; 427
                                ; Column I/O ;
                                                                       ;
0n
; C20
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 421
                     ; 7B
                                ; Column I/O ;
                                                             ; no
0n
                                                                 ; gnd
; C21
                                   ; GND
```

```
; 7A
; C22
          ; 396
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                   ; Column I/O ;
                                                              ; no
0n
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; C23
          ; 401
                      ; 7A
                                   ; Column I/O ;
On
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; C24
          ; 393
                      ; 7A
                                   ; Column I/O ;
0n
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; C25
          ; 388
                      ; 7A
                                   ; Column I/O ;
0n
; C26
                                      ; GND
                                                                      ; gnd
;
                                     ; ^HPS_nRST
          ; 374
; C27
                      ; 7A
; C28
          ; 369
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                      ; 6A
                                   ; Row I/O ;
On
; C29
          ; 367
                      ; 6A
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                   ; Row I/O ;
;
0n
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
          ; 363
                      ; 6A
; C30
                                   ; Row I/O ;
On
                                      ; RESERVED INPUT WITH WEAK PULLUP ;
; D1
          ; 529
                      ; 8A
                                   ; Column I/O ;
0n
; D2
          ; 515
                      ; 8A
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                   ; Column I/O ;
                                                                 ; no
0n
                                     ; GND
                                                                     ; gnd
; D3
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; D4
          ; 521
                      ; 8A
                                   ; Column I/O ;
                                                                 ; no
0n
; D5
          ; 499
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                      ; 8A
                                   ; Column I/O ;
0n
          ; 495
                                      ; RESERVED INPUT WITH WEAK PULLUP ;
; D6
                      ; 8A
                                  ; Column I/O ;
;
0n
; D7
          ; 505
                      ; 8A
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                   ; Column I/O ;
                                                                 ; no
0n
                                      ; VCCIO8A
; D8
                                                                      ; power
                      ; 8A
```

```
; 2.5V
                               ; -- ; ; --
         ; 480
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 8A
                                ; Column I/O ; ; no
0n
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; D10
         ; 472
                    ; 8A
                                ; Column I/O ;
;
                                                                      ;
On
; D11
         ; 470
                     ; 8A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                           ; no
0n
; D12
         ; 496
                    ; 8A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
; D13
                                   ; GND
                                                               ; gnd
; D14
         ; 446
                     ; 7D
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
; D15
         ; 449
                    ; 7D
                                ; Column I/O ; ; no
0n
; D16
          445
                    ; 7D
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                            ; no
0n
                     ; 7C
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; D17
         ; 440
                                ; Column I/O ;
0n
                     ; 7C
                                  ; VCCIO7C_HPS
; D18
                                                                ; power
           ; 2.5V
; D19
                    ; 7B
         ; 426
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                            ; no
0n
; D20
         ; 420
                     ; 7B
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
;
0n
; D21
         ; 419
                    ; 7B
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
; D22
                    ; 7A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 402
                                ; Column I/O ;
                                                            ; no
On
                                  ; GND
; D23
                                                               ; gnd
; D24
         ; 404
                    ; 7A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                           ; no
0n
```

```
; ^HPS_CLK1
; D25
         ; 384
                     ; 7A
         ; 373
; D26
                     ; 7A
                                  ; ^GND
         ; 371
                                  ; HPS_RZQ_0
; D27
                     ; 6A
                                                             ; no
0n
                                  ; VCCIO6A_HPS
; D28
                     ; 6A
                                                                 ; power
           ; 2.5V
                                  ; RESERVED_INPUT_WITH WEAK PULLUP ;
D29
         ; 361
                     ; 6A
                                ; Row I/O ; ; no
On
; D30
         ; 359
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
                     ; 6A
                                ; Row I/O ; ; no
0n
; E1
                     ; 8A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
         ; 525
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E2
                     ; 8A
                                ; Column I/O ; ; no
0n
; E3
         ; 523
                     ; 8A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                      ; no
0n
; E4
         ; 519
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 8A
                                ; Column I/O ;
0n
                                  ; VCCIO8A
                     ; 8A
; E5
                                                                 ; power
           ; 2.5V
; E6
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
                     ; 8A
         ; 533
                                ; Column I/O ; ; no
0n
; E7
         ; 531
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
                     ; 8A
                                ; Column I/O ;
                                                            ; no
;
On
         ; 503
                     ; 8A
; E8
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ; ; no
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
; E9
         ; 478
                     ; 8A
                                ; Column I/O ;
                                                             ; no
0n
                                  ; GND
; E10
                                                                ; gnd
         ; 504
                     ; 8A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E11
                                ; Column I/O ; ; no
```

```
0n
         ; 494
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E12
                     ; 8A
                                 ; Column I/O ; ; no
0n
         ; 488
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E13
                                 ; Column I/O ;
On
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E14
          ; 454
                     ; 7D
                                 ; Column I/O ;
0n
                                   ; VCCIO7D HPS
; E15
                     ; 7D
                                                                  ; power
           ; 2.5V
; E16
          ; 443
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 7D
                                 ; Column I/O ;
                                                              ; no
;
0n
                     ; 7C
          ; 438
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E17
                                 ; Column I/O ;
                                                       ; no
0n
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E18
         ; 437
                     ; 7C
                                 ; Column I/O ;
0n
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E19
         ; 424
                     ; 7B
;
                                 ; Column I/O ;
0n
                                   ; VCCIO7B HPS
                     ; 7B
                                                                  ; power
; E20
           ; 2.5V
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
 E21
          ; 412
                     ; 7B
                                 ; Column I/O ;
0n
                                                                  ; power
; E22
                     ; 7A, 7B, 7C, 7D ; VREFB7A7B7C7DN0_HPS
                                ; -- ;
;
         ; 394
; E23
                     ; 7A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ;
                                                       ; no
0n
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E24
           403
                     ; 7A
                                 ; Column I/O ;
                                                              ; no
0n
                                    ; GND
; E25
                                                                  ; gnd
                                   ; DNU
; E26
; E27
                     ; 6A
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
          ; 357
                                 ; Row I/O ;
                                                              ; no
; E28
          ; 351
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 6A
```

```
; Row I/O ; ; no ;
On
         ; 353
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; E29
                     ; 6A
                                ; Row I/O
                                                             ; no
0n
                                                                  ; gnd
; E30
                                  ; GND
                                  ; DNU
; F1
                                  ; GND
; F2
                                                                  ; gnd
; F3
         ; 539
                     ; 9A
                                   ; ^CONF_DONE
                                  ; ^nSTATUS
; F4
         ; 541
                     ; 9A
                                  ; GND
; F5
                                                                  ; gnd
         ; 537
                     ; 8A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; F6
                                ; Column I/O ;
                                                             ; no
0n
; F7
                                                                ; gnd
                                  ; GND
; F8
         ; 536
                     ; 8A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                      ; no
0n
; F9
         ; 534
                     ; 8A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                             ; no
0n
; F10
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 528
                     ; 8A
                                ; Column I/O ; ; no
;
0n
; F11
         ; 502
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 8A
                                ; Column I/O ;
                                                             ; no
0n
                                  ; VCCIO8A
; F12
                     ; 8A
                                                                  ; power
            ; 2.5V
         ; 486
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; F13
                     ; 8A
                                ; Column I/O \, ; \, no \,
;
0n
; F14
         ; 468
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 8A
                                ; Column I/O ; ; no
On
```

```
; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; F15
         ; 466
                     ; 8A
                                ; Column I/O ;
                                                      ; no
0n
; F16
         ; 442
                     ; 7D
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
                                                             ; no
0n
                                  ; GND
; F17
                                                                ; gnd
; F18
         ; 430
                     ; 7C
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Column I/O ;
0n
                                  ; RESERVED INPUT WITH WEAK PULLUP ;
; F19
         ; 410
                     ; 7B
                                ; Column I/O ; ; no
0n
; F20
          ; 407
                     ; 7B
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
                                ; Column I/O ; ; no
On
; F21
                     ; 7B
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 409
                                ; Column I/O ;
0n
                                  ; VCCIO7A_HPS
; F22
                     ; 7A
                                                                 ; power
          ; 2.5V
; F23
         ; 375
                     ; 7A
                                  ; ^HPS_nPOR
                                                                       ;
                                  ; ^HPS_PORSEL
; F24
         ; 383
                     ; 7A
                                                                       ;
                                  ; ^HPS_CLK2
; F25
         ; 385
                     ; 7A
                                ; -- ;
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 6A
; F26
         ; 341
                                ; Row I/O ;
On
; F27
                                  ; GND
                                                                ; gnd
;
; F28
         ; 345
                     ; 6A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Row I/O ; ; no
0n
; F29
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 349
                     ; 6A
                                ; Row I/O ;
                                                             ; no
On
         ; 347
                     ; 6A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; F30
                                ; Row I/O ;
                                                             ; no
0n
; G1
                                   ; GND
```

```
; DNU
; G2
                                        ; GND
                                                                         ; gnd
            ;
 G4
                                         GND
                                                                         ; gnd
          ; 542
                                       ; ^nCE
; G5
                       ; 9A
                                                                               ;
           ; 543
                                      ; ^MSEL2
; G6
                       ; 9A
;
                       ; 8A
; G7
           ; 535
                                      ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                    ; Column I/O ;
                                                                    ; no
0n
          ; 492
                                        ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; G8
                       ; 8A
                                    ; Column I/O ;
                                                                    ; no
0n
                                        ; VCCIO8A
; G9
                       ; 8A
                                                                         ; power
              ; 2.5V
;
          ; 526
                       ; 8A
                                        ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; G10
                                    ; Column I/O ;
0n
                                        ; RESERVED INPUT WITH WEAK PULLUP ;
; G11
           ; 520
                       ; 8A
                                    ; Column I/O ;
On
           ; 518
                       ; 8A
; G12
                                        ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                    ; Column I/O ;
                                                                    ; no
0n
           ; 484
                                        ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; G13
                       ; 8A
                                    ; Column I/O ;
                                                                    ; no
On
                                       ; VCCIO8A
                                                                         ; power
; G14
                       ; 8A
              ; 2.5V
; G15
          ; 460
                       ; 8A
                                      ; RESERVED_INPUT_WITH_WEAK PULLUP ;
                                    ; Column I/O ;
On
           ; 444
                                        ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; G16
                       ; 7D
                                    ; Column I/O ;
;
0n
; G17
                       ; 7C
                                        ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
           ; 436
                                    ; Column I/O ;
                                                                    ; no
On
                       ; 7C
; G18
           ; 432
                                        ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
```

```
; Column I/O ;
                                                      ; no ;
On
                                ; VCCIO7B_HPS
; G19
                    ; 7B
                                                              ; power
                              ; -- ;
         ; 2.5V
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; G20
         ; 416
                    ; 7B
                              ; Column I/O ; ; no
On
; G21
         ; 392
                    ; 7A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ; ; no
0n
         ; 400
                    ; 7A
; G22
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ;
                                                         ; no
0n
                                ; ^VCCRSTCLK_HPS
; G23
         ; 377
                    ; 7A
; G24
                                                             ; gnd
                                ; GND
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; G25
         ; 370
                    ; 6A
                              ; Row I/O ; ; no
0n
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; G26
         ; 362
                    ; 6A
                              ; Row I/O ; ; no
0n
; G27
         ; 339
                    ; 6A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Row I/O ; ; --
; G28
         ; 335
                    ; 6A
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Row I/O ; ; no
On
; G29
                                ; VCCIO6A_HPS
                    ; 6A
                                                              ; power
          ; 2.5V
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; G30
         ; 343
                    ; 6A
                              ; Row I/O
                                                          ; no ;
On
                                 ; GND
                                                              ; gnd
; H1
                                ; GND
                                                              ; gnd
                                ; DNU
; H3
; H4
                                ; DNU
```

```
; GND
                                                                  ; gnd
; H5
                      ; 8A
                                                                    ; power
                                    ; VCCIO8A
; H6
             ; 2.5V
          ; 508
                      ; 8A
                                     ; RESERVED INPUT WITH WEAK PULLUP ;
; H7
                                  ; Column I/O ;
                                                             ; no
0n
; H8
          ; 490
                      ; 8A
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                  ; Column I/O ;
0n
; H9
                                     ; VCCBAT
                                                                    ; power
                                    ; VCC_AUX
; H10
                                                                    ; power
             ; 2.5V
                                    ; GND
                                                                    ; gnd
          ; 500
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
                      ; 8A
; H12
                                  ; Column I/O ; ; no
;
0n
          ; 498
; H13
                      ; 8A
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                  ; Column I/O ;
                                                        ; no
0n
; H14
          ; 482
                      ; 8A
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                  ; Column I/O ;
;
0n
          ; 458
                      ; 8A
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
; H15
                                  ; Column I/O ;
0n
                                    ; VCCIO7D HPS
; H16
                                                                    ; power
                      ; 7D
             ; 2.5V
          ; 434
                      ; 7C
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
; H17
                                  ; Column I/O ;
                                                               ; no
;
On
          ; 422
                      ; 7B
                                     ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; H18
                                  ; Column I/O ; ; no
On
                      ; 7B
                                     ; RESERVED INPUT WITH WEAK PULLUP ;
; H19
          ; 406
                                  ; Column I/O ;
0n
          ; 398
                      ; 7A
                                     ; RESERVED INPUT WITH WEAK PULLUP ;
; H20
                                  ; Column I/O ;
                                                               ; no
0n
                                    ; VCCIO7A HPS
                      ; 7A
                                                                    ; power
; H21
            ; 2.5V
```

```
; H22
          ; 379
                     ; 7A
                                  ; ^HPS_TCK
; H23
         ; 390
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 7A
                                 ; Column I/O ;
0n
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; H24
          ; 364
                     ; 6A
                                 ; Row I/O ; ; no
0n
; H25
          ; 368
                     ; 6A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Row I/O ;
0n
                                 ; VCCIO6A_HPS
; H26
                     ; 6A
                                                                  ; power
;
           ; 2.5V
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; H27
          ; 360
                     ; 6A
                                 ; Row I/O ; ; no
0n
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; H28
         ; 333
                     ; 6A
                                 ; Row I/O ;
0n
; H29
          ; 331
                     ; 6A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
;
                                 ; Row I/O ;
On
; H30
         ; 337
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 6A
                                 ; Row I/O
                                                              ; no
0n
; J1
                                                                 ; gnd
                                   ; GND
; J2
                                   ; GND
                                                                  ; gnd
; J3
                                   ; GND
                                                                  ; gnd
; J4
                                   ; GND
                                                                  ; gnd
         ; 545
; J5
                     ; 9A
                                   ; ^nCONFIG
                                   ; ^GND
         ; 547
                     ; 9A
; J6
; J7
          ; 506
                     ; 8A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Column I/O ;
                                                              ; no
0n
; J8
                                                                  ; gnd
                                    ; GND
```

```
; -- ;
         ; 532
                   ; 8A
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ; ; no
0n
; J10
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 530
                   ; 8A
                              ; Column I/O ;
On
                              ; VCCPGM
; J11
                                                           ; power
          ; 1.8V/2.5V/3.0V/3.3V ; -- ;
; J12
         ; 516
                   ; 8A
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ;
                                                        ; no ;
0n
                               ; VCCIO8A
                   ; 8A
; J13
                                                            ; power
            ; 2.5V
; J14
         ; 476
                   ; 8A
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Column I/O ;
0n
; J15
                                ; DNU
                               ; VCC_AUX
; J16
                                                             ; power
           ; 2.5V
                               ; VCCPD7C_HPS
                                                            ; power
; J17
                   ; 7C
           ; 2.5V
                                ; GND
; J18
                                                           ; gnd
                              ; -- ;
                                                         ; -- ;
; J19
         ; 408
                   ; 7B
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                                        JLLUP;;
; no;
                              ; Column I/O ;
0n
; J20
                            ; VCCRSTCLK_HPS
                                                             ; power
          ; 1.8V/2.5V/3.0V/3.3V ; -- ;
                                ; VCC_AUX_SHARED
                                                            ; power
; J21
            ; 2.5V
; J22
         ; 372
                   ; 7A
                               ; ^GND
         ; 354
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; J23
                   ; 6A
                              ; Row I/O ; ; no
0n
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; J24
         ; 352
                   ; 6A
                              ; Row I/O ; ; no
On
```

```
; 6A
                                ; RESERVED_INPUT_WITH_WEAK PULLUP ;
; J25
         ; 344
                               ; Row I/O ; ; no
0n
         ; 323
; J26
                    ; 6A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ; ; no
;
0n
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; J27
         ; 346
                    ; 6A
                               ; Row I/O ;
                                                          ; no
0n
; J28
                                 ; GND
                                                            ; gnd
; J29
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 327
                    ; 6A
                               ; Row I/O ; ; no
0n
; J30
         ; 329
                    ; 6A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                        j
                               ; Row I/O
                                                          ; no
0n
                                 ; GND
                                                               ; gnd
; K1
                                 ; GND
; K2
                                                               ; gnd
                                 ; DNU
; K3
                                                                    ;
; K4
                                 ; DNU
                                 ; GND
; K5
                                                               ; gnd
                                 ; ^MSEL1
                    ; 9A
; K6
         ; 540
; K7
         ; 522
                    ; 8A
                                 ; RESERVED INPUT WITH WEAK PULLUP ;
                               ; Column I/O ;
                                                          ; no
;
0n
         ; 524
                    ; 8A
; K8
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Column I/O ;
                                                          ; no
0n
                                 ; VCCA_FPLL
; K9
                                                             ; power
            ; 2.5V
; K10
                                 ; GND
                                                               ; gnd
                                 ; VCCPD8A
; K11
                    ; 8A
                                                               ; power
           ; 2.5V
```

```
; K12
                     ; 8A
         ; 514
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                                      ; no
                                ; Column I/O ;
0n
                                   ; VCCPD8A
; K13
                     ; 8A
                                                                 ; power
         ; 474
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; K14
                     ; 8A
                                ; Column I/O ;
0n
; K15
                                  ; GND
                                                                 ; gnd
                     ; 7D
                                 ; VCCPD7D_HPS
                                                                 ; power
; K16
             ; 2.5V
;
                     ; 7B
         ; 414
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; K17
                                ; Column I/O ;
                                                             ; no ;
0n
                                  ; VCCPD7B_HPS
                                                                 ; power
; K18
                     ; 7B
; K19
                     ; 7A
                                 ; VCCPD7A_HPS
                                                                 ; power
            ; 2.5V
;
                                  ; GND
; K20
                                                                 ; gnd
                                   ; RESERVED INPUT WITH WEAK PULLUP ;
         ; 366
; K21
                     ; 6A
                                ; Row I/O ; ; no
0n
; K22
         ; 336
                     ; 6A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                ; Row I/O ; ; no
0n
         ; 338
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 6A
; K23
                                ; Row I/O ;
                                                             ; no
0n
                                  ; VCCIO6A_HPS
; K24
                                                                 ; power
                     ; 6A
            ; 2.5V
                                  ; GND
; K25
                                                                 ; gnd
                                   ; RESERVED_INPUT_WITH_WEAK PULLUP ;
; K26
         ; 322
                     ; 6A
                                ; Row I/O ; ; no
0n
; K27
                     ; 6A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 319
                                ; Row I/O ;
                                                             ; no
On
; K28
         ; 325
                     ; 6A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
```

```
; Row I/O ; ; no ;
Ón
                  ; 6A
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; K29
        ; 321
                             ; Row I/O ;
                                                       ; no ;
0n
         ;
; K30
                             ; VCCIO6A_HPS
                  ; 6A
                                                        ; power
         ; 2.5V
                                                         ; gnd
; L1
                             ; GND
                                                       ; -- ;
; L2
                              ; GND
                                                         ; gnd
                             ; --
                                                       ; -- ;
         ;
                              ; GND
; L3
                                                         ; gnd
                                                       ; -- ;
                               ; GND
                                                         ; gnd
; L4
                                                       ; -- ;
; L5
                               ; VCC
                                                          ; power
          ; 1.1V
                             ; --
                              ; GND
; L6
                                                          ; gnd
; L7
        ; 544
                   ; 9A
                             ; ^MSEL3
                             ; --
; L8
        ; 538
                   ; 9A
                             ; ^MSEL0
                             ; --
; L9
        ; 546
                   ; 9A
                             ; ^MSEL4
                              ; VCCPD8A
; L10
                   ; 8A
                                                          ; power
          ; 2.5V
                             ; --
                               ; GND
; L11
                                                          ; gnd
                             ; --
                                                       ; -- ;
; L12
                   ; 8A
                              ; VCCPD8A
                                                          ; power
           ; 2.5V
                                                       ; -- ;
                              ; GND
; L13
                                                         ; gnd
                                                       ; -- ;
          ;
                             ; VCCPD8A
                                                         ; power
; L14
                  ; 8A
          ; 2.5V
```

```
; gnd
; L15
                                ; GND
                                                           ; -- ;
                                                               ; power
; L16
                                 ; VCC_HPS
            ; 1.1V
                                 ; GND
; L17
                                                               ; gnd
                                                               ;
                                 ; VCC_HPS
; L18
                                                               ; power
            ; 1.1V
                                                               ; gnd
; L19
                                 ; GND
                                 ; VCC_HPS
; L20
                                                               ; power
            ; 1.1V
                                 ; VCCPLL_HPS
                                                               ; power
            ; 2.5V
                                 ; GND
; L22
                                                              ; gnd
                    ; 6A
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; L23
         ; 350
                               ; Row I/O ;
                                                    ; no
0n
; L24
         ; 328
                    ; 6A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ;
0n
; L25
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6A
         ; 330
                               ; Row I/O ; ; no
0n
                                  ; RESERVED_INPUT_WITH_WEAK PULLUP ;
         ; 320
; L26
                    ; 6A
                               ; Row I/O ;
0n
                                ; VCCIO6A_HPS
; L27
                    ; 6A
                                                             ; power
           ; 2.5V
;
; L28
         ; 313
                    ; 6A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ; ; no
0n
; L29
         ; 315
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6A
                               ; Row I/O ;
                                                           ; no
On
; L30
                    ; 6A
         ; 317
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ;
                                                           ; no
0n
; M1
                                                              ; gnd
                                 ; GND
```

```
;
                                ; GND
; M2
                                                          ; gnd
; -- ;
          ;
                                ; DNU
          ;
; M4
                                ; DNU
                                 ; GND
                                                              ; gnd
                                                           ; -- ;
                               ; VCC
; M6
                                                               ; power
            ; 1.1V
                                                           ; -- ;
                                           ;
                                ; GND
; M7
                                                              ; gnd
                                                           ; -- ;
          ;
; M8
                                 ; GND
                                                              ; gnd
                                                          ; -- ;
                                ; VCC
; M9
                                                               ; power
           ; 1.1V
                                                          ; -- ;
; M10
                                 ; GND
                                                               ; gnd
                                                           -- ;
                                 ; VCC
; M11
                                                               ; power
                                                          ; -- ;
            ; 1.1V
                                ; GND
; M12
                                                             ; gnd
                                                          ; -- ;
                                 ; VCC
; M13
                                                               ; power
           ; 1.1V
                                                          ; -- ;
                                 ; GND
                                                              ; gnd
; M14
                                                          ; -- ;
                                 ; VCC_HPS
; M15
                                                              ; power
           ; 1.1V
                                                          ; -- ;
                                 ; GND
; M16
                                                              ; gnd
                               ; --
                                                          ; -- ;
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP; clumn I/O ; ; no ;
; M17
         ; 450
                    ; 7D
                               ; Column I/O ;
0n
; M18
                                 ; GND
                                                             ; gnd
```

```
; -- ;
; M19
        ; 334
                  ; 6A
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                             ; Row I/O ;
                                                      ; no ;
0n
                              ; GND
; M20
                                                         ; gnd
                            ; VCCPD6A6B_HPS
; M21
                  ; 6A, 6B
                                                        ; power
;
--
         ; 2.5V
; M22
                  ; 6A
        ; 308
                             ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                            ; Row I/O ;
                                                     ; no
0n
; M23
        ; 348
                  ; 6A
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                             ; Row I/O ;
On
; M24
                   ; 6A
                                                          ; power
                              ; VCCIO6A_HPS
                             ; -- ;
; M25
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
        ; 324
                  ; 6A
                             ; Row I/O ; ; no
0n
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; M26
        ; 314
                  ; 6A
                             ; Row I/O ; ; no
0n
; M27
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
        ; 312
                  ; 6A
                             ; Row I/O ; ; no
On
; M28
        ; 309
                  ; 6A
                             ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                             ; Row I/O ; ; no
0n
                              ; GND
                                                      ; gnd
; M29
; M30
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
        ; 311
                  ; 6A
                                                      ; no ;
                             ; Row I/O
0n
                               ; GND
; N1
                                                         ; gnd
                              ; GND
                                                          ; gnd
                                                      ; -- ;
                              ; GND
                                                         ; gnd
; N3
                                                      ; -- ;
                                                         ; gnd
                               ; GND
```

```
; N5
                              ; VCC
                                                          ; power
          ; 1.1V
                                                         ; -- ;
; N6
                               ; GND
                                                            ; gnd
                                                          ; -- ;
;
                                ; VCCA_FPLL
; N7
                                                             ; power
           ; 2.5V
                                                         ; -- ;
                              ; --
                                ; GND
; N8
                                                             ; gnd
                                                          -- ;
                                ; GND
; N9
                                                              ; gnd
                                                         ; -- ;
                                           ;
                                ; VCC
; N10
                                                             ; power
           ; 1.1V
                                                          -- ;
                                                            ; gnd
; N11
                               ; GND
                                                          -- ;
                               ; VCC
; N12
                                                            ; power
           ; 1.1V
                                                          ; -- ;
                                ; GND
; N13
                                                             ; gnd
                                                          ; -- ;
                               ; VCC
; N14
                                                              ; power
           ; 1.1V
                                                         ; -- ;
; N15
                                ; GND
                                                             ; gnd
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP; column I/O ; ; no ;
; N16
                    ; 7D
         ; 452
                              ; Column I/O ;
0n
                                ; GND
; N17
                                                           ; gnd
                                                         ; -- ;
;
                              ; -- ;
         ; 332
                   ; 6A
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; N18
                                                         ; no ;
                              ; Row I/O ;
0n
                                ; GND
                                                            ; gnd
; N19
                                ; VCC_HPS
; N20
                                                             ; power
           ; 1.1V
                               ; VCCIO6A_HPS
; N21
                   ; 6A
                                                            ; power
          ; 2.5V
```

```
; N22
                                 ; VCCPD6A6B_HPS
                                                              ; power
                     ; 6A, 6B
         ; 310
                     ; 6A
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Row I/O ;
0n
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; N24
          ; 318
                     ; 6A
                                 ; Row I/O ; ; no
0n
; N25
          ; 316
                     ; 6A
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Row I/O
                                                              ; no
0n
                                  ; GND
; N26
                                                                ; gnd
;
         ; 297
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; N27
                     ; 6B
                                 ; Row I/O ; ; no
0n
; N28
          ; 303
                     ; 6B
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Row I/O ;
0n
         ; 305
; N29
                     ; 6B
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
;
                                 ; Row I/O ;
0n
         ; 307
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 6B
; N30
                                 ; Row I/O
                                                              ; no
0n
; P1
                                                                 ; gnd
                                   ; GND
                                   ; GND
                                                                  ; gnd
; P2
; P3
                                   ; DNU
           ;
                                    ; DNU
                                    ; GND
                                                                   ; gnd
; P5
                                    ; VCCA_FPLL
                                                                   ; power
             ; 2.5V
                                    ; GND
                                                                   ; gnd
; P8
                                                                   ; gnd
                                   ; GND
```

```
; --
                                                      ; -- ;
                                        ;
                              ; GND
; P9
                                                         ; gnd
                                                       ; -- ;
                              ; GND
; P10
                                                         ; gnd
                                                      ; -- ;
                             ; VCC
; P11
                                                          ; power
           ; 1.1V
                                                      ; -- ;
                              ; GND
; P12
                                                         ; gnd
                                                      ; -- ;
                              ; VCC
; P13
                                                          ; power
                                                      ; -- ;
           ; 1.1V
                              ; GND
; P14
                                                          ; gnd
                                                      ; -- ;
; P15
                              ; VCC_HPS
                                                          ; power
           ; 1.1V
                                                      ; -- ;
                             ; --
                              ; GND
                                                         ; gnd
; P16
                                                       -- ;
                                                          ; power
; P17
                              ; VCC_HPS
           ; 1.1V
                              ; GND
; P18
                                                         ; gnd
                             ; --
                                                       ; -- ;
                             ; VCC_HPS
; P19
                                                          ; power
                                                      ; -- ;
           ; 1.1V
                              ; GND
; P20
                                                          ; gnd
                                                      ; -- ;
                              ; VCCPD6A6B HPS
; P21
                   ; 6A, 6B
                                                          ; power
         ; 2.5V
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP; ; no ;
; P22
        ; 294
                   ; 6B
                             ; Row I/O ;
0n
; P23
                              ; VCCIO6B_HPS
                                                        ; power
                  ; 6B
                             ; -- ;
         ; 2.5V
                                                      ; -- ;
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
        ; 290
; P24
                  ; 6B
                             ; Row I/O ; ; no ;
0n
```

```
; P25
         ; 288
                    ; 6B
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ; ; no
0n
         ; 298
; P26
                    ; 6B
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ; ; no
On
; P27
         ; 296
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6B
                               ; Row I/O ;
                                                        ; no
0n
                                ; VCCIO6B_HPS
                    ; 6B
; P28
                                                          ; power
          ; 2.5V
; P29
         ; 299
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6B
                               ; Row I/O ;
0n
; P30
         ; 301
                    ; 6B
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O
                                                           ; no
0n
                                 ; GND
                                                               ; gnd
; R1
                                ; GND
; R2
                                                             ; gnd
                                 ; GND
; R3
                                                              ; gnd
                                                           ; -- ;
; R4
                                 ; GND
                                                               ; gnd
                                                           ; -- ;
                                 ; VCC
; R5
                                                               ; power
           ; 1.1V
                                 ; GND
; R6
                                                               ; gnd
                                                           ; -- ;
; R7
                                 ; VCCA_FPLL
                                                               ; power
            ; 2.5V
                                 ; GND
                                                               ; gnd
; R8
                                                            -- ;
                                 ; GND
                                                              ; gnd
; R9
; R10
                                 ; VCC
                                                               ; power
            ; 1.1V
                                 ; GND
; R11
                                                              ; gnd
```

```
; VCC
; R12
                                                                   ; power
             ; 1.1V
                                                                   ; gnd
                                   ; GND
; R13
                                   ; VCC
; R14
                                                                   ; power
             ; 1.1V
                                                                   ; gnd
; R15
                                   ; GND
                                                                   ;
                                   ; VCC_HPS
; R16
                                                                   ; power
             ; 1.1V
;
                                   ; GND
; R17
                                                                  ; gnd
; R18
          ; 302
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 6B
                                 ; Row I/O ;
0n
; R19
          ; 300
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 6B
;
                                 ; Row I/O ;
                                                              ; no
0n
                                   ; VCCPD6A6B HPS
                                                                   ; power
; R20
                     ; 6A, 6B
             ; 2.5V
                                    ; RESERVED INPUT WITH WEAK PULLUP ;
; R21
          ; 286
                     ; 6B
                                 ; Row I/O ;
0n
; R22
          ; 284
                     ; 6B
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                 ; Row I/O ;
                                                              ; no
0n
                                  ; VCCPD6A6B_HPS
; R23
                     ; 6A, 6B
                                                                 ; power
             ; 2.5V
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
          ; 272
 R24
                     ; 6B
                                 ; Row I/O ;
                                                               ; no
0n
                                   ; VCCIO6B_HPS
                     ; 6B
; R25
                                                                   ; power
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; R26
          ; 280
                     ; 6B
                                 ; Row I/O ;
0n
; R27
                                    ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
          ; 282
                     ; 6B
                                 ; Row I/O ;
                                                              ; no
0n
          ; 293
; R28
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                     ; 6B
```

```
;
On
                           ; Row I/O ; ; no ;
        ; 295
                             ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; R29
                 ; 6B
                           ; Row I/O
                                                    ; no ;
0n
         ;
                            ; GND
; R30
                                                      ; gnd
                           ; --
                                      ;
                                                    ; -- ;
                                                      ; gnd
; T1
                            ; GND
                                                    ; -- ;
; T2
                            ; GND
                                                      ; gnd
                           ; --
         ;
                            ; DNU
; T3
                             ; DNU
; T4
                           ; --
         ;
; T5
                             ; GND
                                                       ; gnd
                           ; --
                                                    ; -- ;
; T6
                            ; VCC
                                                      ; power
         ; 1.1V
                                                    ; -- ;
                            ; GND
; T7
                                                      ; gnd
                                                    ; -- ;
                             ; GND
; T8
                                                      ; gnd
                           ; --
                                                    ; -- ;
         ;
                                                      ; gnd
                            ; GND
; T9
                                                    ; -- ;
         ;
                             ; GND
; T10
                                                      ; gnd
                                                    ; -- ;
                             ; VCC
; T11
                                                       ; power
          ; 1.1V
                           ; --
                                                    ; -- ;
; T12
                            ; GND
                                                      ; gnd
                                                    ; -- ;
                             ; VCC
; T13
                                                      ; power
          ; 1.1V
                                                    ; -- ;
                                      ;
                                                      ; gnd
; T14
                             ; GND
                                                    ; -- ;
```

```
; T15
                                ; GND
                                                             ; gnd
                                                           ; -- ;
                                                               ; gnd
; T16
                                 ; GND
                                 ; VCC_HPS
                                                               ; power
; T17
            ; 1.1V
                                                               ; gnd
                                  ; GND
; T18
; T19
                                 ; VCC_HPS
                                                               ; power
            ; 1.1V
                                 ; GND
; T20
                                                               ; gnd
                                                               ;
         ; 278
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6B
                                                           ; no ;
                               ; Row I/O ;
0n
                                ; VCCIO6B_HPS
; T22
                    ; 6B
                                                              ; power
          ; 2.5V
         ; 270
                    ; 6B
; T23
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ;
                                                    ; no
0n
; T24
         ; 268
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6B
                               ; Row I/O ;
On
; T25
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6B
         ; 266
                               ; Row I/O ; ; no
0n
         ; 304
                    ; 6B
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; T26
                               ; Row I/O
0n
                                 ; GND
; T27
                                                             ; gnd
;
; T28
         ; 287
                    ; 6B
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ; ; no
0n
; T29
         ; 289
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6B
                               ; Row I/O ;
On
         ; 291
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; T30
                    ; 6B
                               ; Row I/O ;
                                                           ; no
0n
; U1
                                                              ; gnd
                                 ; GND
```

```
; U2
                               ; GND
                                                         ; gnd
; -- ;
          ;
                               ; GND
                                                            ; gnd
                                                         ; -- ;
                               ; GND
; U4
                                                            ; gnd
                                                         ; -- ;
                                ; VCC
                                                            ; power
          ; 1.1V
                                                            ; gnd
; U6
                               ; GND
                                                         ; -- ;
         ; 50
; U7
                   ; 3A
                              ; ^DCLK
                              ; Weak Pull Up ;
                               ; #TDI
         ; 48
; U8
                   ; 3A
                                                            ; input
                               ; GND
; U9
                                                            ; gnd
                                                         ; -- ;
; U10
                                ; VCC
                                                             ; power
                                ; GND
; U11
                                                            ; gnd
                                                         ; -- ;
                               ; VCC
                                                            ; power
; U12
           ; 1.1V
                                                         ; -- ;
; U13
                                ; GND
                                                            ; gnd
                                                         ; -- ;
                               ; VCC
                                                            ; power
; U14
           ; 1.1V
                                                         ; -- ;
; U15
                                                            ; gnd
                                ; GND
                                                         ; -- ;
                                ; VCC_HPS
; U16
                                                             ; power
           ; 1.1V
                                                         ; -- ;
                                ; GND
; U17
                                                             ; gnd
; U18
                                ; VCC_HPS
                                                             ; power
```

```
; 1.1V
                             ; -- ;
                               ; VCCIO6B_HPS
; U19
                   ; 6B
                                                             ; power
         ; 2.5V
                              ; -- ;
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; U20
         ; 276
                   ; 6B
                                                         ; no ;
;
            ;
                              ; Row I/O
0n
                              ; VCC
; U21
                                                             ; power
           ; 1.1V
; U22
                               ; GND
                                                            ; gnd
                              ; --
                               ; VCCPD5B
; U23
                   ; 5B
                                                             ; power
          ; 2.5V
                                ; GND
                                                            ; gnd
; U24
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; U25
         ; 264
                   ; 6B
                              ; Row I/O ; ; no
0n
; U26
         ; 306
                   ; 6B
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Row I/O ; ; no
0n
; U27
         ; 273
                   ; 6B
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Row I/O ; ; no
;
On
; U28
         ; 285
                   ; 6B
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Row I/O ; ; no
0n
                               ; GND
                                                         ; gnd
; U29
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; U30
         ; 283
                   ; 6B
                              ; Row I/O
                                ; GND
; V1
                                                            ; gnd
                               ; GND
                                                             ; gnd
                               ; DNU
; V3
                                ; DNU
; V4
```

```
; V5
                               ; GND
                                                           ; gnd
                                                         ; -- ;
                               ; VCCA_FPLL
; V6
                                                            ; power
           ; 2.5V
                                ; GND
; V7
                                                             ; gnd
                              ; --
                                                          ; -- ;
                               ; VCCA_FPLL
                                                             ; power
         ; 2.5V
                                                          -- ;
                               ; #TMS
         ; 44
                    ; 3A
                                                              ; input
                                                         ; -- ;
                                ; GND
; V10
                                                             ; gnd
                                                          -- ;
; V11
                               ; VCC
                                                             ; power
           ; 1.1V
                               ; GND
; V12
                                                            ; gnd
                                                          ; -- ;
                                ; VCC
                                                            ; power
; V13
           ; 1.1V
                                                          ; -- ;
; V14
                               ; GND
                                                             ; gnd
                                                         ; -- ;
; V15
                                ; VCC
                                                             ; power
                              ; --
                                                          ; -- ;
         ; 1.1V
     ; 138
; V16
                                                            ; output
                    ; 4A
                                ; clk_out
                                                         ; no ;
; 3.3-V LVCMOS ;
                              ; Column I/O ; Y
; V17 ; 154
                    ; 4A
                                ; balance[2]
                                                          ; output
; 3.3-V LVCMOS ;
                              ; Column I/O ; Y
                                                         ; no ;
Off ; ; V18 ; 194
                    ; 4A
                                                          ; output
         ; 194
                                ; balance[3]
                              ; Column I/O ; Y
; 3.3-V LVCMOS ;
                                                          ; no ;
0ff
                                ; GND
                                                          ; gnd
; -- ;
; V19
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP; ; no ;
         ; 292
; V20
                   ; 6B
;
On
                              ; Row I/O ;
; V21
                                ; GND
                                                            ; gnd
```

```
; VCCPD5A
                    ; 5A
; V22
                                                             ; power
         ; 236
                    ; 5A
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ;
0n
                                ; VCCPD5A
; V24
                    ; 5A
                                                              ; power
          ; 3.3V
; V25
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 246
                    ; 5B
                               ; Row I/O ;
                                                          ; no
0n
; V26
                               ; VCCIO6B_HPS
                                                           ; power
                    ; 6B
          ; 2.5V
; V27
                    ; 6B
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 265
                              ; Row I/O ; ; no
0n
; V28
         ; 271
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6B
                               ; Row I/O ;
                                                         ; no
On
; V29
         ; 275
                    ; 6B
                                ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                               ; Row I/O ;
On
; V30
         ; 281
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6B
                               ; Row I/O
                                                          ; no
0n
                                 ; GND
                                                             ; gnd
; W1
                                ; GND
; W2
                                                             ; gnd
                                 ; GND
; W3
                                                              ; gnd
                                                          ; -- ;
                                ; GND
                                                             ; gnd
                                                           -- ;
                                                              ; power
                                 ; VCC
            ; 1.1V
                                 ; GND
; W6
                                                              ; gnd
                                                          ; -- ;
                                                              ; gnd
                                 ; GND
                                 ; GND
; W8
                                                              ; gnd
```

```
; --
                                        ;
                              ; GND
                                                         ; gnd
                              ; VCC
                                                         ; power
W10
           ; 1.1V
                                                      ; -- ;
                             ; GND
; W11
                                                        ; gnd
                                                      ; -- ;
; W12
                              ; VCC
                                                          ; power
          ; 1.1V
                              ; GND
                                                        ; gnd
; W13
                                                      ; -- ;
                              ; VCC
; W14
                                                         ; power
         ; 1.1V
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; W15
        ; 130
                  ; 3B
                            ; Column I/O ;
                                                      ; no ;
0n
                                                      ; output
; W16
        ; 136
                   ; 4A
                              ; accountfound
; 3.3-V LVCMOS ;
                                                      ; no ;
                             ; Column I/O ; Y
; W17 ; 152
                  ; 4A
                              ; balance[4]
                                                       ; output
                                                      ; no ;
; 3.3-V LVCMOS ;
                             ; Column I/O ; Y
0ff
; W18
                             ; GND
                                                        ; gnd
                            ; -- ;
                                                      ; -- ;
; W19 ; 192
                                                      ; output
                             ; balance[5]
                  ; 4A
                                                      ; no ;
; 3.3-V LVCMOS ;
                             ; Column I/O ; Y
Off ;
; W20 ; 217
                  ; 5A
                             ; balance[7]
                                                       ; output
                                                      ; no ;
                             ; Row I/O ; Y
; 3.3-V LVCMOS ;
Off ;
; W21
                  ; 5A
        ; 221
                              ; balance[8]
                                                        ; output
; 3.3-V LVCMOS ;
                             ; Row I/O ; Y
                                                      ; no ;
0ff
                              ; RESERVED_INPUT_WITH_WEAK_PULLUP; ; no ;
        ; 223
                  ; 5A
;
                             ; Row I/O ;
0n
; W23
                             ; VCCIO5A
                  ; 5A
                                                        ; power
        ; 3.3V
                                                     ; -- ;
; W24
        ; 238
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                  ; 5A
                            ; Row I/O ; , no
0n
```

```
; output
; no ;
                              ; balance[15]
; Row I/O ; N
         ; 244
                   ; 5B
; W25
; 2.5 V
0ff
         ; 274
; W26
                   ; 6B
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                              ; Row I/O ; ; no
;
0n
; W27
                   ; 6B
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 261
                              ; Row I/O ; ; no ;
On
                               ; GND
                                                         ; gnd
; W28
         ; 279
                               ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; W29
                   ; 6B
;
                              ; Row I/O ;
On
; W30
         ; 277
                   ; 6B
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                                       ;
                              ; Row I/O
                                                        ; no ;
0n
; Y1
                                                           ; gnd
                               ; GND
                               ; GND
; Y2
                                                            ; gnd
                                ; DNU
; Y3
; Y4
                               ; DNU
                                          ;
                                ; GND
; Y5
                                                             ; gnd
                                ; VCC
                                                             ; power
            ; 1.1V
                                ; GND
                                                             ; gnd
                                                          -- ;
; Y8
                                ; GND
                                                             ; gnd
                                                          -- ;
                                ; VCC
; Y9
                                                             ; power
            ; 1.1V
                                ; GND
; Y10
                                                             ; gnd
                                                         ; -- ;
; Y11
                                ; VCC
                                                             ; power
           ; 1.1V
```

```
; Y12
                                  ; GND
                                                               ; gnd
                                                            ; -- ;
                                  ; VCC
                                                                ; power
                                  ; GND
; Y14
                                                                ; gnd
                                  ; GND
; Y15
                                                                ; gnd
         ; 128
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; Y16
                    ; 3B
                                ; Column I/O ;
;
                                                           ; no
0n
                    ; 4A
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; Y17
         ; 170
                                ; Column I/O ; ; no
0n
; Y18
         ; 178
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 4A
                                ; Column I/O ;
0n
; Y19
         ; 202
                     4A
                                 ; balance[6]
                                                                ; output
; 3.3-V LVCMOS ;
                                ; Column I/O ; Y
                                                            ; no ;
0ff
; Y20
                                  ; GND
                                                                ; gnd
; Y21
         ; 219
                                                                ; output
                                  ; balance[9]
                    ; 5A
; 3.3-V LVCMOS ;
                                ; Row I/O ; Y
                                                            ; no ;
0ff
; Y22
                                 ; VCCA_FPLL
                                                               ; power
         ; 2.5V
         ; 232
                    ; 5A
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; Y23
                                ; Row I/O ;
                                                     ; no
0n
; Y24
                                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
         ; 234
                    ; 5A
                                ; Row I/O ;
                                                            ; no
0n
                                  ; GND
; Y25
                                                                ; gnd
                                  ; RESERVED_INPUT_WITH_WEAK PULLUP ;
; Y26
         ; 256
                    ; 5B
                               ; Row I/O ; ; no
0n
; Y27
         ; 258
                                   ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 5B
                                ; Row I/O ;
                                                           ; no
0n
         ; 269
; Y28
                                  ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
                    ; 6B
```

```
; Row I/O ;
                             ; no
On
    ; 263
          ; 6B
                 ; RESERVED_INPUT_WITH_WEAK_PULLUP ;
; Y29
               ; Row I/O
0n
; Y30
                 ; GND
                               ; gnd
;
                                  ;
+-----
```

Note: Pin directions (input, output or bidir) are based on device operating in user mode.

```
; I/O Assignment Warnings
+-----
; Pin Name ; Reason
+-----
; balance[0] ; Incomplete set of assignments
; balance[1]
            ; Incomplete set of assignments
; balance[2]
            ; Missing drive strength and slew rate ;
; balance[3]
             ; Missing drive strength and slew rate ;
             ; Missing drive strength and slew rate ;
; balance[4]
; balance[5]
             ; Missing drive strength and slew rate ;
; balance[6]
             ; Missing drive strength and slew rate ;
             ; Missing drive strength and slew rate ;
; balance[7]
; balance[8]
              ; Missing drive strength and slew rate ;
; balance[9]
             ; Missing drive strength and slew rate ;
; balance[10] ; Incomplete set of assignments
; balance[11] ; Incomplete set of assignments
; balance[12] ; Incomplete set of assignments
; balance[13] ; Incomplete set of assignments
; balance[14] ; Incomplete set of assignments
; balance[15] ; Incomplete set of assignments
; accountfound ; Missing drive strength and slew rate ;
; pinfound
             ; Missing drive strength and slew rate ;
; clk_out
             ; Missing drive strength and slew rate ;
; balance[0]
            ; Missing location assignment
; balance[1]
             ; Missing location assignment
; balance[10] ; Missing location assignment
; balance[11] ; Missing location assignment
; balance[12] ; Missing location assignment
; balance[13] ; Missing location assignment
; balance[14] ; Missing location assignment
; balance[15] ; Missing location assignment
; pinfound     ; Missing location assignment
```

```
; Fitter Resource Utilization by Entity
------
-----+
; Compilation Hierarchy Node ; ALMs needed [=A-B+C] ; [A] ALMs used in final
placement; [B] Estimate of ALMs recoverable by dense packing; [C] Estimate of
ALMs unavailable; ALMs used for memory; Combinational ALUTs; Dedicated Logic
Registers ; I/O Registers ; Block Memory Bits ; M10Ks ; DSP Blocks ; Pins ; Virtual
Pins ; Full Hierarchy Name ; Entity Name ; Library Name ;
+-----
-----+
; |atm
              ; 241.5 (241.5)
                         ; 244.5 (244.5)
 ; 5.5 (5.5)
                          ; 2.5 (2.5)
              ; 421 (421)
                         ; 213 (213)
   ; 0.0 (0.0)
                                       ; 0
(0)
     ; 0
               ; 0 ; 1
                          ; 34 ; 0
                                     ; |atm
      ; atm
             ; work
-----+
Note: For table entries with two numbers listed, the numbers in parentheses
indicate the number of resources of the given type used by the specific entity
alone. The numbers listed outside of parentheses indicate the total resources of
the given type used by the specific entity and all of its sub-entities in the
hierarchy.
; Delay Chain Summary
+-----
-----+
        ; Pin Type ; D1 ; D3_0 ; D3_1 ; D4 ; D5  ; D5 OE ; D5 OCT ; T11
; Name
```

```
(Postamble Gating); T11 (Postamble Ungating);
; balance[0]
               ; Output
                                            ; --; (0); (31); --
; balance[1]
                 Output
                                            ; -- ; (0)
                                                        ; (31)
; balance[2]
                                            ; -- ; (0)
                 Output
                                                        ; (31)
; balance[3]
                                            ; -- ; (0)
                                                        ; (31)
               ; Output
; balance[4]
                                            ; -- ; (0)
                                                        ; (31)
               ; Output
; balance[5]
                                            ; -- ; (0)
                                                        ; (31)
                 Output
; balance[6]
               ; Output
                                            ; -- ; (0)
                                                        ; (31)
; balance[7]
                 Output
                                            ; -- ; (0)
                                                        ; (31)
; balance[8]
                 Output
                                            ; -- ; (0)
                                                        ; (31)
; balance[9]
                                            ; -- ; (0)
                 Output
                                                        ; (31)
; balance[10]
                                            ; -- ; (0)
                                                        ; (31)
                 Output
; balance[11]
                                            ; -- ; (0)
                                                        ; (31)
               ; Output
; balance[12]
                                                        ; (31)
                                            ; -- ; (0)
                 Output
; balance[13]
                                            ; -- ; (0)
                                                        ; (31)
                 Output
; balance[14]
                 Output
                                            ; -- ; (0)
                                                        ; (31)
                                            ; -- ; (0)
; balance[15]
                 Output
                                                        ; (31)
; accountfound
                                            ; -- ; (0)
                 Output
                                                        ; (31)
                                            ; -- ; (0)
; pinfound
                                                        ; (31)
                 Output
; clk_out
                                            ; -- ; (0)
                 Output
                                                        ; (31)
; clk
                 Input
                              ; (0)
                                      ; (7)
; reset
                 Input
; enter
                           --; (7)
                                      ; --
                 Input
                                            ; -- ; --
; amount_in[0]
                 Input
                                      ; (7)
; amount_in[1]
               ; Input
                          ; -- ; (7)
```

```
; amount_in[3]
                 ; Input
; amount_in[2]
                            ; -- ; (7)
                  Input
; accNumber[1]
                  Input
; accNumber[0]
                  Input
                                         ; (7)
; Pin[1]
                ; Input
; Pin[0]
                ; Input
                            ; -- ; (7)
; dep
                ; Input
; with_d
                ; Input
                             ; -- ; (7)
; mini_s
                ; Input
; card_inserted ; Input
```

Pad To Core Delay Chain Fanout ; Pad To Core Index ; Setting ; Source Pin / Fanout ; clk reset - AccIndex[0] ; 1 - AccIndex[1] ; 1 ; 1 ; 7 - Pin valid ; 1 - Acc_valid 7 - balance[0]~reg0 ; 1 ; 7 ; 1 - balance[1]~reg0 7 ; 1 - balance[2]~reg0 7 ; 1 ; 7 balance[3]~reg0 ; ; 1 7 balance[4]~reg0 - balance[5]~reg0 ; 1 ; 7 ; 1 7 balance[6]~reg0 ; 1 ; 7 balance[7]~reg0 - balance[8]~reg0 ; 1 7 ; ; 1 ; 7 - balance[9]~reg0 ; 1 ; 7 - balance[10]~reg0 - balance[11]~reg0 ; 1 ; 7 ; 1 ; 7 balance[12]~reg0 ; 1 ; 7 balance[13]~reg0

```
- balance[14]~reg0
                                           1
                                                                   7
;
                                                                            ;;;;;;
                                                                  7
        - balance[15]~reg0
                                         ; 1
;
                                                                   7
;
        - timer[3][10]
                                         ;
                                           1
                                                                   7
        - timer[3][18]
                                         ;
                                            1
                                                                   7
                                           1
        - timer[3][17]
                                            1
                                                                   7
        - timer[3][16]
                                         ;
                                           1
                                                                   7
        - timer[3][15]
                                            1
                                                                   7
        - timer[3][14]
                                         ;
                                                                            ;
        - timer[3][13]
                                         ;
                                           1
                                                                   7
                                            1
                                                                   7
        - timer[3][12]
                                         ;
                                                                   7
        - timer[3][11]
                                            1
                                                                            ;
                                            1
                                                                   7
        - timer[3][20]
                                         ;
                                            1
                                                                   7
         timer[3][0]
                                           1
                                                                   7
        - timer[3][9]
                                         ;
                                            1
                                                                   7
        - timer[3][8]
                                         ;
        - timer[3][7]
                                            1
                                                                   7
                                            1
                                                                   7
                                                                            ;
        - timer[3][6]
                                         ;
;
        - timer[3][5]
                                                                   7
                                         ;
                                            1
                                           1
                                                                   7
        - timer[3][4]
                                                                   7
                                            1
        - timer[3][3]
        - timer[3][2]
                                            1
                                                                   7
                                         ;
                                                                   7
                                            1
                                                                            ;
        - timer[3][1]
                                         ;
;
        - timer[3][21]
                                         ;
                                           1
                                                                   7
                                                                   7
        - timer[3][22]
                                         ;
                                            1
                                                                   7
                                            1
        - timer[3][19]
                                           1
                                                                   7
        - timer[3][23]
                                         ;
                                                                            ;
                                                                   7
        - timer[2][3]
                                            1
                                                                   7
                                           1
        - timer[2][13]
                                         ;
        - timer[2][23]
                                            1
                                                                   7
                                         ;
        - timer[2][12]
                                         ;
                                            1
                                                                   7
                                            1
                                                                   7
                                                                            ;
        - timer[2][11]
                                         ;
;
                                                                   7
                                            1
        - timer[2][10]
                                         ;
                                            1
                                                                   7
        - timer[2][22]
                                                                   7
                                            1
        - timer[2][9]
                                         ;
                                           1
                                                                   7
        - timer[2][8]
                                                                   7
                                                                            ;
        - timer[2][6]
                                         ;
                                            1
                                           1
                                                                   7
        - timer[2][21]
                                         ;
                                                                            ;
                                            1
                                                                   7
        - timer[2][5]
                                         ;
                                            1
                                                                   7
        - timer[2][4]
                                            1
                                                                   7
                                                                            ;
        - timer[2][7]
                                         ;
                                                                   7
                                            1
        - timer[2][20]
                                         ;
                                           1
                                                                   7
        - timer[2][19]
                                                                   7
                                            1
        - timer[2][0]
                                         ;
                                           1
        - timer[2][18]
                                         ;
                                                                   7
        - timer[2][17]
                                         ;
                                            1
                                                                   7
                                                                            ;
;
                                                                   7
                                           1
        - timer[2][1]
                                         ;
                                           1
                                                                   7
        - timer[2][16]
                                         ;
                                                                            ;
                                                                   7
        - timer[2][15]
                                            1
                                           1
                                                                   7
        - timer[2][14]
                                                                   7
                                            1
        - timer[2][2]
```

```
- timer[1][9]
                                        1
;
       - timer[1][4]
                                        1
                                                              7
;
                                      ;
                                      ; 1
                                                             7
;
       - timer[1][10]
       - timer[1][11]
                                        1
                                                              7
                                      ;
                                                              7
                                        1
       timer[1][12]
       - timer[1][13]
                                      ;
                                        1
                                                              7
                                        1
                                                              7
       - timer[1][14]
                                      ;
                                        1
                                                              7
       - timer[1][15]
                                      ;
       - timer[1][16]
                                        1
                                                              7
                                      ;
                                                              7
                                        1
       - timer[1][17]
                                      ;
       - timer[1][18]
                                        1
                                                              7
       - timer[1][6]
                                      ;
                                        1
                                                              7
                                                              7
       - timer[1][7]
                                        1
                                                             7
       - timer[1][8]
                                        1
                                      ;
       - timer[1][22]
                                      ;
                                        1
                                                              7
       - timer[1][21]
                                      ;
                                        1
                                                              7
                                        1
                                                              7
       - timer[1][20]
                                      ;
;
       - timer[1][23]
                                      ;
                                        1
                                                              7
                                                              7
                                        1
       - timer[1][19]
                                                              7
       - timer[1][5]
                                        1
       - timer[1][0]
                                        1
                                                              7
                                      ;
                                                              7
       - timer[1][1]
                                        1
;
                                      ;
       - timer[1][2]
                                        1
                                                              7
                                      ;
       - timer[1][3]
                                        1
                                                              7
                                      ;
                                                              7
       - state.Deposit
                                        1
                                        1
                                                              7
       - state.Withdraw
       - withdraw_valid
                                        1
                                                              7
                                      ; 1
                                                              7
       deposit_valid
                                                              7
       - state.Idle
                                        1
       Acc Blocked[2]
                                        1
                                                              7
                                        1
                                                              7
       Acc Blocked[3]
;
       Acc_Blocked[1]
                                        1
                                                              7
       - state.Pin_Verification3
                                        1
                                                              7
       state.Pin_Verification
                                                              7
                                        1
         state.Pin Verification2
                                                              7
                                        1
       - state.Menu
                                        1
                                                              7
       - state.Finish
                                        1
                                                              7
                                                              7
       - state.Blocked
                                        1
       - Mini_State_Success
                                        1
                                                              7
                                                              7
       state.Mini_Statement
                                      ; 1
;
       - balance_database[0][15]~47;
                                                              7
                                        1
                                      ; 1
                                                              7
       withdraw_enter~0
                                                              7
       - amount[13]~29
                                        1
       - deposit_enter~1
                                        1
                                                              7
                                        1
                                                              7
;
       - pin_enter1~0
                                      ;
                                        1
                                                              7
       - Acc Blocked[0]~19
                                                              7
       - count[1][1]~2
                                        1
       - timer[2][21]~DUPLICATE
                                        1
                                                              7
                                        1
                                                            ; 7
       - timer[3][21]~DUPLICATE
                                                            ; 7
       - timer[3][22]~DUPLICATE
                                        1
```

;	timer[3][9]~DUPLICATE	; 1	; 7	;
;	timer[1][19]~DUPLICATE	; 1	; 7	;
;	state.Idle~DUPLICATE	; 1	; 7	;
;	state.Finish~DUPLICATE	; 1	; 7	;
;	enter	j	;	;
;	- Add1~1	; 0	; 7	;
;	- Add1~5	; 0	; 7	;
;	- Add1~9	; 0	; 7	;
;	- Add1~13	; 0	; 7	;
;	- Add1~17	; 0	; 7	;
;	- Add1~21	; 0	; 7	;
;	- Add1~25	; 0	; 7	;
;	- Add1~29	; 0	; 7	;
:	- Add1~33	; 0	; 7	:
:	- Add1~37	; 0	; 7	:
:	- Add1~41	; 0	; 7	:
:	- Add1~45	; 0	; 7	:
:	- Add1~49	; 0	; 7	:
:	- Add2~1	; 0	; 7	:
•	- Add2~5	; 0	; 7	•
•	- Add2~9	; 0	; 7	•
•	- Add2~13	; 0	; 7	•
,	- Add2~17	; 0	; 7	•
,	- Add2~21	; 0	; 7	•
•	- Add2~25	; 0	; 7	•
•	- Add2~29	; 0	, <i>1</i> ; 7	•
•	- Add2~33	; 0	, <i>1</i> ; 7	•
•	V 110 02	; 0	, <i>7</i> ; 7	•
•	A 1 1 2 A 4	; 0	, <i>7</i> ; 7	,
,	V 1 1 2 V L	, 0 ; 0	, <i>/</i> ; 7	,
,	A 1 1 2 A 0	-	•	,
,		; 0	; 7	,
,	- Acc_valid~1	; 0	; 7	,
,	- withdraw_valid~0	; 0	; 7	j
,	- always0~1	; 0	; 7	j
,	- amount~2	; 0	; 7	j
j	- amount~3	; 0	; 7	j
,	- amount~4	; 0	; 7	j
j	- amount~5	; 0	; 7	j
;	- always0~2	; 0	; 7	j
j	- Selector14~0	; 0	; 7	j
;	- always0~3	; 0	; 7	;
;	- count[0][1]~0	; 0	; 7	;
;	- Selector3~5	; 0	; 7	;
;	- amount~16	; 0	; 7	;
;	- amount~17	; 0	; 7	;
;	- amount~18	; 0	; 7	;
;	- amount~19	; 0	; 7	;
;	- amount~20	; 0	; 7	;
;	- amount~21	; 0	; 7	;
;	- amount~22	; 0	; 7	;

:	_	amount~23	; 0	; 7	:
;	_	amount~24	; 0	; 7	;
;	_	amount~25	; 0	; 7	;
;	_	amount~26	; 0	; 7	:
:	_	amount~27	; 0	; 7	:
:	_		· a	; 7	:
:	_		• 0	; 7	:
•		pin_enter1~2	, 0 ; 0	; 7	•
•		pin_enter2~1	; 0	; 7	•
•		Selector3~21	; 0	, , ; 7	•
•	amount_		•	•	•
•		_in[0] Mult0~8	, ; 1	; 7	•
•		Equal10~0	; 1	; 7	•
•		always0~1	; 1	•	,
•		amount~2	-	; 7	,
,			; 1	; 7	,
<u>ز</u>		amount~3	; 1	; 7	,
;	-	amount~4	; 1	; 7	;
;	-	amount~5	; 1	; 7	j
;	-	always0~2	; 1	; 7 -	;
;	-	amount~16	; 1	; 7 _	;
;	-	amount~17	; 1	; 7	;
;	-	amount~18	; 1	; 7	;
;	-	amount~19	; 1	; 7	;
;	-	amount~20	; 1	; 7	;
;	-	amount~21	; 1	; 7	;
;	-	amount~22	; 1	; 7	;
;	-	amount~23	; 1	; 7	;
;	-	amount~24	; 1	; 7	;
;	-	amount~25	; 1	; 7	;
;	-	amount~26	; 1	; 7	;
;	-	amount~27	; 1	; 7	;
;	amount_	_in[1]	j	;	;
;		Mult0~8	; 0	; 7	;
;	_	Equal10~0	; 0	; 7	;
;	-	always0~1	; 0	; 7	;
;	_	amount~2	; 0	; 7	;
;	_	amount~3	; 0	; 7	:
:	_	amount~4	; 0	; 7	:
:	_	amount~5	; 0	; 7	:
:	_	always0~2	• 0	; 7	:
	_	amount~16	; 0	; 7	•
•	_	amount~17	· a	; 7	•
•		amount~18	; 0	; 7	•
	-	amount~19	• 0	, <i>/</i> ; 7	•
•			=	•	,
,	-	amount~20	; 0	; 7	,
;	-	amount~21	; 0	; 7	;
;	-	amount~22	; 0	; 7	<u>,</u>
;	-	amount~23	; 0	; 7	;
;	-	amount~24	; 0	; 7	;
;	-	amount~25	; 0	; 7	;

;	- amount~26	; 0	; 7	;
;	- amount~27	; 0	; 7	;
;	amount_in[3]	;	;	;
;	- Mult0∼8	; 0	; 7	;
;	- Equal10~0	; 0	; 7	;
;	- always0∼1	; 0	; 7	;
;	- amount∼2	; 0	; 7	;
;	- amount~3	; 0	; 7	;
;	- amount~4	; 0	; 7	;
;	- amount~5	; 0	; 7	;
;	- always0∼2	; 0	; 7	;
;	- amount~16	; 0	; 7	;
;	- amount∼17	; 0	; 7	;
;	- amount~18	; 0	; 7	;
;	- amount~19	; 0	; 7	;
;	- amount~20	; 0	; 7	;
;	- amount~21	; 0	; 7	;
;	- amount~22	; 0	; 7	;
;	- amount~23	; 0	; 7	;
;	- amount~24	; 0	; 7	;
;	- amount~25	; 0	; 7	;
;	- amount~26	; 0	; 7	;
;	- amount~27	; 0	; 7	;
;	amount_in[2]	;	;	;
;	- Mult0~8	; 0	; 7	;
;	- Equal10~0	; 0	; 7	;
;	- always0~1	; 0	; 7	;
;	- amount~2	; 0	; 7	;
;	- amount∼3	; 0	; 7	;
;	- amount~4	; 0	; 7	;
;	- amount~5	; 0	; 7	;
;	- always0~2	; 0	; 7	;
:	- amount~16	; 0	; 7	:
:	- amount~17	• 0	; 7	;
:	- amount~18	• 0	• 7	;
;	- amount~19	; 0	, , , 7	;
:	- amount~20	; 0	; 7	:
:	- amount~21	; 0	; 7	:
:	- amount~22	• 0	; 7	:
:	- amount~23	• 0	; 7	:
:	- amount~24	, 0	; 7	:
:	- amount~25	; 0	; 7	:
:	- amount~26	· 0	, , ; 7	:
•	- amount~27	• 0	; 7	:
•	accNumber[1]	•	•	:
•	- Acc_valid~1	, ; 0	, ; 7	;
•	- AccIndex~0	• 0	, , , 7	•
•	- Acc_valid~0		, , , 7	•
•	accNumber[0]	; 0	, <i>,</i>	•
•	- Acc_valid~1	, ; 1	, ; 7	;
,	Acc_variai	, ±	, /	,

```
- AccIndex~0
                        ; 1
                                      ; 7
    - Acc_valid~0
; Pin[1]
                                      ; 7
    - Equal5~0
                        ; 0
                        ; 0
                                      ; 7
    - Selector14~0
                                      ; 7
    - always0~3
                          0
    - count[0][1]~0
                                      ; 7
                        ; 0
                                      ; 7
    - pin_enter3~0
                          0
                        ;
    - pin_enter3~1
                        ; 0
                                      ; 7
                                      ; 7
                          0
    pin_enter1~0
                                      ; 7
    - pin_enter2~0
                         0
    - Selector22~0
                                      ; 7
Pin[0]
                                      ; 7
    - Equal5~0
                        ; 0
                                      ; 7
    - Selector14~0
                          0
                        ;
    - always0~3
                        ; 0
                                      ; 7
                        ; 0
                                      ; 7
    - count[0][1]~0
;
                                      ; 7
    - pin_enter3~0
                        ; 0
                        ; 0
    - pin_enter3~1
                        ; 0
    - pin_enter1~0
                                      ; 7
                                      ; 7
    - pin enter2~0
                        ; 0
                                      ; 7
    - Selector22~0
                          0
;
                        ;
dep
                        ;
                                      ; 7
    - Selector4~0
                        ; 0
                                      ; 7
    - Selector3~13
                        ; 0
    state.Mini_Statement~0
; with_d
    - Selector4~0
                        ; 0
                                      ; 7
                        ; 0
    - Selector3~13
                                      ; 7
                                      ; 7
    - Selector3~17
                        ; 0
                                      ; 7
    state.Mini Statement~0
                        ; 0
; mini_s
                        ; 0
                                      ; 7
    - Selector3~13
                                      ; 7
    state.Mini_Statement~0
                        ; 0
; card_inserted
                                      ; 7
    - Selector3~14
                        ; 0
    - Selector3~18
                        ; 0
                                      ; 7
+-----
-----+
; Control Signals
+-----
--+----+
                                  ; Fan-Out ; Usage
                   ; Location
Global; Global Resource Used; Global Line Name; Enable Signal Source Name;
+------
--+----+
```

```
; Acc_Blocked[1]
                            ; FF_X59_Y1_N53
                                                  ; 28
                                                            ; Clock enable ; no
; --
; Acc_Blocked[2]
                            ; FF_X60_Y2_N17
                                                  ; 30
                                                            ; Clock enable ; no
; Acc_Blocked[3]
                            ; FF_X62_Y2_N47
                                                            ; Clock enable ; no
                                                  ; 31
; Acc_Blocked~11
                            ; LABCELL_X62_Y3_N12
                                                            ; Sync. clear ; no
                                                  ; 28
                            ; MLABCELL_X59_Y2_N6
; Acc_Blocked~17
                                                  ; 26
                                                            ; Sync. clear
                                                                           ; no
; Acc_Blocked~5
                            ; LABCELL_X60_Y1_N42
                                                  ; 26
                                                            ; Sync. clear
                                                                          ; no
; Acc_valid~1
                            ; MLABCELL X59 Y2 N24 ; 3
                                                            ; Clock enable ; no
; --
                                          ; --
                            ; MLABCELL_X59_Y3_N24 ; 8
; Selector3~16
                                                            ; Clock enable ; no
; amount[13]~29
                            ; LABCELL_X62_Y3_N9
                                                  ; 15
                                                            ; Clock enable ; no
; amount[2]~28
                            ; LABCELL_X55_Y4_N6
                                                            ; Sync. clear
                                                  ; 15
                                                                          ; no
; balance[5]~2
                                                            ; Clock enable ; no
                            ; LABCELL_X56_Y3_N18
                                                  ; 16
; balance_database[0][15]~47 ; LABCELL_X56_Y2_N33
                                                  ; 69
                                                            ; Clock enable ; no
; clk
                            ; PIN_AF14
                                                            ; Clock
                                                  ; 214
                                                                           ; yes
; Global Clock
                       ; GCLK6
; count[0][1]~3
                            ; LABCELL_X51_Y3_N24
                                                            ; Clock enable ; no
; --
; count[1][1]~4
                            ; LABCELL_X51_Y3_N27
                                                  ; 2
                                                            ; Clock enable ; no
; count[2][1]~5
                            ; LABCELL X51 Y3 N42
                                                  ; 2
                                                            ; Clock enable ; no
; --
; count[3][1]~6
                            ; LABCELL_X51_Y3_N48
                                                            ; Clock enable ; no
; --
; reset
                                                  ; 122
                            ; PIN_AF16
                                                            ; Async. clear ; no
; state.Deposit
                            ; FF_X62_Y3_N2
                                                  ; 97
                                                            ; Sync. load
   ----+
; Global & Other Fast Signals
             ; Name ; Location ; Fan-Out ; Global Resource Used ; Global Line Name ; Enable
Signal Source Name ;
```

```
----+
; clk ; PIN_AF14 ; 214
            ; Global Clock
                        ; GCLK6
----+
+----+
; Fitter DSP Block Usage Summary
+----+
                ; Number Used ;
; Statistic
Independent 9x9
Total number of DSP blocks
                ; 1
; Fixed Point Unsigned Multiplier ; 1
; DSP Block Details
 ; Sign Representation ; Data AX Input
    ; Mode
             ; Location
; Name
Register; Data AY Input Register; Data AZ Input Register; Data BX Input Register
; Data BY Input Register ; Data BZ Input Register ; Output Register ; Dedicated
Shift Register Chain; Dedicated Pre-Adder; Dedicated Coefficient Storage;
Dedicated Output Adder Chain ; Dedicated Output Accumulator ;
+-----
+-----
-----+
; Mult0~8 ; Independent 9x9 ; DSP_X54_Y4_N0 ; Unsigned
                               ; no
   ; no
                                      ;
                      ; no
                               ; no
                 ; no
       ; no
                                ; no
       ; no
```

```
Routing Usage Summary
; Routing Resource Type
                                             ; Usage
                                            ; 630 / 289,320 ( < 1 % ) ;
Block interconnects
                                            ; 6 / 13,420 ( < 1 % )
; C12 interconnects
; C2 interconnects
                                             ; 142 / 119,108 ( < 1 % )
                                            ; 65 / 56,300 ( < 1 % )
; C4 interconnects
; DQS bus muxes
                                            ; 0 / 25 ( 0 % )
; DQS-18 I/O buses
                                            ; 0 / 25 ( 0 % )
; DQS-9 I/O buses
                                            ; 0 / 25 ( 0 % )
; Direct links
                                             ; 72 / 289,320 ( < 1 % )
                                            ; 1 / 16 ( 6 % )
; Global clocks
                                            ; 0 / 1 ( 0 % )
; HPS SDRAM PLL inputs
; HPS SDRAM PLL outputs
                                            ; 0 / 1 ( 0 % )
; HPS_INTERFACE_BOOT_FROM_FPGA_INPUTS
                                            ; 0 / 9 ( 0 % )
; HPS_INTERFACE_CLOCKS_RESETS_INPUTs
                                            ; 0 / 7 ( 0 % )
                                           ; 0 / 6 ( 0 % )
; HPS_INTERFACE_CLOCKS_RESETS_OUTPUTS
                                           ; 0 / 18 ( 0 % )
 HPS_INTERFACE_CROSS_TRIGGER_INPUTs
                                         ; 0 / 24 ( 0 % )
; HPS_INTERFACE_CROSS_TRIGGER_OUTPUTS
                                            ; 0 / 37 ( 0 % )
HPS INTERFACE DBG APB INPUTS
; HPS INTERFACE DBG APB OUTPUTS
                                            ; 0 / 55 ( 0 % )
                                           ; 0 / 16 ( 0 % )
; HPS INTERFACE DMA INPUTS
                                           ; 0 / 8 ( 0 % )
 HPS INTERFACE DMA OUTPUTS
                                            ; 0 / 287 ( 0 % )
; HPS_INTERFACE_FPGA2HPS_INPUTs
                                            ; 0 / 154 ( 0 % )
 HPS INTERFACE FPGA2HPS OUTPUTS
; HPS_INTERFACE_FPGA2SDRAM INPUTS
                                            ; 0 / 852 ( 0 % )
                                           ; 0 / 408 ( 0 % )
 HPS_INTERFACE_FPGA2SDRAM_OUTPUTs
 HPS INTERFACE HPS2FPGA INPUTS
                                            ; 0 / 165 ( 0 % )
; HPS_INTERFACE_HPS2FPGA_LIGHT_WEIGHT_INPUTS ; 0 / 67 ( 0 % )
; HPS_INTERFACE_HPS2FPGA_LIGHT_WEIGHT_OUTPUTs ; 0 / 156 ( 0 % )
; HPS_INTERFACE_HPS2FPGA_OUTPUTs
                                    ; 0 / 282 ( 0 % )
                                            ; 0 / 64 ( 0 % )
 HPS_INTERFACE_INTERRUPTS_INPUTs
                                            ; 0 / 42 ( 0 % )
; HPS_INTERFACE_INTERRUPTS_OUTPUTs
                                            ; 0 / 5 ( 0 % )
HPS INTERFACE JTAG OUTPUTS
                                            ; 0 / 142 ( 0 % )
; HPS_INTERFACE_LOAN_IO_INPUTS
; HPS_INTERFACE_LOAN_IO_OUTPUTs
                                            ; 0 / 85 ( 0 % )
; HPS INTERFACE MPU EVENT STANDBY INPUTS
                                            ; 0 / 1 ( 0 % )
; HPS_INTERFACE_MPU_EVENT_STANDBY_OUTPUTs
                                            ; 0 / 5 ( 0 % )
                                            ; 0 / 32 ( 0 % )
HPS_INTERFACE_MPU_GENERAL_PURPOSE_INPUTs
; HPS_INTERFACE_MPU_GENERAL_PURPOSE OUTPUTS
                                            ; 0 / 32 ( 0 % )
 HPS_INTERFACE_PERIPHERAL_CAN_INPUTs
                                             ; 0 / 2 ( 0 % )
```

```
; 0 / 2 ( 0 % )
; HPS_INTERFACE_PERIPHERAL_CAN_OUTPUTs
; HPS_INTERFACE_PERIPHERAL_EMAC_INPUTs
                                          ; 0 / 32 ( 0 % )
                                          ; 0 / 34 ( 0 % )
; HPS_INTERFACE_PERIPHERAL_EMAC_OUTPUTs
; HPS INTERFACE PERIPHERAL I2C INPUTS
                                          ; 0 / 8 ( 0 % )
; HPS INTERFACE PERIPHERAL I2C OUTPUTS
                                           ; 0 / 8 ( 0 % )
                                          ; 0 / 12 ( 0 % )
; HPS INTERFACE PERIPHERAL NAND INPUTS
; HPS INTERFACE PERIPHERAL NAND OUTPUTS
                                          ; 0 / 18 ( 0 % )
                                          ; 0 / 4 ( 0 % )
; HPS_INTERFACE_PERIPHERAL_QSPI_INPUTs
 HPS_INTERFACE_PERIPHERAL_QSPI_OUTPUTs
                                          ; 0 / 13 ( 0 % )
; HPS_INTERFACE_PERIPHERAL_SDMMC INPUTS
                                           ; 0 / 13 ( 0 % )
                                          ; 0 / 22 ( 0 % )
 HPS_INTERFACE_PERIPHERAL_SDMMC_OUTPUTS
; HPS_INTERFACE_PERIPHERAL_SPI_MASTER_INPUTS ; 0 / 4 ( 0 % )
 HPS INTERFACE PERIPHERAL SPI MASTER OUTPUTs; 0 / 14 ( 0 % )
                                          ; 0 / 6 ( 0 % )
; HPS INTERFACE PERIPHERAL SPI SLAVE INPUTS
; HPS_INTERFACE_PERIPHERAL_SPI_SLAVE_OUTPUTS
                                          ; 0 / 4 ( 0 % )
; HPS_INTERFACE_PERIPHERAL_UART INPUTS
                                          ; 0 / 10 ( 0 % )
                                          ; 0 / 10 ( 0 % )
; HPS_INTERFACE_PERIPHERAL_UART_OUTPUTs
 HPS_INTERFACE_PERIPHERAL_USB_INPUTs
                                          ; 0 / 22 ( 0 % )
                                        ; 0 / 34 ( 0 % )
; HPS_INTERFACE_PERIPHERAL_USB OUTPUTS
                                          ; 0 / 28 ( 0 % )
 HPS INTERFACE STM EVENT INPUTS
                                          ; 0 / 610 ( 0 % )
; HPS INTERFACE TEST INPUTS
                                          ; 0 / 513 ( 0 % )
; HPS INTERFACE TEST OUTPUTS
; HPS_INTERFACE_TPIU_TRACE_INPUTs
                                          ; 0 / 2 ( 0 % )
                                          ; 0 / 33 ( 0 % )
; HPS_INTERFACE_TPIU_TRACE_OUTPUTS
; Horizontal periphery clocks
                                           ; 0 / 72 ( 0 % )
; Local interconnects
                                           ; 247 / 84,580 ( < 1 % )
; Quadrant clocks
                                          ; 0 / 66 ( 0 % )
                                          ; 31 / 12,676 ( < 1 % )
; R14 interconnects
                                           ; 31 / 20,720 ( < 1 % )
; R14/C12 interconnect drivers
                                           ; 203 / 130,992 ( < 1 % ) ;
; R3 interconnects
; R6 interconnects
                                           ; 298 / 266,960 ( < 1 % ) ;
; Spine clocks
                                           ; 1 / 360 ( < 1 % )
                                           ; 0 / 15,858 ( 0 % )
; Wire stub REs
; I/O Rules Summary
+-----
; I/O Rules Statistic ; Total ;
+----+
; Total I/O Rules
; Number of I/O Rules Failed ; 0
; Number of I/O Rules Failed ; 0
                                ; 0
; Number of I/O Rules Unchecked ; 0
; Number of I/O Rules Inapplicable ; 19
```

```
; I/O Rules Details
  -----
            ; ID
                       ; Category
                                                         ; Rule Description
                                                          ; Severity ;
Information
          ; Extra Information ;
             ; IO_000001 ; Capacity Checks
                                                         ; Number of pins in
an I/O bank should not exceed the number of locations available.; Critical; 0
such failures found.
; Inapplicable ; IO_000002 ; Capacity Checks
                                                         ; Number of clocks
in an I/O bank should not exceed the number of clocks available. ; Critical ; No
                                                               ; I/O
Global Signal assignments found.
             ; IO_000003 ; Capacity Checks
                                                         ; Number of pins in
; Pass
a Vrefgroup should not exceed the number of locations available.; Critical; 0
such failures found.
                                                                ; I/O
; Inapplicable ; IO_000004 ; Voltage Compatibility Checks
                                                         ; The I/O bank
should support the requested VCCIO.
                                                               ; Critical ;
No IOBANK_VCCIO assignments found.
                                                                  ; I/O
; Inapplicable ; IO_000005 ; Voltage Compatibility Checks
                                                         ; The I/O bank
should not have competing VREF values.
                                                               ; Critical ;
No VREF I/O Standard assignments found.
                                                                  ; I/O
; Pass
             ; IO_000006 ; Voltage Compatibility Checks
                                                         ; The I/O bank
should not have competing VCCIO values.
                                                               ; Critical ;
0 such failures found.
                                                                  ; I/O
; Pass
             ; IO_000007 ; Valid Location Checks
                                                         ; Checks for
unavailable locations.
                                                                 ; Critical
; 0 such failures found.
                                                                    ; I/O
; Inapplicable ; IO_000008 ; Valid Location Checks
                                                    ; Checks for
reserved locations.
                                                                 ; Critical
; No reserved LogicLock region found.
                                                                    ; I/O
```

```
; IO 000009 ; I/O Properties Checks for One I/O ; The location
; Pass
should support the requested I/O standard.
                                                                      ; Critical ;
0 such failures found.
                                                                         ; I/O
               ; IO 000010 ; I/O Properties Checks for One I/O ; The location
; Pass
should support the requested I/O direction.
                                                                      ; Critical ;
0 such failures found.
                                                                         ; I/O
; Inapplicable ; IO_000011 ; I/O Properties Checks for One I/O ; The location
should support the requested Current Strength.
                                                                      ; Critical ;
No Current Strength assignments found.
                                                                         ; I/O
               ; IO 000012 ; I/O Properties Checks for One I/O ; The location
; Pass
should support the requested On Chip Termination value.
                                                                      ; Critical ;
0 such failures found.
                                                                         ; I/O
; Inapplicable ; IO_000013 ; I/O Properties Checks for One I/O ; The location
should support the requested Bus Hold value.
                                                                      ; Critical ;
No Enable Bus-Hold Circuitry assignments found.
                                                                         ; I/O
; Inapplicable ; IO 000014 ; I/O Properties Checks for One I/O ; The location
should support the requested Weak Pull Up value.
                                                                      ; Critical ;
No Weak Pull-Up Resistor assignments found.
                                                                         ; I/O
; Inapplicable ; IO_000015 ; I/O Properties Checks for One I/O ; The location
should support the requested PCI Clamp Diode.
                                                                      ; Critical ;
No Clamping Diode assignments found.
                                                                         ; I/O
; Inapplicable ; IO_000018 ; I/O Properties Checks for One I/O ; The I/O standard
should support the requested Current Strength.
                                                                  ; Critical ; No
Current Strength assignments found.
                                                                      ; I/O
               ; IO 000019 ; I/O Properties Checks for One I/O ; The I/O standard
should support the requested On Chip Termination value.
                                                                 ; Critical ; 0
such failures found.
                                                                       ; I/O
; Inapplicable ; IO 000020 ; I/O Properties Checks for One I/O ; The I/O standard
should support the requested PCI Clamp Diode.
                                                                  ; Critical ; No
Clamping Diode assignments found.
                                                                      ; I/O
; Inapplicable ; IO_000021 ; I/O Properties Checks for One I/O ; The I/O standard
should support the requested Weak Pull Up value.
                                                                  ; Critical ; No
Weak Pull-Up Resistor assignments found.
                                                                      ; I/O
; Inapplicable ; IO_000022 ; I/O Properties Checks for One I/O ; The I/O standard
should support the requested Bus Hold value.
                                                                 ; Critical ; No
Enable Bus-Hold Circuitry assignments found.
                                                                      ; I/O
; Inapplicable ; IO_000023 ; I/O Properties Checks for One I/O ; The I/O standard
```

```
should support the Open Drain value.
                                                                   ; Critical ; No
open drain assignments found.
                                                                       ; I/O
; Pass
               ; IO 000024 ; I/O Properties Checks for One I/O ; The I/O direction
should support the On Chip Termination value.
                                                                  ; Critical ; 0
such failures found.
                                                                        ; I/O
; Inapplicable ; IO_000026 ; I/O Properties Checks for One I/O ; On Chip
Termination and Current Strength should not be used at the same time.
Critical; No Current Strength assignments found.
; Inapplicable ; IO_000027 ; I/O Properties Checks for One I/O ; Weak Pull Up and
Bus Hold should not be used at the same time.
                                                                   ; Critical ; No
Enable Bus-Hold Circuitry or Weak Pull-Up Resistor assignments found. ; I/O
; Inapplicable ; IO_000045 ; I/O Properties Checks for One I/O ; The I/O standard
should support the requested Slew Rate value.
                                                                   ; Critical ; No
Slew Rate assignments found.
                                                                       ; I/O
; Inapplicable ; IO_000046 ; I/O Properties Checks for One I/O ; The location
should support the requested Slew Rate value.
                                                                       ; Critical ;
No Slew Rate assignments found.
                                                                          ; I/O
; Inapplicable ; IO_000047 ; I/O Properties Checks for One I/O ; On Chip
Termination and Slew Rate should not be used at the same time.
Critical; No Slew Rate assignments found.
; I/O
; Inapplicable ; IO_000034 ; SI Related Distance Checks
                                                                ; Single-ended
outputs should be 0 LAB row(s) away from a differential I/O.
                                                                       ; High
No Differential I/O Standard assignments found.
                                                                          ; I/O
                           ; Disclaimer
                                                                ; OCT rules are
                                                                      ; None
checked but not reported.
                                                                          ; On Chip
Termination ;
; I/O Rules Matrix
```

```
; IO_000001
                                 ; IO_000003
                       ; IO 000002
; Pin/Rules
                                           ; IO 000004
                                    ; IO_000009 ; IO 000010 ;
IO 000005
        ; IO_000006 ; IO_000007
                          ; IO 000008
        ; IO_000012
IO 000011
                  ; IO_000013
                            ; IO_000014
                                      ; IO 000015
                  ; IO_000020
                            ; IO_000021
IO 000018
         IO 000019
                                      ; IO 000022
        ; IO_000024
IO 000023
                  ; IO 000026
                            ; IO 000027
                                      ; IO 000045
                  ; IO_000034
IO 000046
        ; IO 000047
    -----+----
  ; 0
; Total Pass
             ; 25
                       ; 0
                                 ; 25
                          ; 0
                                     34
                                            ; 34
                                                    ; 0
         34
                ; 25
                 0
                           0
                                     0
       8
; 8
                    ; 0
                              ; 0
                                                  ; 8
                        ; 0
                                  ; 0
     0
               0
0
                                 ; 0
                                           ; 0
 Total Unchecked
                        0
0
                ; 0
                          ; 0
                                    ; 0
                                            ; 0
                                                     0
       0
                 0
                          ; 0
                                    ; 0
                                              ; 0
                    ; 0
 0
           0
                              ; 0
                                                  ; 0
                                        ; 0
              ; 0
                                  ; 0
                         0
; Total Inapplicable ; 9
                                 ; 9
                                           ; 34
                        34
                          ; 34
                                            ; 0
                 9
                                     0
        ; 0
       26
                 34
                           34
                                     34
                                               34
; 26
          ; 34
                              ; 34
                                                  ; 26
                    ; 34
                                  ; 34
     34
                        ; 34
               34
                                            ; 34
34
; Total Fail
                                           ; 0
             ; 0
                       ; 0
                                 ; 0
                ; 0
                          ; 0
                                            ; 0
                                     0
                                                     0
      ; 0
                ; 0
                          ; 0
                                    ; 0
                    ; 0
                                  ; 0
     0
              ; 0
                        ; 0
                                            ; 0
0
             ; Inapplicable ; Inapplicable ; Inapplicable ;
; balance[0]
Inapplicable ; Pass
                ; Inapplicable ; Inapplicable ; Pass
                                         ; Pass
                  ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                  ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                  ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
```

```
Inapplicable ; Inapplicable ; Inapplicable ;
; balance[1]
                   ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                      ; Inapplicable ; Inapplicable ; Pass
Inapplicable ; Pass
                         ; Inapplicable ; Inapplicable ; Inapplicable ;
                         ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
Inapplicable ; Pass
                         ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; balance[2]
                   : Pass
                                ; Inapplicable ; Pass
                                                            ; Inapplicable ;
Inapplicable ; Pass
                      ; Pass
                                    ; Inapplicable ; Pass
                                                             ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; balance[3]
                   ; Pass
                                ; Inapplicable ; Pass
                                                            ; Inapplicable ;
Inapplicable ; Pass
                      ; Pass
                                    ; Inapplicable ; Pass
                                                            ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; balance[4]
                                ; Inapplicable ; Pass
                   ; Pass
                                                            ; Inapplicable ;
Inapplicable ; Pass
                      ; Pass
                                    ; Inapplicable ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                                ; Inapplicable ; Pass
; balance[5]
                   : Pass
                                                            ; Inapplicable ;
Inapplicable ; Pass
                      ; Pass
                                    ; Inapplicable ; Pass
                                                            ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                   ; Pass
; balance[6]
                                ; Inapplicable ; Pass
                                                           ; Inapplicable ;
Inapplicable ; Pass
                      ; Pass
                                    ; Inapplicable ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                   ; Pass
; balance[7]
                                ; Inapplicable ; Pass
                                                            ; Inapplicable ;
                                    ; Inapplicable ; Pass
Inapplicable ; Pass
                      ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                                ; Inapplicable ; Pass
; balance[8]
                   ; Pass
                                                            ; Inapplicable ;
Inapplicable ; Pass
                      ; Pass
                                    ; Inapplicable ; Pass
                                                            ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                                ; Inapplicable ; Pass
; balance[9]
                   ; Pass
                                                           ; Inapplicable ;
```

```
; Inapplicable ; Pass
Inapplicable ; Pass ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                   ; Inapplicable ; Inapplicable ; Inapplicable ;
; balance[10]
Inapplicable ; Pass
                       ; Inapplicable ; Inapplicable ; Pass
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
Inapplicable ; Inapplicable ; Inapplicable ;
; balance[11]
                   ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                       ; Inapplicable ; Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; balance[12]
                   ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                       ; Inapplicable ; Inapplicable ; Pass
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
Inapplicable ; Inapplicable ; Inapplicable ;
; balance[13]
                   ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                       ; Inapplicable ; Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; balance[14]
                   ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                       ; Inapplicable ; Inapplicable ; Pass
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
Inapplicable ; Inapplicable ; Inapplicable ;
; balance[15]
                   ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                       ; Inapplicable ; Inapplicable ; Pass
                          ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
Inapplicable ; Pass
                         ; Inapplicable ; Inapplicable ; Inapplicable ;
                         ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
Inapplicable ; Inapplicable ;
; accountfound
                   ; Pass
                                 ; Inapplicable ; Pass
                                                             ; Inapplicable ;
                                     ; Inapplicable ; Pass ; Pass
Inapplicable ; Pass
                       ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; pinfound
                   ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Pass
                      ; Inapplicable ; Inapplicable ; Pass ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
```

```
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; clk out
                  ; Pass
                                ; Inapplicable ; Pass
                                                          ; Inapplicable ;
Inapplicable ; Pass
                      ; Pass
                                   ; Inapplicable ; Pass
                                                                      ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; clk
                  ; Pass
                                ; Inapplicable ; Pass
                                                          ; Inapplicable ;
Inapplicable ; Pass
                      ; Pass
                                   ; Inapplicable ; Pass
                                                           : Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; reset
                  ; Pass
                                ; Inapplicable ; Pass
                                                          ; Inapplicable ;
Inapplicable ; Pass
                                   ; Inapplicable ; Pass
                      ; Pass
                                                          ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; enter
                  ; Pass
                               ; Inapplicable ; Pass
                                                          ; Inapplicable ;
                      ; Pass
Inapplicable ; Pass
                                   ; Inapplicable ; Pass
                                                           ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; amount_in[0]
                  ; Pass
                               ; Inapplicable ; Pass
                                                          ; Inapplicable ;
                                   ; Inapplicable ; Pass
Inapplicable ; Pass
                      ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; amount_in[1]
                                ; Inapplicable ; Pass
                  ; Pass
                                                          ; Inapplicable ;
                                   ; Inapplicable ; Pass
Inapplicable ; Pass
                                                          ; Pass
                      ; Pass
                                                                      ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                  ; Pass
; amount in[3]
                               ; Inapplicable ; Pass
                                                          ; Inapplicable ;
Inapplicable ; Pass
                                   ; Inapplicable ; Pass
                      : Pass
                                                                      ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; amount in[2]
                               ; Inapplicable ; Pass
                  ; Pass
                                                          ; Inapplicable ;
Inapplicable ; Pass
                                   ; Inapplicable ; Pass
                      ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
```

```
Inapplicable ; Inapplicable ; Inapplicable ;
; accNumber[1]
                               ; Inapplicable ; Pass
                  ; Pass
                                                         ; Inapplicable ;
                     ; Pass
                                  ; Inapplicable ; Pass
Inapplicable ; Pass
                                                          ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; accNumber[0]
                  : Pass
                               ; Inapplicable ; Pass
                                                         ; Inapplicable ;
Inapplicable ; Pass
                     ; Pass
                                   ; Inapplicable ; Pass
                                                          ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; Pin[1]
                  ; Pass
                               ; Inapplicable ; Pass
                                                         ; Inapplicable ;
                                                          ; Pass
Inapplicable ; Pass
                     ; Pass
                                   ; Inapplicable ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
; Pin[0]
                               ; Inapplicable ; Pass
                  ; Pass
                                                          ; Inapplicable ;
Inapplicable ; Pass
                     ; Pass
                                  ; Inapplicable ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                               ; Inapplicable ; Pass
                  : Pass
                                                         ; Inapplicable ;
Inapplicable ; Pass
                     ; Pass
                                  ; Inapplicable ; Pass
                                                          ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                  ; Pass
; with d
                               ; Inapplicable ; Pass
                                                         ; Inapplicable ;
Inapplicable ; Pass
                     ; Pass
                                  ; Inapplicable ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                  ; Pass
; mini s
                               ; Inapplicable ; Pass
                                                         ; Inapplicable ;
                                   ; Inapplicable ; Pass
Inapplicable ; Pass
                     ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
                  ; Pass
; card_inserted
                               ; Inapplicable ; Pass
                                                         ; Inapplicable ;
Inapplicable ; Pass
                                  ; Inapplicable ; Pass
                                                          ; Pass
                     ; Pass
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ; Inapplicable ;
Inapplicable ; Inapplicable ; Inapplicable ;
+------
```

```
; Fitter Device Options
; Option
                                                    ; Setting
; Enable user-supplied start-up clock (CLKUSR)
                                                    ; Off
; Enable device-wide reset (DEV_CLRn)
                                                    ; Off
; Enable device-wide output enable (DEV OE)
                                                    ; Off
; Enable INIT_DONE output
                                                    ; Off
; Configuration scheme
                                                    ; Passive Serial
; Enable Error Detection CRC_ERROR pin
                                                    ; Off
; Enable CvP_CONFDONE pin
                                                    ; Off
; Enable open drain on CRC_ERROR pin
                                                    ; On
; Enable open drain on CvP_CONFDONE pin
                                                    ; On
; Enable open drain on INIT_DONE pin
                                                    ; On
; Enable open drain on Partial Reconfiguration pins
                                                    ; Off
; Enable open drain on nCEO pin
                                                    ; On
; Enable Partial Reconfiguration pins
                                                    ; Off
; Enable input tri-state on active configuration pins in user mode ; Off
; Enable internal scrubbing
                                                    ; Off
; Active Serial clock source
                                                    ; 100 MHz
Internal Oscillator ;
; Device initialization clock source
                                                    ; Internal
```

```
Oscillator
; Configuration via Protocol
                                               ; Off
; Configuration Voltage Level
                                               ; Auto
; Force Configuration Voltage Level
                                               ; Off
; Enable nCEO output
                                               ; Off
; Data[15..8]
                                               ; Unreserved
; Data[7..5]
                                               ; Unreserved
; Base pin-out file on sameframe device
                                               ; Off
+----+
; Operating Settings and Conditions ;
+----+
                   ; Value ;
; Setting
+----+
; Low Junction Temperature ; 0 °C ;
; High Junction Temperature ; 85 °C
+----+
; Estimated Delay Added for Hold Timing Summary
+----+
; Source Clock(s); Destination Clock(s); Delay Added in ns;
+----+
; I/O ; Clk ; 14.0 ; Clk, I/O ; Clk ; 3.7 ; Clk ; Clk ; 1.7 ;
Note: For more information on problematic transfers, consider running the Fitter
again with the Optimize hold timing option (Settings Menu) turned off.
This will disable optimization of problematic paths and expose them for further
analysis using the Timing Analyzer.
+-----
; Estimated Delay Added for Hold Timing Details
+----+
; Source Register ; Destination Register ; Delay Added in ns ;
```

+----+

```
; card_inserted
                          ; state.Idle
                                                    ; 1.316
                          ; state.Deposit
                                                   ; 1.246
 dep
                                                   ; 1.223
 accNumber[0]
                          ; AccIndex[0]
                          ; state.Mini_Statement
                                                   ; 1.208
 amount in[2]
                          ; state.Idle
; enter
                                                   ; 1.117
 state.Idle
                          ; state.Idle
                                                    ; 0.642
                          ; AccIndex[1]
                                                   ; 0.595
 Acc Blocked[3]
                                                   ; 0.595
 Acc_Blocked[2]
                          ; AccIndex[1]
                                                   ; 0.595
; accNumber[1]
                          ; AccIndex[1]
                                                   ; 0.595
                          ; AccIndex[1]
; Acc_Blocked[1]
; pin_enter1
                          ; pin_enter1
                                                   ; 0.582
; state.Pin_Verification ; pin_enter1
                                                   ; 0.582
                                                   ; 0.582
 Pin valid
                           pin enter1
; Pin[1]
                                                   ; 0.582
                          ; pin enter1
                                                   ; 0.582
; Pin[0]
                           pin_enter1
; Acc_Blocked[0]
                                                   ; 0.582
                          ; pin enter1
                                                   ; 0.582
; AccIndex[0]
                          ; pin_enter1
                                                   ; 0.582
 reset
                          ; pin_enter1
                                                   ; 0.582
; AccIndex[1]
                          ; pin_enter1
                                                   ; 0.566
 Mini_State_Success
                           state.Mini Statement
                          ; state.Mini Statement
                                                    ; 0.566
 state.Mini Statement
                          ; state.Mini Statement
                                                    ; 0.566
                                                   ; 0.566
 state.Menu
                          ; state.Mini Statement
; mini_s
                          ; state.Mini_Statement
                                                    ; 0.566
                          ; state.Idle
                                                   ; 0.313
; count[0][0]
                          ; state.Idle
; count[1][0]
                                                   ; 0.313
                                                   ; 0.313
                          ; state.Idle
; count[2][0]
; count[3][0]
                                                   ; 0.313
                          ; state.Idle
; count[0][1]
                          ; state.Idle
                                                   ; 0.313
; count[1][1]
                                                   ; 0.313
                          ; state.Idle
 count[2][1]
                          ; state.Idle
                                                   ; 0.313
                                                   ; 0.313
 state.Pin_Verification2 ; state.Idle
 state.Pin_Verification3 ; state.Idle
                                                   ; 0.313
                                                   ; 0.313
                          ; state.Idle
; pin_enter3
; pin_enter2
                                                   ; 0.313
                          ; state.Idle
                                                   ; 0.313
 count[3][1]
                          ; state.Idle
                                                   ; 0.313
 Acc valid
                          ; state.Idle
                          ; state.Mini_Statement
                                                   ; 0.254
 state.Finish
                                                   ; 0.217
; withdraw_enter
                          ; state.Mini_Statement
                                                   ; 0.217
; state.Deposit
                          ; state.Mini_Statement
                                                   ; 0.217
 amount_in[3]
                          ; state.Mini_Statement
                                                   ; 0.217
; amount_in[1]
                          ; state.Mini_Statement
                          ; state.Mini Statement
; amount_in[0]
                                                    ; 0.217
; deposit_enter
                                                    ; 0.217
                          ; state.Mini Statement
                          ; state.Mini_Statement
; state.Blocked
                                                    ; 0.217
; state.Withdraw
                         ; state.Mini Statement
                                                   ; 0.217
                                                   ; 0.205
; deposit_valid
                          ; state.Mini_Statement
 balance_database[0][8] ; balance_database[1][8] ; 0.126
; balance_database[1][8]
                          ; balance_database[1][8] ; 0.126
 balance_database[2][8] ; balance_database[1][8] ; 0.126
```

```
; balance_database[1][8]; 0.126
; balance_database[3][8]
; amount[8]
                           balance_database[1][8]; 0.126
; balance_database[0][7]
                          ; balance_database[1][8] ; 0.126
 balance database[1][7]
                           balance database[1][8]; 0.126
; balance_database[2][7]
                           balance database[1][8]; 0.126
 balance database[3][7]
                           balance_database[1][8] ; 0.126
                          ; balance database[1][8] ; 0.126
; balance database[0][6]
 balance_database[1][6]
                           balance_database[1][8]; 0.126
 balance_database[2][6]
                           balance_database[1][8]; 0.126
                           balance_database[1][8]; 0.126
 balance_database[3][6]
amount[6]
                           balance_database[1][8]; 0.126
; balance_database[0][5]
                           balance_database[1][8] ; 0.126
 balance database[1][5]
                           balance database[1][8]; 0.126
; balance database[2][5]
                           balance database[1][8]; 0.126
 balance_database[3][5]
                           balance_database[1][8]; 0.126
                           balance database[1][8]; 0.126
; amount[5]
; balance_database[0][4]
                           balance_database[1][8]; 0.126
 balance_database[1][4]
                           balance_database[1][8] ; 0.126
 balance_database[2][4]
                           balance_database[1][8]; 0.126
 balance database[3][4]
                           balance database[1][8]; 0.126
                           balance_database[1][8]; 0.126
; amount[4]
 balance database[0][3]
                           balance database[1][8]; 0.126
 balance database[1][3]
                           balance_database[1][8]; 0.126
 balance_database[2][3]
                           balance_database[1][8]; 0.126
                           balance_database[1][8]; 0.126
; balance_database[3][3]
; amount[3]
                           balance_database[1][8]; 0.126
 balance_database[0][2]
                           balance_database[1][8]; 0.126
 balance database[1][2]
                           balance_database[1][8]; 0.126
 balance database[2][2]
                           balance database[1][8]; 0.126
; balance_database[3][2]
                           balance_database[1][8] ; 0.126
 amount[2]
                           balance database[1][8]; 0.126
; balance_database[0][1]
                           balance_database[1][8] ; 0.126
 balance_database[1][1]
                           balance_database[1][8]; 0.126
                           balance_database[1][8]; 0.126
 balance database[2][1]
                           balance_database[1][8]; 0.126
; balance_database[3][1]
                           balance_database[1][8]; 0.126
 balance_database[1][0]
 balance database[2][0]
                           balance database[1][8]; 0.126
 balance database[3][0]
                           balance database[1][8]; 0.126
; amount[0]
                           balance_database[1][8] ; 0.126
                           balance_database[1][8] ; 0.126
 amount[1]
 amount[7]
                           balance_database[1][8]; 0.126
 balance_database[0][0]
                           balance_database[1][8]; 0.126
 withdraw valid
                                                   ; 0.023
                           state.Mini Statement
; balance_database[0][15] ; state.Mini_Statement
                                                   ; 0.023
 balance_database[1][15] ; state.Mini_Statement
                                                   ; 0.023
; balance database[2][15] ; state.Mini Statement
                                                   ; 0.023
                                                   ; 0.023
 balance_database[3][15] ; state.Mini_Statement
 balance_database[0][14] ; state.Mini_Statement
                                                   ; 0.023
                                                   ; 0.023
; balance_database[1][14] ; state.Mini_Statement
 balance_database[2][14]; state.Mini_Statement
                                                   ; 0.023
```

+-----+
Note: This table only shows the top 100 path(s) that have the largest delay added for hold.

```
+----+
; Fitter Messages ;
+----+
Warning (18236): Number of processors has not been specified which may cause
overloading on shared machines. Set the global assignment NUM_PARALLEL_PROCESSORS
in your QSF to an appropriate value for best performance.
Info (20030): Parallel compilation is enabled and will use 6 of the 6 processors
detected
Info (119006): Selected device 5CSEMA5F31C6 for design "atm"
Info (21077): Low junction temperature is 0 degrees C
Info (21077): High junction temperature is 85 degrees C
Info (171003): Fitter is performing an Auto Fit compilation, which may decrease
Fitter effort to reduce compilation time
Warning (292013): Feature LogicLock is only available with a valid subscription
license. You can purchase a software subscription to gain full access to this
feature.
Warning (15714): Some pins have incomplete I/O assignments. Refer to the I/O
Assignment Warnings report for details
Critical Warning (169085): No exact pin location assignment(s) for 9 pins of 34
total pins. For the list of pins please refer to the I/O Assignment Warnings table
in the fitter report.
Info (184020): Starting Fitter periphery placement operations
Info (11191): Automatically promoted 1 clock (1 global)
    Info (11162): clk~inputCLKENAO with 200 fanout uses global clock CLKCTRL G6
Info (184021): Fitter periphery placement operations ending: elapsed time is
00:00:00
Info (176233): Starting register packing
Info (332104): Reading SDC File: 'atm.out.sdc'
Info (332152): The following assignments are ignored by the
derive clock uncertainty command
Info (332129): Detected timing requirements -- optimizing circuit to achieve only
the specified requirements
Info (332111): Found 1 clocks
                    Period Clock Name
    Info (332111):
    Info (332111): ============
    Info (332111):
                    20.000
Info (176235): Finished register packing
    Extra Info (176219): No registers were packed into other blocks
Info (11798): Fitter preparation operations ending: elapsed time is 00:00:08
Info (170189): Fitter placement preparation operations beginning
Info (14951): The Fitter is using Advanced Physical Optimization.
Info (170190): Fitter placement preparation operations ending: elapsed time is
00:00:21
Info (170191): Fitter placement operations beginning
Info (170137): Fitter placement was successful
```

```
Info (170192): Fitter placement operations ending: elapsed time is 00:00:01
Info (170193): Fitter routing operations beginning
Info (170195): Router estimated average interconnect usage is 0% of the available
device resources
    Info (170196): Router estimated peak interconnect usage is 2% of the available
device resources in the region that extends from location X45 Y0 to location
X55 Y10
Info (170199): The Fitter performed an Auto Fit compilation. Optimizations were
skipped to reduce compilation time.
    Info (170201): Optimizations that may affect the design's routability were
skipped
    Info (170200): Optimizations that may affect the design's timing were skipped
Info (170194): Fitter routing operations ending: elapsed time is 00:00:01
Info (11888): Total time spent on timing analysis during the Fitter is 0.90
seconds.
Info (334003): Started post-fitting delay annotation
Info (334004): Delay annotation completed successfully
Info (334003): Started post-fitting delay annotation
Info (334004): Delay annotation completed successfully
Info (11801): Fitter post-fit operations ending: elapsed time is 00:00:02
Warning (171167): Found invalid Fitter assignments. See the Ignored Assignments
panel in the Fitter Compilation Report for more information.
Info (144001): Generated suppressed messages file D:/INTEL
UNNATI/Atm_mini/output_files/atm.fit.smsg
Info: Quartus Prime Fitter was successful. 0 errors, 5 warnings
    Info: Peak virtual memory: 6770 megabytes
    Info: Processing ended: Fri Jul 14 19:17:00 2023
    Info: Elapsed time: 00:01:04
    Info: Total CPU time (on all processors): 00:01:04
+----+
; Fitter Suppressed Messages ;
+----+
The suppressed messages can be found in D:/INTEL UNNATI/Atm mini/atm.fit.smsg.
```