

**Y.T.Ü. Bilgisayar Mühendisliği Bölümü**  
**0113611 Bilgisayar Donanımı**  
**Vize Sınavı 1 Çözümleri , 22 Kasım 2012**

**Adi Soyadı:**

**Öğrenci No:**

**Not:** Sınav Süresi 60 dakikadır. Başarılar...

**SORU 1:** Aşağıda verilen Boolean Fonksiyonlarını minimal elemanlı PLA kullanarak gerçekleştiriniz?

$$A(X,Y,Z)=\sum m(0, 1, 2, 3, 5), \quad B(X,Y,Z)=\sum m(2, 3, 4, 6, 7), \quad C(X,Y,Z)=\sum m(2,3,5)$$

**CEVAP 1:**

Karnaugh haritasına fonksiyonların mintermleri yazılarak indirgeme yapılır. İndirgeme yaparken bütün fonksiyonları gözönünde bulundurarak, fonksiyonlar arası ortak terim bulmaya çalışarak toplam terim sayısını minimum yapılmaya çalışılmalıdır. Aynı zamanda fonksiyonların tersleri de elde edilmelidir.

YZ		Y			
		00	01	11	10
X	0	1	1	1	1
	1	0	1	0	0
		Z			

$$A(X,Y,Z)=\bar{X}\bar{Y} + \bar{X}Y + X\bar{Y}Z$$

$$\overline{A(X,Y,Z)} = X\bar{Y}\bar{Z} + XY$$

YZ		Y			
		00	01	11	10
X	0	0	0	1	1
	1	1	0	1	1
		Z			

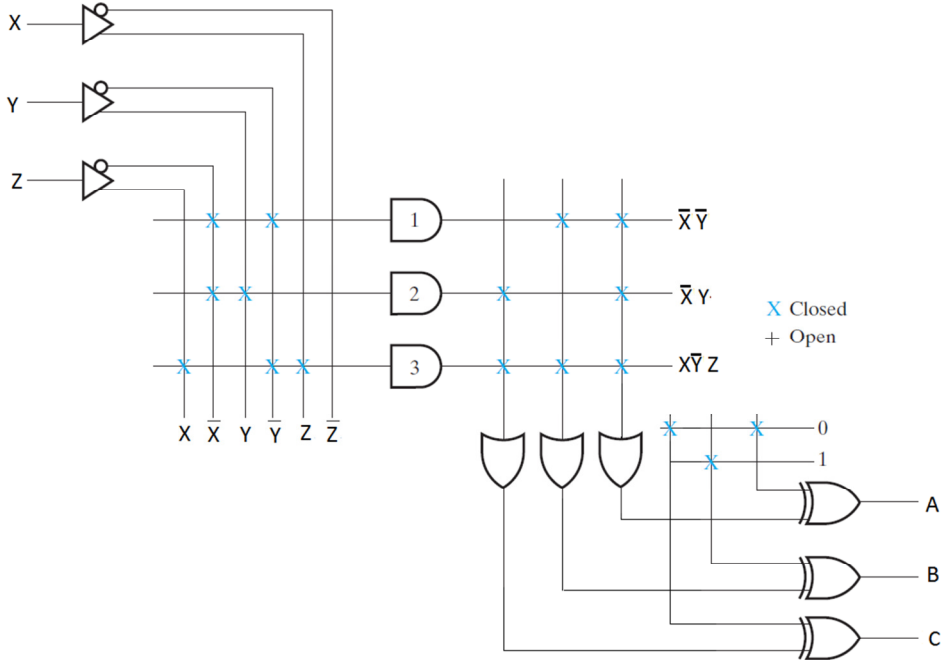
$$B(X,Y,Z)=X\bar{Y}\bar{Z} + XY + \bar{X}Y$$

$$\overline{B(X,Y,Z)} = \bar{X}\bar{Y} + X\bar{Y}Z$$

YZ		Y			
		00	01	11	10
X	0	0	0	1	1
	1	0	1	0	0
		Z			

$$C(X,Y,Z)= \bar{X}Y + X\bar{Y}Z$$

$$\overline{C(X,Y,Z)} = X\bar{Y}\bar{Z} + XY + \bar{X}\bar{Y}$$



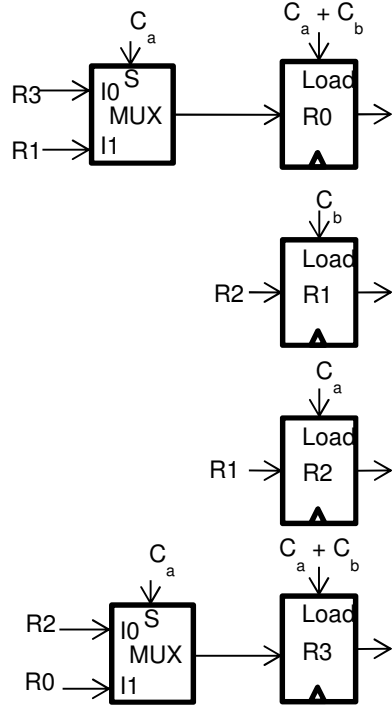
**SORU 2:** Aşağıda verilen saklayıcı transfer fonksiyonları verilmiştir. Saklayıcı ve çoğullayıcılar (MUX) ile devreyi tasarlayınız?

$$C_a : R0 \leftarrow R1, R2 \leftarrow R1, R3 \leftarrow R0$$

$$C_b : R0 \leftarrow R3, R1 \leftarrow R2, R3 \leftarrow R2$$

**CEVAP 2:**

Bir saklayıcıya birden fazla transfer varsa saklayıcı girişine bir mux bağlanır. Mux un seçme girişine göre girişler belirlenir. Her bir saklayıcının yükleme (Load) girişleri transfer fonksiyonlarının kontrol girişlerinin ( $C_a$  ve  $C_b$ ) fonksiyonları olacak şekilde belirlenir. Burada (+) lojik veya işlemine karşı gelmektedir.

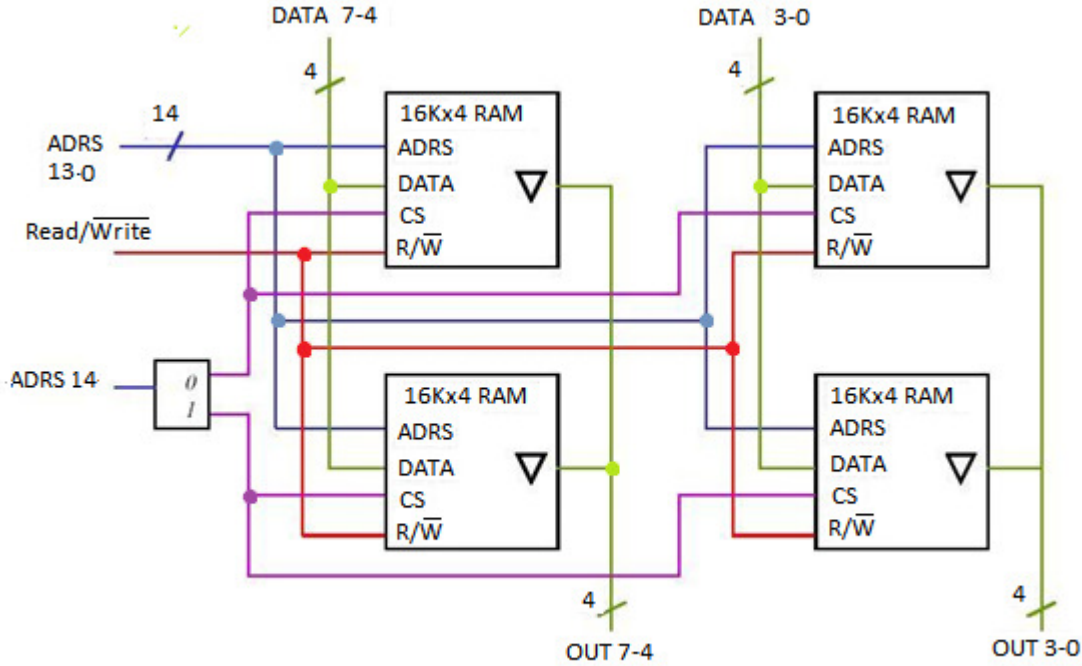


**SORU 3:** 16Kx4 RAM çipi adres kod çözümü, satır ve sütun kod çözümleri (decoder) kullanılarak RAM matris modeli şeklinde gerçekleştirilecektir.

- RAM hücre dizini (cell array) kare formunda olması için satır ve sütun kod çözümleri boyutlarını hesaplayınız?
- $(571)_{16}$  adresi uygulandığında, kod çözümleri (decoder) giriş değerlerini belirleyerek hangi satır ve sütunların seçileceğini kod çözümleri girişlerinin üzerinde gösteriniz?
- 32Kx8 RAM belleğini, 16Kx4 RAM bellekler kullanarak eldesinin detaylı lojik diyagramını çiziniz?

**CEVAP 3:**

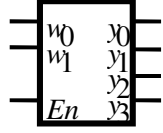
- $16K \times 4 = 2^{14} \times 4$  RAM belleğinin adres yolu 14 bittir. Data yolu ise 4 bit. Bu durumda toplam kod çözümleri giriş sayısı 14 olmalıdır. Bu RAM da toplam  $2^{14} \times 4 = 2^{16}$  tane RAM hücresi vardır. Kare formunda olması için  $2^8$  satır ve  $2^8$  sütun olmalıdır. Data yolu 4 bit olduğu için sütun kod çözümleri girişi 6'dır. ( $2^8 / 4 = 2^6$  olduğundan dolayı). Satır decoderi ise 8 tir. Bu durumda kullanılacak kod çözümleri boyutları satır için  $8 \times 2^8$  ve sütun için  $6 \times 2^6$  olmalıdır.
- $(571)_{16} = (00\ 0101\ 0111\ 0001)_2$  olduğuna göre yüksek değerlikli 8 bit satır kod çözümlerinin değeri diğer bitler için sütun kod çözümlerinin girişleri olacaktır. Bu durumda satır için kullanılan  $8 \times 2^8$  kod çözümlerinin girişi  $ADRS\ (13:6) = (a_{13}, a_{12}, \dots, a_6) = (00010101)$  olmalıdır. Sütun için kullanılan  $6 \times 2^6$  kod çözümlerinin girişi ise  $ADRS\ (5:0) = (a_5, a_4, \dots, a_0) = (110001)$  olmalıdır.
- 



**SORU 4:** Doğruluk tablosu ve grafik sembolü verilen 2x4 kod çözücü lojik elemanın VHDL kodunu davranışsal (behavioral) mimari yapısı kullanarak yazınız?

$En$	$w_1$	$w_0$	$y_0$	$y_1$	$y_2$	$y_3$
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1
0	x	x	0	0	0	0

(a) Doğruluk Tablosu



(b) Grafik Sembölü

**CEVAP 4:**

```
LIBRARY ieee ;
USE ieee.std_logic_1164.all ;

ENTITY dec2to4 IS
    PORT (
        w      : IN  STD_LOGIC_VECTOR(1 DOWNTO 0) ;
        En     : IN  STD_LOGIC ;
        y      : OUT STD_LOGIC_VECTOR(0 TO 3) ) ;
END dec2to4 ;

ARCHITECTURE Behavior OF dec2to4 IS
BEGIN
    PROCESS (w, En)
    BEGIN
        IF En = '1' THEN
            CASE w IS
                WHEN "00" =>
                    y <= "1000" ;
                WHEN "01" =>
                    y <= "0100" ;
                WHEN "10" =>
                    y <= "0010" ;
                WHEN OTHERS =>
                    y <= "0001" ;
            END CASE ;
        ELSE
            y <= "0000" ;
        END IF ;
    END PROCESS ;
END Behavior ;
```