



**İSTANBUL ÜNİVERSİTESİ-CERRAHPAŞA
MÜHENDİSLİK FAKÜLTESİ
BİLGİSAYAR MÜHENDİSLİĞİ BÖLÜMÜ**

**LOJİK DEVRE TASARIMI LABORATUVARI
DENEY RAPORU**

DENEY NO : 1
DENEYİN ADI : Lojik Kapılar ve Kombinezonsal Devreler
DENEY TARİHİ : 12.03.2025
RAPOR TESLİM TARİHİ : 19.03.2025
GRUP NO : B - 9
DENEYİ YAPANLAR :

<u>No</u>	<u>Adı</u>	<u>Soyadı</u>	<u>İmza</u>
-----------	------------	---------------	-------------

1306220032	Enes	Çelik
1306220018	Turan	Çaldıran
1306210119	Sidra	Bkdash

Öğretim Üyesi: Dr. Öğr. Üyesi Muhammed Erdem İSENKUL

Asistanlar: Araş.Gör. Ebu Yusuf GÜVEN – Araş.Gör. Mustafa ŞİRİN

1. DENEYİN AMACI

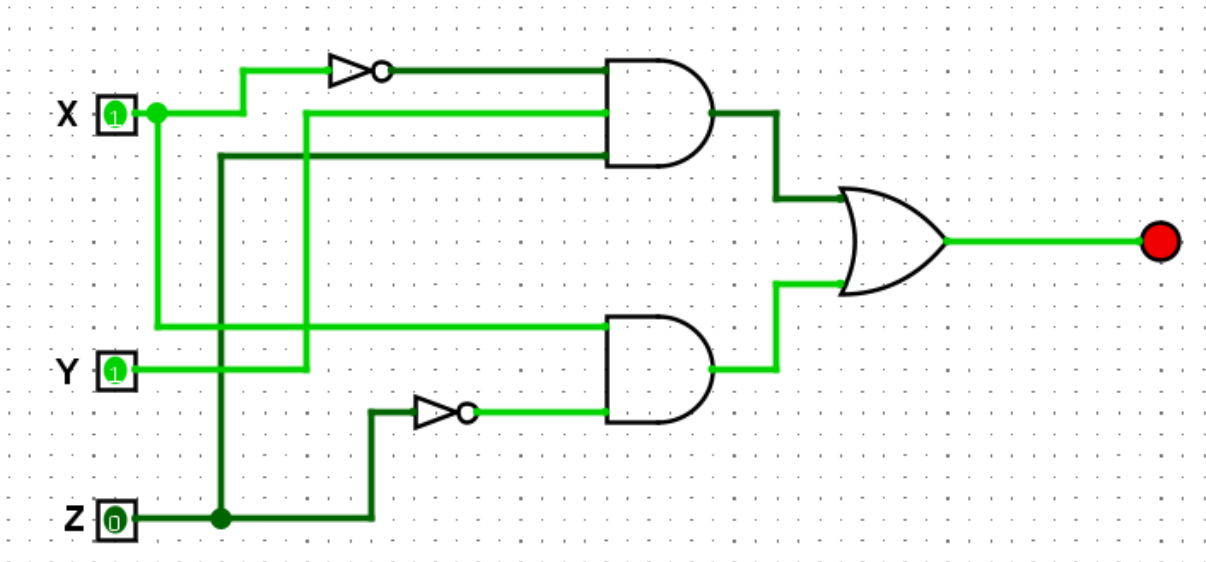
- Amaç-1: Deney ortamının tanıtılması.
- Amaç-2: Temel Lojik kapıları içeren entegre devrelerin elektriksel ve fonksiyonel özelliklerinin incelenmesi.
- Amaç-3: Kombinezonsal devrelerin gerçekleştirilmesi.
- Amaç-4: Öğrenilen teorik bilgilerin laboratuvar ortamında, CADET üzerinde test edilmesi.

2. DENEY ÖNCESİ ÇALIŞMALARI

Deney için verilen denklem De-Morgan ve Boole Cebri kullanılarak sadeleştirildi.

$$\begin{aligned} F(X, Y, Z) &= Y(XZ' + X'Z) + XY'Z' + (Z + X')' \\ &= XYZ' + X'YZ + XY'Z' + XZ' \\ &= XZ'(Y + Y') + X'YZ + XZ' = \boxed{X'YZ + XZ'} \end{aligned}$$

Sadeleştirilmiş formülün devre gösterimi:

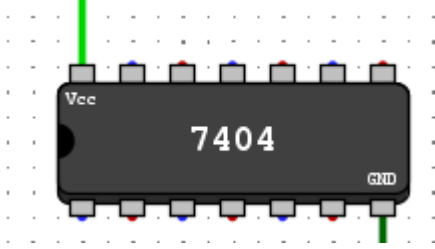


3. DENEYDE KULLANILAN ELEMANLAR

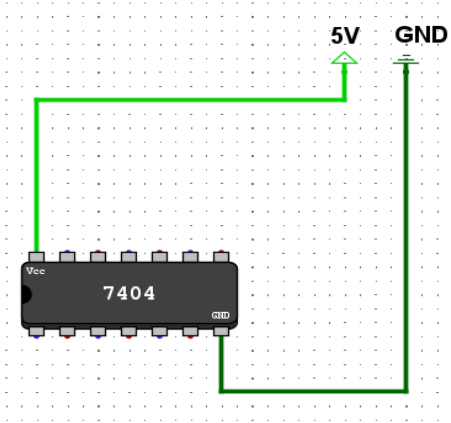
- CADET
- 74xx04 Tümlleme (NOT) kapısı
- 74xx08 VE (AND) kapısı
- 74xx32 VEYA (OR) kapısı
- 74xx00 VE DEĞİL (NAND)
- 74xx02 VEYA DEĞİL (NOR)

4. ÖLÇME SONUÇLARI

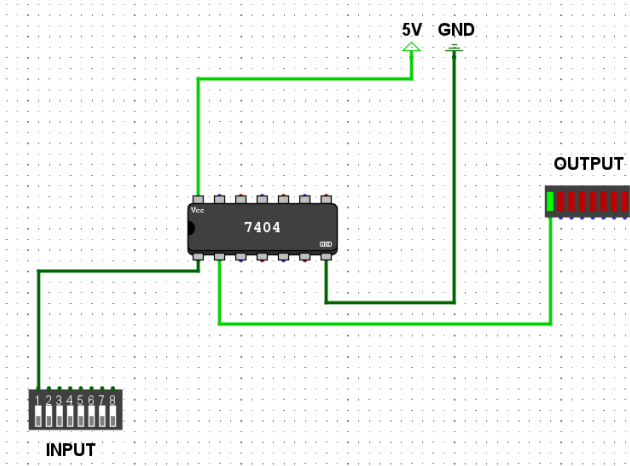
- **Adım 1:** 74xx04 tümlleme kapısı entegre devresini CADET in borduna yerleştiriniz



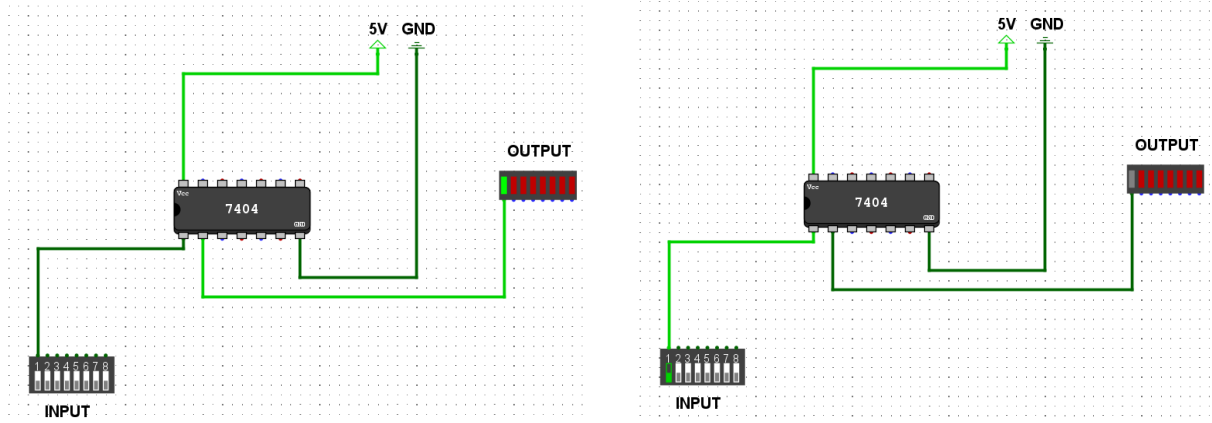
- **Adım 2:** Entegrenin +5Vcc ve toprak bağlantılarını yapınız.



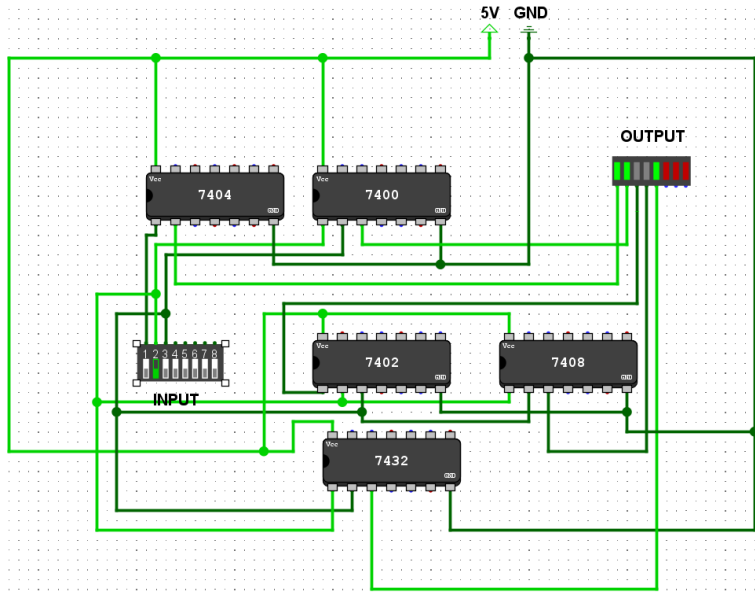
- **Adım 3 :** 74xx04 entegre devresini 1 nolu pinine giriş sinyal bağlantısını yapınız. 2 nolu pinini ise çıkışa bağlayınız.



- **Adım 4 :** Giriş anahtarını sırayla lojik-0 ve lojik-1 seviyesine getirerek çıkışı gözlemleyin.

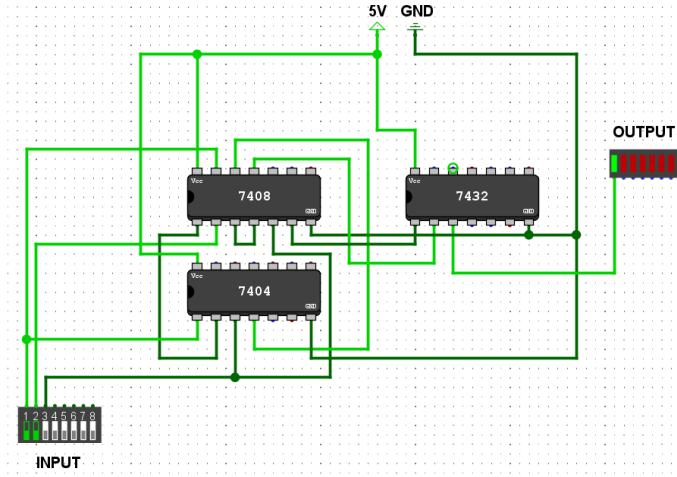


- **Adım 5 :** Yukarıda yapılanları 74xx00 (NAND), 74xx02 (NOR), 74xx08 (AND), 74xx32 (OR) entegre devreleri için tekrarlayınız. Elde ettiğiniz sonuçları aşağıdaki tabloya yazınız.



x	y	AND	OR	NAND	NOR
0	0	0	0	1	1
0	1	0	1	1	0
1	0	0	1	1	0
1	1	1	1	0	0

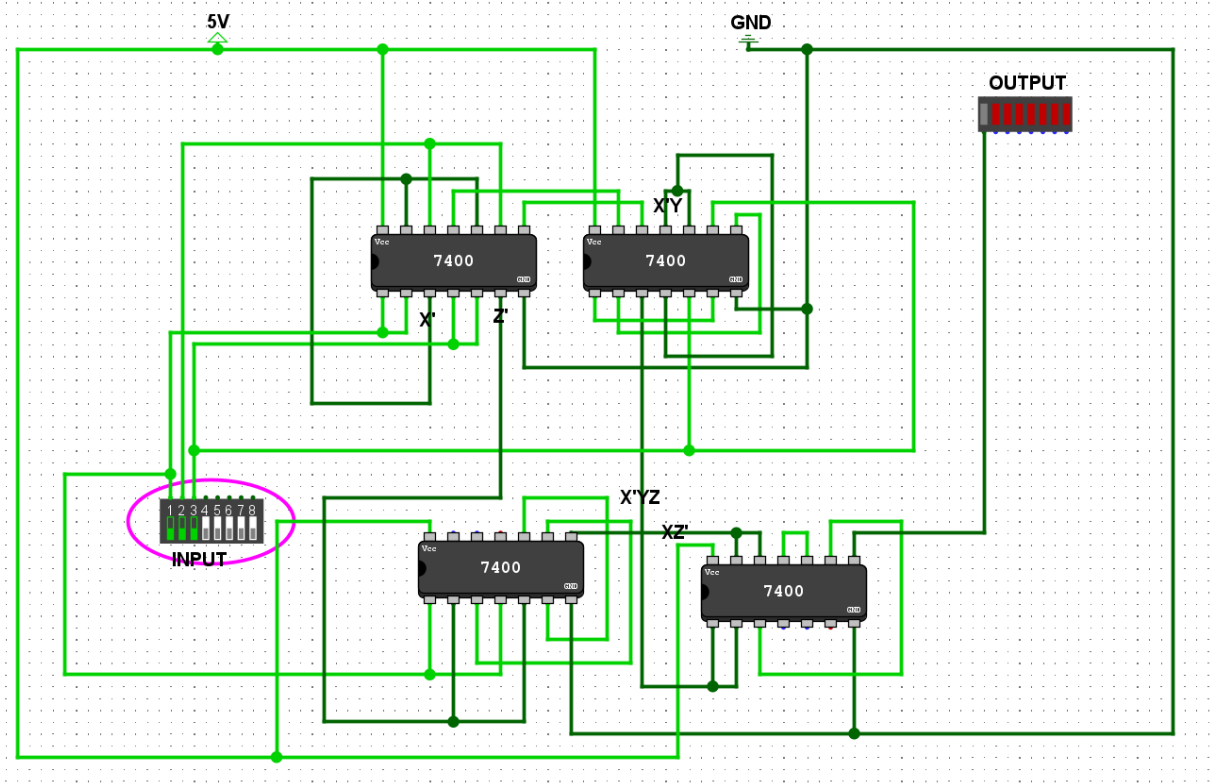
- **Adım 6 :** $F(X,Y,Z)$ fonksiyonunu gerekli kapı elemanları kullanarak gerçekleyiniz. Deney sonucu elde edilen değerleri aşağıdaki doğruluk tablosuna yazınız.



X	Y	Z	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

5. DENEY SONU SORULARI

Fonksiyon sadece NAND kapıları kullanılarak gerçekleştirilmek istenilirse, tasarımın (entegre devre üzerinde) şeklini çiziniz?



6. SONUÇ VE YORUMLAR

Deney sonucunda:

- Temel lojik kapılarının (AND, OR, NOT, NAND, NOR) giriş ve çıkış ilişkileri doğruluk tabloları ile doğrulanmıştır.
- **F(X,Y,Z)** fonksiyonunun indirgenmiş hali hesaplanmış ve doğruluk tablosu oluşturulmuştur.
- Fonksiyonun NAND kapıları ile gerçekleştirilebilir olduğu gösterilmiş ve devre tasarlanmıştır.
- Entegre devreler kullanılarak yapılan bağlantılarda herhangi bir hata yapılmaması için devre şemalarına dikkat edilmesi gerektiği anlaşılmıştır.

Deney, lojik kapılarının fiziksel olarak nasıl çalıştığını gözlemleme fırsatı sunmuş ve dijital devre tasarımında Boole cebirinin önemini pekiştirmiştir.