

# به نام خدا

## طراحی RISC-V مجهز به Pipeline

نام و نام خانوادگی: آرش موسوی      شماره دانشجویی: ۹۷۲۰۲۳۰۳۴

ابتدا خدمت استاد گرامی عرض کنم، بنده برای مرتب کردن گیت‌هاب خویش دو تکلیف شماره هفت و هشت که هر جفت را قبلاً گذاشته بودم با فایل کامل ریسک فایو جایگزین کرده و گیت خود را مرتب کرده‌ام همانطور که خودتان آگاهید این دو فایل بخش‌هایی از همین ریسک فایو بوده‌اند و الان یک‌جا جمع شده‌اند و مابقی تمارین که مرتبط با ریسک فایو نبودن همان شکل قدیم هستند.

برای این پروژه من برای هر کدام از اجزای پروژه یک فایل *readme* قرار داده‌ام که فرمت رسمی طراحی انجام شود در هر کدام آن‌ها یک اطلاعات زیر قرار دارن:

۱. اطلاعات کلی از اینکه این قطعه چیست

۲. عکسی از قطعه

۳. لینکی برای اطلاعات بیشتر

۴. در آخر بخشی برای نشان دادن نتایج تست

به روش تک تک قطعه هارا می‌توانید بررسی کنید و به صورت جامع از آن‌ها اطلاعاتی به دست

آورید.

در هر فایل بنده برای تمام قطعات ساخته شده تا خود *Cpu* تست بنچ طراحی کرده‌ام که شما از صحت کد بنده متوجه شوید و تمام خروجی‌های *vvp* و یک فایل *vcd* برای به‌دست آوردن فایل *Gtk* قرار داده‌ام.

همانطور که قبلاً ذکر شد برای هر قطعه یک فایل *gtk* و به صورت موج تست‌ها بررسی شده که با فرمت عکس در هر بخش قرار دارد. به این شکل برای هر بخش تست به روش صحیح قرارداده شده‌است.

یک بخش قطعه‌های استفاده نشده‌است که شامل کد برای مثال *adder* است که بنده برای بهینه‌سازی آن بعداً یک کد بهتر برای آن جایگزینش کردم.

تمام قطعات برای پایپلاین در پوشه قرار دارند و *Cpu* از همه ماژول‌ها استفاده کرده و همه قطعات وصل شده‌اند.

یک تست و اطلاعات هم برای *Cpu* با رعایت تمام مسائل بالا در مورد *readme* و فایل *Gtk* به صورت عکس موجود است. نام عکس تست هم نام قطعه با *gtk* می‌باشد.

با تشکر از شما

آرش موسوی