UNIVERSIDAD DE SAN CARLOS DE GUATEMALA

FACULTAD DE INGENIERÍA

ORGANIZACIÓN COMPUTACIONAL

CATEDRÁTICO: ING. OTTO RENE ESCOBAR LEIVA

TUTOR ACADÉMICO: JUAN JOSUE ZULETA BEB



**PRÁCTICA 2**

|  |  |
| --- | --- |
| **Nombre** | **Carné** |
| Enner Esaí Mendizabal Castro | 202302220 |
| Esteban Sánchez Túchez | 202300769 |
| Juan José Sandoval Ruiz | 202300710 |
| Brandon Antonio Marroquin Pérez | 202300813 |
| David Estuardo Barrios Ramírez | 202300670 |

GUATEMALA, 08 DE MARZO DEL 2,025

**ÍNDICE**

[INTRODUCCIÓN 2](#_Toc192085431)

[OBJETIVOS 3](#_Toc192085432)

[Objetivo general 3](#_Toc192085433)

[Objetivos Específicos 3](#_Toc192085434)

[CONTENIDO 4](#_Toc192085435)

[DIAGRAMAS DE DISEÑO DEL CIRCUITO 7](#_Toc192085436)

[DIAGRAMA DE CIRCUITO DE LA SUMA 7](#_Toc192085437)

[DIAGRAMA DE CIRCUITO DE LA RESTA 8](#_Toc192085438)

[DIAGRAMA DE CIRCUITO DE LA MULTIPLICACIÓN 9](#_Toc192085439)

[DIAGRAMA DE CIRCUITO DE LA POTENCIA 3 9](#_Toc192085440)

[DIAGRAMA DE CIRCUITO DE LA POTENCIA 2 10](#_Toc192085441)

[DIAGRAMA DE CIRCUITO DE LA SALIDA ARITMÉTICA 10](#_Toc192085442)

[DIAGRAMA DE CIRCUITO DE LA UNIDAD COMPARATIVA 11](#_Toc192085443)

[DIAGRAMA DE CIRCUITO DE LA UNIDAD LOGICA 11](#_Toc192085444)

[DIAGRAMA DE CIRCUITO DEL CONTROLADOR 12](#_Toc192085445)

[DIAGRAMA DE CIRCUITO DE LA ENTRADA 12](#_Toc192085446)

[EQUIPO UTILIZADO 12](#_Toc192085447)

[PRESUPUESTO 14](#_Toc192085448)

[APORTE INDIVIDUAL DE CADA INTEGRANTE 14](#_Toc192085449)

[Aporte de Enner Mendizabal - 202302220 14](#_Toc192085450)

[Aporte de Esteban Sánchez Túchez 14](#_Toc192085451)

[Aporte de Juan José Sandoval Ruiz 14](#_Toc192085452)

[Aporte de David Estuardo Barrios Ramírez 14](#_Toc192085453)

[Aporte de Brandon Antonio Marroquin Pérez 14](#_Toc192085454)

[CONCLUSIONES 14](#_Toc192085455)

[ANEXOS 15](#_Toc192085456)

# INTRODUCCIÓN

En el desarrollo de sistemas digitales modernos, el diseño de circuitos capaces de realizar operaciones aritméticas, lógicas y comparativas es fundamental para comprender el funcionamiento de las computadoras y microprocesadores. Uno de los componentes esenciales en este tipo de sistemas es la Unidad Aritmética Lógica (ALU), la cual es responsable de ejecutar cálculos matemáticos básicos y operaciones lógicas. Esta práctica tiene como objetivo principal diseñar e implementar una ALU combinacional que permita realizar diversas operaciones con dos números binarios de 4 bits, utilizando únicamente compuertas lógicas y componentes MSI (Medium Scale Integration).

En esta practica, se desarrollará un prototipo llamado "LogicCalc", el cual emulará el funcionamiento de una ALU simplificada. El diseño debe ser capaz de ejecutar ocho operaciones distintas, divididas en tres categorías principales: operaciones aritméticas (suma, resta, multiplicación y potenciación), operaciones lógicas (AND, OR, NAND y XNOR) y comparación de valores. El usuario podrá seleccionar la operación a realizar mediante un controlador de 3 bits, y los resultados se mostrarán de manera clara a través de displays de 7 segmentos y LEDS.

La práctica no solo se limita a la simulación digital, sino que también requiere la implementación física del circuito. Para ello, es necesario construir dos placas específicas que ejecuten las operaciones designadas, garantizando una presentación clara a través de un encapsulamiento. Este enfoque permite comprender cómo funcionan los circuitos reales, reforzando la relación entre la teoría digital y su aplicación práctica.

# OBJETIVOS

## Objetivo general

Diseñar e implementar una Unidad Aritmética Lógica (ALU) combinacional controlada por 4 bits, capaz de realizar operaciones aritméticas, lógicas y comparativas entre dos números binarios de 4 bits, utilizando exclusivamente compuertas lógicas básicas y circuitos MSI permitidos, asegurando su correcto funcionamiento en una simulación digital y una implementación física.

## Objetivos Específicos

* Desarrollar un controlador de 4 bits que permita seleccionar y ejecutar diversas operaciones (suma, resta, multiplicación, potenciación, AND, OR, NAND, XNOR), asegurando la correcta interpretación de las combinaciones de entrada.
* Implementar las unidades aritméticas, lógica y comparativa utilizando únicamente compuertas lógicas básicas, optimizando el diseño para reducir el uso de componentes adicionales y garantizar la correcta visualización de los resultados en displays de 7 segmentos y LEDS.
* Construir un circuito físico encapsulado que integre las distintas unidades operativas, asegurando que el sistema responda de manera eficiente a las señales del controlador y que cada operación se muestre en su respectiva salida, manteniendo la exclusividad entre las unidades.

# CONTENIDO

POTENCIA CUADRATICA

Para esta potencia se hizo uso de un circuito combinacional con 4 entradas y 8 salidas donde 4 de estas serían usados para tener la parte de las decenas y las otras 4 salidas restantes serian usadas para las unidades, eso con el fin de poder mostrar un numero de 2 dígitos en un display debido a que cada display solo puede mostrar del 0 al 9

Tabla

El contenido generado por IA puede ser incorrecto.

Para dicha tabla aquí se encuentran sus respectivos mapas de karnaugh los cuales se utilizaron para simplificar las combinaciones hasta lo más simple posible

Tabla

El contenido generado por IA puede ser incorrecto.

Tabla

El contenido generado por IA puede ser incorrecto.

Tabla

El contenido generado por IA puede ser incorrecto.

POTENCIA CUBICA

Para esta potencia se hizo uso de un circuito combinacional(decodificador) con 4 entradas y 8 salidas donde 4 de estas expresar a las decenas y otras 4 las unidades, eso con el fin de poder mostrar un numero de 2 dígitos en un display debido a que cada display solo puede mostrar del 0 al 9.

Calendario

El contenido generado por IA puede ser incorrecto.

La reducción de la tabla anterior para las Unidades y las Decenas son las siguientes (se usaron mapas de Karnaugh):

DO=O

D1 = B’CD + BC’D’ = B’CD+D2

D2 = BC’D’

D3 = 0

U0 = B’C’D

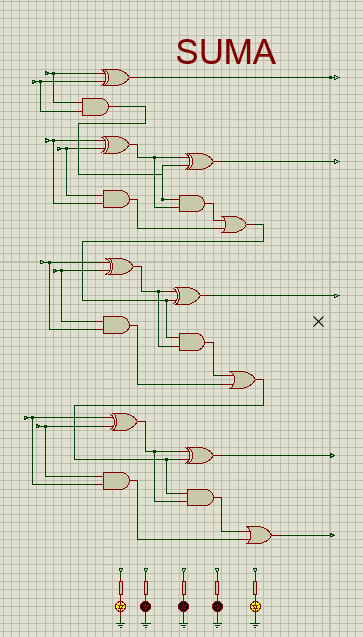
U1 = B’CD

U2 = D1

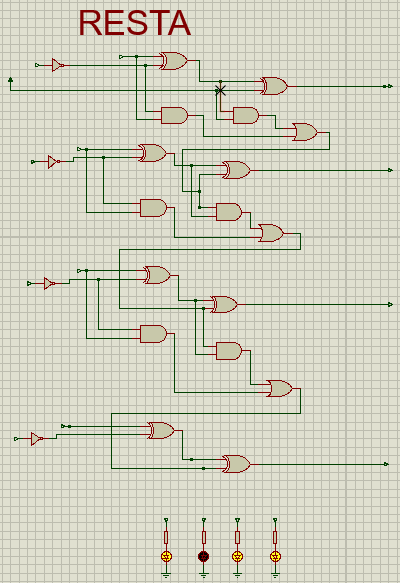
U3 = B’CD’

## DIAGRAMAS DE DISEÑO DEL CIRCUITO

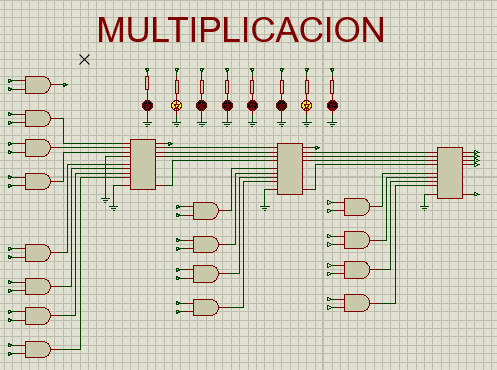
### DIAGRAMA DE CIRCUITO DE LA SUMA

****

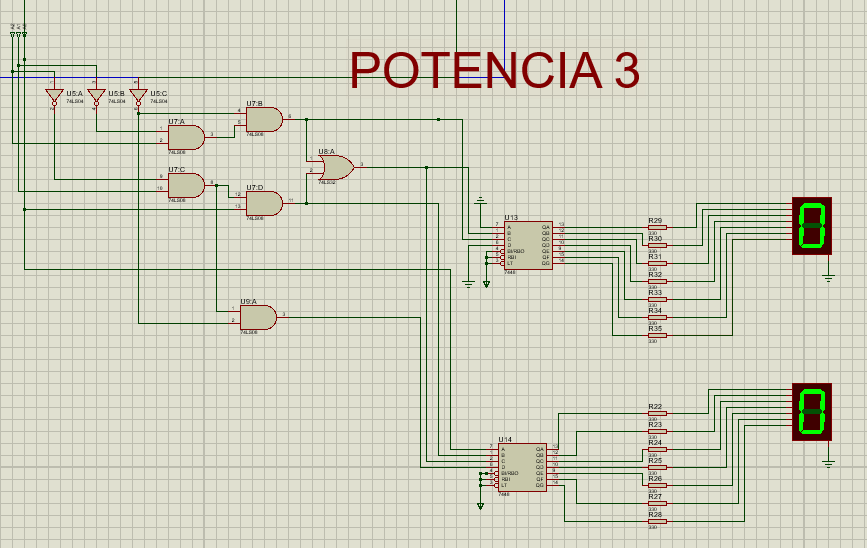
### DIAGRAMA DE CIRCUITO DE LA RESTA

****

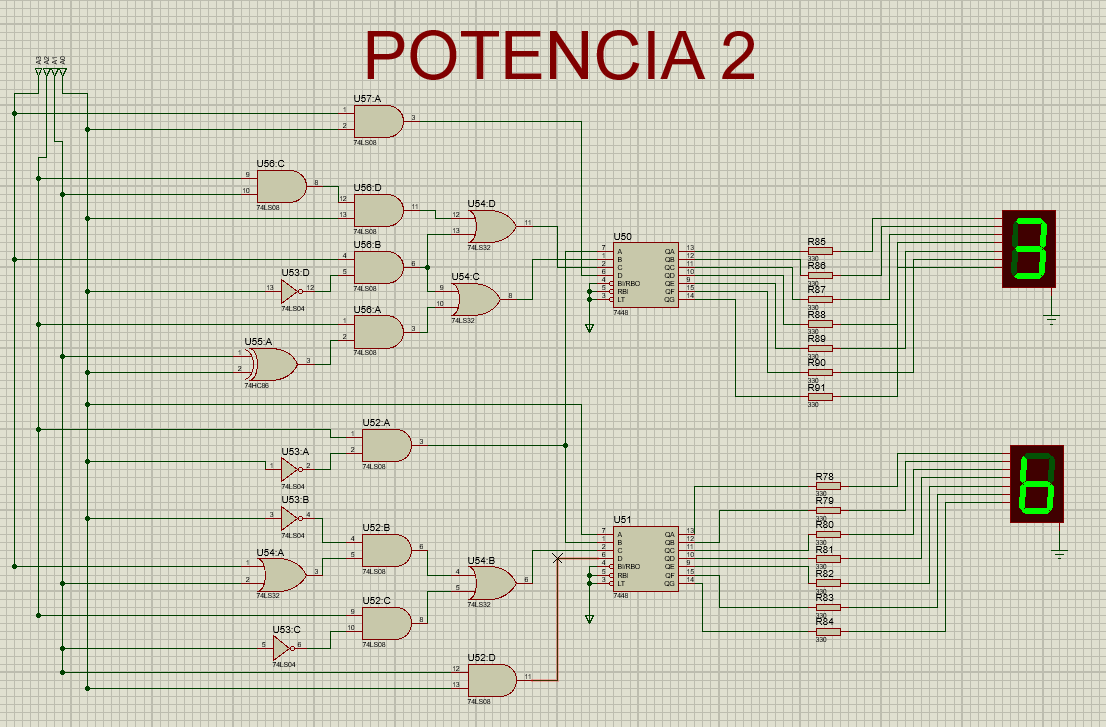
### DIAGRAMA DE CIRCUITO DE LA MULTIPLICACIÓN



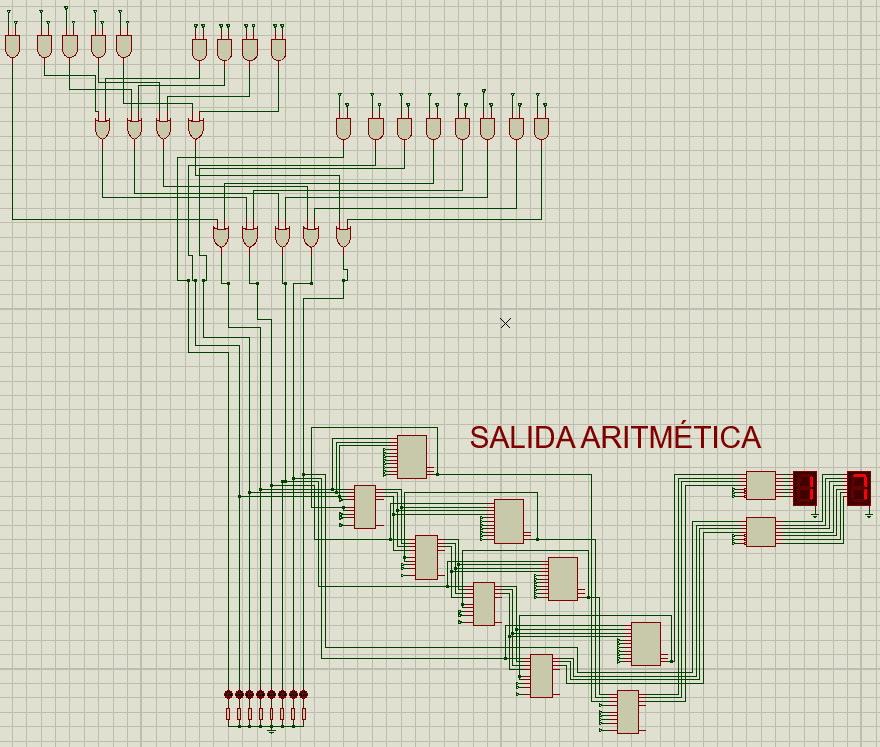
### DIAGRAMA DE CIRCUITO DE LA POTENCIA 3

****

### DIAGRAMA DE CIRCUITO DE LA POTENCIA 2

****

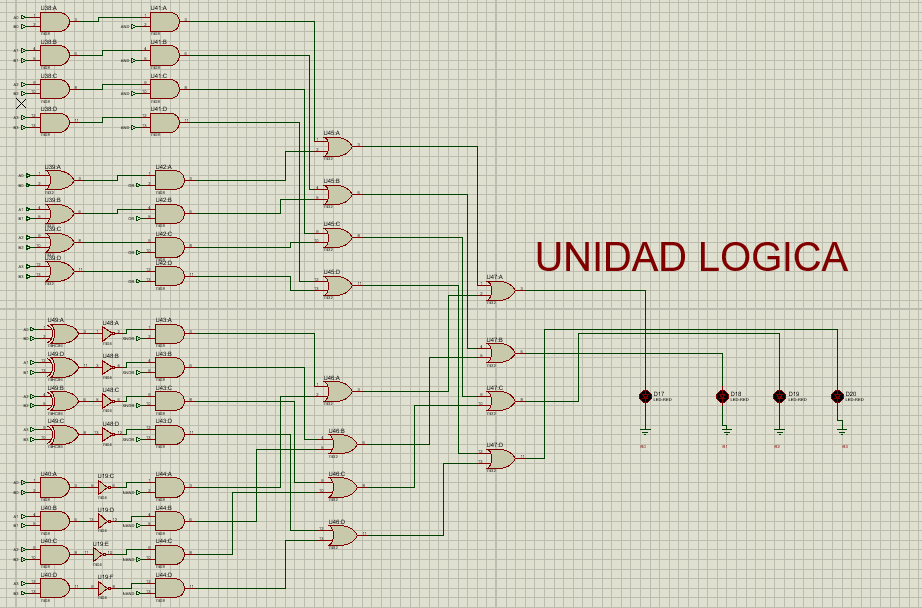
### DIAGRAMA DE CIRCUITO DE LA SALIDA ARITMÉTICA



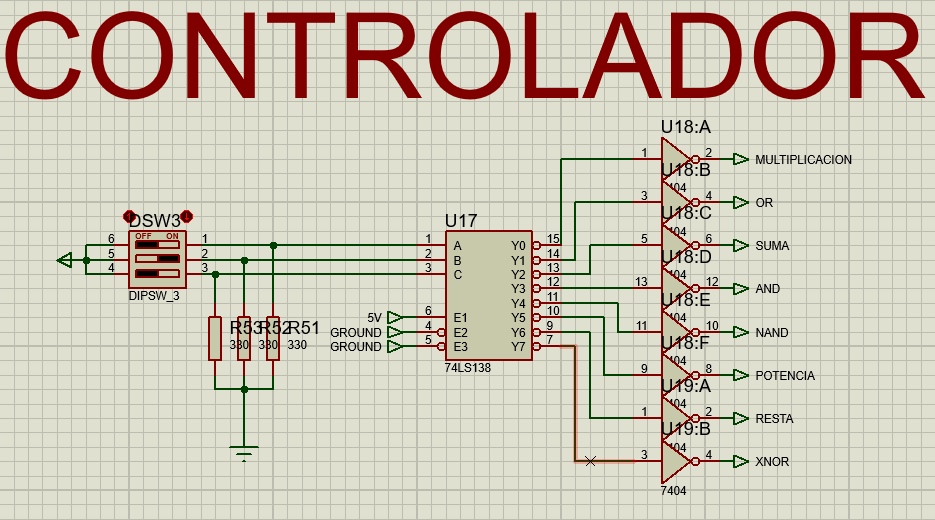
### DIAGRAMA DE CIRCUITO DE LA UNIDAD COMPARATIVA

****

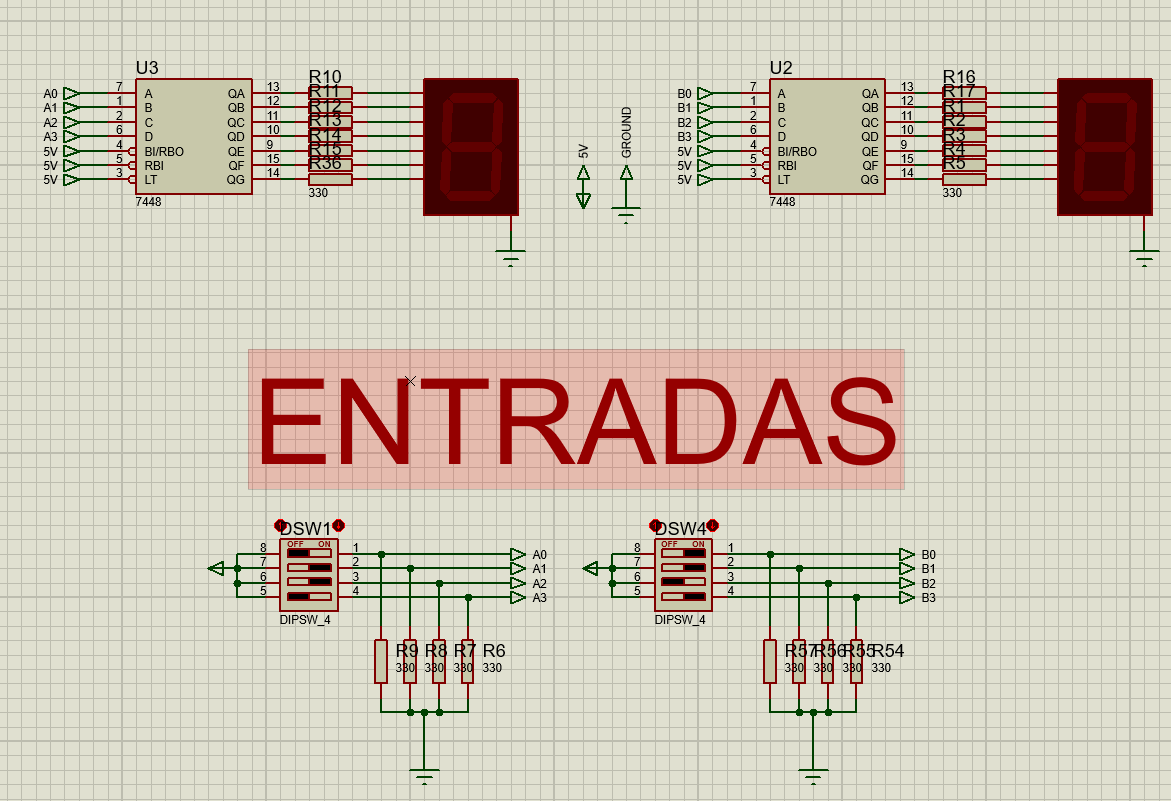
### DIAGRAMA DE CIRCUITO DE LA UNIDAD LOGICA

****

### DIAGRAMA DE CIRCUITO DEL CONTROLADOR

****

### DIAGRAMA DE CIRCUITO DE LA ENTRADA



# EQUIPO UTILIZADO

El equipo utilizado para la realización del proyecto, tanto adquirido como proporcionado por los miembros del equipo son:

* Cautín de 60 watts
* Taladro con broca de 1/32
* Compuertas lógicas de la serie 74 (74ls08, 74ls32, 74ls04)
* Transistores 2n2222a
* Resistencias varias
* Multimetro
* Luces led color rojo
* Dip Switch
* Borneras de 2 y 3 terminales
* Estaño
* Esponja para limpiar estaño
* Arduino UNO
* Cable para protoboard
* Protoboard
* Placas de fibra de vidrio
* Duroport
* Carritos de juguete
* Multiplexor
* Comparador
* DECODIFICADOR 7 SEGMENTOS

# PRESUPUESTO

# APORTE INDIVIDUAL DE CADA INTEGRANTE

## Aporte de Enner Mendizabal - 202302220

Coordinador de grupo, participó activamente en la creación de la mitad de los circuitos en Proteus, asegurando que cada diseño cumpliera con los requisitos técnicos del proyecto. Además, de encargarse de la construcción del comparador en físico, realizando los hoyos necesarios en las placas y supervisando el proceso de soldadura de los componentes. Su labor incluyó la colaboración en la organización de las tareas, garantizando que todo el trabajo se realizara de manera eficiente y dentro de los plazos establecidos.

## Aporte de Esteban Sánchez Túchez

Contribuyó al desarrollo completo de la multiplicación en el ámbito físico funcional. Participó activamente en la creación del circuito de potencia físico y en el diseño y construcción del circuito de la unidad lógica, incluyendo la impresión y ensamblaje de esta. Además, tuvo una participación clave en la creación y optimización del circuito de potencia físico. Su aporte también fue esencial en el diseño y la construcción del circuito de la unidad lógica, no solo en la parte técnica, sino también en la impresión y el ensamblaje final, asegurando que todas las piezas encajaran perfectamente y funcionaran de manera óptima

## Aporte de Juan José Sandoval Ruiz

Participó en la creación del circuito de potencia 3 en el ámbito físico funcional, contribuyendo con ideas clave en su diseño y ejecución. Además, jugó un papel fundamental en el desarrollo del circuito de la resta en el ámbito físico, brindando apoyo técnico y estratégico. También colaboró en la creación del controlador físico, aportando valiosas ideas y sugerencias que fueron cruciales para optimizar su rendimiento y asegurar el éxito del proyecto

## Aporte de David Estuardo Barrios Ramírez

Colaboró en la creación de todos los circuitos en Proteus, asumiendo una parte significativa del trabajo en el diseño y simulación de estos, incluyendo la creación del circuito de suma. Además, participó activamente en la construcción del circuito de la resta en el ámbito físico, asegurando que todos los componentes funcionaran correctamente. También desempeñó un papel importante en la creación de la salida aritmética en físico, aportando soluciones innovadoras y realizando ajustes que optimizaron el rendimiento y la eficiencia de los circuitos en general.

## Aporte de Brandon Antonio Marroquin Pérez

Se encargó del manejo del presupuesto del grupo, asegurando la correcta asignación de recursos. Además, fue responsable de la creación del informe del grupo, documentando cada etapa del proceso. Contribuyó en la creación de la salida del circuito aritmético en el ámbito físico y asumió la responsabilidad de todo lo relacionado con las placas, desde el planchado y colocación en el ácido hasta la pulida y acabado final, garantizando la calidad y precisión en cada detalle.

# CONCLUSIONES

* DFGHGFHFGH

# ANEXOS

1. **ENLACE AL VIDEO GRUPAL DE LOS CIRCUITOS FÍSICOS**