Seconda prova - A.A. 2021/22

Cognome e Nome : Piccin Enrico

Matricola: IN0501089

1 Esercizio

Si descriva il funzionamento attraverso la tavola di Huffman di un dispositivo asincrono dotato di tre segnali di controllo CSR e di un'uscita Z. Si desidera che l'uscita si ponga allo stato alto quando il segnale C è ALTO e viene rilevato un FRONTE di SALITA sul segnale S, mentre ritorni allo stato basso quando C è ALTO e viene rilevato un FRONTE di SALITA sul segnale R. Se C è allo stato BASSO il sistema mantiene l'uscita stabile indipendentemente dall'alternanza di segnali su S ed R. La tavola di Huffman sia scritta usando una rappresentazione ordinata come quella qui sotto riportata

C	0	0	0	0	1	1	1	1
SR	00	01	11	10	00	01	11	10

Inoltre per questa macchina si proponga una codifica che minimizzi le variabili di stato ma che sia priva di corse critiche.

La tavola di Huffman che descrive il funzionamento del circuito sequenziale asincrono richiesto dal problema è la seguente

C	0	0	0	0	1	1	1	1	Z
SR	00	01	11	10	00	01	11	10	
A	A	A	A	A	A	A	D	D	0
B	B	B	B	B	A	A	B	B	0
C	C	C	C	C	C	B	B	C	1
D	D	D	D	D	C	D	D	C	1

Tramite l'adozione di transizioni multiple all'interno della tavola di Huffman, è stata anche semplificata la codifica dei degli stati, minimizzando le variabili ed eliminando eventuali corse critiche:

y_1 / y_2	0	1
0	A	D
1	B	C

Per cui si ottiene la codifica

$$A = 00 \quad B = 10 \quad C = 11 \quad D = 01$$

2 Esercizio

Si semplifichi impiegando il metodo di Ginsburg la seguente macchina sincrona:

Ingressi **Stati**	$\mathbf{I_1}$	$\mathbf{I_2}$	$\mathbf{I_3}$
A	$D/-$	$A/0$	$D/0$
B	$G/1$	$C/-$	$B/0$
C	$B/-$	$C/0$	$B/0$
D	$D/0$	$A/-$	$F/1$
E	$D/-$	$-/-$	$F/1$
F	$B/-$	$C/-$	$-/0$
G	$G/-$	$C/-$	$-/0$

Individuando una prima compatibilità tra le uscite si ottiene la tabella di semplificazione intermedia seguente:

Ingressi **Stati**	$\mathbf{I_1}$	$\mathbf{I_2}$	$\mathbf{I_3}$
AC	DB	AC	DB
AF	DB	AC	$D-$
BE	GE	$C-$	AF
BG	G	C	$A-$
CF	B	C	$B-$
DE	DE	$A-$	F
DG	DG	AC	$F-$
EG	EG	$C-$	$F-$

Tuttavia, è evidente che non tutte queste α-compatibilità risultano essere compatibilità complete; infatti, le coppie evidenziate in seguito non sono compatibili

Ingressi **Stati**	$\mathbf{I_1}$	$\mathbf{I_2}$	$\mathbf{I_3}$
AC	DB	AC	DB
AF	DB	AC	$D-$
BE	GE	$C-$	AF
BG	G	C	$A-$
CF	B	C	$B-$
DE	DE	$A-$	F
DG	DG	AC	$F-$
EG	EG	$C-$	$F-$

in quanto D e B non sono compatibili rispetto alle uscite. Di conseguenza non possono essere compatibili A e C e A e F; da questo segue l'incompatibilità anche di B ed E, così come di B e G. A questo punto risulta abbastanza evidente che gli accorpamenti che minimizzano il numero di stati finali ed al contempo garantiscano tutte le mutue relazioni possono essere

$$S_1 = \{A\} \qquad S_2 = \{BG\} \qquad S_3 = \{CF\} \qquad S_4 = \{ED\}$$

Che portano quindi il numero degli stati finali a 4 ed alla macchina semplificata nella seguente forma:

Ingressi / **Stati**	$\mathbf{I_1}$	$\mathbf{I_2}$	$\mathbf{I_3}$
A	$ED/-$	$A/0$	$ED/0$
BG	$BG/1$	$CF/-$	$BG/0$
CF	$BG/-$	$CF/0$	$BG/0$
ED	$ED/0$	$A/-$	$CF/1$

oppure, rinominando gli stati:

Ingressi / **Stati**	$\mathbf{I_1}$	$\mathbf{I_2}$	$\mathbf{I_3}$
1	4/−	1/0	4/0
2	2/1	3/−	1/0
3	2/−	3/0	2/0
4	4/0	1/−	3/1

3 Esercizio

Descrivere attraverso la tavola di Huffman un contatore sincrono circolare a 3 bit dotato di un bit di controllo C. Attraverso tale controllo si può passare dal conteggio in forma binaria al conteggio secondo il codice di Gray.

Si assuma per ipotesi che il controllo C, quando è alto, permette di contare in binario; se è basso il conteggio avverrà secondo il codice di Gray. La tavola di Huffman che descrive il funzionamento del circuito di cui sopra è

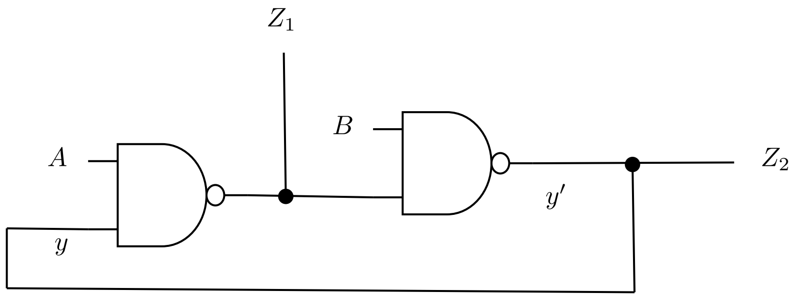
C / **Stati**	**0**	**1**	Z
A	B	B	000
B	D	C	001
C	G	D	010
D	C	E	011
E	A	F	100
F	E	G	101
G	H	H	110
H	F	A	111

Per comodità, si sceglie di codificare gli stati come le loro rispettive uscite, ottenendo

C / **Stati**	**0**	**1**	Z
000	001	001	000
001	011	010	001
010	110	011	010
011	010	100	011
100	000	101	100
101	100	110	101
110	111	111	110
111	101	000	111

4 Esercizio

Si analizzi il seguente circuito e se ne descriva il funzionamento attraverso un grafo di MOORE:



Denominata come y la variabile di stato in ingresso alla logica stessa e con y' la variabile di stato da questa generata, si possono evidenziare le funzioni logiche che forniscono le relazioni tra ingressi ed uscite (e tra le uscite si considera anche y').

$$Z_1 = \overline{A \cdot y} \qquad y' = \overline{\overline{A \cdot y} \cdot B} = A \cdot y + \overline{B} \qquad Z_2 = y'$$

Realizzando, ora, la tavole di eccitazione si ottiene

AB / y	00	01	11	10
0	1	1	1	1
1	1	1	0	0

Z_1

AB / y	00	01	11	10
0	1	0	0	1
1	1	0	1	1

y

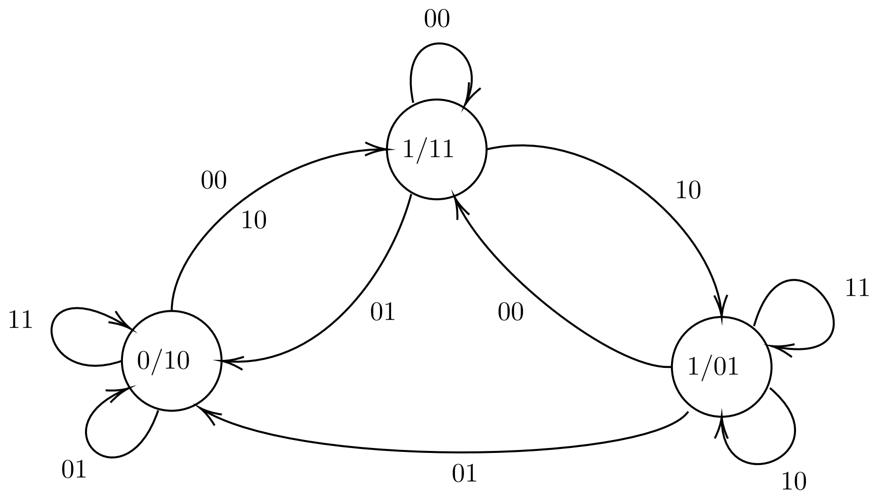
AB / y	00	01	11	10
0	1	0	0	1
1	1	0	1	1

Z_2

Tali tabelle, raccolte congiuntamente in una sola tabella forniscono la una tavola di flusso del dispositivo, ove si si trova, per ogni stato del circuito e per ogni combinazione di ingressi quale sarà lo stato futuro e le uscite corrispondenti.

AB / y	00	01	11	10
0	1/11	0/10	0/10	1/11
1	1/11	0/10	1/01	1/01

Da ciò segue il grafico di Moore seguente



5 Dichiarazione

Il lavoro di cui sopra è stato svolto da me in completa autonomia.