

Ejemplo

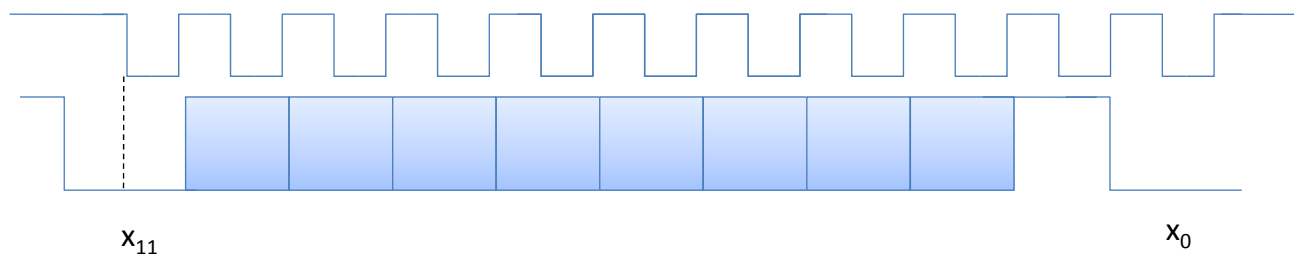
- Diseño de un interfaz para controlar la entrada del teclado.
 - El teclado posee un reloj distinto al de la FPGA
 - Los datos llegan en serie, pero se refieren a un dato de 8 bits

Diseño de un interfaz para el teclado

- Cada vez que se pulsa una tecla, el dispositivo envía de 3 a n códigos:
 - **Scancodes de presión:** indicando el momento y la tecla pulsada, si la tecla permanece pulsada el teclado reenvía el código periódicamente (intervalo programable).
 - **Código de depresión (F0):** indicando el momento en que se ha dejado de pulsar una tecla.
 - **Scancodes de depresión:** indicando la tecla que se ha dejado de pulsar.
- Los scancodes compuestos y el código de depresión junto con los scancodes correspondientes se envían en ráfaga.

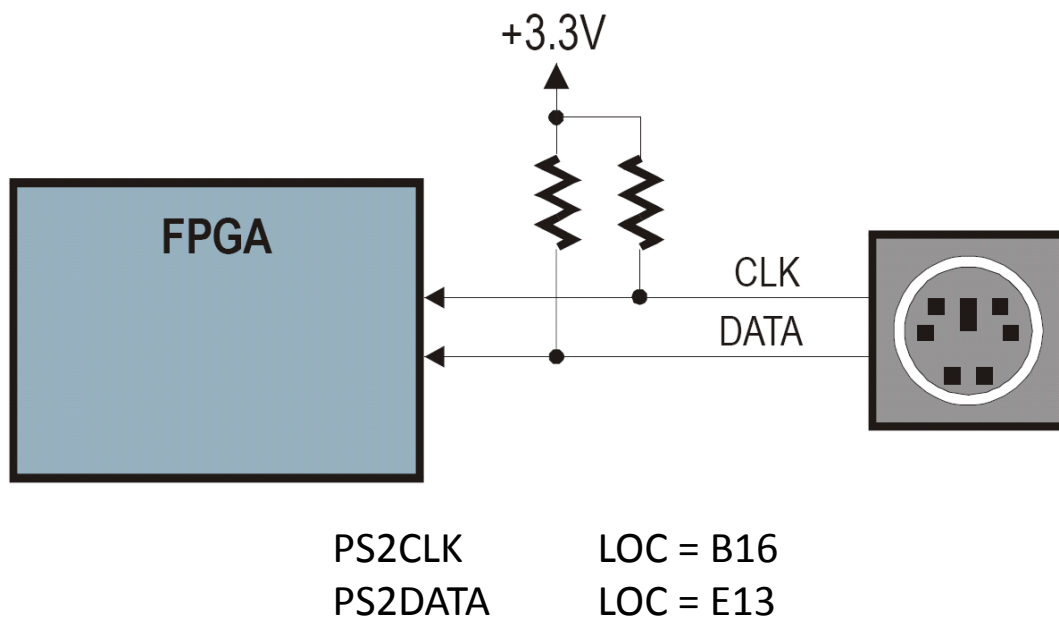
Diseño de un interfaz para el teclado

- Funcionamiento del teclado vía PS2:
 - El dispositivo envía un bit por PS2DATA cada flanco de reloj PS2CLK cuando se pulsa una tecla
 - El dispositivo inicia una transmisión cuando:
 - Ha sucedido un evento en el periférico
 - Comprueba que PS2CLK y PS2DATA están en alta
 - Una vez iniciada la transferencia el sistema:
 - Debe muestrear la señal PS2DATA a los **flancos de bajada** de PS2CLK



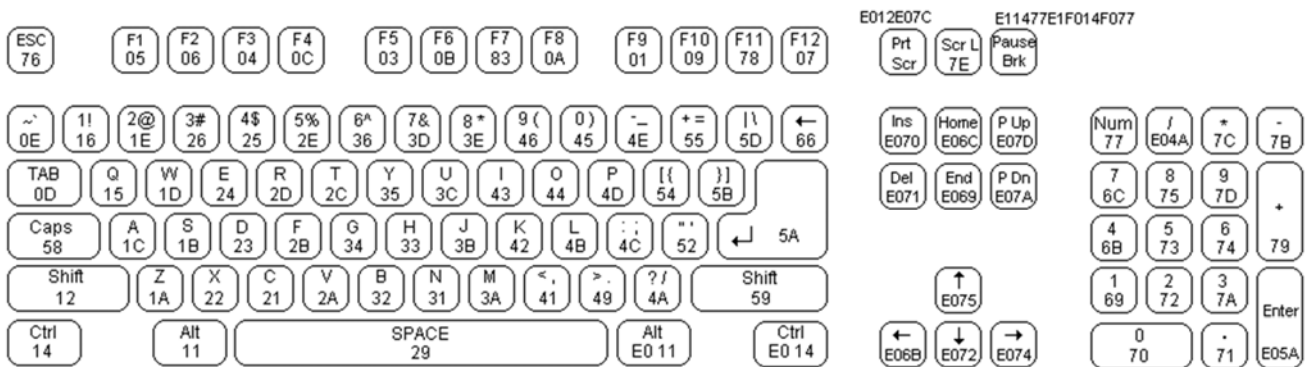
Protocolo bidireccional serie síncrono de 11 bits

Diseño de un interfaz para el teclado



Además se debe añadir la siguiente línea en el fichero UCF:
NET PS2CLK CLOCK_DEDICATED_ROUTE = FALSE;

Diseño de un interfaz para el teclado



Diseño de un interfaz para el teclado

Número	Código del teclado
1	16
2	1E
3	26
4	25
5	2E
6	36
7	3D
8	3E