增益控制电压放大电路设计

Entopy 2021. 6. 16

摘要:

本设计的设计目的是根据输入交流电压的幅值进行放大增益的自动选择。设计通过使用运算放大器,电压比较器,模拟开关等元件实现了根据输入信号Ui 幅值自动切换增益。使用有源带通滤波器、有源峰值采样电路、电压比较器、模拟开关电路等模块完成了对目标要求的分解,并使用 Multisim14 进行仿真验证,使用 Altium Designer 19 绘制电路原理图和 PCB。通过仿真,本设计电路能够满足题目的所有要求,可以正确的自动切换增益,满足交流的输入情况下的增益自动切换。经过 PCB 打样、PCB 实物焊接并使用函数发生器,数字电源,双通道示波器等测试设备对电路实物进行测试,经验证,该电路可以在一定误差范围内满足设计要求。

1总体方案描述

设计一个电压放大器,能够根据输入信号 Ui 幅值自动切换增益。设输入信号频率为 15Hz~18KHz,其幅值范围为 0.1~10V(峰峰值)。

其输出特性具有如下特点:

- 1、当 Ui<1V 时, 电路增益为 5 倍;
- 2、当 1<Ui<5V 时, 电路增益为 1 倍:
- 3、当 5<Ui<10V 时, 电路的增益为 0.5 倍。
- 4、3dB 带宽为 15Hz~18KHz。
- 5、输出电压的极性不变。

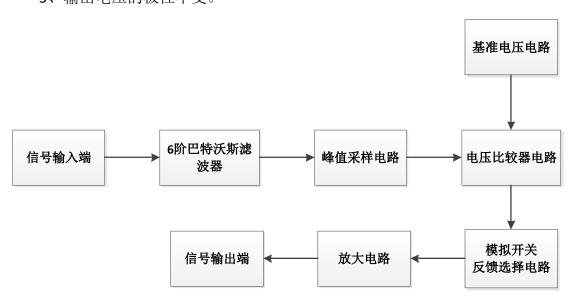


图 1-1 方案组成框图

经过论证,为实现通频带要求,我们决定采用 4 个运算放大器构成一个 6 阶巴特沃斯滤波器,芯片选型为 ADA4096-ARUZ 四运放放大器,使用超级二极管组成峰值采样电路,芯片选型为 LM324D,为完成对 1V,5V 范围信号的检测,使用电压比较器电路确定输入信号的范围,芯片选型为 TLC372IDR。为实现对不同信号的不同增益设计,采用模拟开关处理经由电压比较器判断的信号范围进行反馈网络的更换以控制放大器的放大倍数。芯片选型为

ADG409BRUZ。放大电路采用 LM324D 的剩余三个运放构成两个反向运算放大器和一个电压源跟随器,保证信号正相输出和带载能力。在输入与输出接口处均采用同轴线缆与 SMA 接口以降低信号的损耗。

信号接入电路后首先通过有源带通滤波器,在经过峰值采样电路,获得与交流信号等幅度的直流信号,使得电压比较器输高电平和低电平控制模拟开关来选择反向比例放大器的反馈网络大小从而控制放大倍数,最终通过一个反向比例放大器反转上一级所放大的信号后输出,从而实现不改变输入电压的极性。

2 电路设计

2.1 带通滤波器

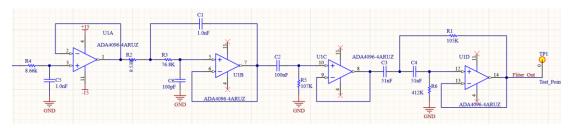


图 2-1 带通有源巴特沃斯滤波器

本模块是将有源低通滤波器和高通滤波器组合而成的巴特沃斯带通滤波器。通频带为 15Hz-18KHz。

巴特沃斯滤波器是电子滤波器的一种。巴特沃斯滤波器的特点是通频带的频率响应曲线最平滑。这种滤波器最先由英国工程师斯蒂芬·巴特沃斯(StephenButterworth)在1930年发表在英国《无线电工程》期刊的一篇论文中提出的。巴特沃斯滤波器的特点是通频带内的频率响应曲线最大限度平坦,没有起伏,而在阻频带则逐渐下降为零。在振幅的对数对角频率的波特图上,从某一边界角频率开始,振幅随着角频率的增加而逐步减少,趋向负无穷大。其阶数 n越高,其幅频特性越好,低频检测信号保真度越高。

滤波器的截止频率的变换是通过先求出待设计滤波器的截止频率与基准滤波器的截止频率的比值 M,再用这个 M 去除滤波器中的所有元件值来实现的,其计算公式如下:

M=待设计滤波器的截止频率/基准滤波器的截止频率。

滤波器的特征阻抗的变换是通过先求出待设计滤波器的特征阻抗与基准滤波器的特征阻抗的比值 K,再用这个 K 去乘基准滤波器中的所有电感元件值和用这个 K 去除基准滤波器中的所有电容元件值来实现的。在本模块设计中采用 Analog Devices 公司提供的在线滤波器设计向导实现。由于运算放大器的实际性能并非理想,在设计中考虑了 GBW 问题,调整电阻和电容值以补偿运放有限增益带宽的影响,使得最终结果更接近理想的情况。在设计滤波器的时同样考虑的元件容差,电容的容差为 5%,电阻的容差为 1%。运放增益带宽积容差为 20%。首选系列电容为 E24,电阻为 E96。

2.2 峰值采样电路

峰值检测电路(PKD, Peak Detector)的作用是对输入信号的峰值进行提取,产生输出 Vo= Vpeak,为了实现这样的目标,电路输出值会一直保持,直到一个新的更大的峰值出现或电路复位。由于二极管存在正向导通压降,所以我们采用了超级二极管的方案来替代简单二极管,如(图 2-2)所示。

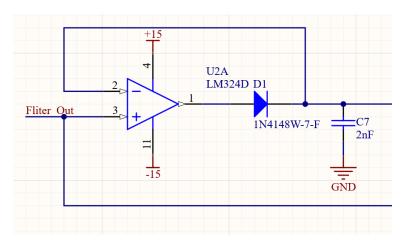


图 2-2 峰值采样电路

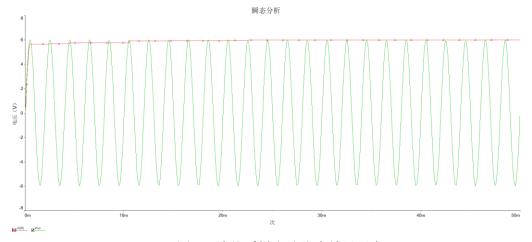


图 2-3 峰值采样电路仿真效果示意

从仿真结果来看,同等测试条件下,由运算放大器构成的峰值采样电路的上 升时间很快,误差相较于简单二极管大大降低。

2.3 基准电压和电压比较器电路

根据设计要求,电路增益随着输入信号的幅值改变,在电路中就必须有相应的基准电压,如(图 2-4)所示,在本模块中使用了电阻分压器进行分压,在系统工作电压为 15V 时可得到 1V,5V 的基准电压。基准电压和输入的峰值检测电路的输出端接 TLC372IDR 双电压比较器,其反相输入端接由 R18,R20,R22 组成的分压电路。当 U4A 的同相输入端的电位大于 5V,U4B 的同相输入端大于 1V 时,电压比较器处于正向饱和区。由于电压比较器的输出端为开漏输出,所以需要加上拉电阻,其输出为上拉电压的数值。故比较器输出+5V 高电平。否则输出低电平。

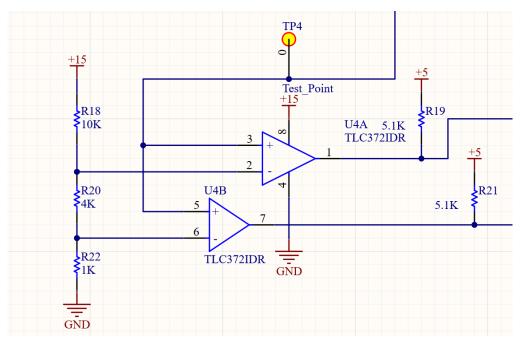
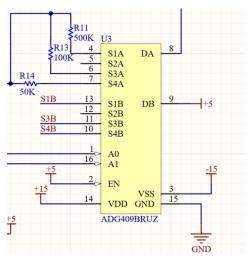
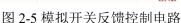


图 2-4 基准电压和电压比较器电路

2.4 模拟开关增益控制电路





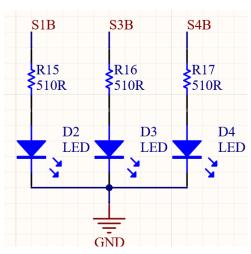


图 2-6 反馈控制指示电路

本模块使用 ADG409 模拟开关来控制反向比例放大器的反馈电阻 R11, R13,R14 的大小来控制增益, 经查阅芯片手册, ADG409 真值表、SSOP16 封装引脚定义如(图 2-7,图 2-8)所示:

电压输入范围	设计增益	选通的反馈网络	LED 状态
Ui<1V	5	Rf = 500K	D2 亮,D3、D4 灭
1 <ui<5v< td=""><td>1</td><td>Rf = 100K</td><td>D3 亮,D2、D4 灭</td></ui<5v<>	1	Rf = 100K	D3 亮,D2、D4 灭
Ui>V	0.5	Rf = 50K	D4 亮,D2、D3 灭

表 2-1 增益与反馈网络关系

本模块用于实现电路的不同增益的控制,由控制放大器的反馈网络阻值来实现对信号增益的控制。由于 ADG4096BRUZ 可以由 A0,A1 同时控制其通道 DA,DB 的选通。我们在 DB 通道使用了 LED 指示灯来指示电路当前对信号的增益情况。如(表 2-1)所示:

Table 7. ADG409 Truth Table

			On Switch
A1	A0	EN	Pair
X	X	0	None
0	0	1	1
0	1	1	2
1	0	1	3
1	1	1	4

图 2-7 ADG409 真值表

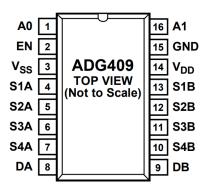


图 2-8 ADG409 SSOP16 封装引脚定义图

其中 EN 为使能端,在本电路设计中将其接在+5V 网络上,保证其正常开启。

A1,A2 分别与出端相连,按真值表来控制通断。例如,在 A0,A1 为 0,0 时,S1A 与 DA 相连。S1B 与 DB 相连。

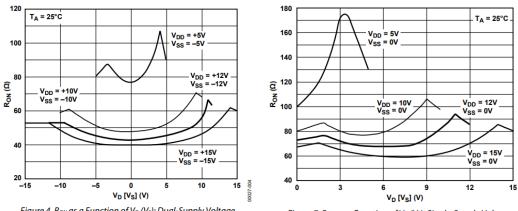


Figure 4. R_{ON} as a Function of V_D (V_S): Dual-Supply Voltage

Figure 7. R_{ON} as a Function of V_D (V_S): Single-Supply Voltage

图 2-9 模拟开关的导通电阻比较

模拟开关存在导通内阻Ron,经查阅芯片手册,比较电压比较器在单电源工作和 双电源工作下的条件,如(图 2-9)所示模拟开关在双电源模式下的导通电阻 比单电源工作状态下要小。故本设计中采用了双电源工作模式。

2.5 信号放大电路

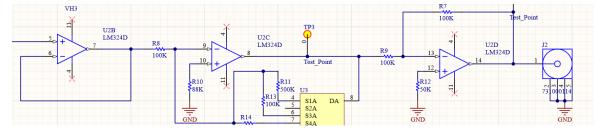


图 2-10 信号放大电路

输入信号通过电压跟随器,进入经模拟开关筛选反馈网络后进入两个反向 比例放大器中进行放大,最终由增益为1的反相放大器将输出调整至与输入同 相。U2D接SMA接头输出。

反向比例放大器的计算公式为:

$$Uo = \frac{-R_f}{R}Ui$$

在 U2C 中 R=R8=100K, R_f =100K 或 500K 或 50K。U2D 中,R= R_f =100K。

3 电路仿真

3.1 硬件设计

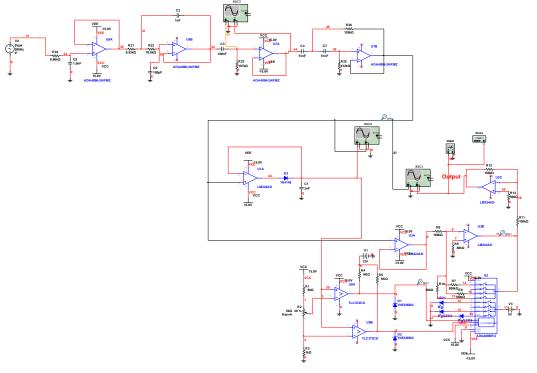


图 3-1 Multisim 仿真电路图

3.2 通频带



图 3-2 通频带仿真测试

使用 Multism 中交流分析功能测试带通滤波器的通频带,本电路的频率响应如(图 3-2)所示,3dB 带宽为 15Hz~18KHz。满足题目中的要求。 仿真上限截止频率误差为:

$$E_{uc} \approx \left| \frac{f_{du} - f_{ru}}{f_{du}} \right| \times 100\% = \frac{18 - 17.9646}{18} \times 100\% = 0.1967\%$$

仿真下限截止频率误差为:

$$E_{lc} \approx \left| \frac{F_{dl} - F_{rl}}{f_{du}} \right| \times 100\% = \frac{|15 - 15.1696|}{15} \times 100\% = 1.1307\%$$

3.3 功能仿真:

3.3.1 验证: 当 Ui<1 时, 电路增益为 5:

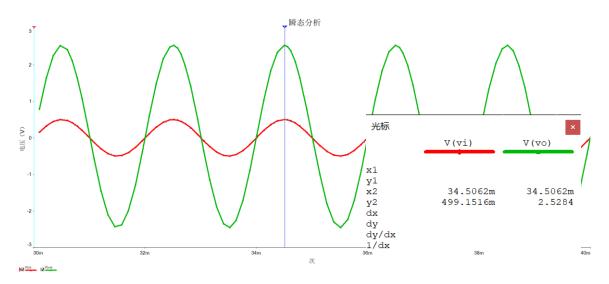


图 3-3 输入 Ui<1 时瞬态分析结果图

更改交流信号源幅值为 500mV。经计算,电路的增益约等于 5,满足题目当 Ui<1V 时,电路增益为 5 倍的要求。通过 Multisim 的瞬态分析仿真,可以得到如 (图 3-3) 所得的结果。

图中 Vi (绿色) 为输入电压, Vo (红色) 为输出电压, 可见输入信号为 0.5V 时, 电路的增益为 5, Uo 接近 2.5V, 且波形没有发生失真 当 Ui<1 时, 仿真电路增益为:

$$A_u = \frac{U_o}{U_i} = \frac{2528.4}{499.1516} = 5.0653$$

当 Ui<1 时, 仿真电路增益误差为:

$$E_{Au} \approx \left| \frac{A_{du} - A_{ru}}{A_{du}} \right| \times 100\% = \frac{|5 - 5.0653|}{5} \times 100\% = 1.306\%$$

3.3.2 验证: 当 1 < Ui < 5 V 时, 电路增益为 1:

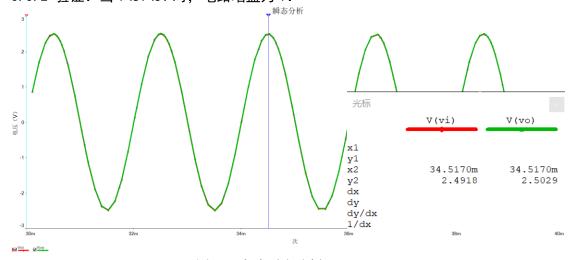


图 3-4 交流瞬态分析 1<Ui<5V

当 1<Ui<5V 时, 仿真电路增益为:

$$A_u = \frac{U_o}{U_i} = \frac{2.5029}{2.4918} = 1.00445$$

当 1<Ui<5V 时,仿真电路增益误差为:

$$E_{Au} \approx \left| \frac{A_{du} - A_{ru}}{A_{du}} \right| \times 100\% = \frac{|1 - 1.00445|}{1} \times 100\% = 0.445\%$$

当输入幅值为 2.5V 的正弦波时,输出电压跟随输入电压,且相位相等如 (图 3-4) 所示,满足题目中大于 1V 小于 5V 信号的 1 倍放大要求。

3.3.3 验证: 当 5<Ui<10V 时, 电路的增益为 0.5:

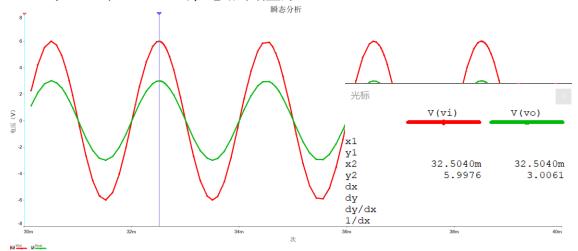


图 3-5 交流瞬态分析 Ui>5V

当 1<Ui<5V 时, 仿真电路增益为:

$$A_u = \frac{U_o}{U_i} = \frac{3.0061}{5.9976} = 0.5012$$

当 5<Ui<10V 时, 仿真电路增益误差为:

$$E_{Au} \approx \left| \frac{A_{du} - A_{ru}}{A_{du}} \right| \times 100\% = \frac{|0.5 - 0.5012|}{0.5} \times 100\% = 0.24\%$$

当输入幅值 6V 的正弦波时,输出电压为 3V 的正弦波如(图 3-5)所示,满足题目中大于 5V 的输出要求。增益为 0.5。仿真电路的测量参数和误差评估如(表 3-1)所示。

	下限截止频	上限截止	Ui<1V 电压	1V <ui<5v< th=""><th>Ui>5V 时电</th></ui<5v<>	Ui>5V 时电
	率 $f_L(Hz)$	频率	放大倍数	电压放大	压放大倍
		$f_H(kHz)$	Au	倍数 Au	数 Au
设计指标	15	18	5	1	0.5
参数					
仿真测试	15.1696	17.9646	5.0653	1.00445	0.5012
参数					
误差	1.1307%	0.1967%	1.306%	0.445%	0.24%

表 3-1 仿真电路设计指标评估

3.4 原理图与 PCB 版图设计

在本次设计中,我们使用了 Altium Designer 19 作为设计工具,绘制原理图和 PCB 版图,(图 3-6-图 3-14)是使用 Altium Designer 绘制的各个模块的原理图设计、PCB Top/Bottom 布局走线图和三维仿真图以及工厂生产参数。

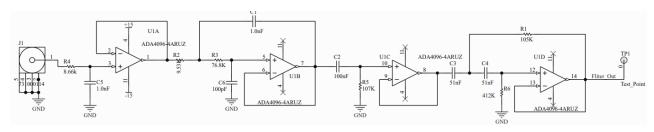


图 3-6 输入 SMA 接头与带通滤波器部分

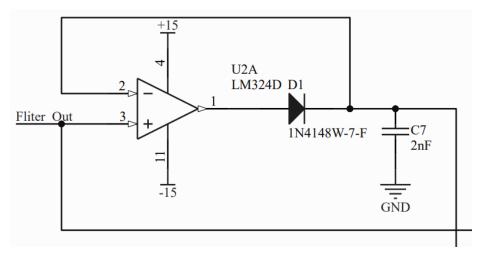


图 3-7 有源峰值采样电路设计

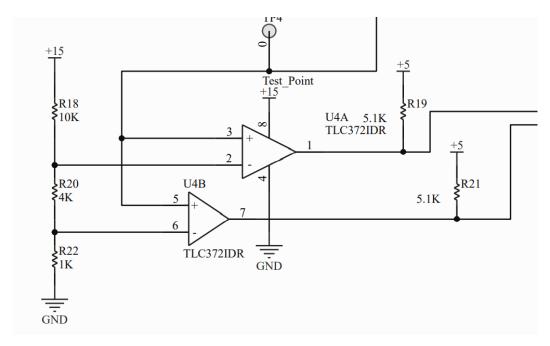


图 3-8 电压比较器电路设计

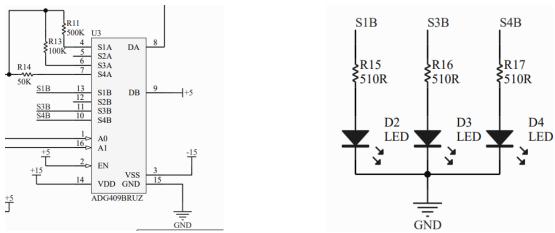


图 3-9 模拟开关反馈选择电路和指示电路

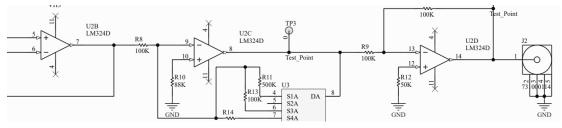


图 3-10 放大电路和输出 SMA 接口

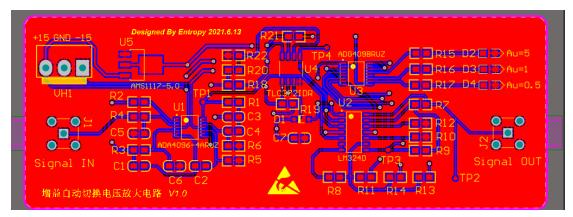


图 3-11 PCB 版图 Top Layer

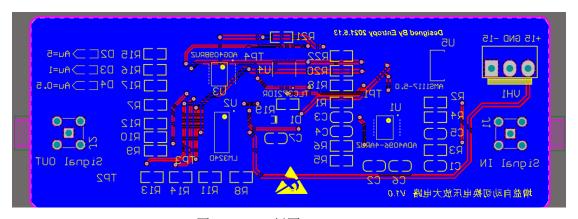


图 3-12 PCB 版图 Bottom Layer

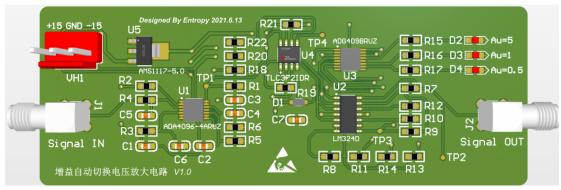


图 3-13 PCB 3D 模型正面预览

单片尺寸:。	4.10· cm· *· 11.20· cm »	数量:。	5·PCS· (5·SET) · (0.0229· m ²),.	层数:。	2 0
拼版款数:。	10	阻焊颜色:。	冷白色。	过孔处理:。	过孔盖油。
字符:。	黑色。	焊盘喷镀:。	无铅喷锡。	铜厚(内/外):。	10 z /· 10 z ₽
板厚:。	1.6· mm -	最小孔径:。	0.8· mm -	最小线宽/线距:。	8/8mil↑ -
板材:。	FR-4 建滔· tg150。	出货类型: 。	客户单片资料单片出货。 拼版方式:1x1。 工艺边:。 无9°mm。	是否接受打叉板。	是。
育埋孔:。	否。	半孔:。	否。	阻抗:。	无。
BGA 数量:。	0 · ↑ ∘	阻抗报告:。	不需要。	审核备注:。	
金手指。	无。	测试:。	AOI+100%飞针测试。	V 割方式。	无。

图 3-14 PCB 生产参数

3.5 实物测试:

将各个元件焊接到 PCB 板上后(实物照片见附录 3),使用如(图 3-15a)中所示的双通道示波器、数字电压源、信号发生器对实物电路进行相关性能的测试,测试实物照片如(图 3-15b)所示。

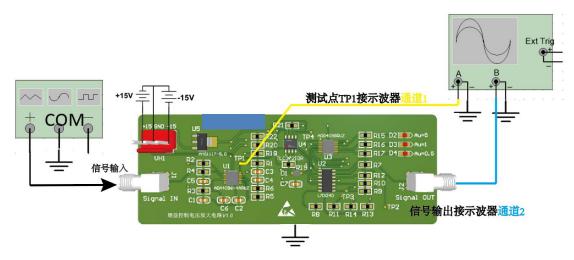


图 3-15a 电路实物测试环境示意图

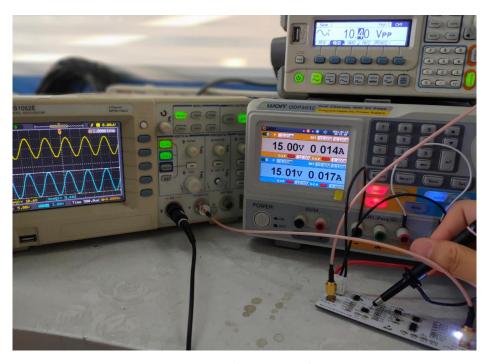


图 3-15b 电路实物测试环境照片

3.5.1 通频带测试

由于测试条件有限,在电路通频带测试使用信号发生器输出幅值为 1Vpp 的正弦波,经同轴线缆连接到电路的输入端口处,输出端口接到示波器通道 2处,如(图 3-15a)所示,使用拨轮调节信号发生器的输出频率,使用 PCB 上的测试点 TP1 连接示波器通道 1 用来测试带通滤波器的输出波形。当输出波形的幅度约为 0.707mVpp 时,认为该频率点为电路的 3dB 带宽。

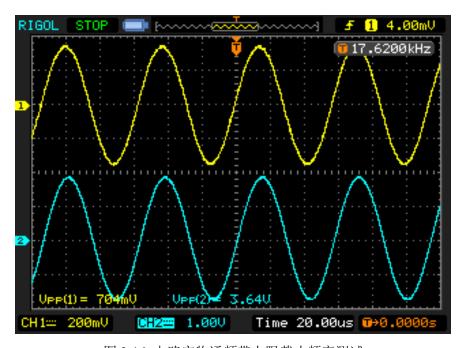


图 3-16 电路实物通频带上限截止频率测试

如(图 3-16)所示,当输入信号为 17.620KHz 时,通道 1 输出的波形幅度为 704mVpp,近似认为该频率点为电路的 3dB 上限截止频率。

经计算,电路的上限截止频率误差:

$$E_{uc} \approx \left| \frac{F_{du} - F_{ru}}{F_{du}} \right| \times 100\% = \frac{18 - 17.620}{18} \times 100\% = 2.1\%$$

其中, F_{du} 为设计指标的上限截止频率, F_{ru} 为实际测试中的上限截止频率。

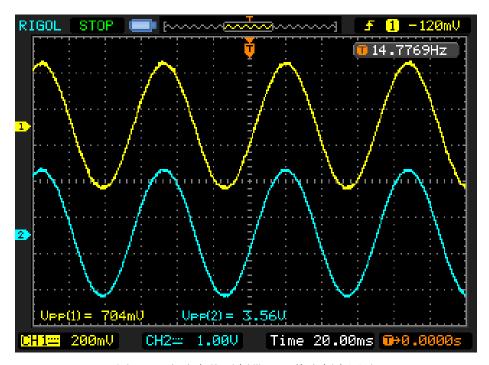


图 3-17 电路实物通频带下限截止频率测试

如(图 3-17)所示,当输入信号为 14.7769Hz 时,输出的波形幅度为 704mVpp,近似认为该频率点为电路的 3dB 下限截止频率。 经计算,下限截止频率误差:

$$E_{lc} \approx \left| \frac{F_{dl} - F_{rl}}{F_{dl}} \right| \times 100\% = \frac{15 - 14.7769}{15} \times 100\% = 1.5\%$$

其中, F_{al} 为设计指标的下限截止频率, F_{rl} 为实际测试中的下限截止频率。

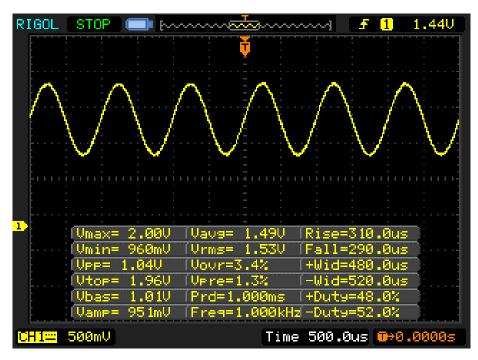


图 3-18 电路实物通频带通带信号测试

如(图 3-18)所示当输入信号为带通滤波器通带内频率为 1kHz, 1Vpp 时,通道 1 输出波形为 1.04V,滤波器部分的设计基本满足设计要求,误差合理。

3.5.2 增益自动切换测试

增益自动切换的测试思路是依次由信号发生器生成 Ui<1Vpp、

1Vpp<Ui<5Vpp 和 Ui 大于 5Vpp 的 1KHz 正弦波信号接入电路的输入端,观察电路输出端连接的示波器通道 2(蓝色)的波形和示波器 Measure 功能测量到的峰峰值,与输入信号计算电压放大倍数,从而验证验证电路对不同大小输入信号的增益。

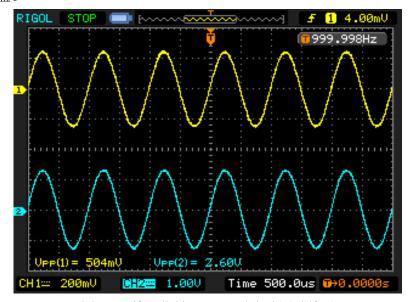


图 3-19 输入信号 Ui<1V 时电路测试结果

如(图 3-19)所示, 当信号发生器输出幅度为 500 mVpp 的正弦波信号时, Ui=504 mV, Uo=2.60 V

$$A_{ru} \approx \frac{U_o}{U_i} = \frac{2.60}{0.504} = 5.2$$

电压放大倍数误差:

$$E_{Au} \approx \left| \frac{A_{du} - A_{ru}}{A_{du}} \right| \times 100\% = \frac{|5 - 5.2|}{5} \times 100\% = 4\%$$

其中 A_{du} 为设计指标电压放大倍数,在 Ui<1V 时, $A_{du}=5$ 。 A_{ru} 为实际测试条件下的电压放大倍数。

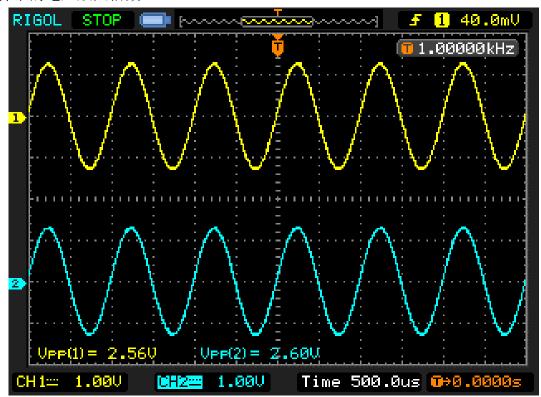


图 3-20 输入信号 1V<Ui<5V 时电路测试结果

如(图 3-20)所示, 当信号发生器输出幅度为 2.5Vpp 的正弦波信号时, 测得 Ui=2.56V, Uo=2.60V

$$A_{ru} \approx \frac{U_o}{U_i} = \frac{2.60}{2.56} = 1.016$$

电压放大倍数误差:

$$E_{Au} \approx \left| \frac{A_{du} - A_{ru}}{A_{du}} \right| \times 100\% = \frac{|1 - 1.016|}{1} \times 100\% = 1.6\%$$

其中 A_{du} 为设计指标电压放大倍数,在 Ui<1V 时, $A_{du}=1$ 。 A_{ru} 为实际测试条件下的电压放大倍数。

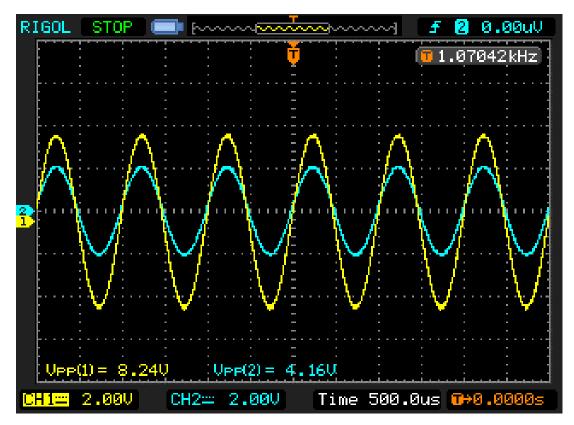


图 3-21 输入信号 Ui>5V 时电路测试结果

如(图 3-21)所示,当信号发生器输出幅度为 8Vpp 的正弦波信号时,测得 Ui=8.24V,Uo=4.16V

$$A_{ru} \approx \frac{U_o}{U_i} = \frac{4.16}{8.24} = 0.5049$$

电压放大倍数误差:

$$E_{Au} \approx \left| \frac{A_{du} - A_{ru}}{A_{du}} \right| \times 100\% = \frac{|0.5 - 0.5049|}{0.5} \times 100\% = 0.98\%$$

其中 A_{du} 为设计指标电压放大倍数,在 Ui>5V 时, $A_{du}=0.5$ 。 A_{ru} 为实际测试条件下的电压放大倍数。

该电路可以在 0.1V-10V 的电压范围内正常工作。

4 分析总结

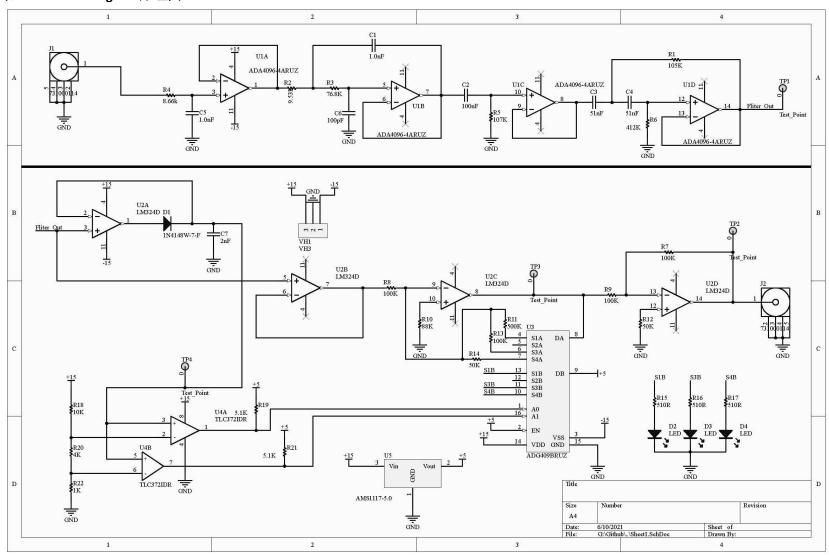
在审题后,我们确定了设计思路,根据设计思路进行了具体的方案设计和芯片选型,仿真图绘制、验证和原理图,PCB设计的工作,采用了带通滤波器、有源峰值采样电路、基准电压和电压比较器电路,模拟开关增益控制电路和比例放大器作为电路主要的功能模块。经过数次仿真调整参数后达到了较为理想的仿真结果后将设计完成的 PCB 进行打样并购买元件。在经过逐级焊接和测试后电路达到了如(表 4-1)所示的性能。受限于测试设备条件和电路可能存在的容差,我们在一定误差范围内基本满足了设计指标的要求。但由于没有对电路进行去耦设计,导致电路对外界环境比较敏感,抗干扰能力较差。

通过本次课程实践,我们学习并实操了一个电路从设计方案、仿真验证和 实物制作测试的各个环节,仿真到实际电路中存在不可忽略的差异性,本次课 程实践为今后的电子设计积累了基本的经验。

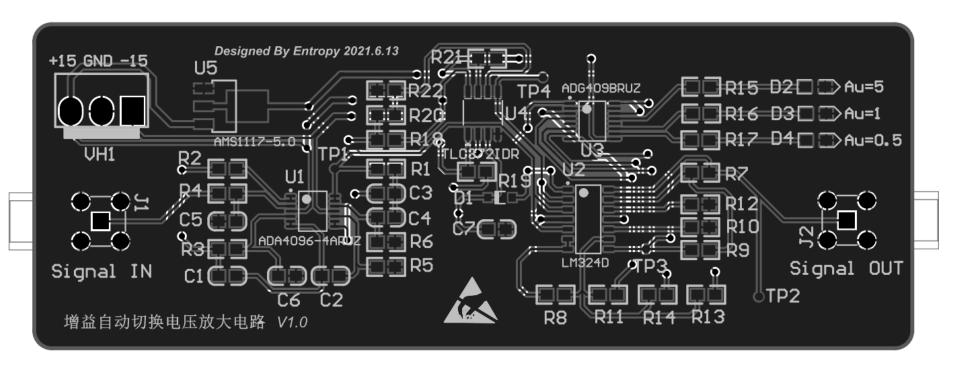
	下限截止频	上限截止	Ui<1V 电压	1V <ui<5v< th=""><th>Ui>5V 时电</th></ui<5v<>	Ui>5V 时电
	率 $f_L(Hz)$	频率	放大倍数	电压放大	压放大倍
		$f_{H}\left(\mathrm{kHz} ight)$	Au	倍数 Au	数 Au
设计指标	15	18	5	1	0.5
参数					
仿真测试	15.1696	17.9646	5.0653	1.00445	0.5012
参数					
仿真测试	1.1307%	0.1967%	1.306%	0.445%	0.24%
误差					
实物测试	14.7769	17.620	5.2	1.016	0.5049
参数					
实物测试	1.5%	2.1%	4%	1.6%	0.98%
误差					

表 4-1 电路设计指标评估

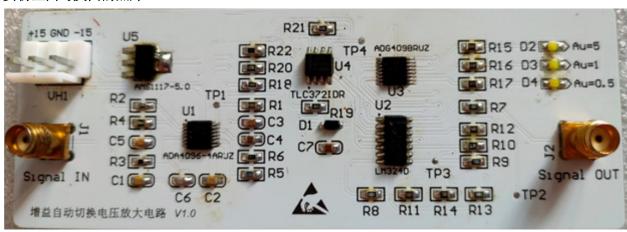
附录 1: Altium Designer 原理图



附录 2: Altium Designer PCB 图

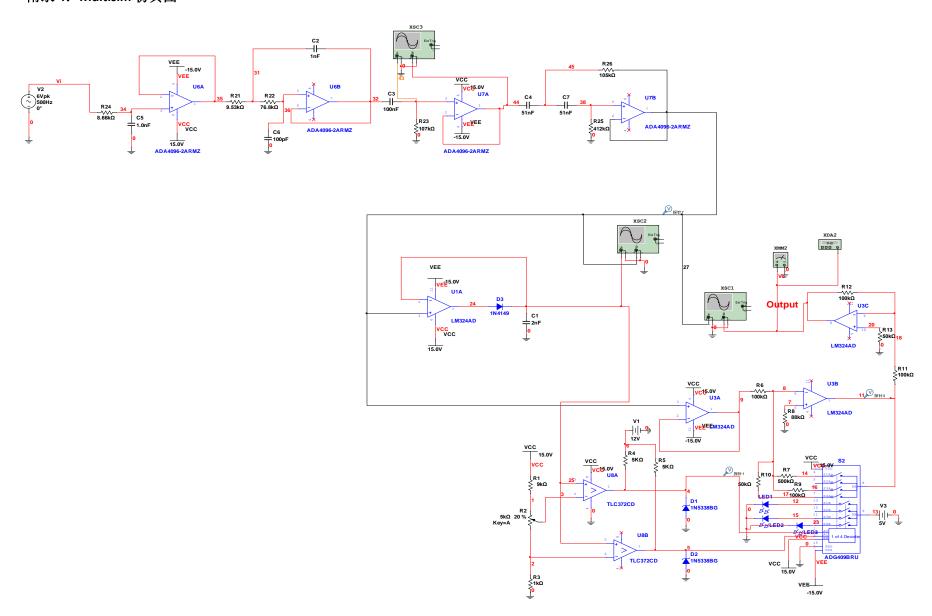


附录 3: 焊接完成的 PCB 实物正面与反面的照片





附录 4: Multisim 仿真图



附件 5 材料清单

Comment	Description	Designator	Footprint	LibRef	Quantity
1.0nF	无极性电容	C1, C5	0805C	CAP	2
100nF	无极性电容	C2	0805C	CAP	1
51nF	无极性电容	C3, C4	0805C	CAP	2
100pF	无极性电容	C6	0805C	CAP	1
2nF	无极性电容	C7	0805C	CAP	1
1N4148W-7-F	Fast Switching Diode, 100 V, 0.15 A, -65 to 150 degC, 2- Pin?SOD123, RoHS, Tape and Reel	D1	DIOD-SOD123- 2_V	CMP-2000- 04932-2	1
LED		D2, D3, D4	LED-0805R	LED	3
731000114	SMA Right-Angle PCB Jack Receptacle, Brass Body, Gold Plated, 50 Ohm, 5-Pin THD, RoHS, Tray	J1, J2	MOLX- 731000114_V	CMP-2000- 05487-1	2
105K		R1	0805R	RES	1
9.53K		R2	0805R	RES	1
76.8K		R3	0805R	RES	1
8.66k		R4	0805R	RES	1
107K		R5	0805R	RES	1
412K		R6	0805R	RES	1
100K		R7, R8, R9, R13	0805R	RES	4

88K		R10	0805R	RES	1
500K		R11	0805R	RES	1
50K		R12, R14	0805R	RES	2
510R		R15, R16, R17	0805R	RES	3
10K		R18	0805R	RES	1
5.1K		R19, R21	0805R	RES	2
4K		R20	0805R	RES	1
1K		R22	0805R	RES	1
Test_Point		TP1, TP2, TP3, TP4	TestPoint FootPrint	Test_Point	4
ADA4096-4ARUZ	Quad Channel RRIO Operational Amplifier, 800 KHz BW, 400 mV/us SR, Industrial, 14-pin SOP (RU-14), Tube	U1	ADI-RU-14_L	ADA4096-4ARUZ	1
LM324D	Quadruple Operational Amplifier, 0.5 V/us, 1.2 MHz, 3 to 32 V, 0 to 70 degC, 14-Pin SOIC (D), Green (RoHS & no Sb/Br), Tube	U2	D0014A_L	CMP-2000- 06547-1	1

ADG409BRUZ	LC2MOS 4-Channel High Performance Analog Multiplexer, 40 Ohm / 90 Ohm Ron, 16- pin SOP (RU-16), Tube	U3	ADI-RU-16_N	CMP-0793- 00115-1	1
TLC372IDR	IC DIFF COMP DUAL 8- SOIC	U4	FP-D0008A-MFG	CMP-04896- 000010-1	1
AMS1117-5.0	三端稳压芯片	U5	SOT223	AMS1117	1
VH3		VH1	VH3.96-3A	VH3	1