

Modellazione e Sintesi di un Moltiplicatore Floating-point Single Precision

Enrico Sgarbanti - VR446095

Sommario—Il progetto ha 3 diversi obiettivi:

- Sviluppare in VHDL, Verilog e SystemC un componente che esegua due moltiplicazioni in virgola mobile a precisione singola
- Sintetizzare i componenti scritti in VHDL e Verilog
- Eseguire High-Level-Synthesis del moltiplicatore a precisione singola

I. INTRODUZIONE

Il sistema composto da un modulo top-level chiamato “double_multiplier” il quale esegue la moltiplicazione di due operandi dati in input nello stesso ciclo di clock in cui ready viene posto a 1, e i due operandi passati al ciclo di clock successivo

Nell'introduzione viene descritto in maniera astratta quello che poi viene dettagliato nel seguito del report. Una buona scaletta per l'introduzione può essere la seguente:

- Descrizione ad alto livello delle principali caratteristiche del sistema che si vuole modellare.
- Descrizione delle motivazioni principali per l'utilizzo delle tecnologie descritte nel corso. Qual'è il problema che si vuole risolvere?
- Descrizione dei passi utilizzati per arrivare all'implementazione finale. Descrivere la motivazione di ciascun passo. La descrizione dei passi dovrebbe formare la descrizione del flusso di lavoro svolto per completare l'assignment.
- Rapidissima descrizione dei risultati principali.

L'introduzione non dovrebbe andare oltre la metà della seconda colonna (nel caso a due colonne), o la prima pagina (nel caso a colonna singola): bisogna cercare di essere concisi (e chiari). Alla fine, l'introduzione è solo “chiacchiere”: deve semplicemente rendere chiari quali sono gli obiettivi del lavoro (*e nel caso del corso, deve far capire a me che avete gli obiettivi chiari in testa*). Consiglio: l'introduzione (e spesso l'abstract) è l'ultima parte che viene completata.

II. BACKGROUND

- descrivere cos' un floating-point - descrivere la moltiplicazione

Il background dovrebbe contenere una descrizione, abbastanza breve, dei concetti principali che vengono utilizzati nel lavoro. Ad esempio, può contenere una breve descrizione delle caratteristiche principali degli HDL, e delle sue estensioni. Una colonna dovrebbe bastare.

In questa sessione saranno citati anche lavori dello stato dell'arte. Ad esempio, si può usare [?] per citare SystemC. I

riferimenti bibliografici vanno inseriti ogni volta in cui si va a citare qualcosa contenuto in un documento.

Questa sessione non deve ripetere quanto detto a lezione, ma dare un overview dei concetti principali utilizzati durante lo svolgimento dell'elaborato.

III. METODOLOGIA APPLICATA

Per la realizzazione di questo progetto sono necessari 3 moduli:

- modulo del moltiplicatore
- modulo di alto livello che gestisce la moltiplicazione delle due coppie di operandi
- modulo di testbench

A. Modellazione delle EFSM

Seguendo un approccio *bottom-up* bisogna realizzare prima il modulo per il moltiplicatore. Sono necessari due segnali ad 1 bit:

- “done” per indicare quando leggere il segnale a 32 bit “res” per ottenere il risultato della moltiplicazione
- “norm_again” per indicare se fare un'altra normalizzazione del numero intermedio

‘ e un segnale a 1 bit “

Esso necessita di 14 stati:

- START: Esso è lo stato iniziale del moltiplicatore e ha il compito di inizializzare i

In questa sezione viene descritto tutto il procedimento, ed è dunque la sezione più importante del report. Va descritto passo passo quello che avete fatto, facendo capire “esattamente” cosa è stato fatto.

Questa sessione può essere divisa in sottosezioni. Le informazioni riportate nella lista seguente dovrebbero essere identificabili nel testo del report (**anche in ordine diverso**):

- Definizione dell'architettura del programma
- Descrizione del componente di HW digitale.
- Processo di “sintesi” verso RTL. Definizione dei sotto-componenti del componente HW, e della sua struttura. Definizione dell'interfaccia RTL, definizione della Macchina a Stati Finiti Estesa (EFSM) del componente e dei sotto-componenti. Realizzazione del componente HW utilizzando i processi in diversi stili a livello RTL. È inoltre possibile discutere la scelta dei tipi di dato.
- Descrizione dei meccanismi di comunicazione tra le diverse parti del sistema.

In questa sezione deve essere riportato (brevemente) anche l'organizzazione dell'implementazione consegnata assieme al report.

IV. RISULTATI

Qua vanno “messi i numeri”. Questa sezione dovrebbe contenere i risultati della simulazione. La simulazione mostra che il sistema funziona correttamente? Come è stato provato? Che tipo di testbench sono stati utilizzati? Come è stato scomposto il sistema per verificarne la correttezza?

Per quanto riguarda le performance:

- cosa si può dire in merito alla latenza?
- Qual la frequenza massima del design?
- Qual l'area occupata dal design?

Questa sezione può contenere anche riflessioni personali sui risultati ottenuti. Importante: tutte le affermazioni devono essere supportate da numeri¹.

V. CONCLUSIONI

Le conclusioni dovrebbero riassumere in poche righe tutto ciò che è stato fatto. Un paio di righe descrivono i risultati osservati, in modo da introdurre poi la conclusione “vera e propria”. Nel caso del corso, la “lezione da portare a casa” sarà quello che si è imparato svolgendo l'elaborato.

APPENDICE

Se non avete abbastanza spazio, potete inserire le figure delle EFSM in una pagina extra, appendice. Un esempio di come potete fare solo le Figure 1, 2, 3.

¹Richard Feynman on Scientific Method (1964) - <https://www.youtube.com/watch?v=OL6-x0modwY>

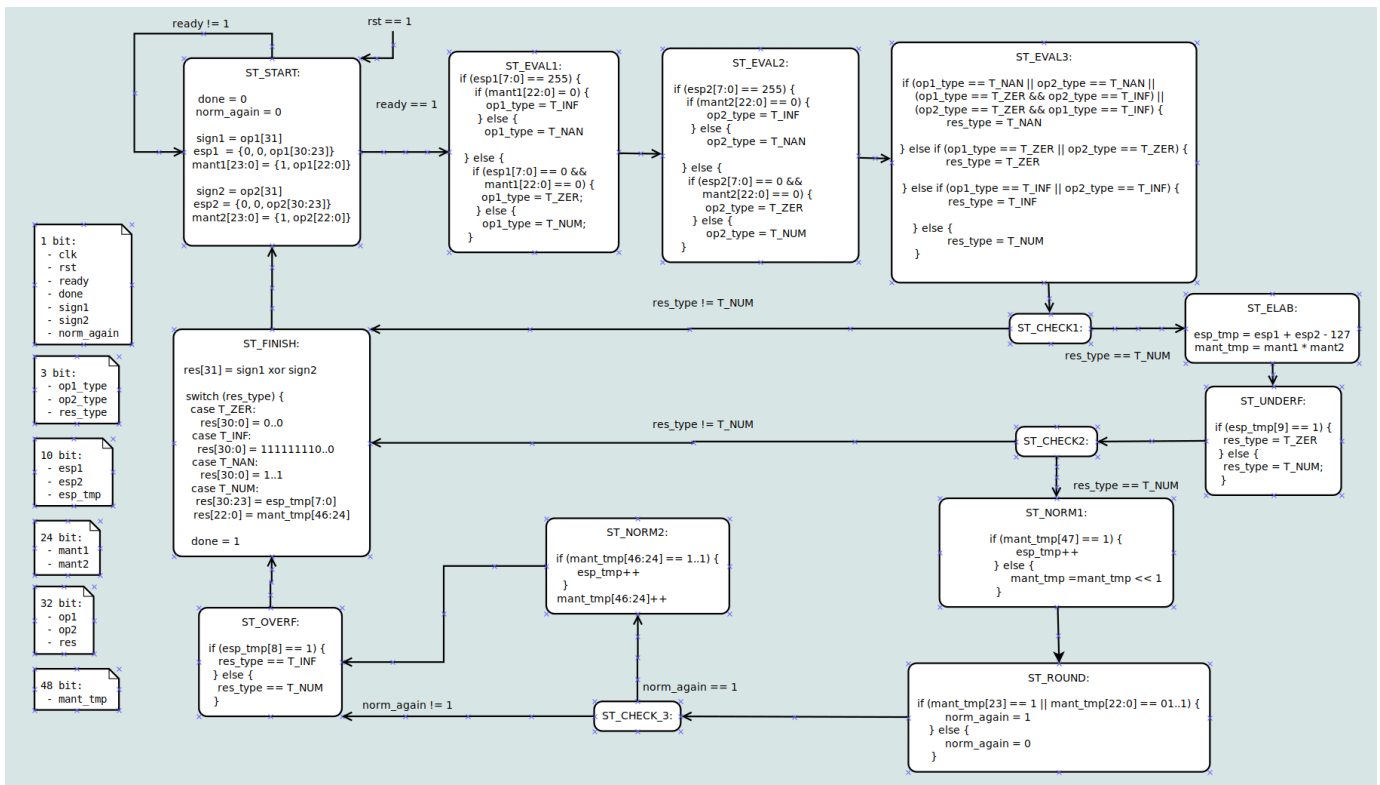


Figura 1. Figura in formato grande.

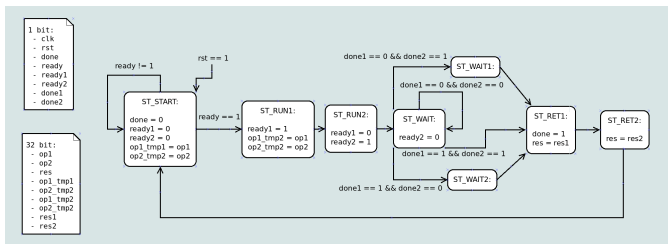


Figura 2. Figura in formato piccolo, 1.

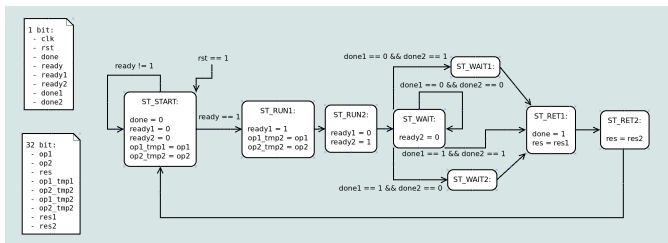


Figura 3. Figura in formato piccolo, 2.