



LÓGICA DIGITAL: PORTAS LÓGICAS

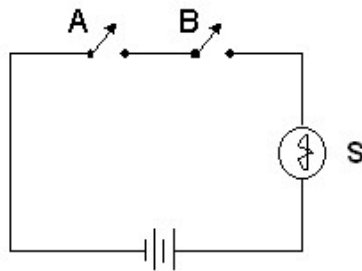
Prof. Polyana Fonseca Nascimento

VALORES LÓGICOS NA LÓGICA BOOLEANA

Notação Lógica	Notação Eletrônica
Valor lógico	Estado
Verdadeiro ou Verdade	“1” ou “ligado” ou “chave fechada” ou “lâmpada acesa”
Falso ou Falsidade	“0” ou “desligado” ou “chave aberta” ou “lâmpada apagada”
Operação Lógica	Função Lógica

FUNÇÃO E (AND)

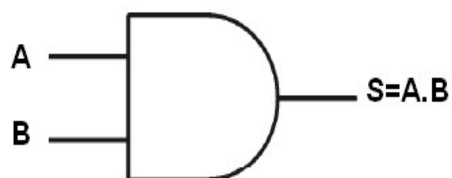
- Executa a operação lógica E (\wedge) na qual só circulará corrente (estado “1”) caso todas as chaves do circuito estejam fechadas. É a representação do circuito em série. A notação é **A.B** que se lê “A e B”



FUNÇÃO E (AND)

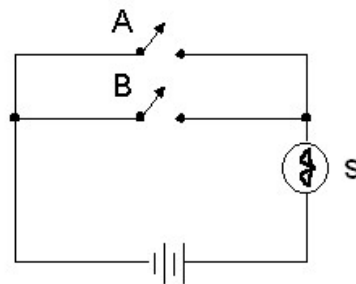
- Executa a operação lógica E (\wedge) na qual só circulará corrente (estado “1”) caso todas as chaves do circuito estejam fechadas. É a representação do circuito em série. A notação é **A.B** que se lê “A e B”

A	B	S=A.B
0	0	0
0	1	0
1	0	0
1	1	1



FUNÇÃO OU (OR)

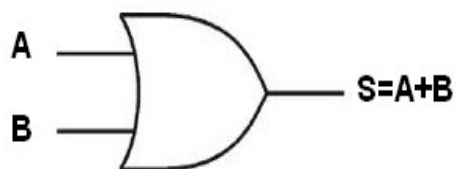
- Executa a operação lógica OU (\vee) na qual circulará corrente (estado “1”) quando pelo menos uma das chaves do circuito estiver fechada. Para isso, o circuito é apresentado em paralelo. A notação é $A + B$ que se lê “A ou B”



FUNÇÃO OU (OR)

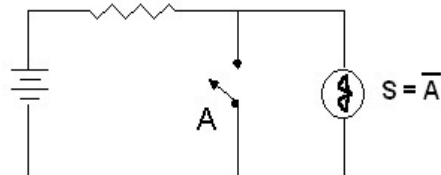
- Executa a operação lógica OU (\vee) na qual circulará corrente (estado “1”) quando pelo menos uma das chaves do circuito estiver fechada. Para isso, o circuito é apresentado em paralelo. A notação é $A + B$ que se lê “A ou B”

A	B	$S=A+B$
0	0	0
0	1	1
1	0	1
1	1	1

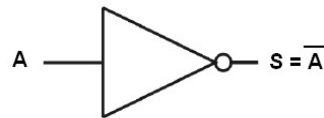


FUNÇÃO NÃO (NOT)

- A operação lógica NÃO (\sim) que é aquela que inverte ou complementa o estado da variável. A notação é que se lê “não A” ou “A barrado”.

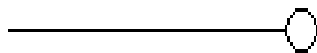


A	$S = \bar{A}$
0	1
1	0



INVERSOR

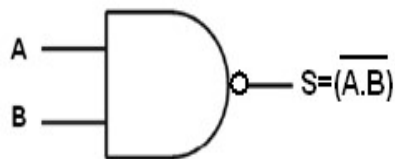
- O inversor (representado ao lado) pode executar a função NOT em qualquer bloco lógico, podendo vir antes ou depois deste dependendo da operação que se deseje obter.



FUNÇÃO NÃO E (NE, NAND)

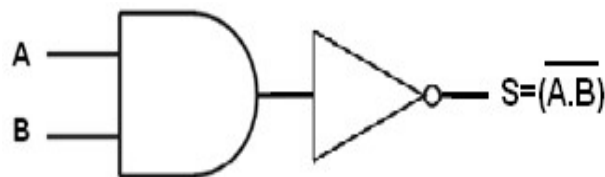
- Executa a composição das operações de negação (\sim) e a operação lógica E (\wedge). É a inversão da função E, representada logicamente por $\sim(A \wedge B)$. Nela, só não circulará corrente (estado “0”) caso todas as chaves do circuito estejam fechadas. A notação é que se lê “A e B barrados” ou “não é verdade que A e B”

A	B	$S = \overline{(A.B)}$
0	0	1
0	1	1
1	0	1
1	1	0



FUNÇÃO NÃO E (NE, NAND)

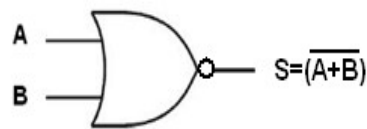
- Executa a composição das operações de negação (\sim) e a operação lógica E (\wedge). É a inversão da função E, representada logicamente por $\sim(A \wedge B)$. Nela, só não circulará corrente (estado “0”) caso todas as chaves do circuito estejam fechadas. A notação é que se lê “A e B barrados” ou “não é verdade que A e B”



FUNÇÃO NÃO OU (NOR, NOR)

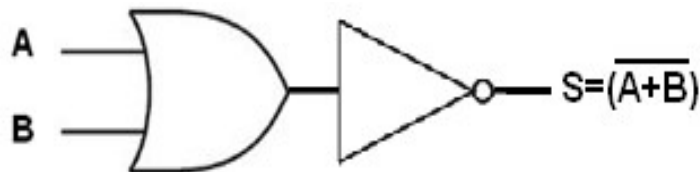
- Executa a composição das operações de negação (\sim) e a operação lógica OU (\vee). É a inversão da função OU, representada logicamente por $\sim(A \vee B)$. Nela, só circulará corrente (estado “1”) caso todas as chaves do circuito estejam abertas. A notação é que se lê “A ou B barrados” ou “não é verdade que A ou B”

A	B	$S = \overline{(A+B)}$
0	0	1
0	1	0
1	0	0
1	1	0



FUNÇÃO NÃO OU (NOR, NOR)

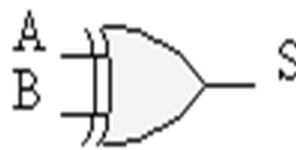
- Executa a composição das operações de negação (\sim) e a operação lógica OU (\vee). É a inversão da função OU, representada logicamente por $\sim(A \vee B)$. Nela, só circulará corrente (estado “1”) caso todas as chaves do circuito estejam abertas. A notação é que se lê “A ou B barrados” ou “não é verdade que A ou B”



FUNÇÃO OU EXCLUSIVO (EXCLUSIVE OR, XOR)

- Executa a operação lógica OU EXCLUSIVO (\vee). É representada logicamente por $A \vee B$. Nela, só circulará corrente (estado “1”) caso as entradas tenham valores diferentes. A notação é $A \oplus B$ que se lê “ou A ou B”

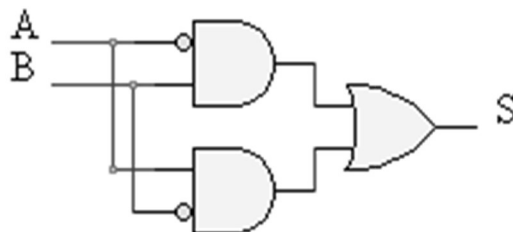
A	B	$S=A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0



FUNÇÃO OU EXCLUSIVO (EXCLUSIVE OR, XOR)

- A porta XOR também pode ser obtida pela combinação de $\overline{A} \cdot B + \overline{B} \cdot A$, expressão que pode ser extraída a partir da tabela verdade da operação

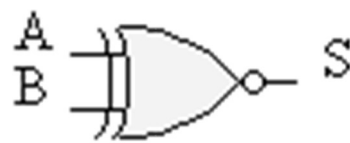
A	B	$S=A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0



FUNÇÃO COINCIDÊNCIA (EXCLUSIVE NOR, XNOR)

- Executa a operação lógica BICONDICIONAL (\leftrightarrow). Nela, só circulará corrente (estado “1”) caso as entradas tenham valores iguais. É a inversão da porta XOR. A notação é $A \odot B$ que se lê “A coincidência B” ou “A se, e somente se, B”.

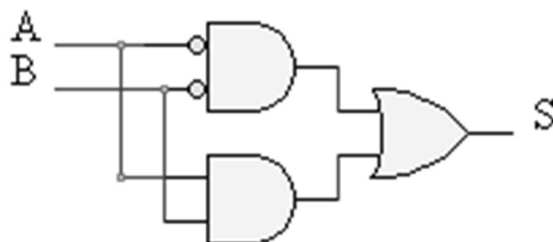
A	B	$S=A \odot B$
0	0	1
0	1	0
1	0	0
1	1	1



FUNÇÃO COINCIDÊNCIA (EXCLUSIVE NOR, XNOR)

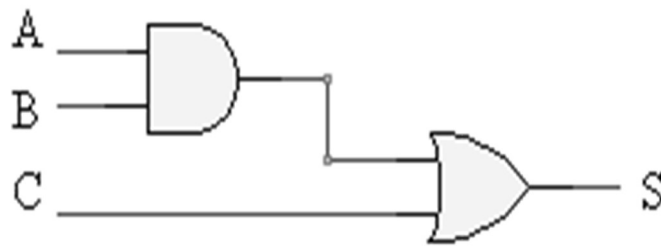
- A porta XNOR também pode ser obtida pela combinação de $\overline{A} \cdot \overline{B} + A \cdot B$, expressão que pode ser extraída a partir da tabela verdade da operação

A	B	$S=A \odot B$
0	0	1
0	1	0
1	0	0
1	1	1



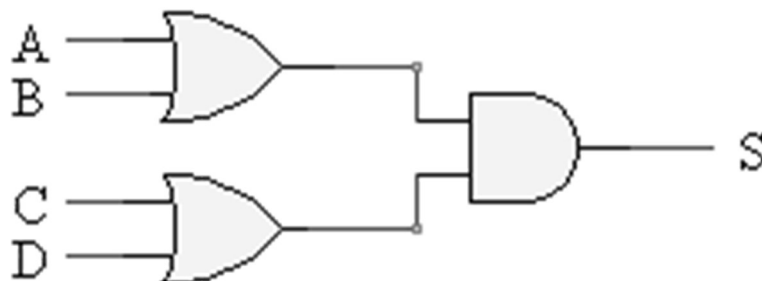
EXPRESSÕES BOOLEANAS OBTIDAS A PARTIR DE CIRCUITOS LÓGICOS

- Todo circuito lógico executa uma expressão booleana (uma proposição lógica) simples ou composta, sendo sempre formado pela combinação e interligação das portas lógicas básicas. Ex. 1:



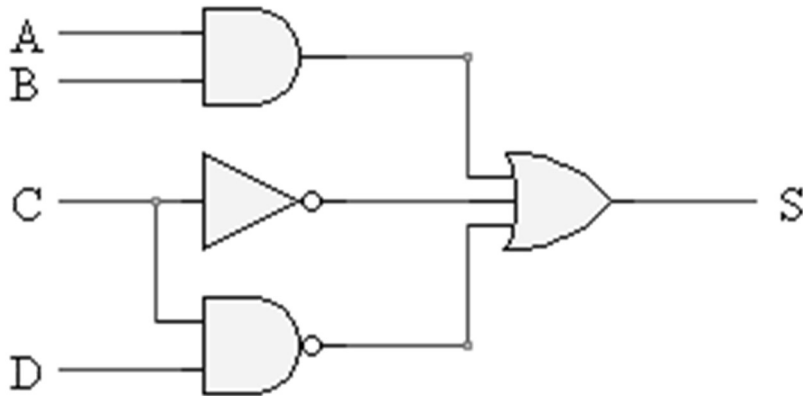
EXPRESSÕES BOOLEANAS OBTIDAS A PARTIR DE CIRCUITOS LÓGICOS

- Ex. 2:



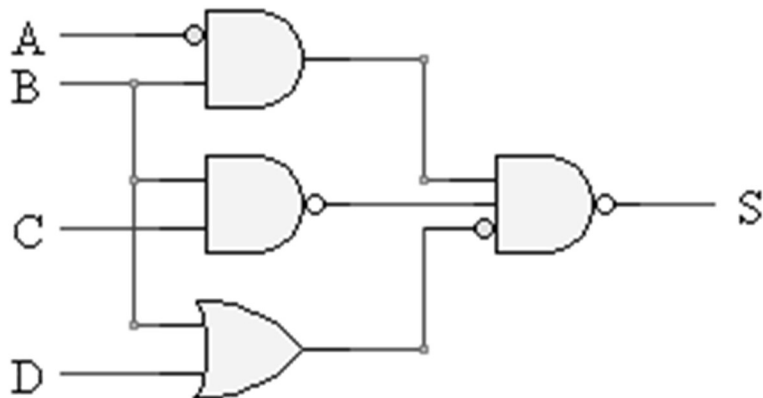
EXPRESSÕES BOOLEANAS OBTIDAS A PARTIR DE CIRCUITOS LÓGICOS

Ex. 3:



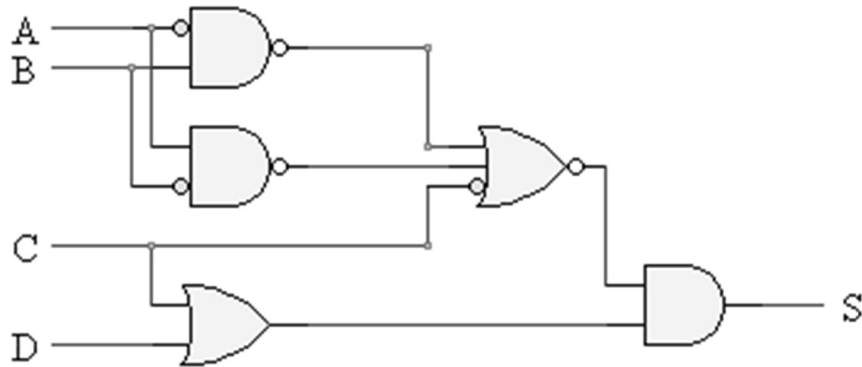
EXPRESSÕES BOOLEANAS OBTIDAS A PARTIR DE CIRCUITOS LÓGICOS

Ex. 4:



EXPRESSÕES BOOLEANAS OBTIDAS A PARTIR DE CIRCUITOS LÓGICOS

Ex. 5:



CIRCUITOS LÓGICOS OBTIDOS A PARTIR DE EXPRESSÕES BOOLEANAS

- É possível desenhar o circuito lógico que executa uma expressão booleana qualquer verificando as prioridades e hierarquias estabelecidas na expressão.
- Ex: Obter os circuitos que executam cada uma das expressões abaixo

$$S = (A + B).C.(B + D)$$

$$S = A.B.C + (A + B).C$$

$$S = \left[\overline{(A + B)} + \overline{(C.D)} \right].\bar{D}$$

$$S = \overline{\left[\overline{(A.B)} + \overline{(C.D)} \right].E + \bar{A}.(A.\bar{D}.\bar{E} + C.D.E)}$$

TABELAS-VERDADE OBTIDAS A PARTIR DE EXPRESSÕES BOOLEANAS

- Extrair a tabela-verdade de uma expressão booleana segue o mesmo princípio da construção da tabela verdade de proposições lógicas.
- Dica: pode-se abstrair as colunas das inversões
- Lembrar que: a prioridade entre o AND e o OR é do AND
- Ex.: $A \cdot \overline{B} \cdot C + A \cdot \overline{D} + \overline{A} \cdot B \cdot D$



TABELAS-VERDADE OBTIDAS A PARTIR DE EXPRESSÕES BOOLEANAS

$$A \cdot \overline{B} \cdot C + A \cdot \overline{D} + \overline{A} \cdot B \cdot D$$

A	B	C	D	S1	S2	S3	S
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				



TABELAS-VERDADE OBTIDAS A PARTIR DE EXPRESSÕES BOOLEANAS

- É possível, com alguma análise das propriedades da Álgebra Booleana (Álgebra das Proposições).
- Ex.: $\overline{A} + B + A \cdot \overline{B} \cdot \overline{C}$

A	B	C	S
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Notação: Tautologia representa-se por 1 e Contradição por 0

TABELAS-VERDADE OBTIDAS A PARTIR DE EXPRESSÕES BOOLEANAS

- Ex. 2 $(A + B) \cdot \overline{(B \cdot C)}$

A	B	C	S
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

TABELAS-VERDADE OBTIDAS A PARTIR DE EXPRESSÕES BOOLEANAS

Ex. 3:

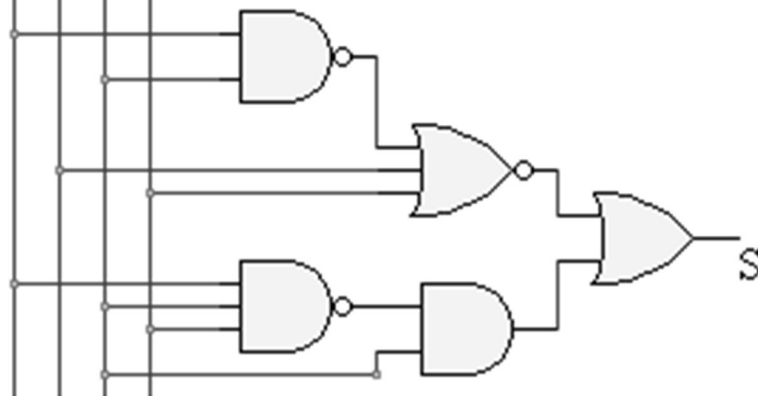
$$\overline{[(A + B).C]} + \overline{[D.(B + C)]}$$

A	B	C	D	S
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

TABELAS-VERDADE OBTIDAS A PARTIR DE CIRCUITOS LÓGICOS

Ex. 4:

A B C D



EXPRESSÕES BOOLEANAS (OU CIRCUITOS) OBTIDOS A PARTIR DE TABELAS VERDADE

- Procedimento:
 - Identificar na tabela os casos em que $S=1$
 - Montar os termos de cada caso usando AND
 - Unir todos os sub-termos montados usando OR
- Este procedimento permite obter uma expressão padrão a partir de qualquer tabela verdade formada pela **soma de produtos**
- Ex:

A	B	S
0	0	1
0	1	0
1	0	1
1	1	1

EXPRESSÕES BOOLEANAS (OU CIRCUITOS) OBTIDOS A PARTIR DE TABELAS VERDADE

- Ex. 2 (obtenha a expressão e o circuito):

A	B	C	S
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

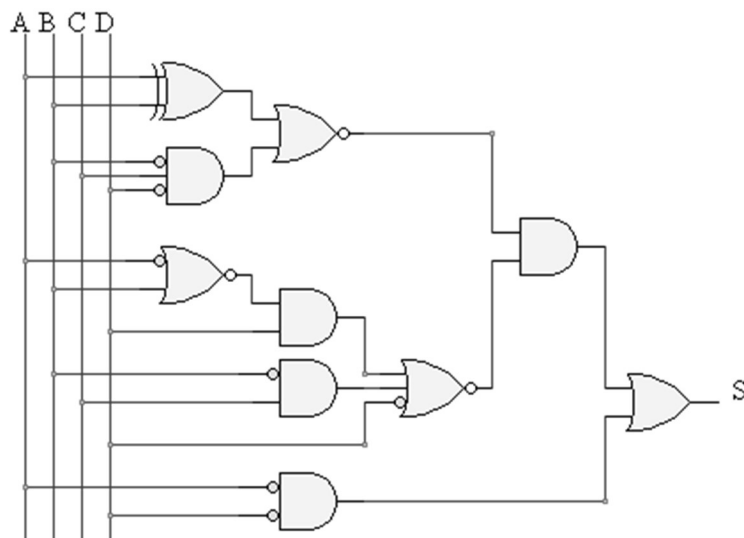
EXPRESSÕES BOOLEANAS (OU CIRCUITOS) OBTIDOS A PARTIR DE TABELAS VERDADE

○ Ex. 3 (obtenha a expressão):

A	B	C	D	S
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

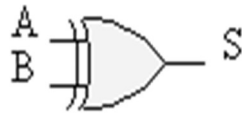
EXEMPLO:

○ Obtenha a tabela-verdade do circuito abaixo:



EXEMPLO:

- A partir dos sinais aplicados às entradas da porta XOR abaixo, desenhe a forma de onda na saída S:



A:						
B:						
S:						

