

## ELECTRÓNICA APLICADA III

## TRABAJO PRÁCTICO N°4: AMPLIFICADOR DE POTENCIA

Grismeyer, Juan  
Pablo  
Legajo: 68703

Lerda, Lisandro  
Mariano  
Legajo: 71575

Manolucos, Enzo  
Nicolas  
Legajo: 74868

Tito, Tadeo  
Legajo: 70049

**Resumen** – Este trabajo práctico presenta el diseño y desarrollo de un amplificador que es capaz de amplificar una señal de entrada obteniendo una potencia de salida de 1W. El diseño tiene el objetivo de lograr la máxima transferencia de energía y estabilidad.

## I. INTRODUCCIÓN

Los amplificadores de potencia de RF se usan cuando la potencia de salida de un circuito y su eficiencia son de vital importancia. Existe una gran variedad de amplificadores que se caracterizan por su clase de operación.

Los amplificadores clase A son considerados lineales y con ellos se obtiene la mayor ganancia posible, debido a que amplifica la parte positiva como la negativa de una señal. No obstante, poseen poca eficiencia lo cual los limita para aplicaciones de gran señal. Son utilizados como amplificadores de potencia cuando el nivel de amplificación tiene que ser muy lineal o cuando se necesitan bajas potencias.

Cuando se requiere un nivel de potencia elevado y no requiere linealidad entre la entrada y salida, se utilizan los amplificadores clase C ya que se caracterizan por proveer amplificación con alta eficiencia. Amplifica solo una porción de la señal, debido a que conduce menos de 180°. Tienen un circuito tanque en su salida, el cual es resonante a la componente fundamental o a las armónicas de la frecuencia de la señal de excitación, de esta forma la señal de salida es filtrada por el circuito y se tiene una salida sinusoidal de frecuencia deseada.

Muchas veces un amplificador de potencia cuenta con varias etapas. Adaptar las impedancias entre etapas permite la máxima transferencia de potencia, atenuación de los armónicos y eliminar todas las reflexiones. Existen distintas redes de adaptación en RF que pueden ser usadas.

## II. CARACTERÍSTICAS DEL AMPLIFICADOR

El amplificador de potencia diseñado y luego simulado en este trabajo práctico tiene las siguientes características:

- $V_{CC} = 12\text{ V}$
- $R_L = 50\ \Omega$
- $P_{out} = 1\text{ W}$
- $P_{in} = 1 - 5\text{ mW}$

## III. DESARROLLO

A continuación, se presentan los cálculos realizados para el amplificador, la selección de etapas, la correcta polarización y las redes de adaptación entre etapas.

## III-A. Diseño y cálculo de las etapas

A partir de las características del amplificador deseado, podemos determinar la ganancia del amplificador en relación a la potencia de salida y la de entrada

$$G = \frac{P_{OUT}}{P_{IN}} = \frac{1\text{ W}}{1\text{ mW}} = 1000$$

$$G_{(dB)} = 10 \log \frac{P_{OUT}}{P_{IN}} = 10 \log \frac{1\text{ W}}{1\text{ mW}} = 30\text{ dB}$$

$$G_{(dBm)} = 30\text{ dBm}$$

Se buscará el número ideal de. La cantidad de etapas será la más eficaz y económica. Se descarta una sola etapa, ya que la ganancia es muy grande. A medida que aumenta el número de etapas, aumenta también el número de redes de adaptación, con el consiguiente problema del ancho de banda que tiene que cubrir estas redes. Por lo tanto, se opta por diseñar un amplificador de tres etapas.

## III-A1. Tercera etapa

Esta etapa debe suministrar la potencia de 1W a la salida, según las características del amplificador elegimos el transistor MRF237. Posee las siguientes características:

- $P_{D\text{ max}} = 8\text{ W}$
- $I_{C\text{ max}} = 640\text{ mA}$
- $V_{CE} = 18\text{ V}$
- $G = 12\text{ dB}$  ( $f = 150\text{ MHz}$ )
- $\eta = 50\%$

Para el diseño se debe recurrir a la hoja de datos. Del gráfico *Potencia de salida vs Frecuencia* se obtiene la potencia necesaria de entrada.

$$P_{OUT\ 3} = 1,4\text{ W}$$

$$P_{IN\ 3} = 25\text{ mW}$$

$$G_3 = \frac{P_{OUT\ 3}}{P_{IN\ 3}} = \frac{1,4\text{ W}}{25\text{ mW}} = 56$$

Con la carta de *Smith* se obtiene los valores de impedancia del transistor para la frecuencia necesaria.

$$Z_{IN3} = 1,85 - j 2,53$$

$$Z_{OUT3} = 16,74 - j 21,03$$

La impedancia que “ve” el colector para una potencia de salida de 1,4W es

$$Z_L = \frac{V_{CE}^2}{P_{OUT3}} = \frac{\left(\frac{12V}{\sqrt{2}}\right)^2}{1,4W} = 51,43 \Omega$$

Por otro lado, tenemos que la parte real de la impedancia es

$$Re(Z_{OUT3}) = 16,74 \Omega \cong 20 \Omega$$

La tensión necesaria para obtener la máxima potencia de salida es

$$V_{pico} = \sqrt{2 \cdot P_{IN3} \cdot Re(Z_{IN3})} = \sqrt{2 \cdot 25 mW \cdot 1,85 \Omega}$$

$$V_{pico} = 304,13 mV$$

La corriente eficaz de la tercera etapa será

$$I_{RMS} = \sqrt{\frac{P_{OUT3}}{R_L}} = \sqrt{\frac{1,4W}{50 \Omega}} = 167,33 mA$$

### III-A2. Segunda etapa

Se opta por utilizar el transistor BFR96 debido a que adapta perfectamente al diseño propuesto.

La potencia de salida se calcula teniendo en cuenta la potencia entregada a la tercera etapa. Entonces

$$P_{OUT2} = P_{IN3}$$

Se asume una pérdida de potencia entre etapas de 0,5 dB en la red de adaptación de impedancias

$$0,5 dB = 1,12$$

$$P_{OUT2} = P_{IN3} \cdot 1,12 = 25 mW \cdot 1,12 = 28 mW$$

Las características de este transistor se obtienen a partir de la hoja de datos

- $P_{Dmax} = 500 mW$
- $I_C = 50 mA$
- $V_{CE} = 5 V$

|          | Mod   | Arg. |
|----------|-------|------|
| $S_{11}$ | 0,35  | -140 |
| $S_{21}$ | 21,1  | -106 |
| $S_{12}$ | 0,032 | -64  |
| $S_{22}$ | 0,33  | -81  |

Tabla 1 – Parámetros  $S$  (100 MHz) del BFR96.

Usando como impedancia normalizada  $Z_n = 50 \Omega$  y los parámetros  $S_{11}$  y  $S_{22}$  de la tabla 1, se calculan las impedancias de entrada y salida

$$Z = Z_n \cdot \frac{1 + S_{nn}}{1 - S_{nn}}$$

$$Z_{IN2} = 26,45 - j 13,56$$

$$Z_{OUT2} = 44,3 - j 32,41$$

Con la impedancia de salida se calcula la tensión de salida

$$V_{OUT2} = \sqrt{2 \cdot P_{OUT2} \cdot Re(Z_{OUT2})} = 1,57 V$$

$$I_{CQ} = \frac{V_{OUT2}}{Re(Z_{OUT2})} = \frac{1,57 V}{44 \Omega} = 35,44 mA$$

Sabiendo que  $V_{CE} = 5 V$ , obtenemos

$$P_{C2} = V_{CE} \cdot I_{CQ} = 5 V \cdot 35,44 mA = 177,2 mW$$

Para obtener la potencia de entrada tenemos

$$G_{P2max} = \frac{|S_{21}|^2}{(1 - |S_{11}|^2)(1 - |S_{22}|^2)}$$

$$G_{P2max} = \frac{21,1^2}{(1 - 0,35^2)(1 - 0,33^2)} = 574,77$$

$$P_{in2} = \frac{P_{C2}}{G_{P2max}} = \frac{177,2 mW}{574,77} = 308,3 \mu W$$

A partir de  $Z_{IN2}$  se obtiene la tensión de entrada para la máxima potencia de salida

$$V_{IN2} = \sqrt{2 \cdot P_{IN2} \cdot Re(Z_{IN2})} = \sqrt{2 \cdot 308,3 \mu W \cdot 26 \Omega}$$

$$V_{IN2} = 127,71 V$$

Mediante el análisis del factor de estabilidad de Rollet determinamos la estabilidad de la etapa

$$K = \frac{1 + |D|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}S_{21}|} > 1$$

$$\text{Con } D = S_{11}S_{22} - S_{12}S_{21}$$

$$K = 0,8178$$

Con este resultado no se cumple la condición de estabilidad, por lo tanto, hay que diseñar una red de neutralización para estabilizar esta etapa a coste de perder ganancia.

### III-A3. Primera etapa

Se opta por utilizar el transistor BFR90 debido a que adapta perfectamente al diseño propuesto.

La potencia de salida se calcula teniendo en cuenta la potencia entregada a la segunda etapa. Entonces

$$P_{OUT\ 1} = P_{IN\ 2}$$

Se asume una pérdida de potencia entre etapas de 0,5 dB en la red de adaptación de impedancias

$$0,5\ dB = 1,12$$

$$P_{OUT\ 1} = P_{IN\ 2} \cdot 1,12 = 308,3\ \mu W \cdot 1,12$$

$$P_{OUT\ 1} = 345,86\ \mu W$$

Con la hoja de datos del transistor, obtenemos sus características y los parámetros S, con  $f = 100\ MHz$ , para determinar las impedancias

- $P_{D\ max} = 300\ mW$
- $I_C = 10\ mA$
- $V_{CE} = 5\ V$

|          | Mod  | Arg.  |
|----------|------|-------|
| $S_{11}$ | 0,82 | -27,8 |
| $S_{21}$ | 6,31 | 155,8 |
| $S_{12}$ | 0,03 | 73,8  |
| $S_{22}$ | 0,95 | -10,2 |

Tabla 2 – Parámetros S (100 MHz) del BFR90.

El diseño y análisis para la primera etapa es igual a la segunda etapa, por lo tanto, se presentan solo los resultados

$$Z_{IN\ 1} = 65,59 - j\ 62,46$$

$$Z_{OUT\ 1} = 155,94 - j\ 240,49$$

$$V_{OUT\ 1} = 328,43\ mV$$

$$I_{CQ} = 2,11\ mA$$

$$P_{C1} = 177,2\ mW$$

$$G_{P1\ max} = 1506$$

$$P_{IN\ 1} = 6,99\ \mu W$$

$$V_{IN\ 2} = 30,28\ mV$$

Mediante el análisis del factor de estabilidad de Rollet determinamos la estabilidad de la etapa

$$K = \frac{1 + |D|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}S_{21}|} > 1$$

$$\text{Con } D = S_{11}S_{22} - S_{12}S_{21}$$

$$K = 0,4912$$

Con este resultado no se cumple la condición de estabilidad, por lo tanto, hay que diseñar una red de neutralización para estabilizar esta etapa a coste de perder ganancia.

### III-B. Polarización de etapas

A continuación, se desarrolla la polarización de cada etapa del amplificador.

#### III-B1. Tercera etapa – Amplificador clase C

Con los datos obtenidos previamente se calculan las bobinas de choke necesarias

$$V_{CEQ} = 12\ V$$

$$Z_L = Re(Z_{out\ 3}) = 20\ \Omega$$

$$I_{C\ max} = \frac{V_{CEQ}}{Z_L} = \frac{12\ V}{20\ \Omega} = 600\ mA$$

$$X_{L\ RF} = 10 \cdot Z_L = 10 \cdot 20\ \Omega = 200\ \Omega$$

$$L_{RF} = \frac{X_{L\ RF}}{2\pi \cdot f_{min}} = \frac{200\ \Omega}{2\pi \cdot 88\ MHz} = 361,72\ nH$$

La figura 1 muestra la polarización de la tercera etapa con el transistor MRF237.

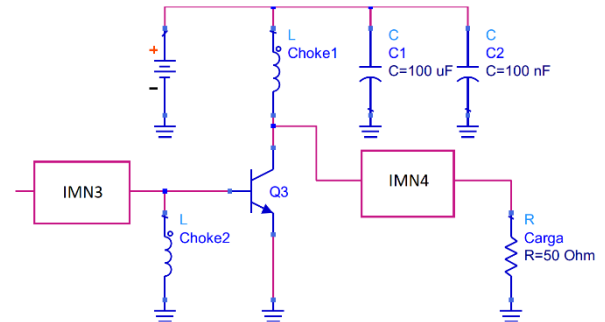


Figura 1 - Polarización tercera etapa MRF237.

#### III-B2. Segunda etapa – Amplificador clase A

Primero se calculan los resistores para polariza. De la hoja de datos se obtiene  $h_{fe} = 70$

$$R_b = \frac{R_{E2} \cdot h_{fe}}{10} = \frac{200\ \Omega \cdot 70}{10} = 1,4\ K\Omega$$

$$R_3 \cong 1,9\ K\Omega$$

$$R_4 = 4,8\ K\Omega$$

El capacitor de desacople del emisor se calcula de la siguiente manera

$$V_{RE2} = V_{CC} - V_{CEQ} = 12\ V - 5\ V = 7\ V$$

$$R_{E2} = \frac{V_{RE2}}{I_{CQ}} = \frac{7\ V}{35,44\ mA} \cong 200\ \Omega$$

$$C_{E2} = \frac{1}{2\pi \cdot f_{min} \cdot \frac{R_{E2}}{10}} = \frac{1}{2\pi \cdot 88\ MHz \cdot \frac{200\ \Omega}{10}}$$

$$C_{E2} = 90,42\ pF$$

Con los datos obtenidos se calculan finalmente las bobinas de choke

$$X_{L_{RF}} = 10 \cdot Z_L = 10 \cdot 45 \Omega = 450 \Omega$$

$$L_{RF} = \frac{X_{L_{RF}}}{2\pi \cdot f_{min}} = \frac{450 \Omega}{2\pi \cdot 88 \text{ MHz}} = 813,86 \text{ nH}$$

La figura 2 muestra la polarización de la segunda etapa con el transistor BFR96.

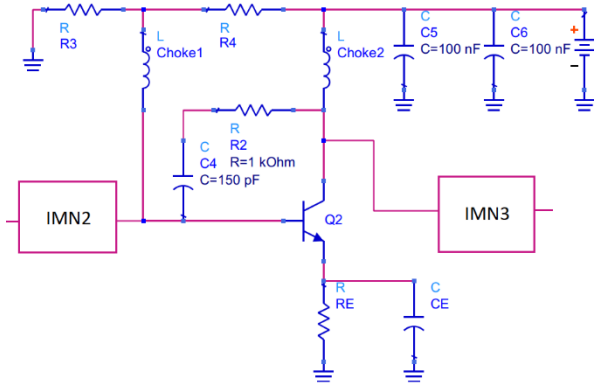


Figura 2 - Polarización segunda etapa BFR96.

### III-B3. Primera etapa – Amplificador clase A

Primero se calcula  $R_C$ , haciendo en análisis en C.A según la red de salida de la figura 3.

$$V_{RC} = 0,7 \text{ V} = V_L$$

$$I_L = \frac{V_L}{Re(Z_{OUT1})} = \frac{0,7 \text{ V}}{155,94 \Omega} = 4,48 \text{ mA}$$

$$I_{RC} = I_{C_{max}} - I_L = 10 \text{ mA} - 4,48 \text{ mA} = 5,52 \text{ mA}$$

$$R_C = \frac{V_{RC}}{I_{RC}} = \frac{0,7 \text{ V}}{5,52 \text{ mA}} \cong 130 \Omega$$

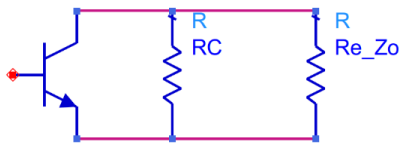


Figura 3 – Red de salida de la primera etapa.

De la misma manera que la segunda etapa se calcula los demás componentes, por lo tanto, solo se presentan los resultados.

$$R_1 \cong 11,3 \text{ K}\Omega$$

$$R_2 \cong 11,6 \text{ K}\Omega$$

$$R_{E2} = 573,2 \Omega$$

$$C_{E2} = 31,56 \text{ pF}$$

$$L_{RF} = 813,86 \text{ nH}$$

La figura 4 muestra la polarización de la primera etapa con el transistor BFR90.

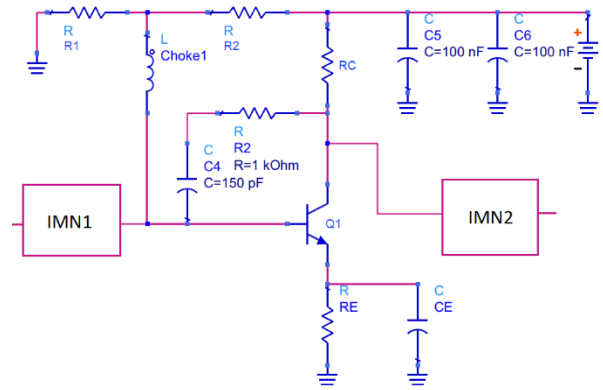


Figura 4 - Polarización primera etapa BFR90.

### III-B4. Red de neutralización

La inestabilidad del amplificador se origina por lo general en la trayectoria de retroalimentación a través  $y_{rt}$  del dispositivo activo o por la  $y_{rc}$  de la red compuesta.

La red de neutralización se elige de tal forma que

$$y_{rf} = -y_{rt}$$

Entonces  $y_{rc} = 0$ . Cuando se cumple esta condición se dice que el amplificador está neutralizado. Mediante la red RC conectada entre base y colector de los transistores de la primera y segunda etapa, se puede sintonizar y producir una susceptancia negativa al colector, de tal forma que  $b_{rf}$  sea positiva.

### III-C. Redes de adaptación

Con todas las etapas diseñadas y polarizadas, queda adaptar las impedancias entre cada etapa, con la carga y el generador. Todas las adaptaciones se realizaron en *Advanced Design System (ADS)* con la herramienta *Smith Chart*. Las adaptaciones se realizaron con una frecuencia de  $f = 100 \text{ MHz}$ .

La figura 5 muestra la red pasa bajos T utilizada. Es adecuada para ser usada como una red de adaptación de salida en una etapa de amplificadora de potencia. Para una máxima transferencia de potencia, la impedancia de la fuente y la impedancia de carga deben estar adaptadas conjugadas a las impedancias del dispositivo.

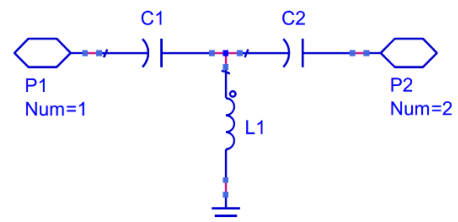


Figura 5 – Red de adaptación tipo T.

**III-C1. Red de adaptación 1**

Esta red debe adaptar la señal del generador con impedancia  $Z_i = 50 \Omega$  y la entrada al transistor Q1 de la primera etapa  $Z_{in1} = 65,8 + j62,2$ .

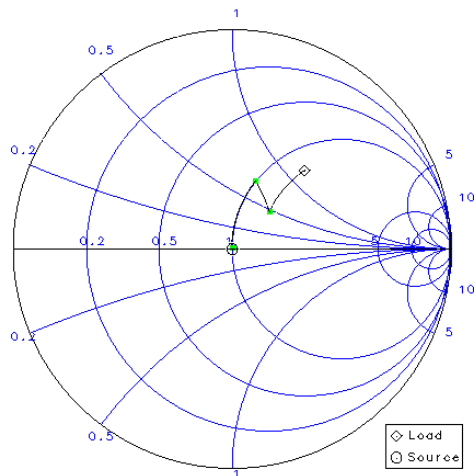


Figura 6 – Smith Chart de la red de adaptación 1.

Los valores de los componentes de la red tipo T son los siguientes:

- $C_1 = 45,37 \text{ pF}$
- $C_2 = 43,06 \text{ pF}$
- $L_1 = 371,88 \text{ nH}$

**III-C2. Red de adaptación 2**

Esta red debe adaptar la salida del transistor Q1  $Z_{out1} = 156 + j240$  y la entrada del transistor Q2  $Z_{in2} = 26 + j14$ .

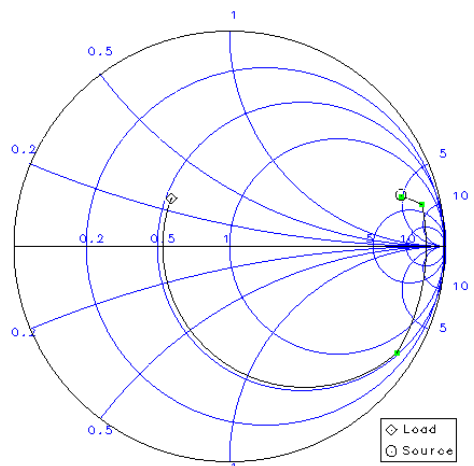


Figura 7 – Smith Chart de la red de adaptación 2.

Los valores de los componentes de la red tipo T son los siguientes:

- $C_1 = 16,37 \text{ pF}$
- $C_2 = 10,01 \text{ pF}$
- $L_1 = 174,89 \text{ nH}$

**III-C3. Red de adaptación 3**

Esta red debe adaptar la salida del transistor Q2  $Z_{out2} = 44 + j32$  y la entrada del transistor Q3  $Z_{in3} = 2 + j2,5$ .

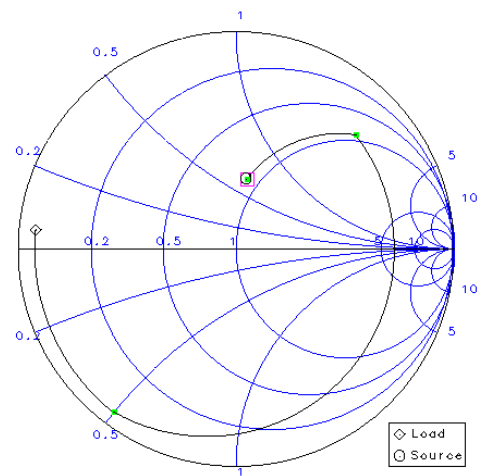


Figura 8 – Smith Chart de la red de adaptación 3.

Los valores de los componentes de la red tipo T son los siguientes:

- $C_1 = 20,42 \text{ pF}$
- $C_2 = 57,91 \text{ pF}$
- $L_1 = 33,43 \text{ nH}$

**III-C4. Red de adaptación 4**

Esta red debe adaptar la salida del transistor Q3  $Z_{out3} = 15 + j21$  y la carga  $Z_L = 50 \Omega$ .

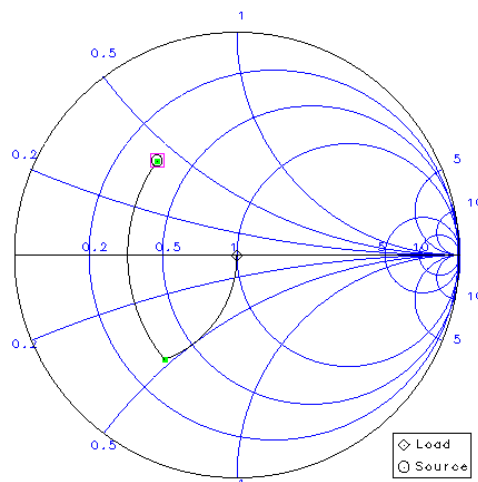


Figura 9 – Smith Chart de la red de adaptación 4.

Los valores de los componentes de la red tipo T son los siguientes:

- $C_1 = 31,07 \text{ pF}$
- $C_2 = 13,70 \text{ pF}$
- $L_1 = 77,84 \text{ nH}$

#### IV. SIMULACIÓN

Una vez calculado y diseñado el amplificador, se utiliza para simular *Advanced Design System (ADS)* y el análisis *Harmonic Balance (HB)*. Este análisis en el dominio de la frecuencia sirve para simular sistemas y circuitos no lineales. Es adecuada para simular en RF y circuitos de microondas, ya que estos son utilizados principalmente en el dominio de la frecuencia. El análisis por HB es una de las mejores opciones para amplificadores de RF.

Para lograr el objetivo deseado se tuvo que modificar la red de polarización de la primera etapa cambiando los valores de los resistores y además quitar las redes de neutralización de primera y segunda etapa hasta lograr un balance en la simulación. Los espectros de salida por cada etapa se muestran a continuación.

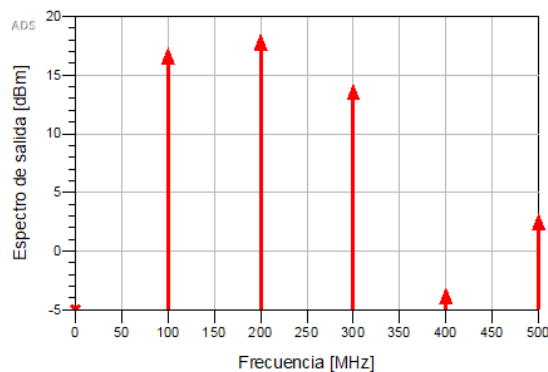


Figura 10 – Espectro de salida de la primera etapa.

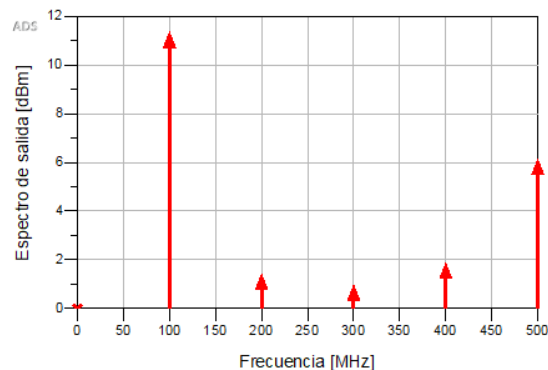


Figura 11 – Espectro de salida de la segunda etapa.

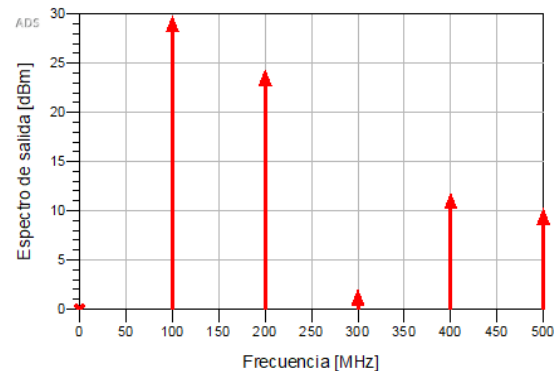


Figura 12 – Espectro de salida de la tercera etapa.

Con la misma simulación podemos obtener la potencia de salida cada etapa con una potencia de entrada de  $1\text{ mW}$ . Midiendo la corriente con  $I\_Probe$  y la tensión a la salida de cada etapa, se obtiene la potencia con el bloque *Power Total*.

| Etapa 1 | Etapa 2 | Etapa 3 |
|---------|---------|---------|
| 8 mW    | 32 mW   | 1,18 W  |

Tabla 3 – Potencia de salida de cada etapa.

La potencia de salida para el espectro de frecuencia se obtiene con el bloque *Power Frequency Spectrum* se muestra en la siguiente figura, obteniendo una potencia de  $900\text{ mW}$  para  $f = 100\text{ MHz}$ .

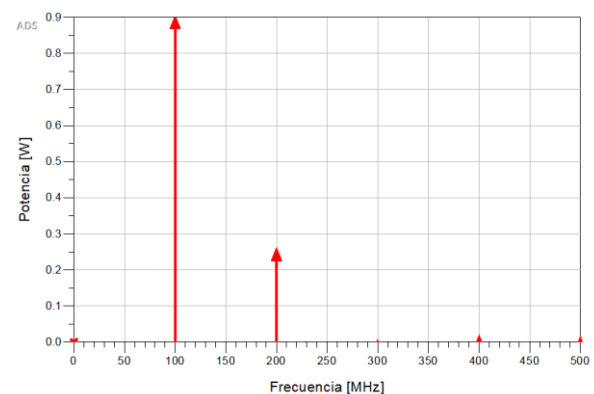


Figura 13 – Potencia de salida vs Frecuencia.

Finalmente se obtiene la forma de onda de salida para una entrada sinusoidal con una simulación en el dominio del tiempo con el bloque *Time-Domain Voltage Waveform*.

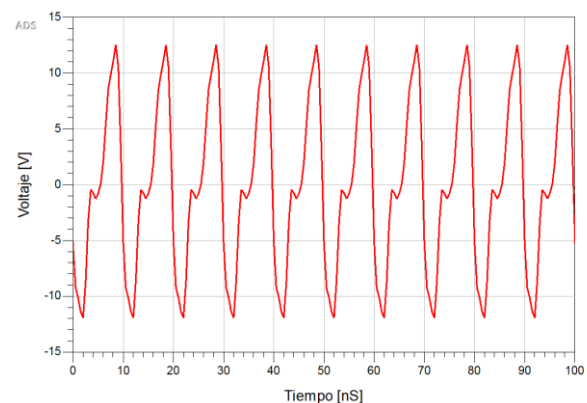


Figura 14 – Forma de onda de salida.

El diseño del amplificador completo se muestra en la figura 15. Posee todos los bloques de simulación realizados, así como también las etiquetas de salida de cada etapa donde se realizó la medición.

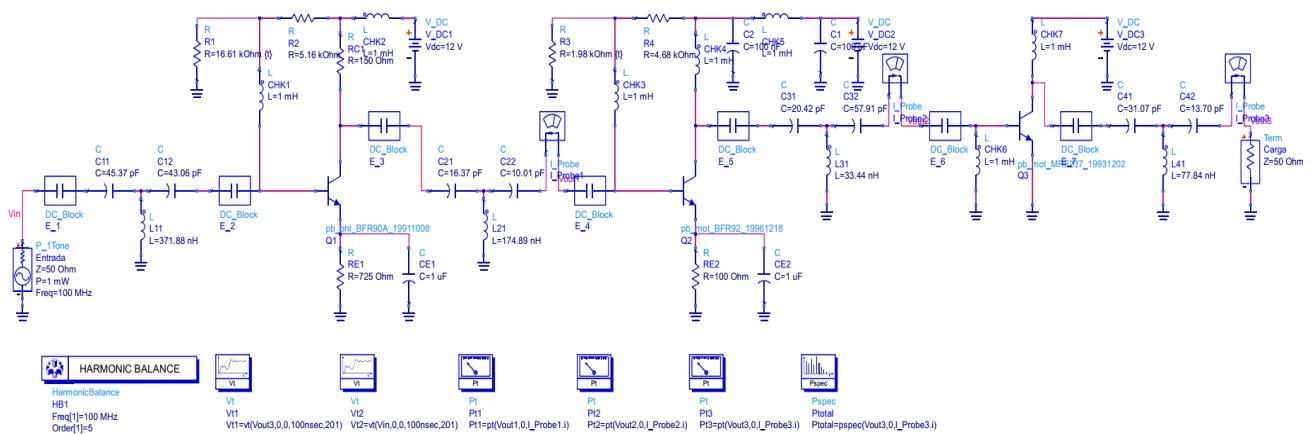


Figura 15 – Esquemático del Amplificador de RF para la simulación en ADS.

## V. CONCLUSIÓN

El diseño de un amplificador de RF es un proceso que requiere de diferentes pasos para su correcta implementación. En esta única etapa se logró, mediante cálculos y luego simulaciones, un amplificador que cumple con los objetivos propuestos. Se aprecia que la potencia necesaria fue satisfecha y que posee poca distorsión en la salida.

Gracias a esto tenemos certeza que, si en un futuro se implementa este circuito en el laboratorio, este podría llegar a funcionar. Cuando se trabaja con RF, el comportamiento de los componentes electrónicos es impredecible y esto puede llevar a una reducción de la potencia de salida bastante significativa o que el amplificador empiece a oscilar. Un aspecto muy importante para evitar esto son las redes de adaptación. Con ellas pudimos obtener la máxima transferencia de potencia y gracias a la simulación podemos ajustar los valores hasta que sea casi perfecto. Además, se tienen que tener en cuenta los criterios vistos anteriormente para poder construir un PCB apto para RF.

La herramienta de simulación y su correcta utilización fue la parte más importante de este trabajo práctico, ya que con ella podemos predecir a grandes rasgos el funcionamiento del amplificador y observar cómo se comportaría cada parte del circuito con bastante detalle. Podemos hasta determinar los parámetros de los transistores utilizados, lo cual puede ser bastante útil si utilizamos los mismos transistores al momento de implementar el circuito.

## BIBLIOGRAFÍA

- [1] Guía EAIM 2016 TP7, Oros Ramón.
- [2] Apunte de Electrónica Aplicada III, Rabinovich & Oros.
- [3] Solid State Radio Engineering, Herbert L. Krauss.
- [4] Microwave Circuit Design – A Practical Approach Using ADS, Kyung-Wan Yeom