

# T.D. 3 – Corrigé

## Logique séquentielle

### Exercice 1

Après avoir rappelé les tables de vérité des bascules D et JK synchronisées sur front montant, donnez le chronogramme des sorties **Q** de chacune des bascules câblées ci-dessous en fonction d'une entrée d'horloge **H**.

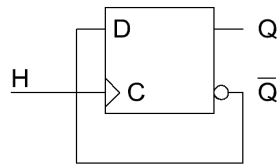


Figure 1

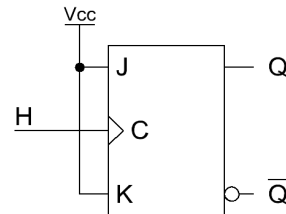


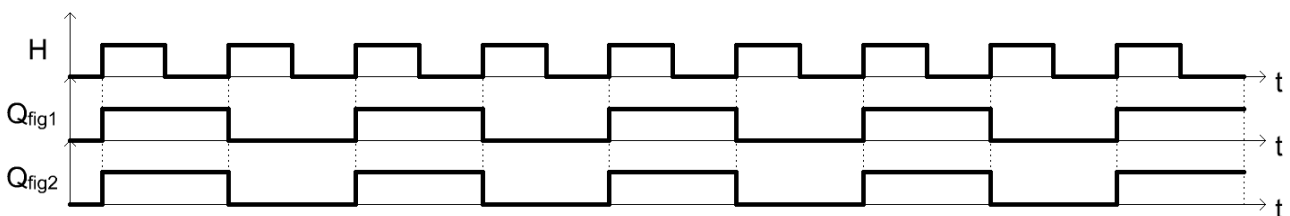
Figure 2

Bascule D

H	D	Q	$\bar{Q}$
$\uparrow$	0	0	1
$\uparrow$	1	1	0

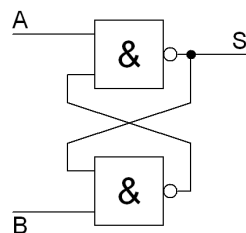
Bascule JK

H	J	K	Q	$\bar{Q}$
$\uparrow$	0	0	q	$\bar{q}$
$\uparrow$	0	1	0	1
$\uparrow$	1	0	1	0
$\uparrow$	1	1	$\bar{q}$	q



### Exercice 2

1. Donnez la table de vérité du montage ci-dessous :



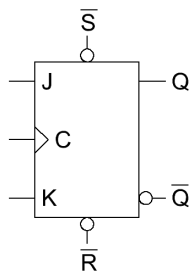
A	B	S
0	0	1
0	1	1
1	0	0
1	1	S

2. Quelle fonction reconnaissez-vous ?

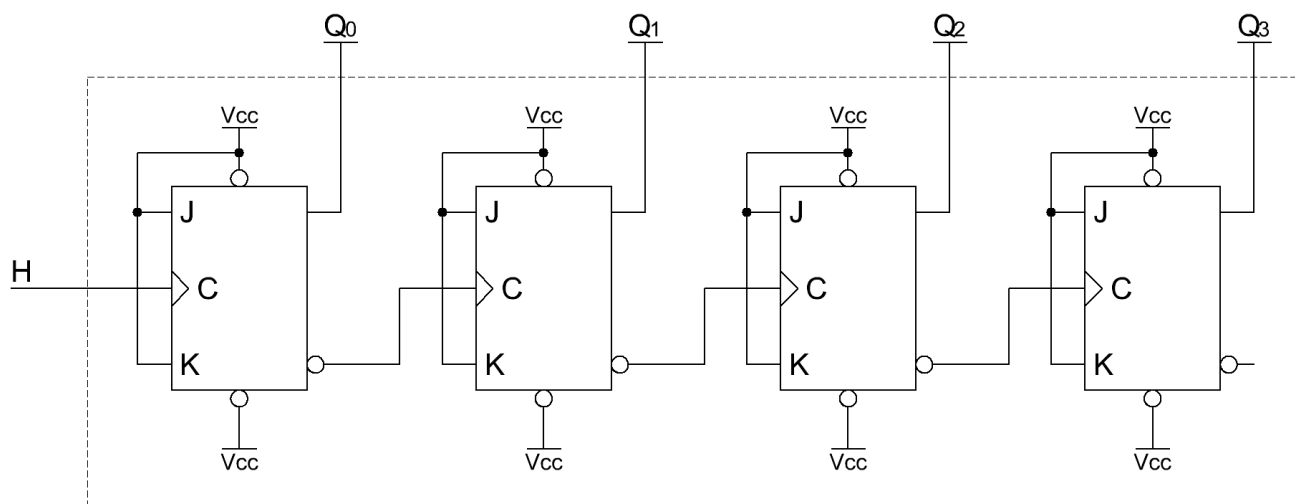
On reconnaît la table de vérité d'une **bascule RS** avec :  $A = \bar{S}$  et  $B = \bar{R}$ .

**Exercice 3**

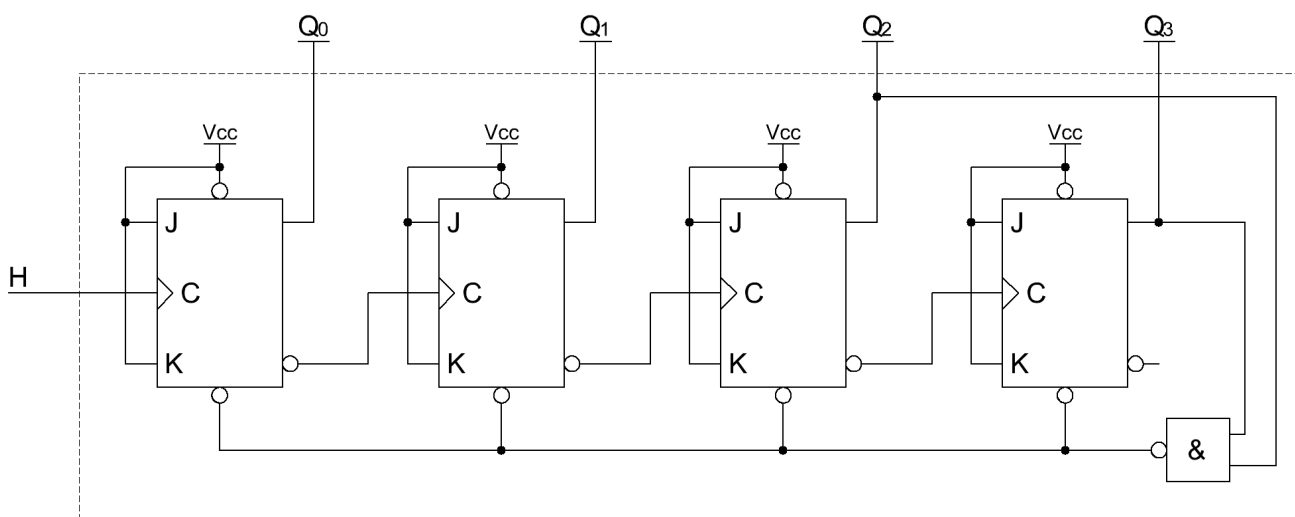
On dispose de bascules JK synchronisées sur front montant. Chaque bascule possède des entrées asynchrones prioritaires actives à l'état bas : *set* et *reset*.



1. Réalisez un compteur asynchrone modulo 16.



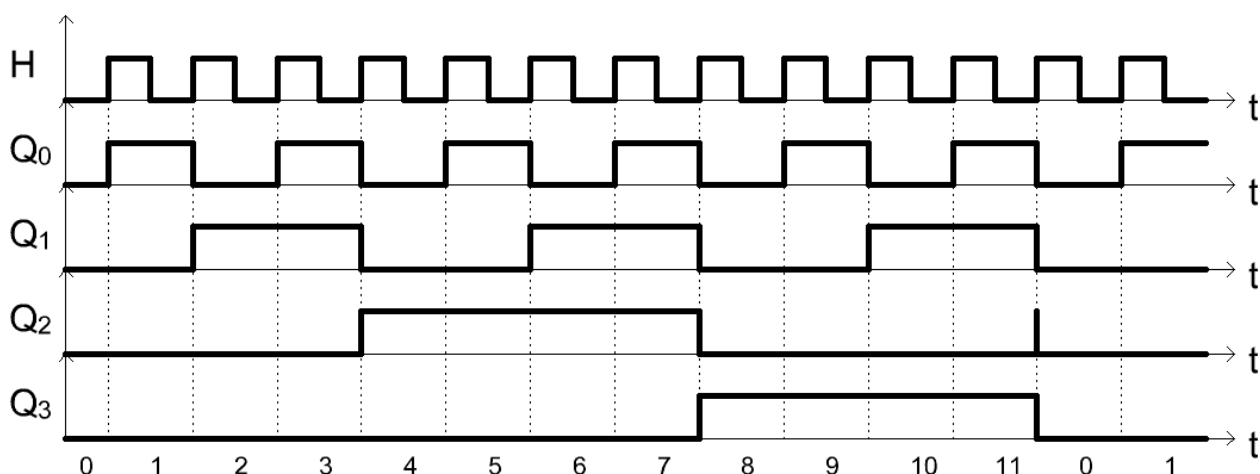
2. Modifiez le montage pour en faire un compteur asynchrone modulo 12.



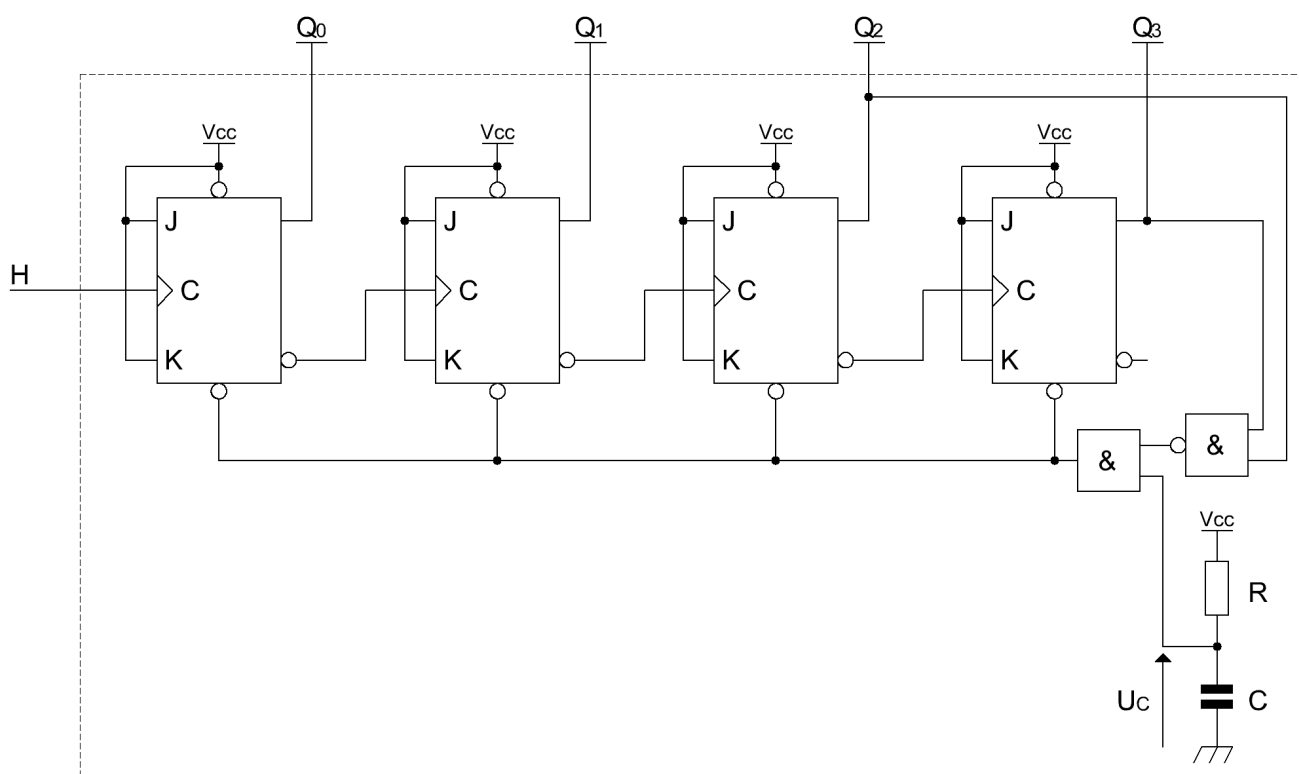
Il faut effectuer un *reset* dès que le compteur atteint la valeur 12.

Lorsque  $Q_2$  et  $Q_3$  passent à 1 (détection du 12), la porte NON-ET applique un 0 sur les entrées *reset* (actives à l'état bas). Le compteur repart alors aussitôt à partir de 0.

3. En partant de zéro, tracez son chronogramme sur un cycle complet.

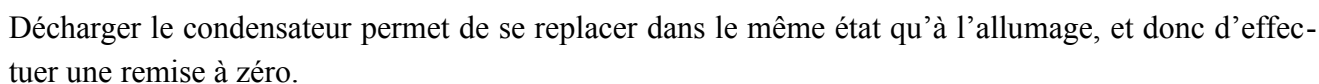


4. Ajoutez un interrupteur automatique de remise à zéro à l'allumage.



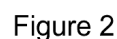
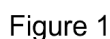
À l'allumage, le condensateur est déchargé et impose une tension de zéro volt à l'entrée de la porte ET. La porte considère cette tension nulle comme un niveau logique 0. Un *reset* est alors activé sur les bascules.

Le condensateur se charge ensuite à travers la résistance jusqu'à la tension  $V_{cc}$ . Une fois que la tension a atteint un certain seuil (par ex :  $V_{cc}/2$ ), la porte ET la considère comme un niveau logique 1. Le *reset* n'est plus imposé par la porte ET qui laisse passer le niveau de sortie de la porte NON-ET sur les entrées *reset* des bascules. Le compteur fonctionne alors dans son état normal.



Pour décharger le condensateur, un simple bouton poussoir à ses bornes est suffisant. Un appui sur le bouton aura pour effet de court-circuiter le condensateur.

- La cellule de base d'un compteur asynchrone est un diviseur de fréquence par deux. Il suffit donc de remplacer les bascules JK par des bascules D câblées en diviseur de fréquence par deux. C'est-à-dire de remplacer le câblage de la figure 1 par le câblage de la figure 2 ci-dessous :



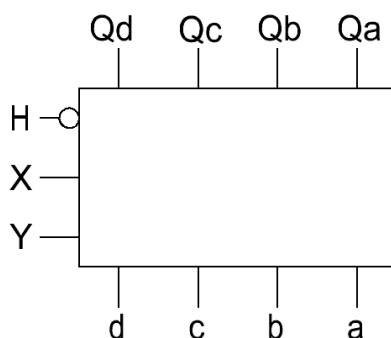
**Exercice 4**

On désire réaliser un compteur/décompteur asynchrone modulo 10 avec une possibilité de chargement parallèle du nombre  $N = \mathbf{dcba}$  ( $0 \leq N \leq 9$ ).

Ce compteur/décompteur comportera deux entrées de commande  $X$  et  $Y$ .

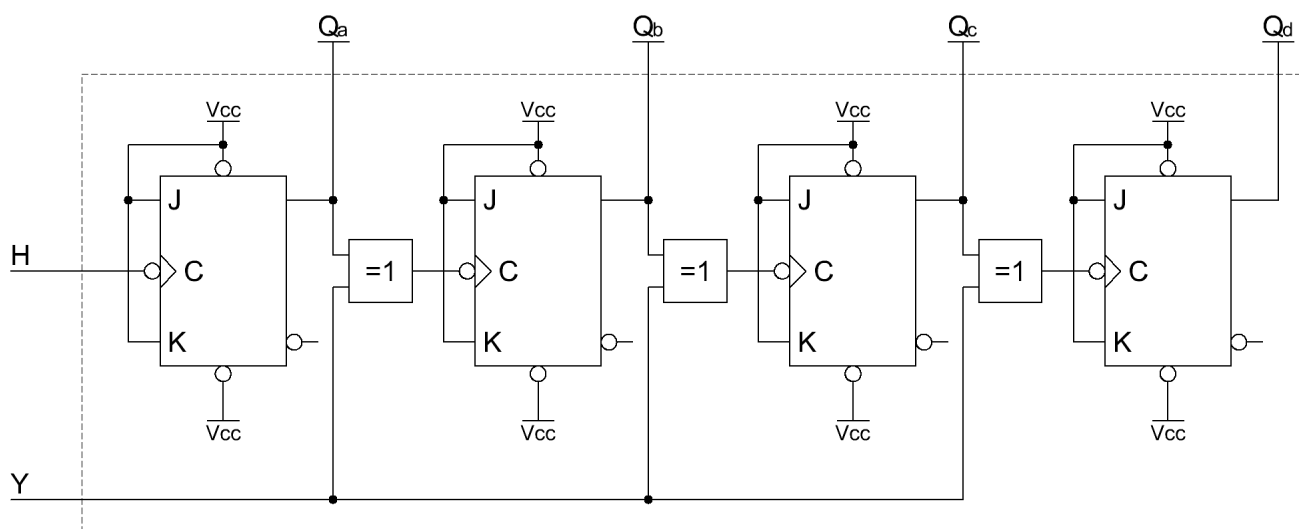
$X = 0$  : Chargement parallèle de  $N$  (quelque soit  $Y$ ).

$X = 1$  : Compteur si  $Y = 0$  et décompteur si  $Y = 1$ .



Vous avez à votre disposition quatre bascules JK et toutes les portes logiques nécessaires. Les bascules sont synchronisées sur front descendant et possèdent des entrées de forçage (*set* et *reset*) actives à l'état bas.

1. Dessinez le schéma de connexion des bascules, de façon à obtenir un compteur si  $Y = 0$  et un décompteur si  $Y = 1$  (sans tenir compte du modulo pour l'instant).



Si un 0 est présent sur l'entrée d'un OU exclusif, ce dernier se comporte comme un suiveur par rapport à son autre entrée. Si c'est un 1 qui est présent, il se comporte comme un inverseur.

Ainsi, quand  $Y = 0$ , ce sont les sorties  $Q$  qui sont reliées aux entrées d'horloge de chaque bascule : on obtient un compteur. Par contre, quand  $Y = 1$ , les sorties  $Q$  sont complémentées avant d'être reliées à l'entrée d'horloge de la bascule qui suit : on obtient un décompteur.

2. Quelles valeurs sur la sortie (du compteur et du décompteur) doit-on détecter pour réaliser le modulo 10.

- Compteur : il faut détecter la valeur **10** et forcer la valeur **0**.
- Décompteur : il faut détecter la valeur **15** et forcer la valeur **9**.

Détecter la valeur 10 pour le compteur revient à tester  $Q_b$  et  $Q_d$  puisque dans le cycle d'un compteur modulo 10 (de 0 à 9),  $Q_b$  et  $Q_d$  ne sont jamais à 1 en même temps. Leur premier passage à 1 se fera donc obligatoirement sur la valeur 10.

Détecter la valeur 15 pour le décompteur revient à tester  $Q_b$  et  $Q_d$  puisque dans le cycle d'un décompteur modulo 10 (de 9 à 0),  $Q_b$  et  $Q_d$  ne sont jamais à 1 en même temps. Leur premier passage à 1 se fera donc obligatoirement sur la valeur 15.

On a donc, dans les deux cas, aussi bien pour le compteur que pour le décompteur, une détection de la valeur servant à imposer l'état suivant qui se fera sur les sorties  $Q_b$  et  $Q_d$ .

*Pour la suite, on posera :  $M = \overline{Q_b \cdot Q_d}$*

Lorsqu'une valeur à détecter est atteinte :  $Q_b$  et  $Q_d$  sont à 1 et  $M$  passe à 0. Le reste du temps  $M$  est à 1.

3. Complétez la table de vérité ci-dessous pour les entrées *set* et *reset* des quatre bascules en fonction de  $X$  et de  $Y$ .

	$X$	$Y$	$\overline{R}_a$	$\overline{S}_a$	$\overline{R}_b$	$\overline{S}_b$	$\overline{R}_c$	$\overline{S}_c$	$\overline{R}_d$	$\overline{S}_d$
<b>Chg //</b>	0	x	a	$\overline{a}$	b	$\overline{b}$	c	$\overline{c}$	d	$\overline{d}$
<b>Cpt</b>	1	0	M	1	M	1	M	1	M	1
<b>Décpt</b>	1	1	1	M	M	1	M	1	1	M

Dans chaque case du tableau, il faut préciser quelle valeur doivent prendre les entrées *set* et *reset* des différentes bascules pour chacun des modes de fonctionnement du montage.

- Concernant le chargement parallèle, il faut que la sortie  $Q$  prenne la valeur de l'entrée  $N$  ( $Q_a = a$ ,  $Q_b = b$ ,  $Q_c = c$ ,  $Q_d = d$ ). Par exemple si  $a = 0$ ,  $Q_a$  doit prendre la valeur 0. Il faut donc effectuer un *reset* sur la bascule. Au contraire, si  $a = 1$ , c'est un *set* qui doit être effectué. Ce résultat est obtenu en reliant l'entrée  $\overline{R}_a$  à  $a$  et l'entrée  $\overline{S}_a$  à  $\overline{a}$ .

- Concernant le compteur, un 0 doit être forcé à chaque détection de la valeur 10. Il suffit donc de relier **M** sur chaque entrée *reset* et de désactiver les entrées *set*.
  - Concernant le décompteur, un 9 doit être forcé à chaque détection de la valeur 15. À l'aide de **M**, il faut donc effectuer un *set* sur **Q<sub>a</sub>** et **Q<sub>d</sub>** et un *reset* sur **Q<sub>b</sub>** et **Q<sub>c</sub>**.
4. En déduire les équations de chacune des entrées *set* et *reset*.

À partir du tableau précédent, on obtient :

$$\overline{R}_a = \overline{X}.a + X.\overline{Y}.M + X.Y.1 = \overline{X}.a + X.(\overline{Y}.M + Y) = \overline{X}.a + X.(M + Y)$$

$$\overline{S}_a = \overline{X}.a + X.\overline{Y}.1 + X.Y.M = \overline{X}.a + X.(\overline{Y} + Y.M) = \overline{X}.a + X.(\overline{Y} + M)$$

$$\overline{R}_b = \overline{X}.b + X.\overline{Y}.M + X.Y.M = \overline{X}.b + X.(\overline{Y}.M + Y.M) = \overline{X}.b + X.M$$

$$\overline{S}_b = \overline{X}.b + X.\overline{Y}.1 + X.Y.1 = \overline{X}.b + X.(\overline{Y} + Y) = \overline{X}.b + X = \overline{b} + X$$

$$\overline{R}_c = \overline{X}.c + X.\overline{Y}.M + X.Y.M = \overline{X}.c + X.(\overline{Y}.M + Y.M) = \overline{X}.c + X.M$$

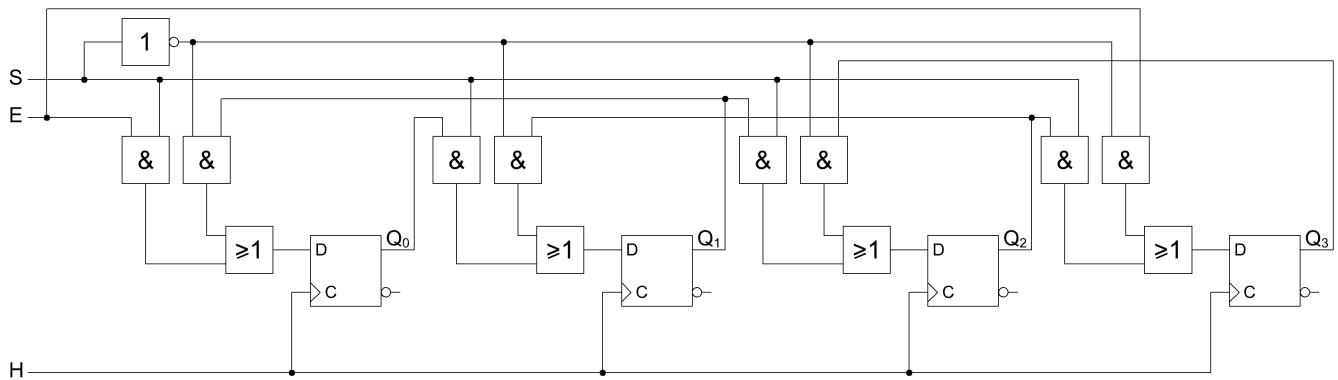
$$\overline{S}_c = \overline{X}.c + X.\overline{Y}.1 + X.Y.1 = \overline{X}.c + X.(\overline{Y} + Y) = \overline{X}.c + X = \overline{c} + X$$

$$\overline{R}_d = \overline{X}.d + X.\overline{Y}.M + X.Y.1 = \overline{X}.d + X.(\overline{Y}.M + Y) = \overline{X}.d + X.(M + Y)$$

$$\overline{S}_d = \overline{X}.d + X.\overline{Y}.1 + X.Y.M = \overline{X}.d + X.(\overline{Y} + Y.M) = \overline{X}.d + X.(\overline{Y} + M)$$

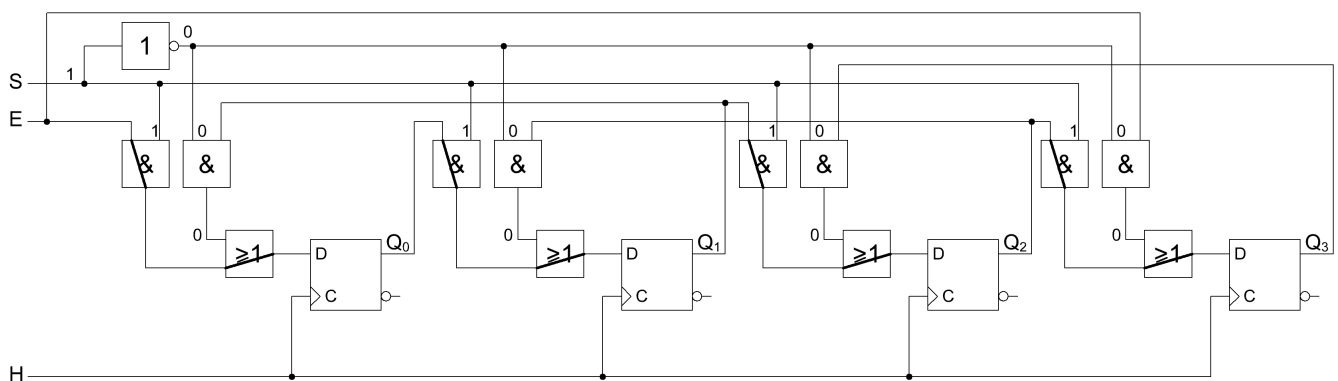
**Exercice 5**

Soit le montage ci-dessous :

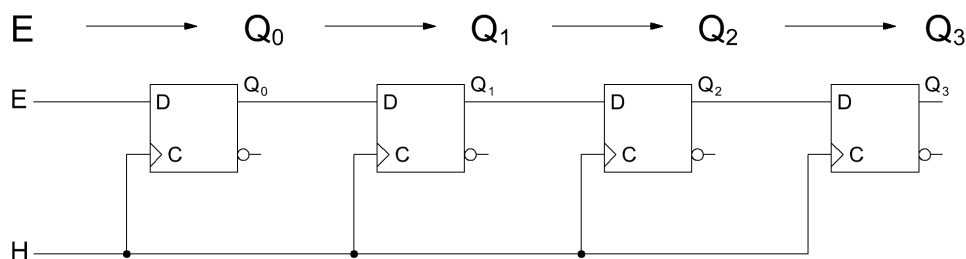


1. Remplissez le chronogramme suivant si l'entrée **E** vaut zéro :

Dans la première partie du chronogramme, **S** vaut 1. Voyons le comportement qu'adopte le montage dans ce cas de figure et essayons de trouver un montage équivalent simplifié.



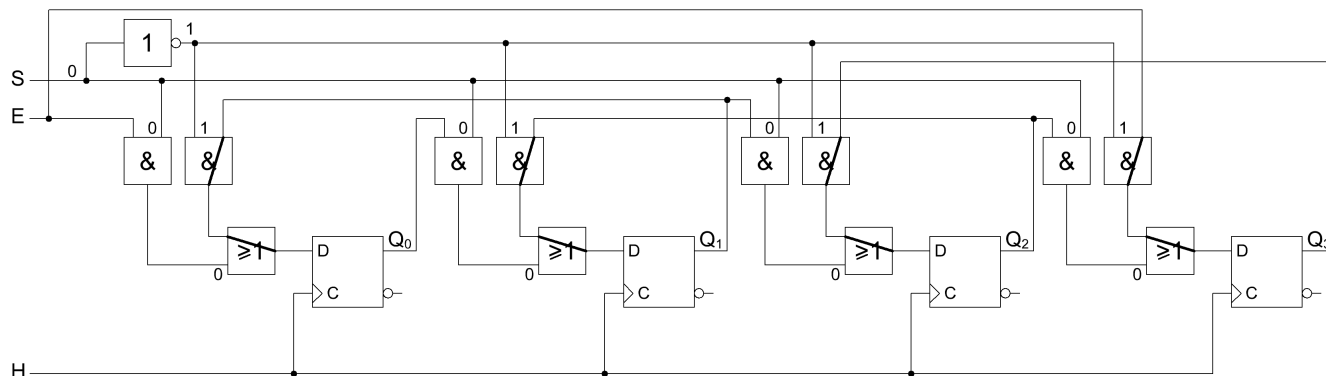
On constate que le 1 de l'entrée **S**, se propage sur un certain nombre de portes ET. Ces dernières peuvent dès lors être remplacées par un fil. L'inverseur, en haut du montage, propage un 0 sur les autres portes ET. Ce 0 est alors recopié sur les entrées des portes OU. Or, un 0 sur l'entrée d'une porte OU, nous permet de la remplacer par un fil. Après simplification, nous obtenons le schéma équivalent suivant :



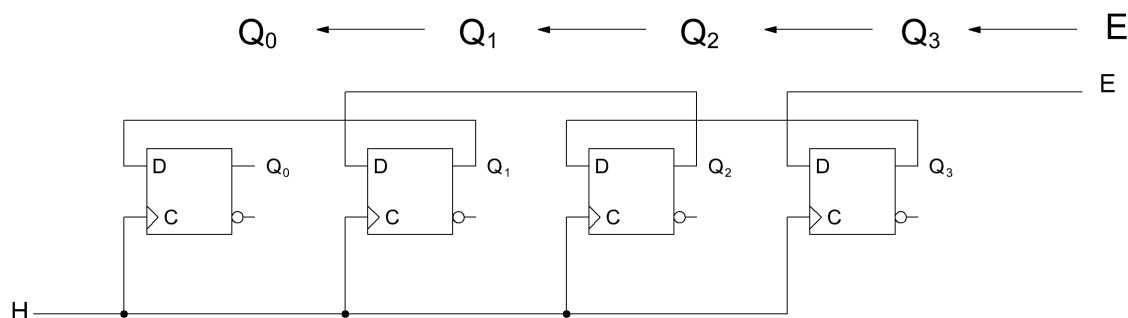


À chaque front d'horloge,  $Q$  recopie  $D$ . Chaque sortie est donc recopiée sur la suivante : il s'agit d'un registre à décalage.  $Q_0$  étant le poids faible, le décalage s'effectue vers la gauche. Le nouveau bit entrant dans  $Q_0$  est  $E$ .

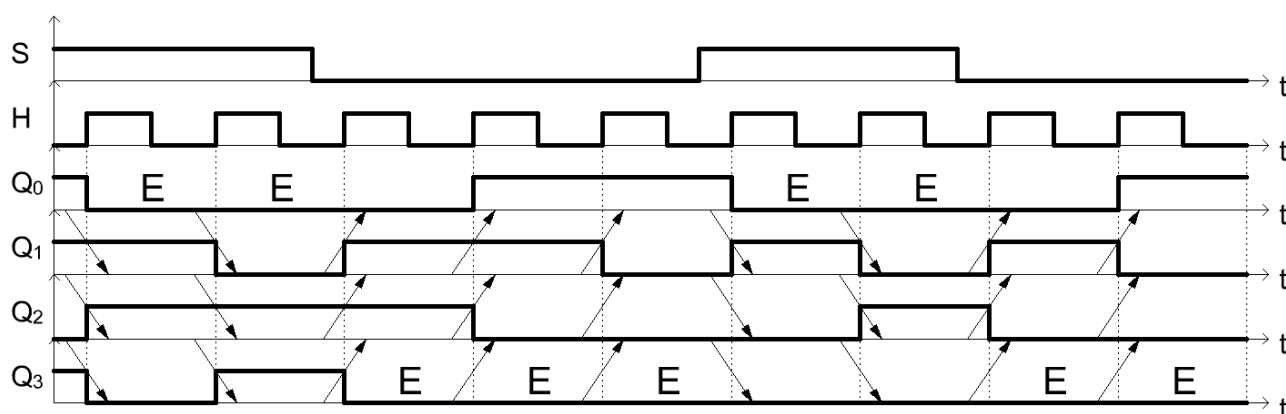
Dans le même esprit, observons ce qui se passe quand  $S$  vaut 0 :



Et après simplification :



On retrouve de nouveau un registre à décalage, mais qui décale cette fois vers la droite. Il est maintenant facile de remplir le chronogramme sachant qu'il s'agit uniquement de décaler des bits, dans un sens ou dans l'autre.



## 2. Que réalise ce montage ?

Ce montage est un registre à décalage. Il possède une entrée de commande  $S$ , permettant la sélection du sens de décalage, et une entrée  $E$ , permettant de choisir la valeur du bit entrant.

**Exercice 6**

1. Remplissez la table des transitions d'une bascule JK.

	$Q_{(t)}$	$Q_{(t+1)}$	<b>J</b>	<b>K</b>
①▶	0	0	0	x
②▶	0	1	1	x
③▶	1	0	x	1
④▶	1	1	x	0

	<b>C</b>	<b>J</b>	<b>K</b>	<b>Q</b>	
①▶	↑	0	0	q	◀④
①▶	↑	0	1	0	◀③
②▶	↑	1	0	1	◀④
②▶	↑	1	1	$\bar{q}$	◀③

La table des transitions d'une bascule JK se remplit à l'aide de sa table de vérité. Il faut déterminer quelles valeurs étaient présentes sur les entrées **J** et **K** au moment de la transition.

Ligne ① : Q passe de 0 à 0

- état mémoire (J=0, K=0)
- mise à 0 (J=0, K=1)

Ligne ② : Q passe de 0 à 1

- état inverseur (J=1, K=1)
- mise à 1 (J=1, K=0)

Ligne ③ : Q passe de 1 à 0

- état inverseur (J=1, K=1)
- mise à 0 (J=0, K=1)

Ligne ④ : Q passe de 1 à 1

- état mémoire (J=0, K=0)
- mise à 1 (J=1, K=0)

*Dans un premier temps, on désire réaliser un compteur synchrone modulo 7 à l'aide de bascules JK synchronisées sur front montant.*

2. À l'aide de la table des transitions, remplissez le tableau ci-dessous :

	<b>Q<sub>2</sub></b>	<b>Q<sub>1</sub></b>	<b>Q<sub>0</sub></b>	<b>J<sub>2</sub></b>	<b>K<sub>2</sub></b>	<b>J<sub>1</sub></b>	<b>K<sub>1</sub></b>	<b>J<sub>0</sub></b>	<b>K<sub>0</sub></b>
0	0	0	0	0	x	0	x	1	x
1	0	0	1	0	x	1	x	x	1
2	0	1	0	0	x	x	0	1	x
3	0	1	1	1	x	x	1	x	1
4	1	0	0	x	0	0	x	1	x
5	1	0	1	x	0	1	x	x	1
6	1	1	0	x	1	x	1	0	x

D'après la table des transitions d'une bascule JK, on a  $J_0 = 1$  et  $K_0 = x$  lors d'une transition de 0 à 1 sur  $Q_0$ .

3. Donnez les équations des entrées  $J_0$ ,  $K_0$ ,  $J_1$ ,  $K_1$ ,  $J_2$  et  $K_2$ .

À partir du tableau précédent, on obtient les équations suivantes :

- De façon évidente :

- $K_0 = 1$
- $J_1 = Q_0$
- $K_2 = Q_1$

- À l'aide des tableaux de Karnaugh :

		$Q_1 Q_0$			
$Q_2$	$J_0$	00	01	11	10
0		1	x	x	1
1		1	x	x	0

$$J_0 = \bar{Q}_1 + \bar{Q}_2$$

		$Q_1 Q_0$			
$Q_2$	$K_1$	00	01	11	10
0		x	x	1	0
1		x	x	x	1

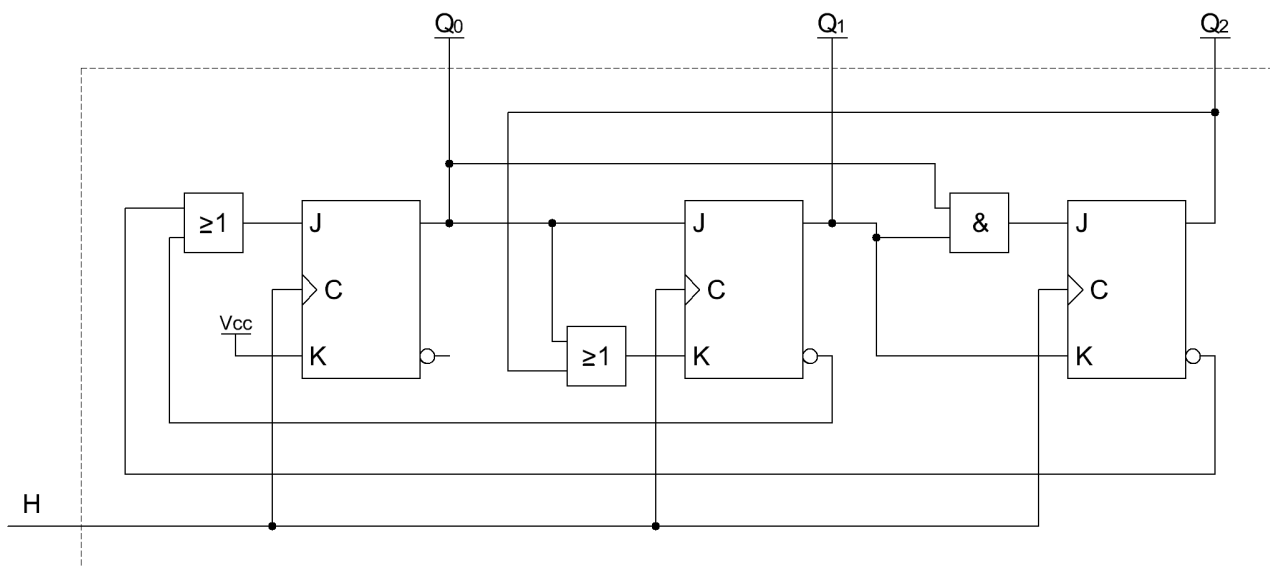
$$K_1 = Q_0 + Q_2$$

		$Q_1 Q_0$			
$Q_2$	$J_2$	00	01	11	10
0		0	0	1	0
1		x	x	x	x

$$J_2 = Q_0 \cdot Q_1$$

4. Dessinez le schéma de câblage.

Pas de difficulté particulière, il suffit de se servir des équations établies précédemment afin d'effectuer les différentes connexions.



*On désire maintenant réaliser un compteur synchrone, modulo 8 en code Gray, à l'aide de bascules JK synchronisées sur front descendant.*

5. Remplissez le tableau ci-dessous :

$Q_2$	$Q_1$	$Q_0$	$J_2$	$K_2$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	x	0	x	1	x
0	0	1	0	x	1	x	x	0
0	1	1	0	x	x	0	x	1
0	1	0	1	x	x	0	0	x
1	1	0	x	0	x	0	1	x
1	1	1	x	0	x	1	x	0
1	0	1	x	0	0	x	x	1
1	0	0	x	1	0	x	0	x

6. Donnez les équations des entrées  $J_0$ ,  $K_0$ ,  $J_1$ ,  $K_1$ ,  $J_2$  et  $K_2$ .

$Q_1 Q_0$

$J_0$	00	01	11	10
$Q_2$ 0	1	x	x	0
1	0	x	x	1

$$J_0 = \overline{Q_1} \cdot \overline{Q_2} + Q_1 \cdot Q_2$$

$Q_1 Q_0$

$K_0$	00	01	11	10
$Q_2$ 0	x	0	1	x
1	x	1	0	x

$$K_0 = \overline{Q_1} \cdot Q_2 + Q_1 \cdot \overline{Q_2}$$

$Q_1 Q_0$

$J_1$	00	01	11	10
$Q_2$ 0	0	1	x	x
1	0	0	x	x

$$J_1 = Q_0 \cdot \overline{Q_2}$$

$Q_1 Q_0$

$K_1$	00	01	11	10
$Q_2$ 0	x	x	0	0
1	x	x	1	0

$$K_1 = Q_0 \cdot Q_2$$

$Q_1 Q_0$

$J_2$	00	01	11	10
$Q_2$ 0	0	0	0	1
1	x	x	x	x

$$J_2 = \overline{Q_0} \cdot Q_1$$

$Q_1 Q_0$

$K_2$	00	01	11	10
$Q_2$ 0	x	x	x	x
1	1	0	0	0

$$K_2 = \overline{Q_0} \cdot \overline{Q_1}$$