Partiel 1
Architecture des ordinateurs

Durée : 1 h 30

Exercice 1 (2 points)

1. Convertissez, **en détaillant chaque étape**, le nombre `163,5625` dans le format flottant IEEE 754 **simple précision**. Vous exprimerez le résultat final sous forme binaire, **en précisant chacun des champs**.
2. Donnez, **en détaillant au maximum**, la représentation associée au nombre ci-après. Ce nombre est codé au format flottant IEEE 754 **double précision** : $7FF0\ 0000\ 0000\ 0000_{16}$

Exercice 2 (2 points)

Soit les quatre figures ci-dessous :

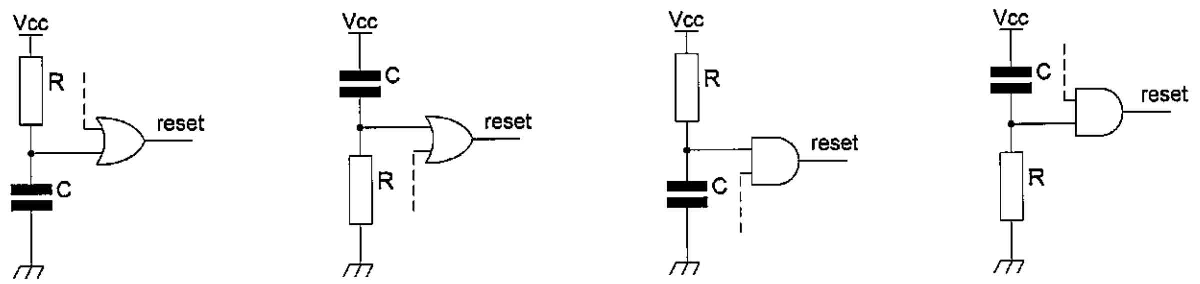


Figure 1 Figure 2 Figure 3 Figure 4

1. Lors d'une mise sous tension, on souhaite obtenir un **état haut** sur le *reset* pendant un court laps de temps. Choisissez la bonne figure parmi les quatre.
2. Lors d'une mise sous tension, on souhaite obtenir un **état bas** sur le *reset* pendant un court laps de temps. Choisissez la bonne figure parmi les quatre.

Exercice 3 (5 points)

Soit les deux figures ci-dessous :

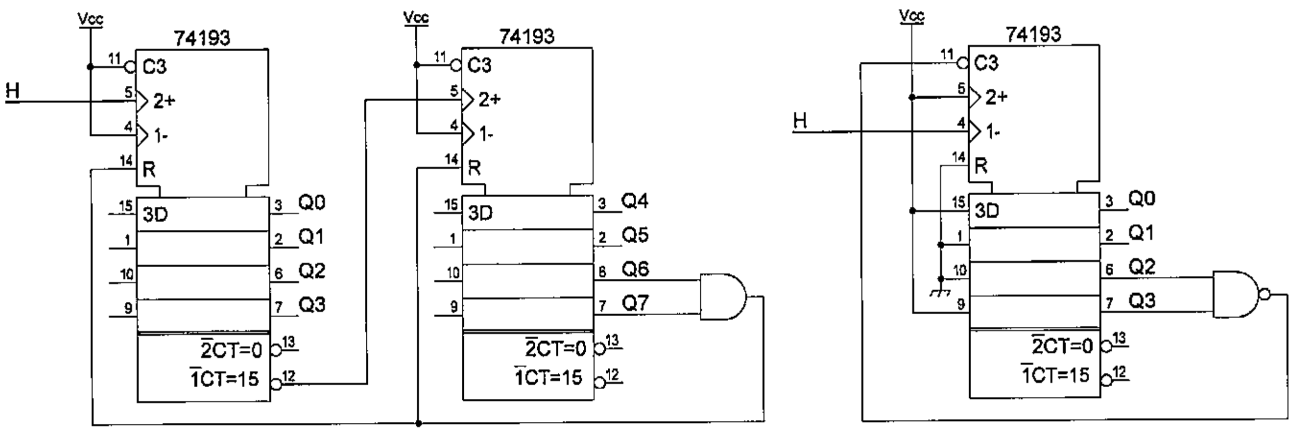


Figure 1 Figure 2

- La documentation technique du 74193 est fournie en annexes.
- Les entrées **H** sont des entrées d'horloge.
- Le montage de la figure 1 possède 8 sorties : de **Q0** à **Q7** (**Q0** étant le bit de poids faible).
- Le montage de la figure 2 possède 4 sorties : de **Q0** à **Q3** (**Q0** étant le bit de poids faible).
- Toutes les questions de cet exercice sont indépendantes.

1. Que réalise le montage de la figure 1 ?
2. Que réalise le montage de la figure 2 ?
3. Câblez les bascules présentes sur le document réponse afin de réaliser un **décompteur asynchrone modulo 13**. Les bascules sont synchronisées sur fronts montants. Elles possèdent des entrées *set* et *reset* actives à l'état bas. Vous disposez de toutes les portes logiques nécessaires.

Exercice 4 (5 points)

On désire réaliser une ROM2 de 16 Kib avec un bus de donnée de 8 bits, à l'aide de plusieurs ROM1 de 4 Kib ayant un bus de donnée de 4 bits.

1. Donnez le nombre de fils du bus d'adresse de la ROM1.
2. Donnez le nombre de fils du bus d'adresse de la ROM2.
3. Combien de mémoires doit-on assembler en série ?
4. Combien de mémoires doit-on assembler en parallèle ?
5. Combien de bits d'adresse vont servir à déterminer le **CS** de chaque ROM ?
6. Dessinez le schéma de câblage sur le document réponse (vous détaillerez le nombre de fils pour chaque bus et vous numéroterez les mémoires ROM1).
7. Quelles sont les mémoires ROM1 actives lors de l'accès en lecture à l'adresse $4B5_{16}$?

Exercice 5 (3 points)

On dispose d'une mémoire morte (ROM) possédant 12 fils d'adresse, d'une mémoire vive (RAM) possédant 10 fils d'adresse et de deux périphériques (P1 et P2) possédant respectivement 8 et 5 fils d'adresse. On désire les rendre accessibles à un microprocesseur via les bus d'adresse (16 fils), de donnée (8 fils) et de commande (dont le signal *Address Strobe*). Les mémoires et les périphériques possèdent un bus de donnée de 8 fils. La ROM sera située dans les adresses les plus faibles, viendront ensuite la RAM, P1 et P2. Pour tout l'exercice, c'est le mode zone qui sera utilisé avec le moins de zones possible.

1. Donnez les bits d'adresse qui serviront au décodage.
2. Donnez la fonction de décodage (équations du **CS** de chaque composant).
3. Donnez la représentation de l'espace mémoire avec toutes les adresses remarquables.
4. Est-il possible de réaliser un décodage de type linéaire ?

Exercice 6 (3 points)

Architecture externe d'une mémoire :

1. Donner, en précisant leurs rôles, les quatre signaux principaux contenus dans le bus de commande (ou de contrôle). Lesquels sont des entrées ? Lesquels sont des sorties ?

Le microprocesseur 68000 :

2. Le 68000 est un microprocesseur 16 bits. Qu'est-ce que cela signifie ?
3. Quelle est la particularité des mémoires utilisées par le 68000 ?

Presettable synchronous 4-bit binary up/down counter

74HC/HCT193

FEATURES

- Synchronous reversible 4-bit binary counting
- Asynchronous parallel load
- Asynchronous reset
- Expandable without external logic
- Output capability: standard
- I_{CC} category: MSI

GENERAL DESCRIPTION

The 74HC/HCT193 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.

The 74HC/HCT193 are 4-bit synchronous binary up/down counters. Separate up/down clocks, CP_U and CP_D respectively, simplify operation. The outputs change state synchronously with the LOW-to-HIGH transition of either clock input. If the CP_U clock is pulsed while CP_D is held HIGH, the device will count up. If the CP_D clock is pulsed while CP_U is held HIGH, the device will count down. Only one clock input can be held HIGH at any time, or erroneous operation will result. The device can be cleared at any time by the asynchronous master reset input (MR); it may also be loaded in parallel by activating the asynchronous parallel load input ($\overline{PL}$).

The "193" contains four master-slave JK flip-flops with the necessary steering logic to provide the asynchronous reset, load, and synchronous count up and count down functions.

Each flip-flop contains JK feedback from slave to master, such that a LOW-to-HIGH transition on the CP_D input will decrease the count by one, while a similar transition on the CP_U input will advance the count by one.

One clock should be held HIGH while counting with the other, otherwise the circuit will either count by two's or not at all, depending on the state of the first flip-flop, which cannot toggle as long as either clock input is LOW. Applications requiring reversible operation must make the reversing decision while the activating clock is HIGH to avoid erroneous counts.

The terminal count up ($\overline{TC}_U$) and terminal count down ($\overline{TC}_D$) outputs are normally HIGH. When the circuit has reached the maximum count state of 15, the next HIGH-to-LOW transition of CP_U will cause $\overline{TC}_U$ to go LOW.

$\overline{TC}_U$ will stay LOW until CP_U goes HIGH again, duplicating the count up clock.

Likewise, the $\overline{TC}_D$ output will go LOW when the circuit is in the zero state and the CP_D goes LOW. The terminal count outputs can be used as the clock input signals to the next higher order circuit in a multistage counter, since they duplicate the clock waveforms. Multistage counters will not be fully synchronous, since there is a slight delay time difference added for each stage that is added.

The counter may be preset by the asynchronous parallel load capability of the circuit. Information present on the parallel data inputs (D_0 to D_3) is loaded into the counter and appears on the outputs (Q_0 to Q_3) regardless of the conditions of the clock inputs when the parallel load ($\overline{PL}$) input is LOW. A HIGH level on the master reset (MR) input will disable the parallel load gates, override both clock inputs and set all outputs (Q_0 to Q_3) LOW. If one of the clock inputs is LOW during and after a reset or load operation, the next LOW-to-HIGH transition of that clock will be interpreted as a legitimate signal and will be counted.

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
3, 2, 6, 7	Q_0 to Q_3	flip-flop outputs
4	CP_D	count down clock input(1)
5	CP_U	count up clock input(1)
8	GND	ground (0 V)
11	$\overline{PL}$	asynchronous parallel load input (active LOW)
12	$\overline{TC}_U$	terminal count up (carry) output (active LOW)
13	$\overline{TC}_D$	terminal count down (borrow) output (active LOW)
14	MR	asynchronous master reset input (active HIGH)
15, 1, 10, 9	D_0 to D_3	data inputs
16	V_{CC}	positive supply voltage

Note

1. LOW-to-HIGH, edge triggered

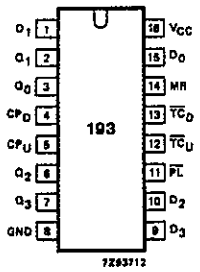


Fig.1 Pin configuration.

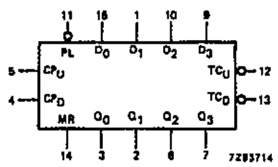


Fig.2 Logic symbol.

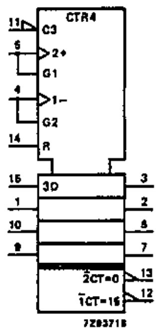


Fig.3 IEC logic symbol.

Presettable synchronous 4-bit binary up/down counter

74HC/HCT193

FUNCTION TABLE

OPERATING MODE	INPUTS								OUTPUTS					
	MR	$\overline{PL}$	CP_U	CP_D	D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3	$\overline{TC}_U$	$\overline{TC}_D$
reset (clear)	H	X	X	L	X	X	X	X	L	L	L	L	H	L
	H	X	X	H	X	X	X	X	L	L	L	L	H	H
parallel load	L	L	X	L	L	L	L	L	L	L	L	L	H	L
	L	L	X	H	L	L	L	L	L	L	L	L	H	H
	L	L	L	X	H	H	H	H	H	H	H	H	L	H
	L	L	H	X	H	H	H	H	H	H	H	H	H	H
count up	L	H	↑	H	X	X	X	X	count up				H(2)	H
count down	L	H	H	↑	X	X	X	X	count down				H	H(3)

Notes

1. H = HIGH voltage level
   L = LOW voltage level
   X = don't care
   ↑ = LOW-to-HIGH clock transition
2. $\overline{TC}_U$ = CP_U at terminal count up (HHHH)
3. $\overline{TC}_D$ = CP_D at terminal count down (LLLL)

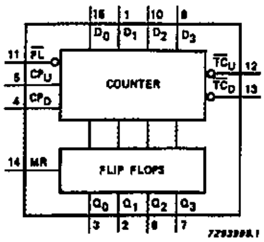


Fig.4 Functional diagram.

Presettable synchronous 4-bit binary up/down counter

74HC/HCT193

(1) Clear overrides load, data and count inputs.

(2) When counting up the count down clock input (CP_D) must be HIGH, when counting down the count up clock input (CP_U) must be HIGH.

Sequence

Clear (reset outputs to zero);

load (preset) to binary thirteen;

count up to fourteen, fifteen, terminal count up, zero, one and two;

count down to one, zero, terminal count down, fifteen,

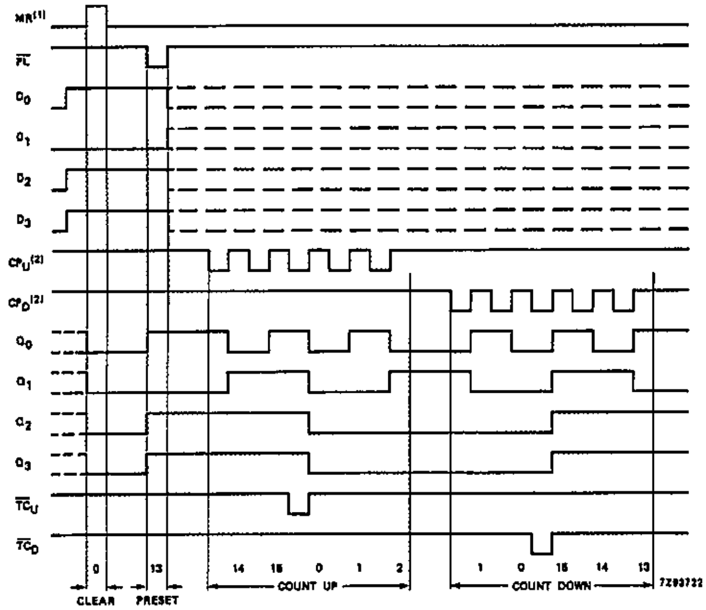


Fig.5 Typical clear, load and count sequence.

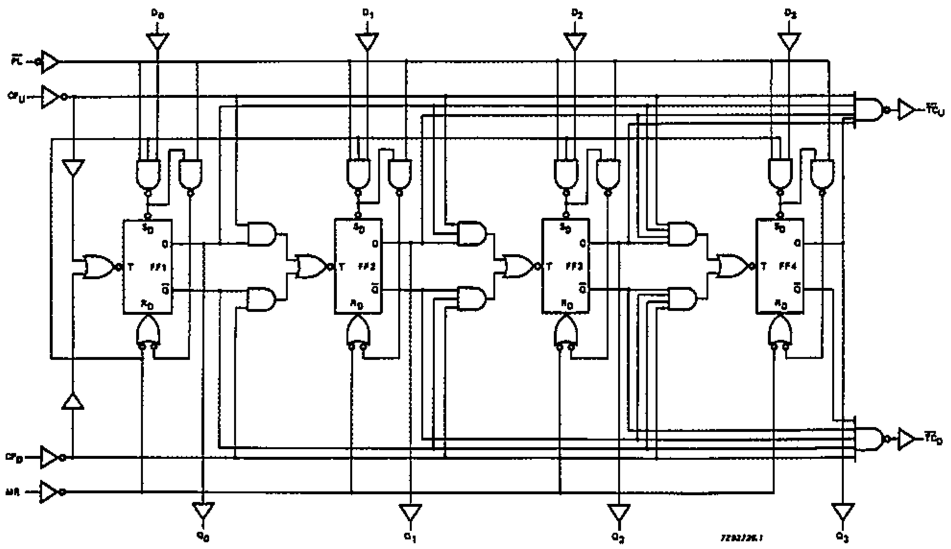
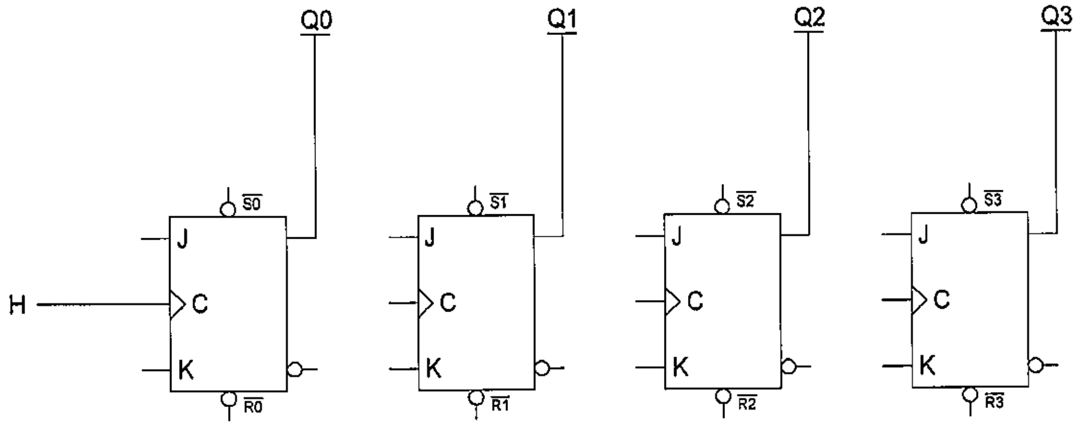


Fig.6 Logic diagram.

Nom : .... Prénom : .... Classe : ....

DOCUMENT RÉPONSE À RENDRE AVEC LA COPIE

Exercice 3



Exercice 4

Schéma de câblage de la ROM2

EPITA / InfoSpé Décembre 2012

NOM : .... PRENOM :.. GROUPE :.........

Partiel 1 Electronique

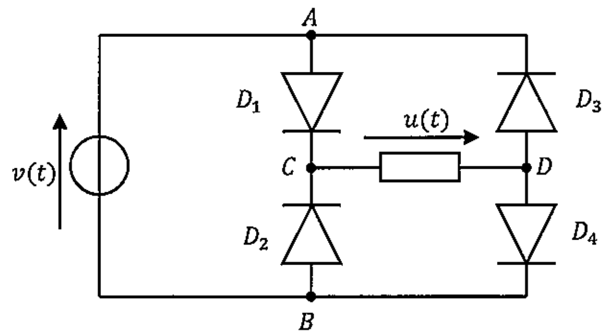
Les calculatrices et les documents ne sont pas autorisés. Le barème est donné à titre indicatif.
Réponses exclusivement sur le sujet

Exercice 1. Les Diodes (*4 points*)

Soit le montage ci-contre :

On a $v(t) = V_M sin(\omega t)$

On utilise dans un premier temps le modèle idéal pour les diodes.



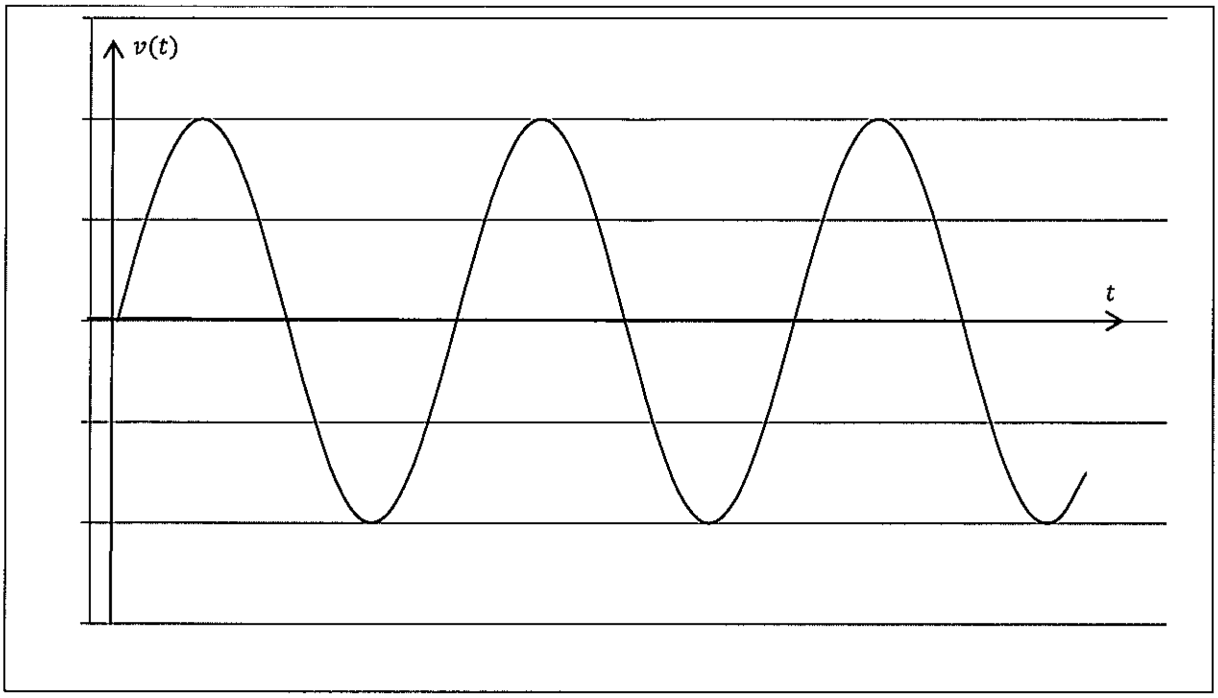
a) Durant l'alternance positive ($0 \leq t \leq T/2$), quelles diodes sont conductrices ? Justifiez votre réponse.

b) Quelle est alors l'expression de u ?

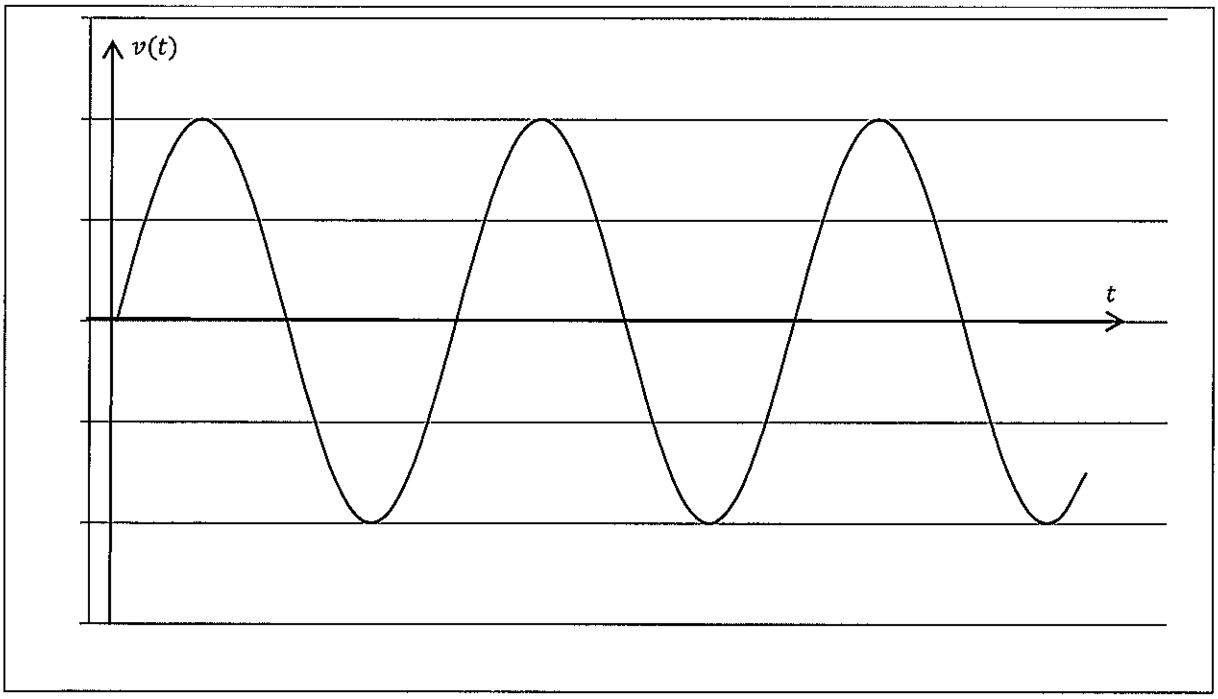
c) Durant l'alternance négative ($T/2 \leq t \leq T$), quelles diodes sont conductrices ? Justifiez votre réponse.

d) Quelle est alors l'expression de u ?

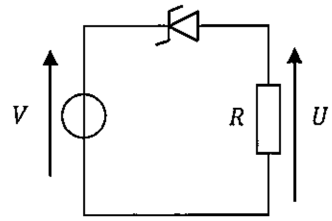
e) En utilisant une couleur différente, tracer alors $u(t)$ sur le graphe ci-dessous.



f) On remplace désormais les diodes par leur modèle à seuil. Tracer l'allure de $u(t)$, en justifiant votre réponse. On notera V_0 la tension de seuil de chacune des diodes.



Exercice 2. Diode Zéner (*4 points*)

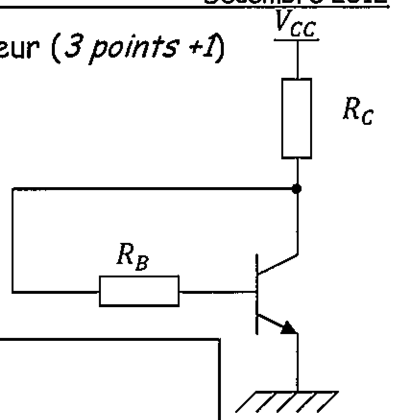


On considère le schéma suivant. $V \in \mathbb{R}$

Tracez la caractéristique de transfert c'est-à-dire $U = f(V)$ en substituant la diode par son modèle réel.

Vous préciserez les équations de chaque portion de caractéristique. On notera V_0 la tension de seuil en direct, r_D, la résistance interne de la diode en direct, V_Z, la tension de seuil Zéner et r_Z, la résistance interne de la diode en inverse.

Exercice 3. Polarisation par contre-réaction au collecteur (*3 points +1*)



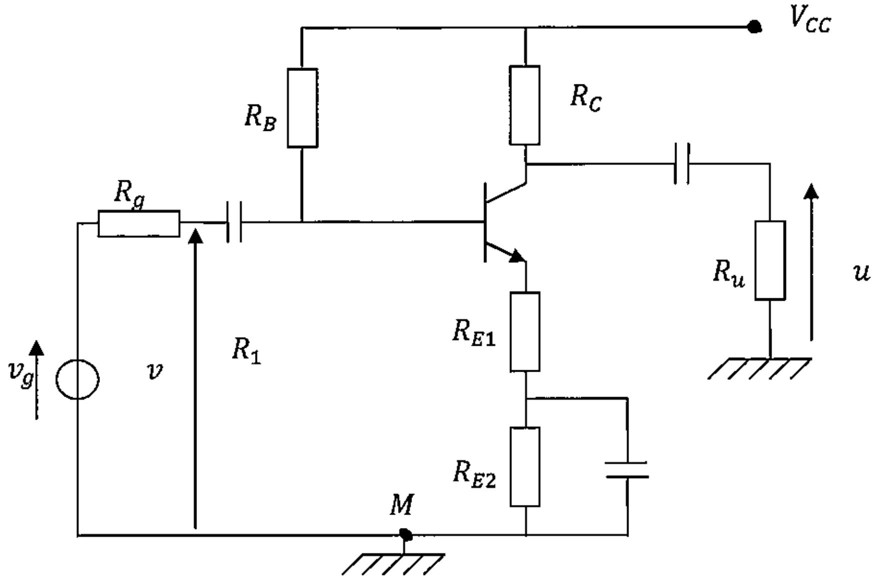
On considère le montage suivant :

Déterminer le point de polarisation du transistor (c'est-à-dire les expressions des courants I_{B0}, I_{C0} et I_{E0}, ainsi que des tensions V_{BE0}, V_{BC0} et V_{CE0}).
On considèrera que $\beta + 1 \approx \beta$.

Question Bonus : Le transistor peut-il être saturé, sachant que $V_{BE} = 0{,}7V$ si la jonction Base-Emetteur est passante et que $V_{CE_{SAT}} = 0{,}2V$? Pourquoi ?

Exercice 4. Montage Amplificateur à Emetteur Commun (9 points)

Considérons le montage amplificateur suivant :



- Les condensateurs sont considérés comme des condensateurs de liaison ou de découplage.
- v_g est la tension sinusoïdale délivrée par le générateur de résistance interne $R_g = 600\Omega$, d'amplitude maximale $50\ mV$ et de pulsation ω.
- v est la tension sinusoïdale à l'entrée de l'amplificateur
- u est la tension sinusoïdale de sortie de l'amplificateur.
- $R_B = 200k\Omega$, $R_C = 1k\Omega$, $R_{E1} = 180\Omega$, $R_{E2} = 820\Omega$, $R_u = 10k\Omega$, $V_{CC} = 10V$
- Caractéristiques du transistor : $\beta = 100$, $V_{BE} = 0{,}6V$ quand la jonction Base-Emetteur est polarisée en direct et $V_{CE_{SAT}} = 0{,}2V$

Question 1 Polarisation du transistor *(6 points)*

a. A quoi est équivalent un condensateur en régime continu ?

b. Etablir le schéma équivalent en continu (schéma de polarisation).

c. Comment doit-être polarisé le transistor pour que le montage précédent soit un bon amplificateur ? Pourquoi ? Comment sont alors polarisées les jonctions Base-Emetteur et Base-Collecteur ?

d. En admettant que le transistor est polarisé correctement pour que le montage précédent soit un bon amplificateur, déterminer le point de polarisation du montage (c'est-à-dire les courants I_{B0}, I_{C0} et I_{E0}, ainsi que les tensions V_{BE0}, V_{BC0} et V_{CE0}). Donner d'abord les expressions littérales avant d'effectuer les applications numériques.

Question 2 Etude des petits signaux *(3 points)*

a. Etablir le schéma équivalent en Alternatif (Régime petits signaux).

b. En exprimant v et u en fonction de i_b, déterminer l'expression littérale de l'amplification en tension A_v. (vous supposerez que $1 + \beta \approx \beta$ et vous négligerez la résistance de sortie du transistor)

Si vous manquez de place, vous pouvez utiliser le cadre ci-dessous.

Algorithmique
Partiel n° 1

INFO-SPÉ – EPITA

D.S. 311960.66 BW (17 déc 2012 - 14 :30)

Consignes (à lire) :

☐ Vous devez répondre sur **les feuilles de réponses prévues à cet effet**.

- Aucune autre feuille ne sera ramassée (gardez vos brouillons pour vous).
- Répondez dans les espaces prévus, **les réponses en dehors ne seront pas corrigées** : utilisez des brouillons !
- Ne séparez pas les feuilles à moins de pouvoir les ré-agrafer pour les rendre.
- Aucune réponse au crayon de papier ne sera corrigée.

☐ La présentation est notée en moins, c'est à dire que vous êtes noté sur 20 et que les points de présentation (2 au maximum) sont retirés de cette note.

☐ **Les algorithmes :**

- Tout algorithme doit être écrit dans le langage ALGO (pas de C, CAML ou autre).
- Tout code ALGO non indenté ne sera pas corrigé.
- Tout ce dont vous avez besoin (types, routines) est indiqué en **annexe** (dernière page) !

☐ Durée : 2h00

Des graphes

Exercice 1 (Graphes : Dessiner c'est gagner – *3 points*)

Soit `G` un graphe non orienté dont les sommets sont des entiers de 1 à 8 et dont les sommets adjacents de chaque sommet sont donnés dans le tableau suivant :

Sommet	Sommets adjacents
1	(2,3,4)
2	(1,3,4)
3	(1,2,4)
4	(1,2,3,6)
5	(6,7,8)
6	(4,5,7)
7	(5,6,8)
8	(5,7)

On considérera que lors du parcours du graphe les sommets adjacents d'un sommet donné sont rencontrés dans le même ordre qu'ils sont listés dans le tableau précédent.

1. Représenter graphiquement le graphe correspondant à `G`.
2. Donner la séquence des sommets de `G` obtenus lors du parcours profondeur en commençant sur le sommet 1.
3. Donner la séquence des sommets de `G` obtenus lors du parcours largeur en commençant sur le sommet 1.

Exercice 2 (Graphes : Sans circuit… *(3 points)*)

1. Quelle est, au niveau de la classification de ses arcs, la particularité d'un graphe sans circuit ?
2. Soit $G = < S, A >$ un graphe sans circuit, soient les tableaux *os* et *op* contenant, respectivement, les numéros d'ordre suffixe et préfixe de tous les sommets du graphe G obtenus lors du parcours en profondeur de G. Démontrer que pour une paire quelconque de sommets distincts $u, v \in S$, s'il existe un arc dans G de u à v, alors $os[v] < os[u]$.

Des arbres

Exercice 3 (Validation d'un arbre rouge/noir – *8 pts*)

Dans cet exercice nous allons vérifier qu'un arbre rouge/noir (ARN) vérifie les propriétés qu'on attend de lui.

On rappelle que pour tester si un arbre est un ABR (Arbres Binaires de Recherche*) il faut deux bornes m et M qui doivent encadrer la clef k en racine du sous-arbre testé ($m < k < M$) et qu'il faut ensuite continuer récursivement sur le fils gauche avec les bornes m et k et sur le fils droit avec les bornes k et M.*

1. Rappeler les propriétés concernant la couleur des nœud (couleur de la racine et enchaînement des couleurs.)
2. Rappeler les propriétés concernant la hauteur des ARN.
3. Exprimer, sous forme d'expression logique en langage algo avec des **et**, **ou** et **non**, la condition sur la couleur que doivent vérifier les nœuds internes.
4. À partir des propriété décrites dans les questions précédentes et du principe pour tester les ABR, écrire la fonction récursive `testARN(A,bmin,bmax)` qui teste si `A` (un arbre de type `t_arn`) est un ARN correct.
5. Compléter la fonction d'appel avec le (ou les) test(s) à effectuer sur la racine avant d'appeler la fonction de la question précédante.

Et encore des graphes

Exercice 4 (Bipartite graph – *6 pts*)

Un graphe biparti est un graphe non orienté $G =< S, A, C >$, dans lequel S peut être partitionné en deux ensembles S_1 et S_2 tels que $(u, v) \in A$ implique soit que $u \in S_1$ et $v \in S_2$, soit que $u \in S_2$ et $v \in S_1$. Aucune arête ne doit relier deux sommets d'un même ensemble.

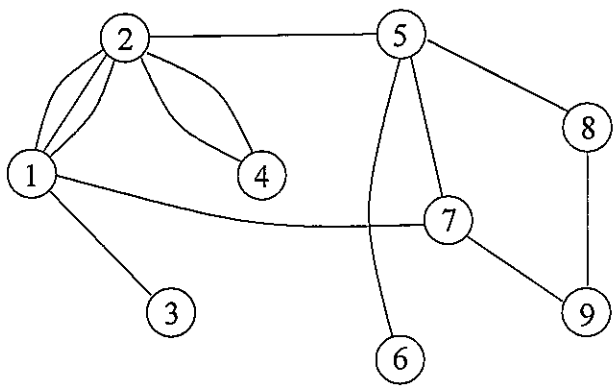


FIGURE 1 – Graphe G_3

1. Le graphe de la figure 1 est-il biparti ? Si oui, donner les deux ensembles S_1 et S_2.
2. On veut tester si un graphe, en représentation dynamique, est biparti. Pour cela on utilise un **parcours profondeur**. La fonction ci-dessous est la fonction d'appel. Écrire la fonction `test_rec`.
   Spécifications : La fonction `biparti (t_graphe_d` G`)` retourne un booléen indiquant si le graphe non orienté G est biparti.

```
algorithme fonction biparti : booleen
    parametres locaux
        t_graphe_d      G

    variables
        t_vect_entiers  marque
        entier          i
        t_listsom       ps
debut
    pour i ← 1 jusqu'a G.ordre faire
        marque[i] ← 0
    fin pour
    ps ← G.lsom
    tant que ps <> NUL faire
        si marque[ps↑.som] = 0 alors
            marque[ps↑.som] ← 1
            si non test_rec (ps, marque) alors
                retourne faux
            fin si
        fin si
        ps ← ps↑.suiv
    fin tant que
    retourne vrai
fin algorithme fonction biparti
```

Annexes

Représentation des arbres bicolores

```
types
    /* déclaration du type t_element */
    t_arn = ↑ t_noeud_arn

    t_noeud_arn = enregistrement
        t_element    cle
        booleen      rouge
        t_arn        fg, fd
    fin enregistrement t_noeud_arn
```

Représentations des graphes

Les graphes utilisés ici sont non valués, les coûts ont donc été enlevés des deux représentations !

Statique :

```
constantes
   Max = 100

types
   t_mat_adj  = Max × Max  entier

   t_graphe_s = enregistrement
       booleen     orient
       entier      ordre
       t_mat_adj   adj
   fin enregistrement t_graphe_s
```

Dynamique :

```
types
    t_listsom = ↑ s_som
    t_listadj = ↑ s_ladj

    s_som      = enregistrement
       entier      som
       t_listadj   succ
       t_listadj   pred
       t_listsom   suiv
    fin enregistrement s_som

    s_ladj       = enregistrement
       t_listsom   vsom
       entier      nbliens
       t_listadj   suiv
    fin enregistrement s_ladj

    t_graphe_d  = enregistrement
       entier     ordre
       booleen    orient
       t_listsom  lsom
    fin enregistrement t_graphe_d
```

Algorithmique - Info-SPE

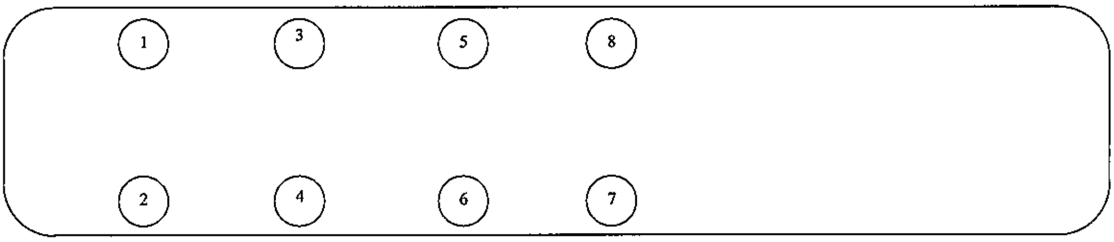
Partiel n° 1

D.S. 311960.66 BW (17 déc 2012 - 14 :30)

Feuilles de réponses

Réponses 1 **(Graphes : Dessiner c'est gagner –** ***3 points*****)**

1. Représenter le graphe correspondant à G.



2. *la séquence des sommets de* G *obtenus lors du parcours profondeur du graphe* G *est :*

3. *la séquence des sommets de* G *obtenus lors du parcours largeur du graphe* G *est :*

Réponses 2 **Graphes : Sans circuit...** ***(3 points)***

1. Quelle est, au niveau de la classification de ses arcs, la particularité d'un graphe sans circuit ?

2. Démontrer que pour une paire quelconque de sommets distincts $u, v \in S$, s'il existe un arc dans G de u à v, alors $os[v] < os[u]$.

Réponses 3 **Validation d'un arbre rouge/noir –** ***8 pts***

1. Rappeler les propriétés concernant la couleur des nœud (couleur de la racine et enchaînement des couleurs) :

2. Rappeler les propriétés concernant la hauteur des ARN :

3. Exprimer, sous forme d'expression logique en langage algo avec des **et**, **ou** et **non**, la condition sur la couleur que doivent vérifier les nœuds internes.

4. **Spécification** : la fonction `testARN(A,bmin,bmax)` teste si `A` (un arbre de type `t_arn`) est un ARN correct. L'arbre passé en argument est **non-vide** et sa racine a les propriétés attendues. La fonction retournera un entier strictement négatif si l'arbre n'est pas un ARN correct et un entier strictement positif à votre discrétion sinon.

algorithme fonction `testARN : entier`
  parametres locaux
    `t_arn`   `A`
    `entier`   `bmin, bmax`
  variables

debut

fin algorithme fonction `testARN`

5. Compléter la fonction d'appel avec le (ou les) test(s) à effectuer (**ligne 6**) sur la racine avant d'appeler la fonction de la question précédente.

```
1  algorithme fonction test_arn : booleen
2    parametres locaux
3      t_arn                 A
4  debut
5    si (A <> NUL) alors
6      /* Completer la condition si dessous */

7      si                                          alors

8        retourne (faux)
8      fin si
9      retourne ((testARN(A, -∞, +∞) < 0))
10   fin si
11   retourne (vrai)
12 fin algorithme fonction test_arn
```

Réponses 4 **(Bipartite graph – *6 pts*)**

1. – Le graphe G_3 est biparti : OUI – NON

   – Si oui : $S_1 =$ ______________________ $S_2 =$ ______________________

2. **Spécifications :** La fonction `test_rec (t_listsom` *ps*, `t_vect_entiers` *marque*) retourne un booléen indiquant si le sous-graphe parcouru à partir du sommet pointé par *ps* est biparti.

```
algorithme fonction test_rec : booleen
    parametres locaux
        t_listsom        ps
    parametres globaux
        t_vect_entiers    marque

    variables
        t_listadj    pa
        entier       s, sadj
debut
```

```
fin algorithme fonction test_rec
```

NOM : .... PRENOM :.. GROUPE :.........

Partiel 1 de Physique

Les calculatrices et les documents ne sont pas autorisés.
Réponses exclusivement sur le sujet

Parie Cours (Sur 5 points)

Les questions 1, 2 et 3 sont indépendantes. (**Préciser les noms des théorèmes ainsi que les identités d'analyse vectorielle utilisés dans les démonstrations)**

1) a- Retrouver l'équation de Faraday-Maxwell

b- Donner une interprétation physique à cette équation

2) a- Utiliser la condition de Lorentz : $div(\vec{A}) + \mu\varepsilon \frac{\partial V}{\partial t} = 0$, pour montrer qu'en régime stationnaire le flux du potentiel vecteur $\vec{A}$ à travers une surface fermée S est nul.

b- Interpréter ce dernier résultat.

3) a- Utiliser une des équations de Maxwell pour retrouver le potentiel vecteur dont dérive le champ magnétique $\vec{B}$.

b- Préciser les propriétés de ce potentiel vecteur.

Exercice 1 (Sur 5 points)

Le potentiel vecteur produit par un courant I traversant un fil infini est :

$$\vec{A}(r) = -\frac{\mu_0 I}{2\pi} \ln(r)\,\vec{e}_z$$

1- Justifier la direction et la variable de dépendance du potentiel vecteur $\vec{A}$.

2- Exprimer le champ magnétique $\vec{B}$ qui dérive de ce potentiel.

3- Exprimer le champ électrique induit $\vec{E}_i$, sachant que $I(t) = I_0.e^{-\frac{t}{\tau}}$ (I_0 et τ sont des constantes).

Exercice 2 ***Partie A*** (Sur 6 points)

Une onde électromagnétique lumineuse (supposée plane, progressive et sinusoïdale) se propage dans l'air suivant une droite (D) du plan (xoz) qui fait un angle $\alpha = 45°$ avec l'axe $O\vec{x}$.

1- Donner les composantes du vecteur d'onde $\vec{k}$ en fonction de k. On donne : $\cos(\alpha) = \sin(\alpha) = \frac{\sqrt{2}}{2}$.

2- Calculer la longueur d'onde λ, la pulsation ω et la fréquence f de l'onde, sachant que $k = \frac{2\pi}{5}.10^7\, rd.m^{-1}$. Préciser le domaine de cette radiation.

3- Ecrire le vecteur champ électrique sachant que cette onde est polarisée rectilignement suivant $O\vec{y}$.

4- En déduire les composantes du vecteur champ magnétique $\vec{B}$ en utilisant la notation complexe.

5-Utiliser les propriétés d'ondes planes pour représenter les vecteurs $(\vec{E},\vec{B},\vec{k})$ dans le trièdre $(O\vec{x},O\vec{y},O\vec{z})$. Calculer B_0 sachant que $E_0 = 10^8 V/m$. On donne c = 3.10^8m/s.

6- Exprimer les composantes du vecteur de Poynting $\vec{S}$. Calculer S_0. $\varepsilon_0 = 9.10^{-12} S.I.$

Partie B (Sur 4 points)

Une onde se propage dans un guide d'onde métallique de section rectangulaire de largeur a et d'épaisseur b. Le milieu du guide est l'air et la vitesse de propagation est c = 3.10^8m/s. Le champ électrique de l'onde s'écrit :

$$\vec{E}(M,t) = E_0 \sin\left(\frac{\pi.x}{a}\right)\sin\left(\frac{\pi.y}{b}\right)\cos(k.z - \omega.t)\,\vec{e}_x$$

1) Utiliser l'équation de d'Alembert pour montrer la relation :

$$\left(\frac{\pi}{a}\right)^2 + \left(\frac{\pi}{b}\right)^2 + k^2 - \frac{\omega^2}{c^2} = 0$$

2- Donner la condition vérifiée par la pulsation ω dans le cas d'une propagation. En déduire la fréquence de coupure f_c . Faire le calcul pour a = 1cm et b = 1cm.

Formulaire

1) Equations de Maxwell

$$div\,(\vec{B}) = 0 \qquad ro\vec{t}\,(\vec{E}) = -\frac{\partial \vec{B}}{\partial t}$$

$$div\,(\vec{E}) = \frac{\rho}{\varepsilon} \qquad ro\vec{t}\,(\vec{B}) = \mu.\vec{J} + \mu\varepsilon\,\frac{\partial \vec{E}}{\partial t}$$

2) Equations aux potentiels

$$\vec{B} = ro\vec{t}\,(\vec{A})$$

$$div\,(\vec{A}) + \mu\varepsilon\,\frac{\partial V}{\partial t} = 0$$

$$\vec{E} = -gra\vec{d}\,(V) - \frac{\partial \vec{A}}{\partial t}$$

3) Composantes du rotationnel en coordonnées cylindriques

$$ro\vec{t}\,(\vec{A}) = \begin{pmatrix} \dfrac{1}{r}\dfrac{\partial A_z}{\partial \theta} - \dfrac{1}{r}\dfrac{\partial A_\theta}{\partial z} \\ \dfrac{\partial A_r}{\partial z} - \dfrac{\partial A_z}{\partial r} \\ \dfrac{1}{r}\dfrac{\partial}{\partial r}(rA_\theta) - \dfrac{1}{r}\dfrac{\partial A_r}{\partial \theta} \end{pmatrix}$$

4) Equation de d'Alembert pour un vecteur $\vec{U}$ qui se propage dans le vide (ou dans l'air).

$$\Delta \vec{U} - \frac{1}{c^2}\frac{\partial^2 \vec{U}}{\partial t^2} = \vec{0}$$

5) Théorème de Green-Ostrogradski

$$\oiint_S \vec{U}.d\vec{S} = \iiint_\tau div\,(\vec{U})\,d\tau$$

6) Théorème de Stokes

$$\oint_C \vec{U}.d\vec{l} = \iint_S ro\vec{t}\,(\vec{U}).d\vec{S}$$

Partiel 1

Durée : trois heures
Documents et calculatrices non autorisés

Nom : Prénom : Groupe :

Consignes :

– ***aucune autre feuille, que celles agrafées fournies pour répondre, ne sera corrigée.***

– aucune réponse au crayon de papier ne sera corrigée.

Exercice 1 (3 points)

1. Via la règle de Cauchy, déterminer la nature de la série $\sum \left(\frac{2n-1}{2n+2}\right)^{n^2}$

2. Déterminer $\lim_{n\to+\infty} \frac{1}{n^{1/n}}$ puis en raisonnant avec un équivalent, déterminer la nature de la série $\sum \frac{1}{n^{1+1/n}}$

Exercice 2 (5,5 points)

Soient $A = \begin{pmatrix} -1 & 4 & 2 \\ 1 & -1 & -1 \\ 0 & 4 & 1 \end{pmatrix}$ et $B = \begin{pmatrix} -1 & -2 & -2 \\ -3 & -1 & -3 \\ 3 & 2 & 4 \end{pmatrix}$.

A et B sont-elles diagonalisables dans $\mathscr{M}_3(\mathbb{R})$? *(Vous devez justifier rigoureusement votre réponse en déterminant* ***OBLIGATOIREMENT*** *avec précision les sous-espaces propres).* Si oui, exhiber D et P.

[suite du cadre page suivante]

Exercice 3 (4 points)

Soient $a \in \mathbb{R}$ et $A = \begin{pmatrix} -1 & a+1 & 0 \\ 1 & a & 1 \\ 3 & -a-1 & 2 \end{pmatrix}$. Discuter de la diagonalisabilité de A dans $\mathscr{M}_3(\mathbb{R})$ suivant les valeurs de a.

N.B. : **la diagonalisation dans les cas favorables n'est pas demandée.**

[suite du cadre page suivante]

Exercice 4 (3 points)

Soit $\Delta : \begin{cases} \mathscr{M}_2(\mathbb{R}) & \longrightarrow \mathbb{R}_2[X] \\ \begin{pmatrix} a & b \\ c & d \end{pmatrix} & \longmapsto (a+d)X^2 + (b+c)X + d - c \end{cases}$

Déterminer la matrice de Δ relativement aux bases canoniques de $\mathscr{M}_2(\mathbb{R})$ et $\mathbb{R}_2[X]$.

Exercice 5 (3,5 points)

Soient $(a, b) \in \mathbb{R}^2$ et $A = \begin{pmatrix} 0 & 1 & 0 \\ 0 & 0 & 1 \\ ab & -(a+b+ab) & a+b+1 \end{pmatrix}$

Discuter de la diagonalisabilité de A dans $\mathscr{M}_3(\mathbb{R})$ suivant les valeurs de a et b.

N.B. : **la diagonalisation dans les cas favorables n'est pas demandée.**

[suite du cadre page suivante]

Exercice 6 (2 points)

Soient E un $\mathbb{R}$-ev de dimension 2, $\mathscr{B} = (e_1, e_2)$ une base de E et $M : \left\{ \begin{array}{ccc} \mathscr{L}(E) & \longrightarrow & \mathscr{M}_2(\mathbb{R}) \\ u & \longmapsto & \mathrm{Mat}_{\mathscr{B}}(u) \end{array} \right.$

Déterminer la matrice de M relativement aux bases canoniques de $\mathscr{L}(E)$ et $\mathscr{M}_2(\mathbb{R})$.