

NOM : PRENOM : GROUPE :

Contrôle 2 Electronique

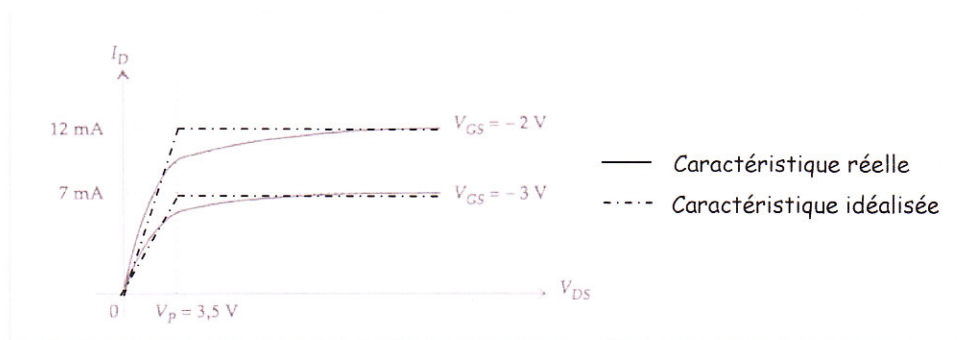
CORRIGÉ

Les calculatrices et les documents ne sont pas autorisés. Le barème est donné à titre indicatif.

Réponses exclusivement sur le sujet

Partie A. Transistors à effet de champ - Polarisation (10 points)Exercice 1. (6 points)

On considère un transistor à effet de champ à jonction canal N, et son réseau de caractéristiques présenté sur le graphique suivant :



Rq : Pour toute utilisation du graphique, travaillez avec les caractéristiques idéalisées.

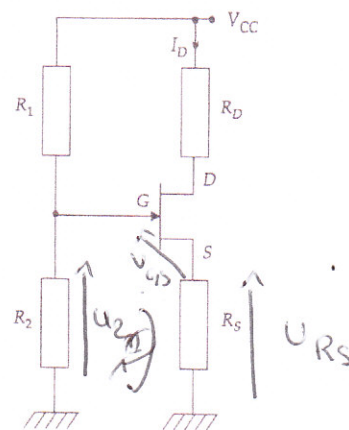
a) On l'inclut dans le montage ci-contre.

On donne :
$$\begin{cases} R_1 = 800\text{ k}\Omega \\ R_2 = 400\text{ k}\Omega \\ V_{CC} = 12\text{ V} \end{cases}$$

On souhaite faire fonctionner le transistor dans sa zone linéaire avec un point de polarisation défini par :

$$V_{DS} = 4\text{ V et } V_{GS} = -3\text{ V}$$

Déterminer les valeurs des deux résistances R_D et R_S .



$V_{GS} = -3\text{ V} \Rightarrow I_D = 7\text{ mA}$ car on veut faire fonctionner le transistor dans sa zone linéaire.

De plus, comme $I_G = 0$, R_1 et R_2 sont en série car parcourues par le même courant.

$$\Rightarrow u_2 = \frac{R_2}{R_1 + R_2} V_{CC} \quad (\text{PDT}).$$

$$= \frac{400 \cdot 10^3}{1200 \cdot 10^3} \times 12 = 4\text{ V}.$$

La loi des mailles nous donne : $U_2 - V_{GS} - U_{RS} = 0$.

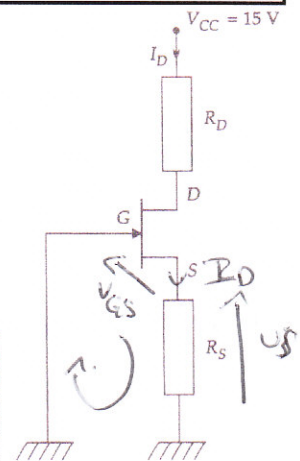
$$\text{i.e. } U_2 - V_{GS} - R_S \cdot I_D = 0 \Rightarrow R_S = \frac{U_2 - V_{GS}}{I_D} = 1 \text{ k}\Omega.$$

Puis, on a $V_{CC} = R_D I_D + R_S I_D + U_{DS}$

$$\Rightarrow R_D = \frac{V_{CC} - R_S I_D - U_{DS}}{I_D} = \frac{1}{7} \text{ k}\Omega.$$

b) On l'inclut dans le montage ci-contre.

Déterminer la condition sur la valeur de la résistance R_D ainsi que la valeur de R_S pour que le transistor soit polarisé dans sa zone de fonctionnement linéaire avec $V_{GS} = -2\text{V}$



On veut polariser le transistor dans sa zone linéaire avec $V_{GS} = -2\text{V}$.

$\Rightarrow I_D = 12 \mu\text{A}$ (par lecture du graphe).

La loi des mailles donne $U_S + V_{GS} = 0 \Rightarrow R_S = -\frac{V_{GS}}{I_D}$

$$\Rightarrow R_S = \frac{2}{12 \cdot 10^{-3}} = \frac{1}{6} \text{ k}\Omega.$$

De plus, $V_{CC} = R_D I_D + U_{DS} + R_S I_D \Rightarrow R_D = \frac{V_{CC} - U_{DS} + V_{GS}}{I_D}$.

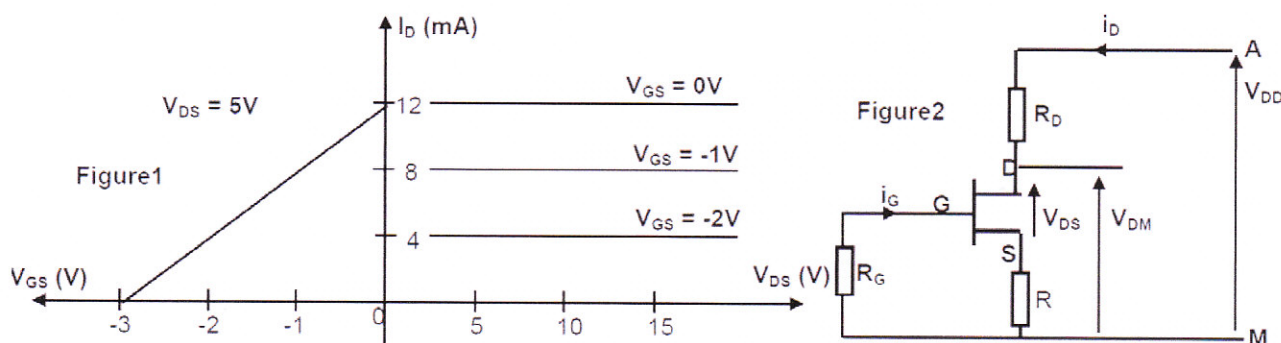
On veut que le transistor soit polarisé dans sa zone linéaire. $\Rightarrow U_{DS} > 3,5$.

$$\Rightarrow R_D < \frac{15 - 3,5 - 2}{12 \cdot 10^{-3}} = \frac{9,5}{12} \text{ k}\Omega.$$

Exercice 2. (4 points)

On considère un Transistor à Effet de Champ dont les caractéristiques sont données dans la figure 1. Ce TEC est utilisé dans le montage figure 2. On donne :

- ✓ Tension d'alimentation $V_{DD} = 12V$
- ✓ Le point de fonctionnement est choisi tel que la tension $V_{DM} = 8V$.



- a) Calculer l'intensité du courant I_D sachant que $R_D = 1k\Omega$ et en déduire la tension V_{GS} .

$$\text{On a } V_{DD} = V_{DS} + R_D I_D.$$

$$\Rightarrow I_D = \frac{12 - 8}{1 \cdot 10^3} = 4 \text{ mA}.$$

D'après le graphe, on a donc $V_{GS} = -2V$.

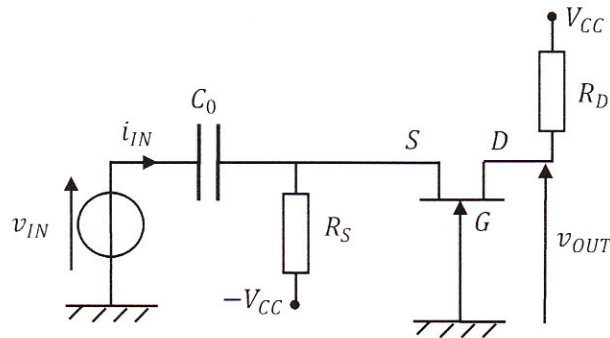
- b) Déterminer la valeur de la résistance R_S

$$i_g \text{ étant nul, on a } R \cdot I_D + V_{GS} = 0$$

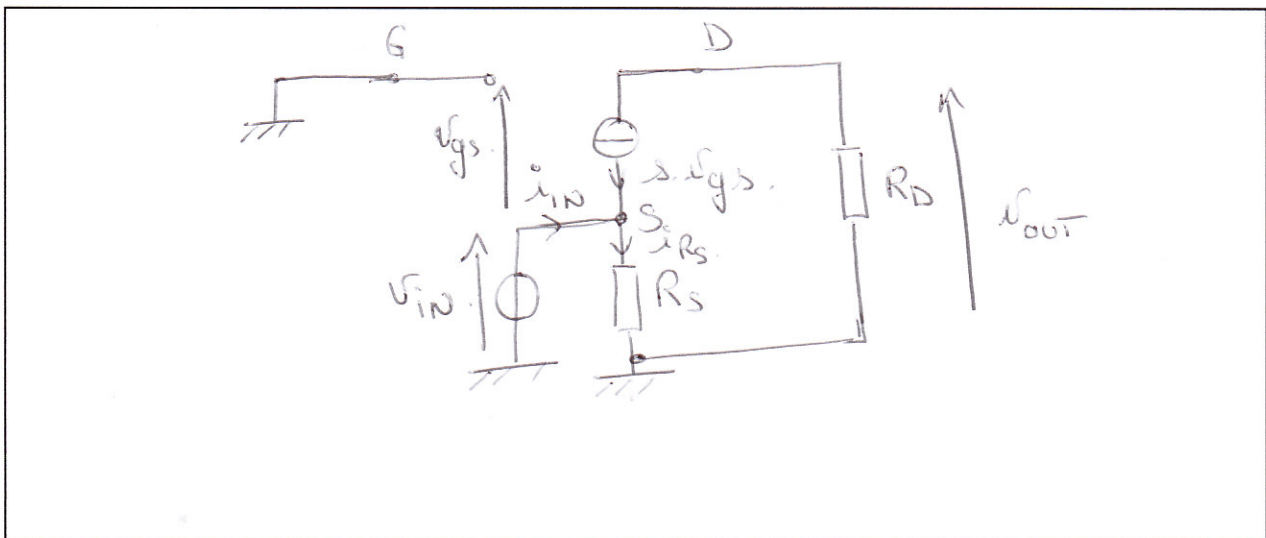
$$\Rightarrow R = \frac{2}{4 \cdot 10^{-3}} = 500 \Omega.$$

Partie B. Transistors à effet de champ - Petits signaux (5 points)

Dans le schéma ci-dessous, le transistor à effet de champ est monté en grille commune.



a) Dessiner le schéma équivalent petits signaux du montage.



b) Déterminer l'amplification en tension de ce montage.

Rq : On pourra exprimer les tensions d'entrée et de sortie en fonction de v_{gs} .

$$v_{OUT} = -R_D \cdot g_m \cdot v_{gs} \quad (\text{loi d'Ohm}).$$

$$v_{IN} + v_{gs} = 0 \Rightarrow v_{IN} = -v_{gs}.$$

$$\Rightarrow A_v = \frac{v_{OUT}}{v_{IN}} = \frac{-R_D \cdot g_m \cdot v_{gs}}{-v_{gs}} = g_m \cdot R_D.$$

- c) Quelle est l'expression de l'impédance d'entrée $Z_e = \frac{v_{IN}}{i_{IN}}$ de ce circuit. Simplifier cette expression si $R_S \gg \frac{1}{s}$.

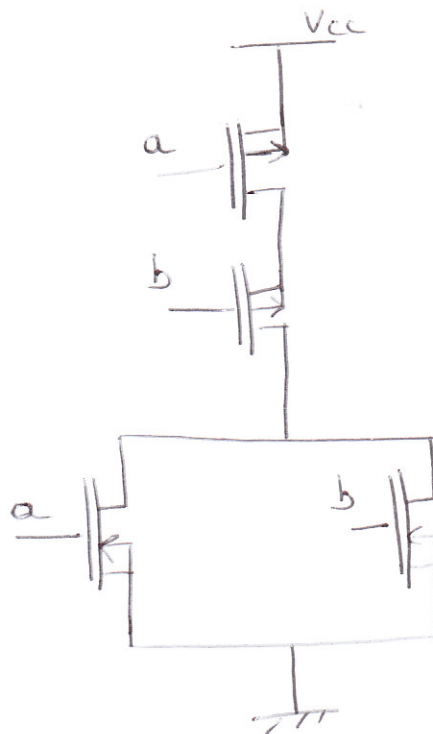
$$v_{IN} = -v_{gs}$$

$$i_{IN} + s \cdot v_{gs} = i_{R_S} = \frac{v_{IN}}{R_S} = -\frac{v_{gs}}{R_S} \Rightarrow i_{IN} = -v_{gs} \left(s + \frac{1}{R_S} \right)$$

$$\Rightarrow Z_e = \frac{v_{IN}}{i_{IN}} = \frac{1}{s + \frac{1}{R_S}} \approx \frac{1}{s} \text{ si } R_S \gg \frac{1}{s}$$

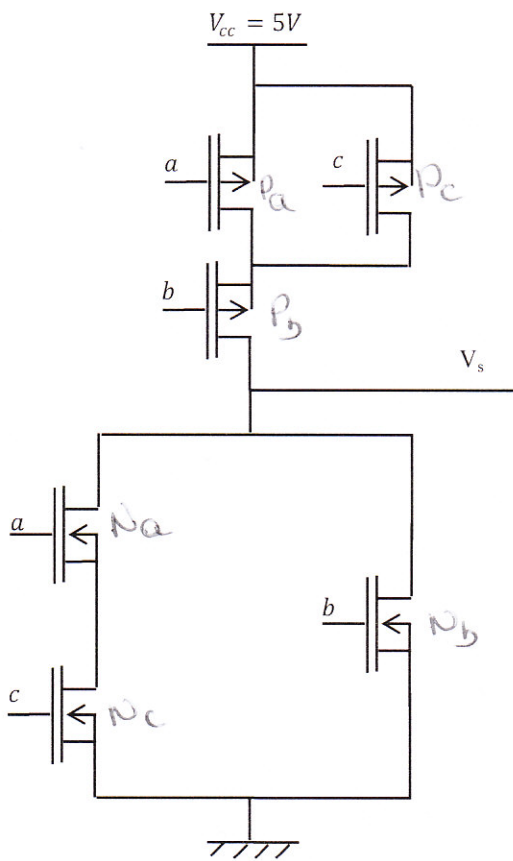
Partie C. Transistors MOS et Portes Logiques (5 points)

- a) Donnez le schéma d'une porte NOR réalisée en technologie CMOS.



b) Soit le montage suivant : De quelle fonction logique s'agit-il ? Justifiez votre réponse.

Rq : Vous donnerez le résultat sous la forme d'une équation logique.



On remarque que :

$(P_a \parallel P_c) \text{ s'écrit } P_b$.

$(N_a \text{ s'écrit } N_c) \parallel N_b$.

\Rightarrow Il y a complémentarité
Il suffit donc d'étudier
un seul des 2 étages.

On sait que les MOS sont
conducteurs si $V_{gs} = -5V$.

\Rightarrow Si $a = 0$, alors P_a conducteurs.

Idem pour les autres
MOS.

On aura donc $V_s = 5V$ (i.e $S = 1$) si :

$(P_a \text{ ou } P_c \text{ conducteurs}) \text{ ET } P_b \text{ conducteur.}$

$$\Rightarrow S = \overline{b} \cdot (\overline{a} + \overline{c})$$