模拟与数字电子技术复习 2021.12 (仅供参考)

考试

时间

第18周 周二 (2022年1月4日)

下午: 16:00~18:00



答 疑



时间和安排

• 线上答疑: 周一晚上7: 30-9: 00

腾讯会议: 820-492-159

• 线下答疑: 周二 (2022年1月4日)

上午: 9:00~11:30

地点: 机电215

3

考试要求



- 先做简单的,不会的放在最后考虑
- 写出详细步骤, 按步骤给分
- 最后的计算结果一定要给出单位
- 带计算器
- 独立完成,不要为难其他同学

4

M1 半导 体 极 管 和 晶 体 管

M2 **M3** 放 基 集 本 成 大 放 运 电 算 大 路 放 电 中 的 路 大 器 反 及

及

应

用

M4 M5

馈

直流电源

模拟电子技术

核心:效大 (晶体管) +集成运效应用电路

学会从工程的角度看问题!

其它

半导体二极管和晶体管

教学重点: 半导体器件的外部特性

●二极管:

单向导电性

电路分析: 先判断二极管何时导通、截止,再分情况具体讨论。

多个二极管: 压差最大者优先导通, 并钳位

●稳压管(特殊的二极管):

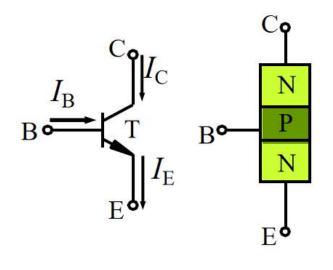
工作在反向击穿区限流电阻、稳压值

●晶体管

类型: NPN、PNP

材料: 硅、锗

晶体管输入、输出特性曲线



放大区:

e 结正偏, c 结反偏。 $I_C = \beta I_B$

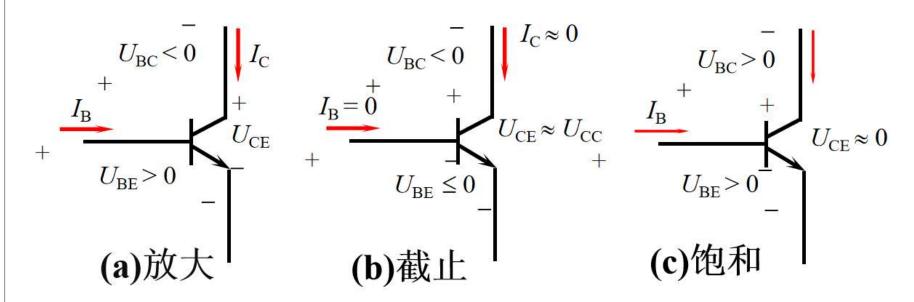
饱和区:

e、c 结正偏。BI_B≥I_C

截止区:

e 结反偏或零偏。 $I_R = 0$

晶体管的三种工作状态



模拟电路

放大状态

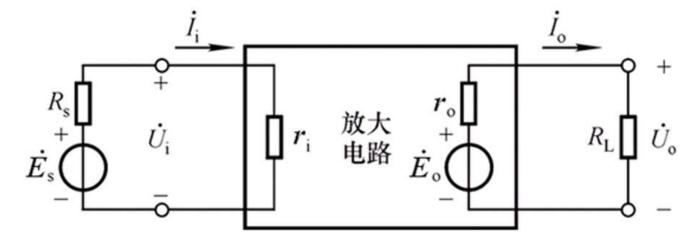
数字电路

开关状态!

基本放大电路

教学重点: 放大电路的分析方法

●放大电路示意图:



• 放大电路分析方法

静态:由直流通路求 IBQ、ICQ、UCEQ

动态:由交流通路得微变等效电路求 Au、ri、ro

直流通路画法: C开路

交流通路画法: C短路, Ucc 为交流地

●共射放大电路

类型: 固定偏置、分压式偏置放大电路

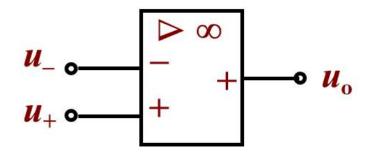
特点: A_n < 0, 输入和输出电压波形反相!

电压放大倍数较高

●射极输出器 (共集放大电路)

特点: $A_{u}\approx 1$,输入和输出电压波形同相。不具有电压放大能力,具有电流放大能力! \mathbf{r}_{i} 高、 \mathbf{r}_{o} 很低

集成运算放大器及应用



教学重点:能够熟练运用虚短和虚断进行电路分析

● 线性区(虚短+虚断):信号运算

● 非线性区 (虚断): 电压比较器

● 运算电路

- 1. 特点: 负反馈, 工作在线性区
- 2. 分析依据:

虚短: U₊=U_;

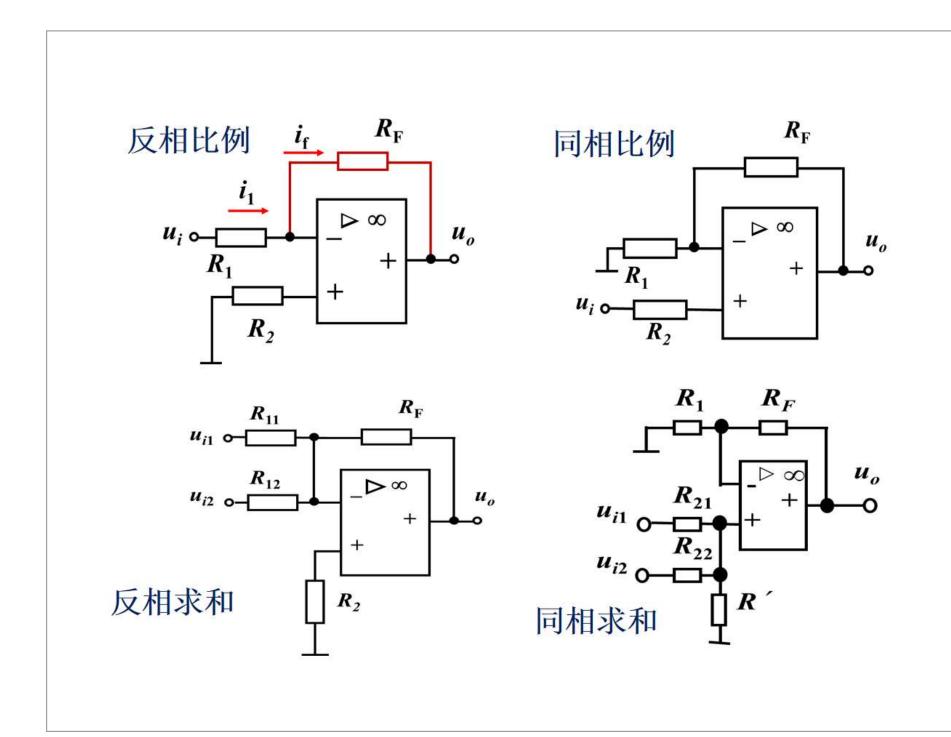
虚断: I₊= I₋= 0

3. 类型:

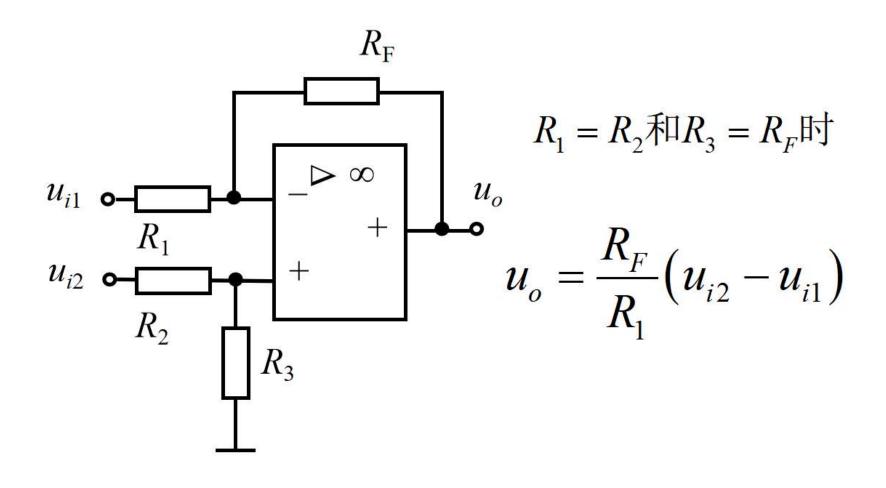
比例 -- 反相, 同相

求和一反相,同相

加减运算, 积分运算(定性)



差分运算电路(对称)

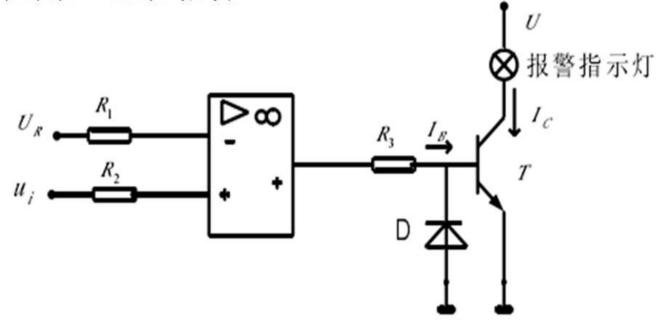


● 电压比较器

特点:运放开环,Uo=±Uomax

类型: 同相输入、反相输入

应用: 监控报警



●交流负反馈的类型(组态)

从输出端的采样方式来看: 电压反馈、电流反馈 从反馈信号在输入端的叠加方式来看: 串联反馈、并联反馈

●交流负反馈对放大电路性能的影响

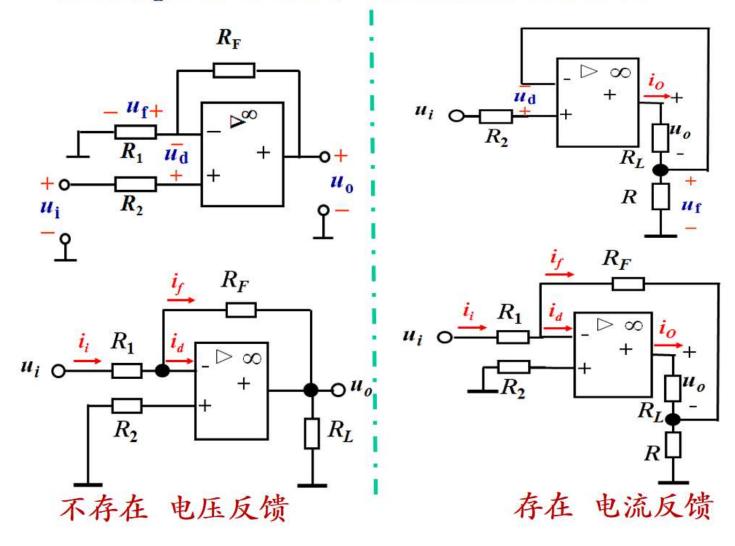
降低A; 提高A稳定性; 改善波形失真, 改变ri、ro;

	串联电压	串联电流	并联电压	并联电流
$r_{\rm i}$	增大	增大	减小	减小
$r_{\rm o}$	减小	增大	减小	增大

电压、电流反馈判断技巧:

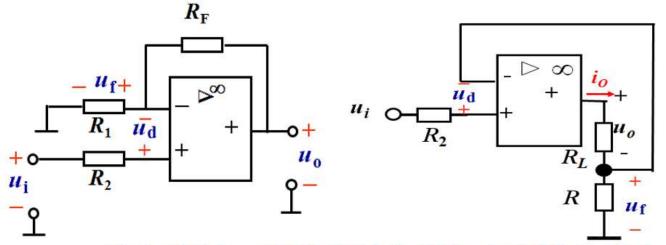
看输出端!

令负载R_L两端电压为0,看反馈是否仍然存在?



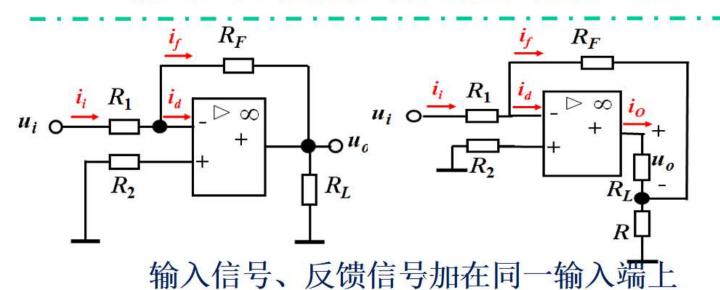
串联、并联反馈判断:

看输入端!



串联反馈

输入信号、反馈信号分别加在两输入端上



并联反馈

● 正弦波振荡电路

振荡电路构成: 放大电路、正反馈网络、

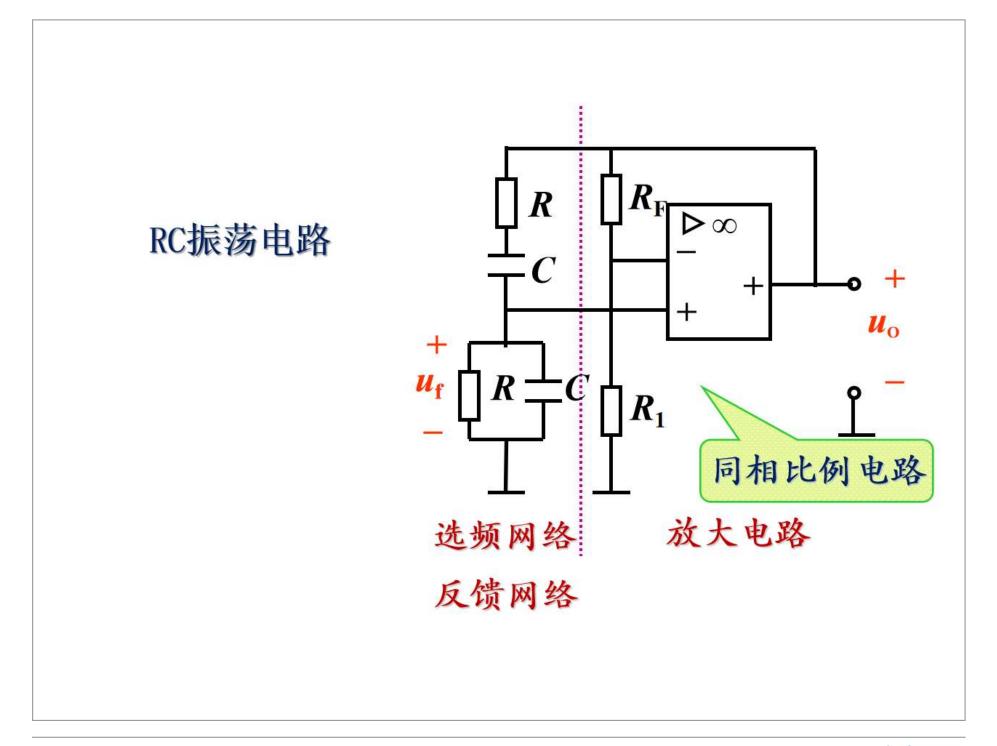
选频网络、稳幅环节。

等幅振荡条件: AF=1

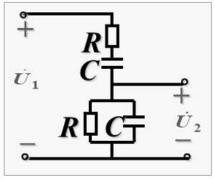
幅值条件 | AF | = 1

相位条件 $\varphi_A + \varphi_F = 2n\pi$ 正反馈

起振条件: |AF|>1

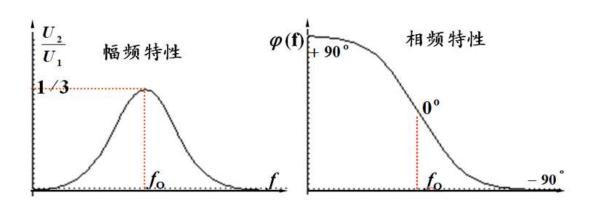


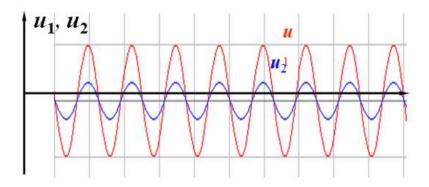
RC串并联网络传输特性



$$F = \frac{1}{3 + j(\frac{\omega}{\omega_o} - \frac{\omega_o}{\omega})}$$

$$f = f_o$$
时 $F = \frac{1}{3}$ 有最大值 u_2 与 u_1 同相





起振及稳定振荡的条件

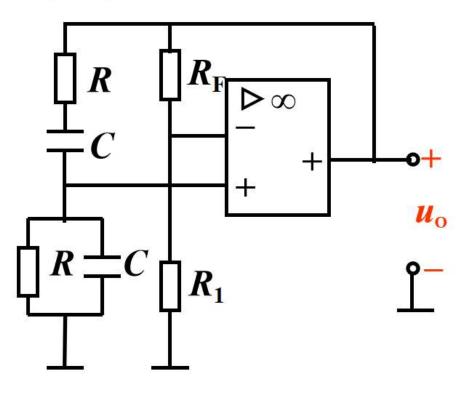
起振条件 $|A_uF| > 1$, 因为 |F| = 1/3, 则

$$A_u = 1 + \frac{R_F}{R_1} > 3$$

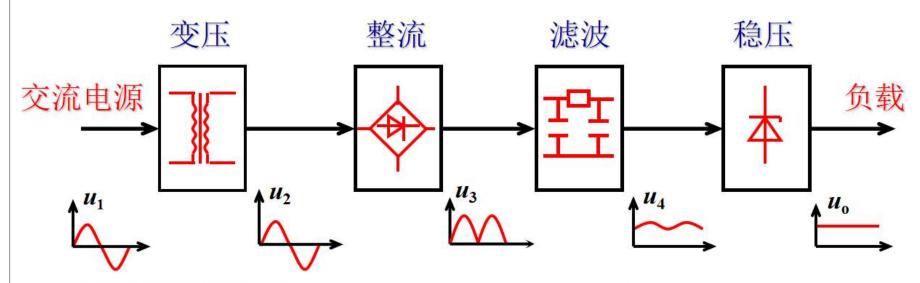
要求 R_F 大于 $2R_1$

稳定振荡条件 $A_{\mu}F$ = 1

$$A_{u} = 1 + \frac{R_{F}}{R_{1}} = 3$$
要求 R_{F} 等于2 R_{1}



9.1 直流电源的组成及作用



电源变压器:将交流电网电压 u_1 变为合适的交流电压 u_2 。

整流电路: 将交流电压 u_2 变为脉动的直流电压 u_3 。

滤波电路: 将脉动直流电压u3转变为平滑的直流电压u4。

稳压电路: 清除电网波动及负载变化的影响,保持输出

电压u。的稳定。

29

数字电子技术

逻辑电路的分析和设计方法 常用数字芯片的使用

S8

移

位

寄

存

器

及

应

用

S2 **S**3 S1 数字基 逻辑代 中 规 模 数 础 组 和 和 合 小 逻 逻 规 模组合逻 辑 辑 电 路 辑 组合逻辑电路

S5 S7 S4 S6 单 计 触 时 发 数 稳 序 逻 器 器 无 芯 稳 辑 及 应 片 和 分 析 及 用 5 5 5 应 和 设 用 定 计 时 时序逻辑电路

S9 S10 模 半 导 拟 体 量 存 和 数字量 储 和 可 的 编 转 程 换 逻 辑

数字基础和逻辑门

- ●数制转换
- ●逻辑电平
- ●逻辑门 与、或、非、与非、或非、异或、同或门
- ●逻辑门的电路特性 三态门、OC门,集成门电路特性

"与"门(AND)

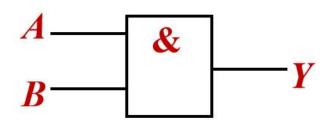
真值表

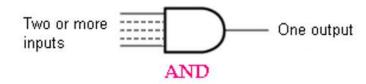
A	В	Y
0	0	0
0	1	0
1	0	0
1	1	1

有"0"出"0" 全"1"出"1"

逻辑表达式 $Y = A \cdot B$

逻辑符号图





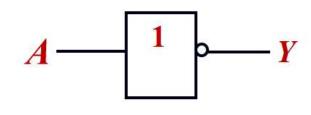
"非"门(NOT)

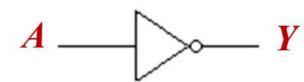
真值表

A	Y
0	1
1	0

逻辑表达式 $Y = \overline{A}$

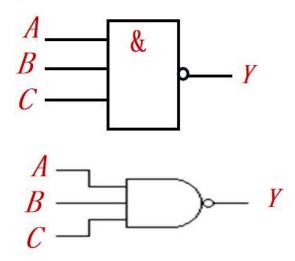
逻辑符号





与非门电路 (NAND)

逻辑符号



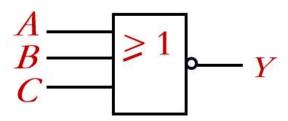
逻辑表达式 $Y = \overline{ABC}$

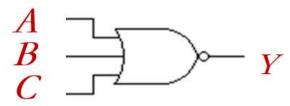
真值表

A	В	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

或非门电路 (NOR)

逻辑符号





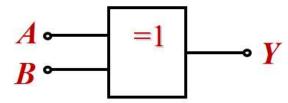
逻辑表达式 $Y = \overline{A + B + C}$

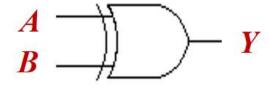
真值表

A	В	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

异或门 (XOR)

逻辑符号





逻辑表达式

$$Y = A\overline{B} + \overline{A}B$$
$$= A \oplus B$$

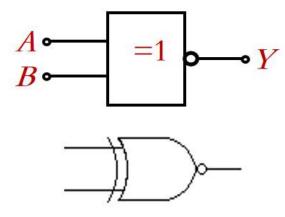
真值表

A	В	Y
0	0	0
0	1	1
1	0	1
1	1	0

输入相同输出为"0" 输入相异输出为"1"

同或门 (XNOR)

逻辑符号



逻辑表达式

$$Y = \overline{AB} + AB = \overline{A \oplus B}$$
$$= A \odot B$$

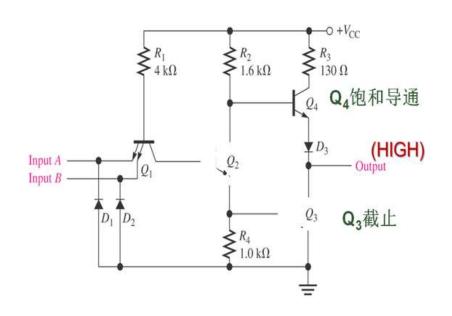
真值表

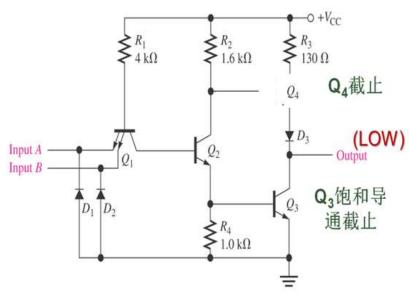
\boldsymbol{A}	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

输入相同输出为"1" 输入相异输出为"0"

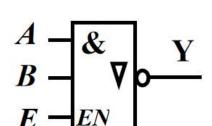
集成门电路特性

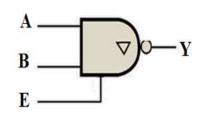
推拉式输出



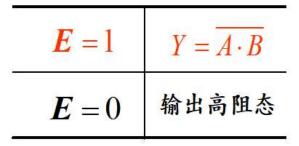


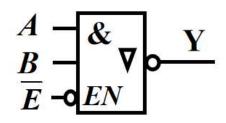
三态门

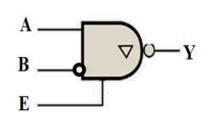




功能表



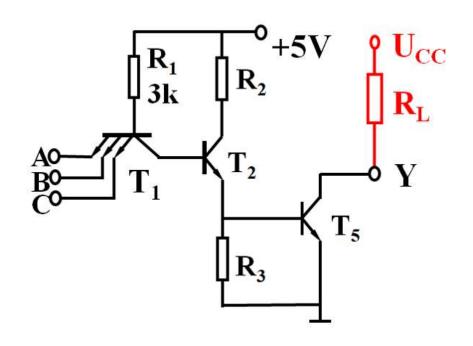




功能表

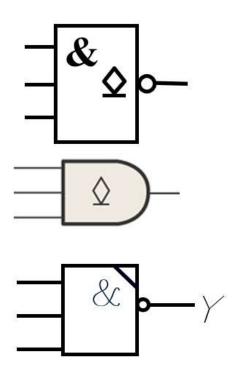
$\overline{E} = 0$	$Y = \overline{A \cdot B}$	
$\overline{E} = 1$	输出高阻态	

OCI]



使用时输出端需接一上拉负 载电阻R_L及电源

逻辑符号



输出逻辑1, Y相当于悬空 输出逻辑0, Y相当于接地

集成门电路特性及参数

- > 噪声容限
- > 扇出系数
- > 传输延迟时间
- ▶ 竞争-冒险现象

小规模组合逻辑电路和逻辑代数

- ●逻辑代数
- ●小规模组合逻辑电路的分析和设计方法

逻辑代数运算法则

1.
$$A + 0 = A$$

7.
$$A \cdot A = A$$

2.
$$A + 1 = 1$$

8.
$$A \cdot \overline{A} = 0$$

3.
$$A \cdot 0 = 0$$

9.
$$\bar{A} = A$$

4.
$$A \cdot 1 = A$$

10.
$$A + AB = A$$

5.
$$A + A = A$$

11.
$$A + \overline{A}B = A + B$$

6.
$$A + \overline{A} = 1$$

12.
$$(A + B)(A + C) = A + BC$$

德摩根定理

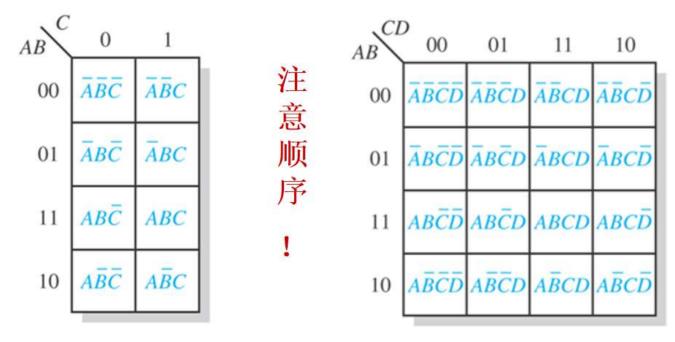
$$\overline{\mathbf{XYZ}} = \overline{\mathbf{X}} + \overline{\mathbf{Y}} + \overline{\mathbf{Z}}$$

$$\overline{X + Y + Z} = \overline{X}\overline{Y}\overline{Z}$$

Break the bar, change the sign

卡诺图化简

卡诺图中逻辑相邻与几何相邻一致!



三变量卡诺图

四变量卡诺图

逻辑函数的表示方法:

逻辑符号图 逻辑表达式 逻辑状态表 (真值表) 卡诺图 输入输出波形

---各种形式间的转换

小规模 (SSI) 组合逻辑电路分析和设计

- 1. 分析: 电路图→表达式→状态表→结论
- 2. 设计:要求→状态表→表达式→逻辑电路图

状态表→表达式:

挑出输出 Y=1 的行的输入组合;

写<u>乘积项</u>: "0" \rightarrow 反变量, "1" \rightarrow 原变量;

 $Y = \sum$ 乘积项;

最小项

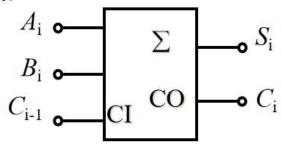
逻辑代数或卡诺图化简→最简与或形式 反演律(摩根定律)→最简与非形式

常用中规模组合逻辑芯片及应用

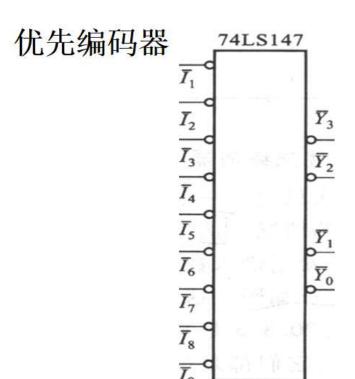
- 常用中规模组合逻辑芯片
 - ✓ 全加器
 - ✓ 编码器
 - ✓ 译码器

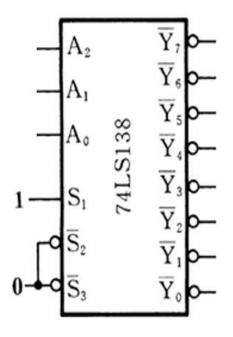
- ●✓基势押选模芯片的组合逻辑电路设计
 - ✓ 数据强强、数据选择器)
 - ✓ 数码比较器
 - ✓ 奇偶校验器

全加器

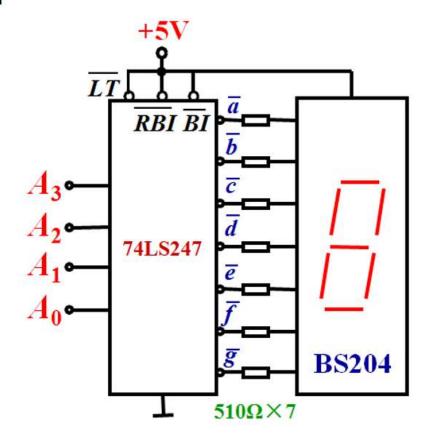


最小项译码器

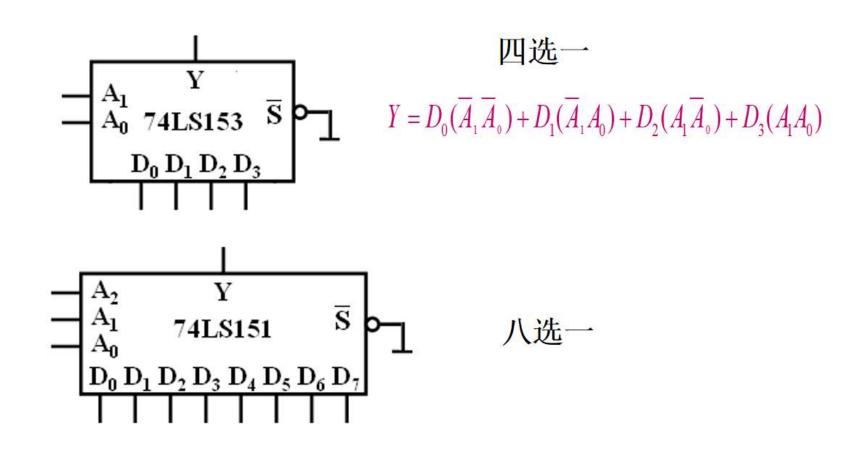




译码显示电路



数据选择器



触发器及应用

- 基本RS触发器
- 边沿出发的D、JK触发器(逻辑符号、功能表、特征方程、转移方程)
- 异步(直接)复位和异步(直接)清零端子

时序逻辑电路的分析和设计

- 时序逻辑电路的认识同步时序逻辑和异步时序逻辑电路摩尔型(无输入信号)和米勒型(有输入信号)电路
- 时序逻辑电路的一般分析方法

• 时序逻辑电路一般设计方法

常用中规模计数器芯片

任意进制计数器的构成和分析

能看懂功能表和典型时序图

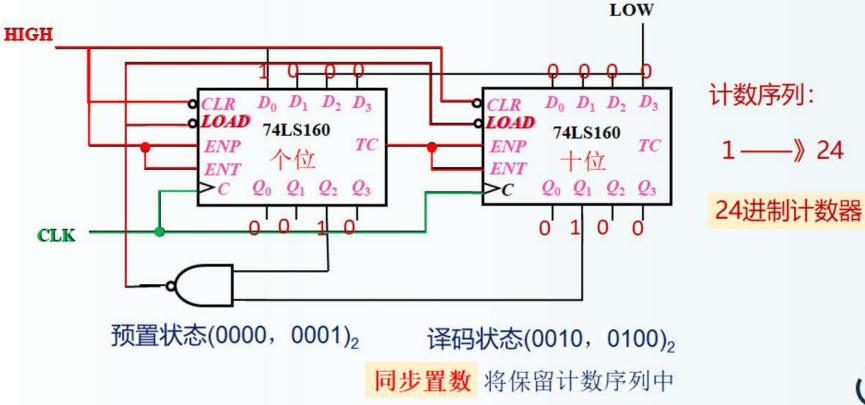
掌握清零或置数法构成任意进制计数器的方法

掌握计数器芯片级联的方法



级联基础上构成任意进制计数器

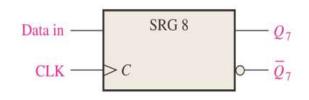
练习:分析计数器的进制

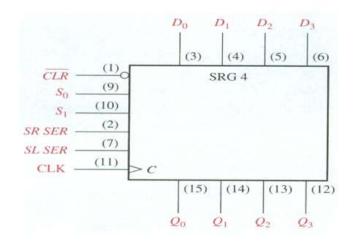


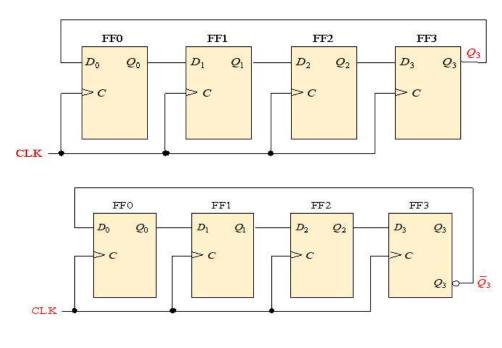


移位寄存器及应用

- 移位寄存器的符号、工作特点、输入输出关系
- 环形和扭环形移位计数器的特点与应用







数一模与模一数转换器是计算机与外部设备的重要接口,也是数字测量和数字控制系统的重要部件

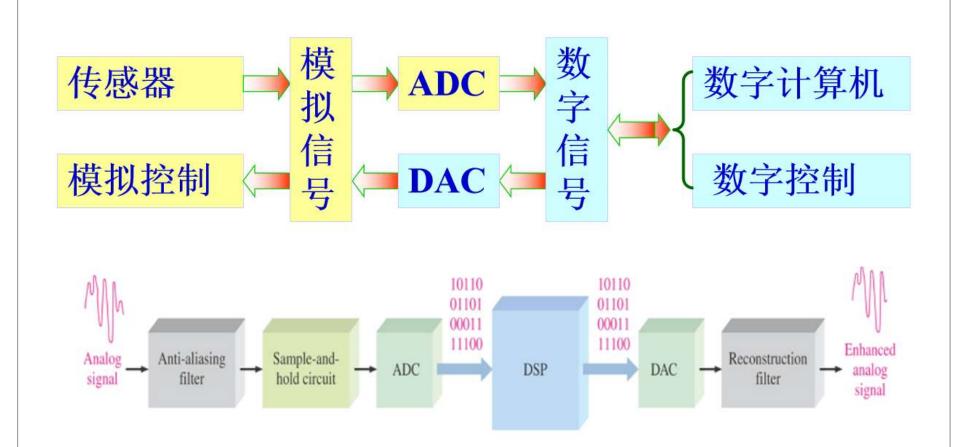
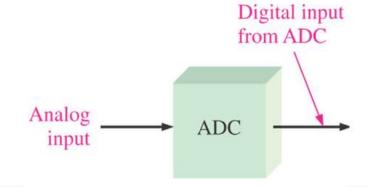
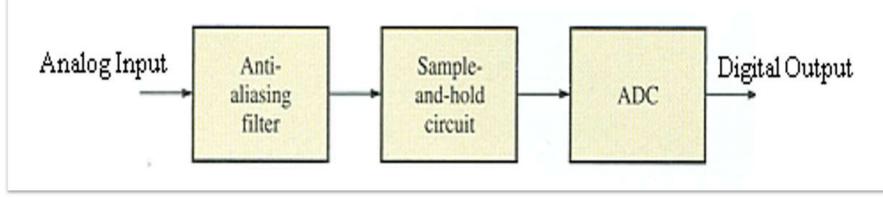


图 13.1.2 典型数字信号处理系统基本框图

A/D转换电路







抗混叠滤波

采样保持

模数转换

A/D转换器

任务: 把模拟量转换成数字量

类型: 逐次逼近型 (原理)

双积分型 (原理)

• • • • •

寄

语



青春不可逆期望珍惜,日子,自家舒展地认真过好平凡普通日子,

60