



第七章 时序逻辑电路的分析和设计

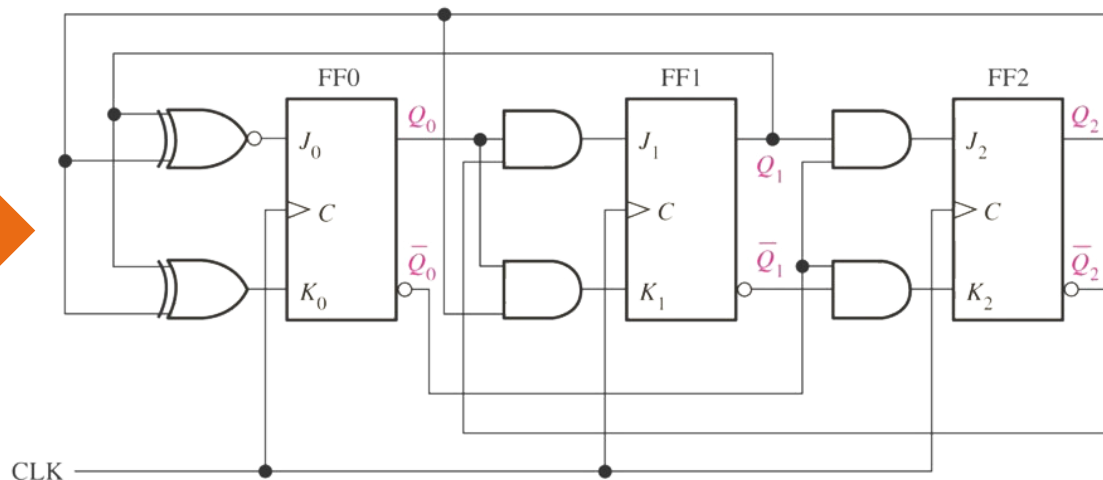
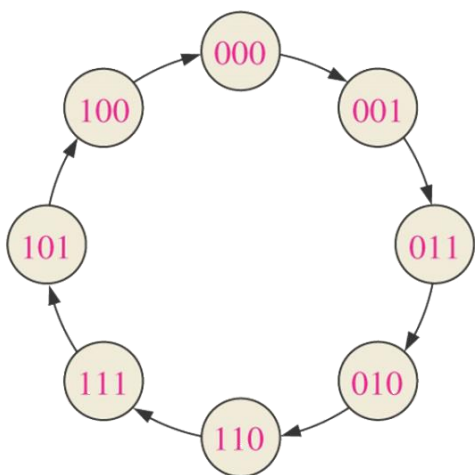
第八章 常用时序逻辑电路芯片

- 时序逻辑电路认识（7.1）
- 时序逻辑电路的分析（7.2）
- 时序逻辑电路的设计（7.3）
- 计数器（8.1）
- 寄存器（8.2）



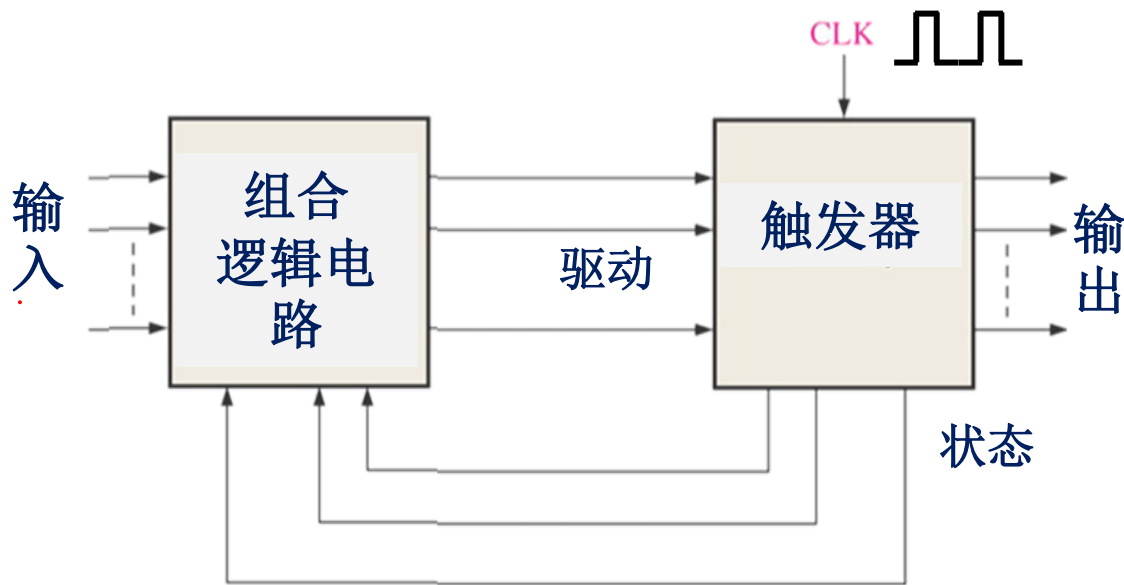
§7.3 时序逻辑电路的设计

设计一个能满足指定状态转换规律的**电路**





时序逻辑电路框图



思考：

为满足电路从当前状态（初态）到下一指定状态（次态）的转换，**触发器的输入应该满足什么条件？**



触发器的状态转移关系

触发器的状态转移表给出触发器从一种状态变成另一种状态时输入应该满足的关系。

JK触发器

状态转移表

输出状态的变化		触发器的输入	
Q^n	Q^{n+1}	J	K
0	→ 0	0	X
0	→ 1	1	X
1	→ 0	X	1
1	→ 1	X	0

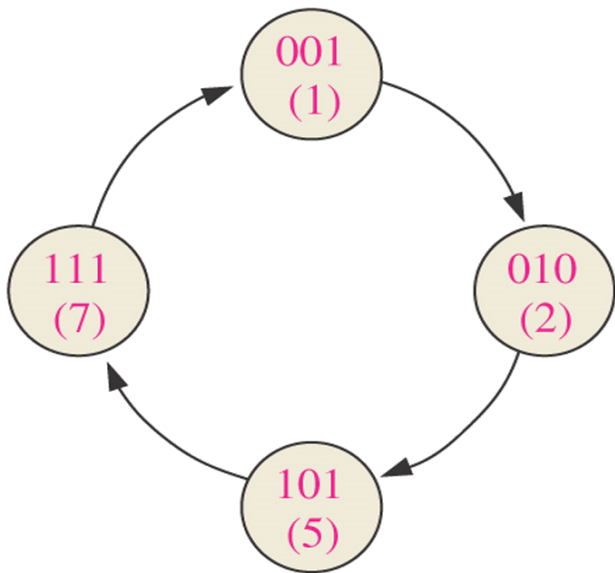
状态表

J	K	Q	Q^{n+1}
0	0	0	0
0	0	1	1
1	0	0	1
1	0	1	1
0	1	0	0
0	1	1	0
1	1	0	1
1	1	1	0



同步时序逻辑电路设计举例

设计一个满足下图所示序列的计数电路



1) 写出状态转换表

当前状态			下一状态		
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
0	0	1	0	1	0
0	1	0	1	0	1
1	0	1	1	1	1
1	1	1	0	0	1



2) 由状态转换关系画出和各触发器在输入端对应的卡诺图

当前状态			下一状态		
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
0	0	1	0	1	0
0	1	0	1	0	1
1	0	1	1	1	1
1	1	1	0	0	1

输出状态的改变		触发器的输入	
Q^n	Q^{n+1}	J	K
0	→ 0	0	X
0	→ 1	1	X
1	→ 0	X	1
1	→ 1	X	0

Flip-Flop 2

J_2

Q_2Q_1	Q_0	
	0	1
00	X	0
01	1	X
11	X	X
10	X	X

K_2

Q_2Q_1	Q_0	
	0	1
00	X	X
01	X	X
11	X	1
10	X	0



2) 画出和各触发器输入对应的卡诺图

当前状态			下一状态		
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
0	0	1	0	1	0
0	1	0	1	0	1
1	0	1	1	1	1
1	1	1	0	0	1

输出状态的改变		触发器的输入	
Q^n	Q^{n+1}	J	K
0	→ 0	0	X
0	→ 1	1	X
1	→ 0	X	1
1	→ 1	X	0

Flip-Flop 1

Q_2Q_1		Q_0	
		0	1
J_1	00	X	1
	01	X	X
	11	X	X
	10	X	1

Q_2Q_1		Q_0	
		0	1
K_1	00	X	X
	01	1	X
	11	X	1
	10	X	X



2) 画出和各触发器输入对应的卡诺图

当前状态			下一状态		
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
0	0	1	0	1	0
0	1	0	1	0	1
1	0	1	1	1	1
1	1	1	0	0	1

输出状态的改变		触发器的输入	
Q^n	Q^{n+1}	J	K
0	→ 0	0	X
0	→ 1	1	X
1	→ 0	X	1
1	→ 1	X	0

Flip-Flop 0

J_0

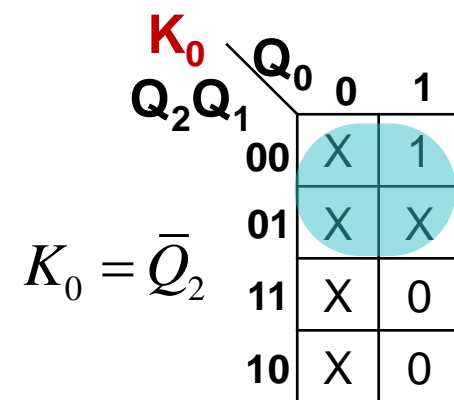
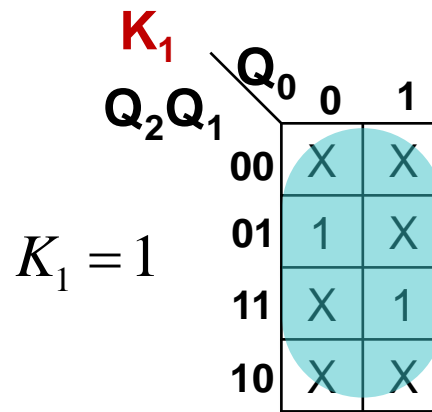
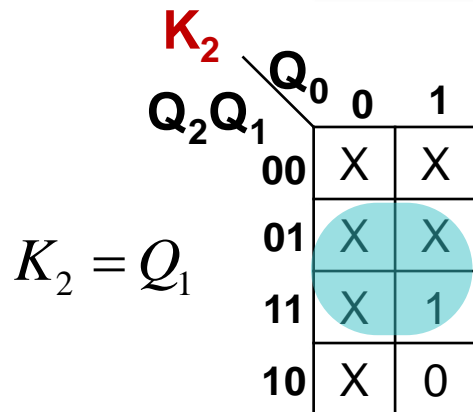
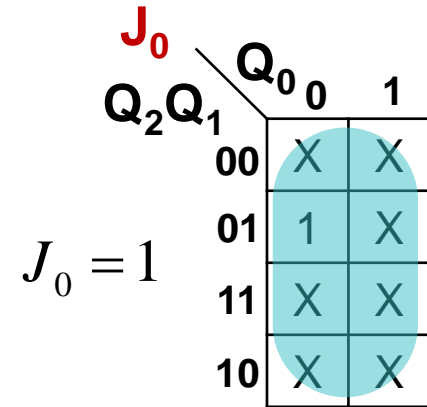
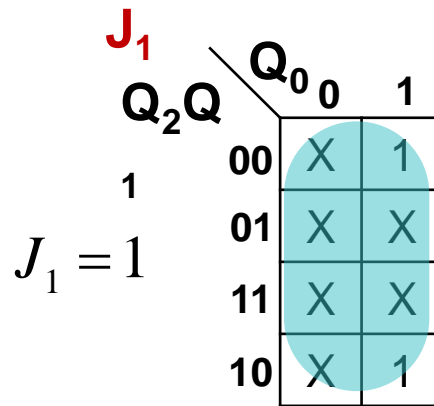
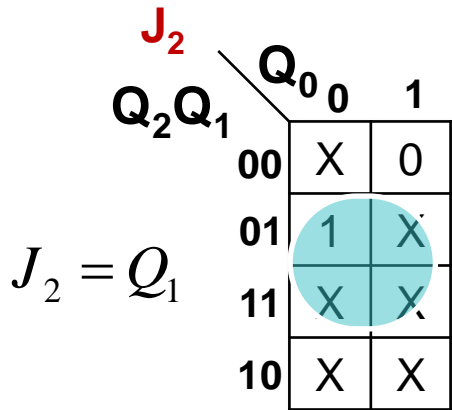
Q_2Q_1		Q_0	
		0	1
00		X	X
01		1	X
11		X	X
10		X	X

K_0

Q_2Q_1		Q_0	
		0	1
00		X	1
01		X	X
11		X	0
10		X	0



3) 由卡诺图得到各触发器的驱动方程



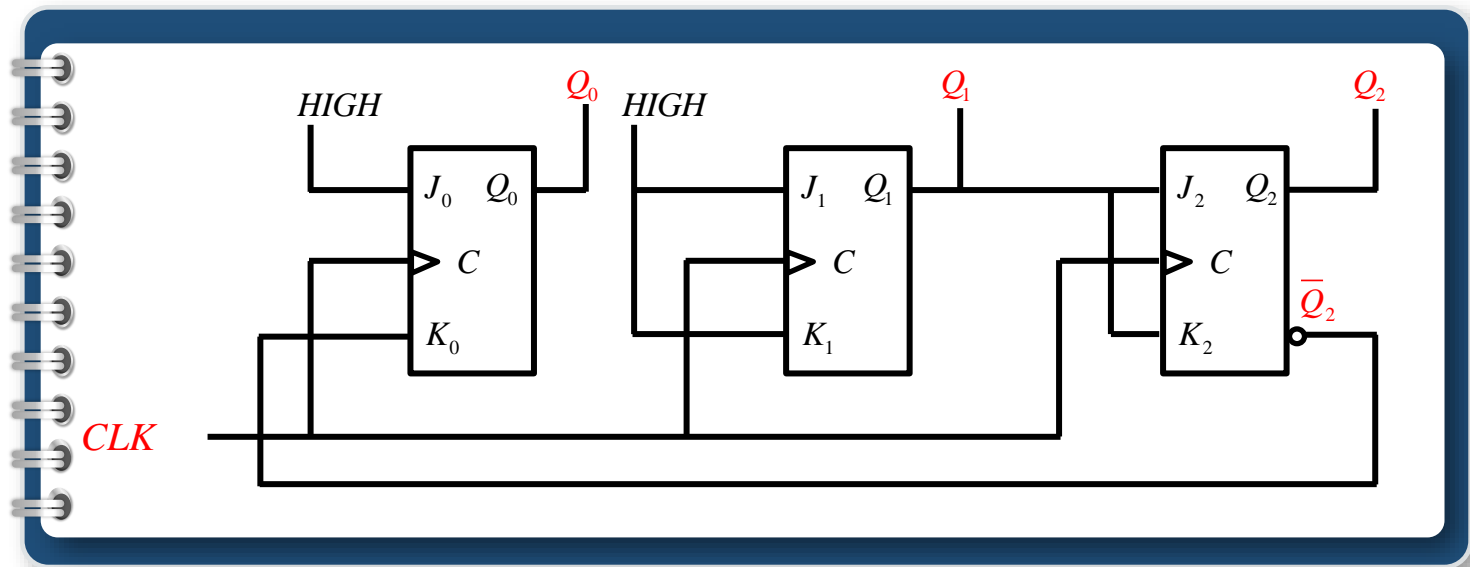


4) 电路实现

$$J_2 = Q_1 \quad K_2 = Q_1$$

$$J_1 = 1 \quad K_1 = 1$$

$$J_0 = 1 \quad K_0 = \bar{Q}_2$$



思考：如何用D触发器实现？

仿真演示



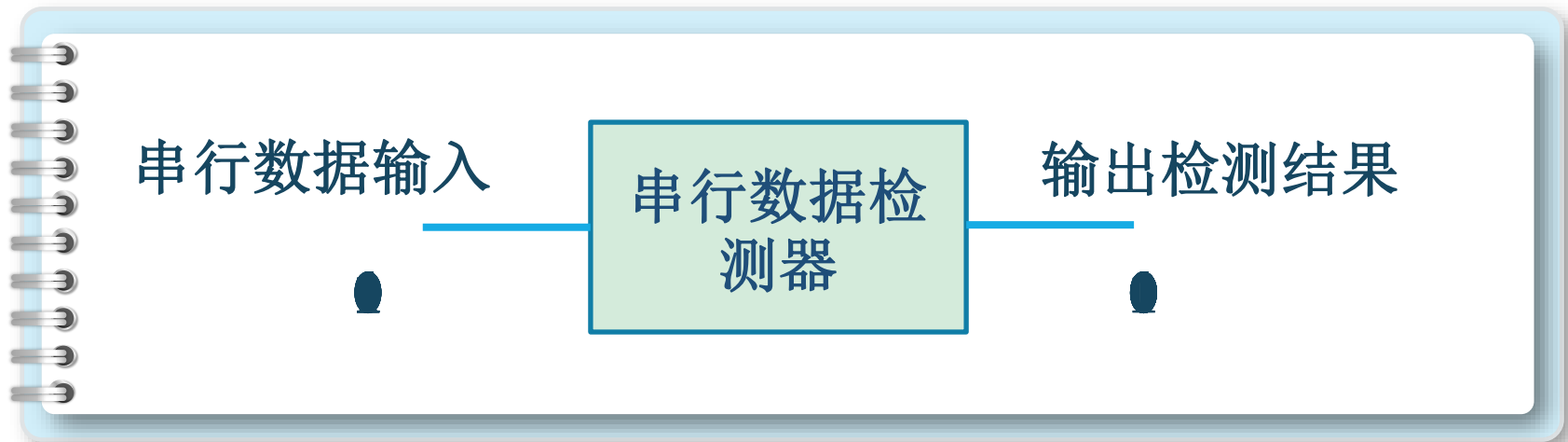
时序逻辑设计方法小结1

- 指定计数器的序列，画出状态转换图和状态转换表
- 写出所用触发器的状态转移表
- 根据状态转换表的要求确定各触发器在不同状态下输入应该满足的值，得到相应的卡诺图
- 得到每个触发器的驱动方程
- 电路实现



时序逻辑设计举例2

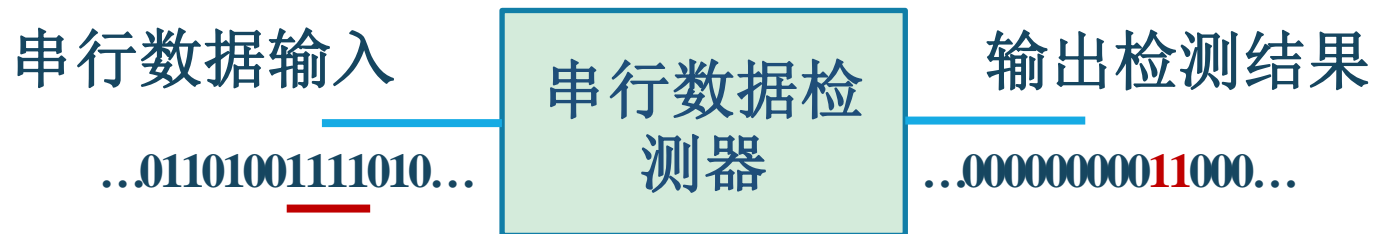
设计一个串行数据检测器。当检测到输入端有三个或三个以上连续的1时输出为1， 其它情况输出为0





时序逻辑设计举例2

设计一个串行数据检测器。当检测到输入端有三个或三个以上连续的1时输出为1， 其它情况输出为0





逻辑提取和初始状态分配

输入：串行数据 X

输出：检测结果 Y

状态分配：

S_0 刚接收到 0 后的状态

S_1 刚接收到一个 1 (01) 后的状态

S_2 接收到两个连续 1 (011) 后的状态

S_3 接收到三个和三个以上连续 1 (0111) 后的状态



初始状态转换表

$S^n \backslash X$	S^{n+1} / Y	
	0	1
S_0	$S_0/0$	$S_1/0$
S_1	$S_0/0$	$S_2/0$
S_2	$S_0/0$	$S_3/1$
S_3	$S_0/0$	$S_3/1$

输入： X 输出： Y

S_0 刚接收到0后的状态

S_1 接收到一个1后的状态

S_2 接收到两个连续1后的状态

S_3 接收到三个和三个以上连续1后的状态



状态化简

初始状态转换表

$S^n \backslash X$	S^{n+1} / Y	
	0	1
S_0	$S_0/0$	$S_1/0$
S_1	$S_0/0$	$S_2/0$
S_2	$S_0/0$	$S_3/1$
S_3	$S_0/0$	$S_3/1$

化简

简化后的状态转换表

$S^n \backslash X$	S^{n+1} / Y	
	0	1
S_0	$S_0/0$	$S_1/0$
S_1	$S_0/0$	$S_2/0$
S_2	$S_0/0$	$S_2/1$

等价状态

在相同的输入情况下有相同的下一状态和相同的输出

S_0 刚接收到0后的状态

S_1 接收到一个1后的状态

S_2 接收到两个或两个以上连续1后的状态



状态编码

判断所需触发器的数目

$$2^{N-1} < M \leq 2^N$$

M是总状态个数, N是所需触发器的个数

本例中M=3, 故N=2

用两个触发器 Q_1Q_0

00(S_0), 01(S_1), 10(S_2)

用触发器的状态编码来表达本例中用到的三个状态

S^n/X	S^{n+1} / Y	
	0	1
S_0	$S_0/0$	$S_1/0$
S_1	$S_0/0$	$S_2/0$
S_2	$S_0/0$	$S_2/1$



当前状态	下一状态	
	输入X=0	输入X=1
Q_1Q_0	Q_1Q_0/Y	Q_1Q_0/Y
00	00/0	01/0
01	00/0	10/0
10	00/0	10/1
11	XX/X	XX/X



通过比对次态方程得出电路的驱动方程

状态转换表

当前状态	下一状态	
	X=0	X=1
Q_1Q_0	Q_1Q_0/Y	Q_1Q_0/Y
00	00/0	01/0
01	00/0	10/0
10	00/0	10/1
11	XX/X	XX/X

用卡诺图表达 $Q_1^{n+1}Q_0^{n+1}/Y$

$X \backslash Q_1Q_0$	00	01	11	10
0	00/0	00/0	xx/x	00/0
1	01/0	10/0	xx/x	10/1

分解成三张卡诺图

Q_1 新状态

$X \backslash Q_1Q_0$	00	01	11	10
0	0	0	X	0
1	0	1	X	1

Q_0 新状态

$X \backslash Q_1Q_0$	00	01	11	10
0	0	0	X	0
1	1	0	X	0

输出 $Y = XQ_1$

$X \backslash Q_1Q_0$	00	01	11	10
0	0	0	X	0
1	0	0	X	1



Q_1^{n+1} 的卡诺图

$Q_1 Q_0$		\bar{Q}_1		Q_1	
X		00	01	11	10
0	0	0	0	X	0
1	0	1	X	1	

由卡诺图可以得到关于触发器FF₁的状态方程 $Q_1^{n+1} = S[Z, Q_1]$

比对相应的特性方程

$$Q_1^{n+1} = J_1 \bar{Q}_1 + \bar{K}_1 Q_1$$

可得到触发器FF1的驱动方程

为方便比对，把描述触发器新状态和原状态关系的卡诺图，按 Q_1 和 \bar{Q}_1 分成两部分

从卡诺图可得出：

比对特性方程可得：

$$Q_1^{n+1} = XQ_0\bar{Q}_1 + XQ_1$$

$$J_1 = XQ_0 \quad K_1 = \bar{X}$$



Q_0^{n+1} 的卡诺图

$Q_1 Q_0$		00	01	11	10
X	0	0	0	x	0
	1	1	0	x	0
		\bar{Q}_0	Q_0		\bar{Q}_0

由卡诺图可以得到关于触发器
FF₀的状态方程 $Q_0^{n+1} = S[Z, Q_0]$

比对相应的特性方程

$$Q_0^{n+1} = J_0 \bar{Q}_0 + \bar{K}_0 Q_0$$

可得到触发器FF0的驱动方程

为方便比对，把描述触发器新状态和原状态关系的卡
诺图，按 Q_0 和 \bar{Q}_0 分成两部分

从卡诺图可得出：

$$Q_0^{n+1} = X \bar{Q}_1 \bar{Q}_0$$

比对特性方程可得：

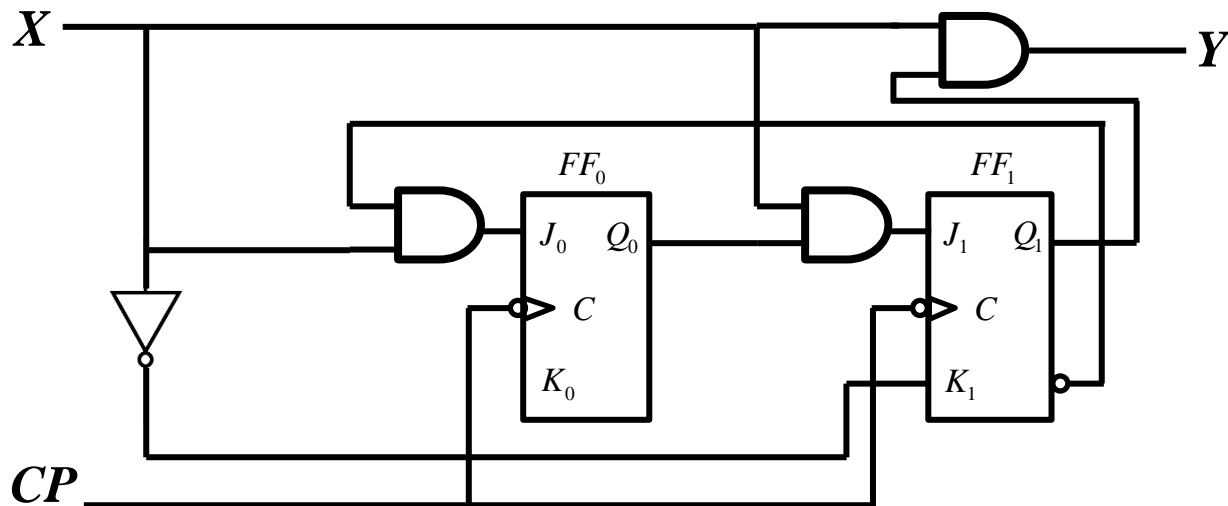
$$J_0 = X \bar{Q}_1 \quad K_0 = 1$$



输出方程:

$$Y = XQ_1$$

$$J_0 = X\bar{Q}_1 \quad K_0 = 1$$





时序逻辑电路设计的自启动问题*

设计后可画出完整的状态转换图来检验电路是否能自启动

前例题中，次态为任意项的状态是无效状态

$Q_1^n Q_0^n$					
X		00	01	11	10
	0	00/0	00/0	xx/x	00/0
	1	01/0	10/0	xx/x	10/1

11为无效状态

若全部无效状态的次态均为有效状态，则电路能自启动！



在卡诺图中，圈过的任意项为1，未被圈过的为0

通过检查无效状态的次态是否为有效状态，

可判断电路是否能自启动！

在上例中：

		$Q_1^n Q_0^n$			
Q_1^{n+1}	X	00	01	11	10
	0	0	0	x	0
1	1	0	1	x	1

		$Q_1^n Q_0^n$			
Q_0^{n+1}	X	00	01	11	10
	0	0	0	x	0
1	1	1	0	x	0

11的次态为00和10，均为有效状态，故电路可以自启动
设计过程中也可直接指定无效状态的次态为有效状态，
则可直接设计出可自启动的电路



第7章 时序逻辑分析和设计

P154:

7.1 时序逻辑电路分析

7.2 时序逻辑电路分析

7.4 时序逻辑电路设计

7.6 时序逻辑电路设计