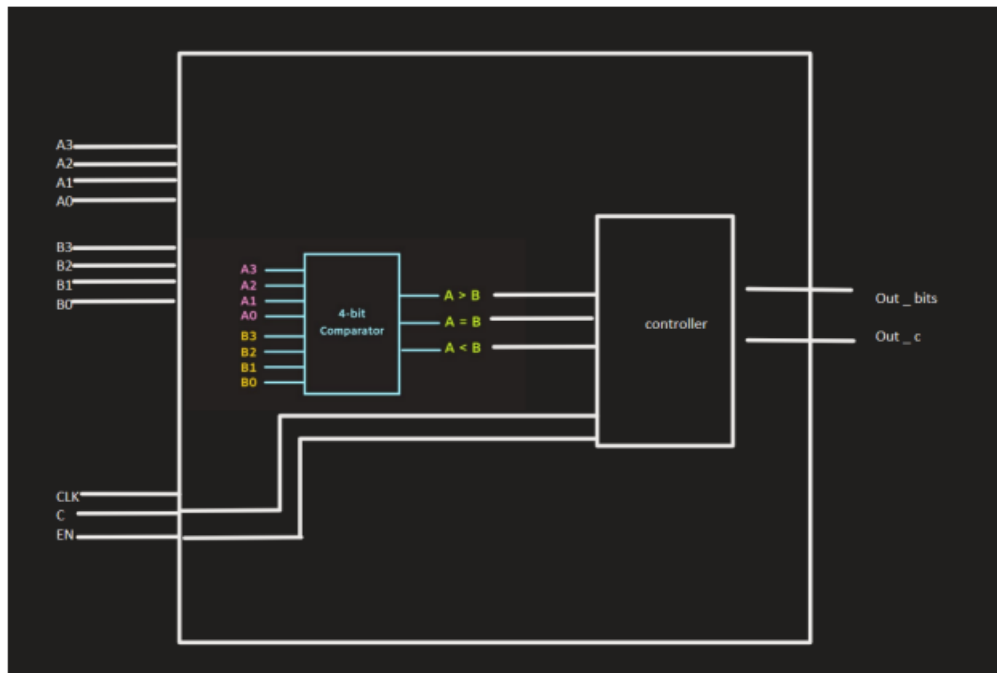


۱. در این سوال هدف طراحی یک مقایسه گر ۴ بیتی است که شامل یک ورودی دو بیتی کنترلی برای تعیین بیت متناظر با هر کدام از خروجی ها در بخش خروجی های ماژول مقایسه گر است . همچنین این ماژول شامل یک پایه ی EN است که در صورت صفر بودن آن خروجی ۰ نمایش داده می شود و در صورت ۱ بودن آن مقدار خروجی متناظر با خروجی مقایسه گر در خروجی ماژول اصلی (top_module) قرار می گیرد.

به شکل زیر توجه کنید:



نکته اول: سیگنال ورودی c از ۰ تا ۲ مقدار می گیرد و به صورت دو بیتی تعریف می شود و به ترتیب برای بیت ۰ حالت بزرگتر و بیت ۱ حالت مساوی و بیت ۲ حالت کوچکتر در نظر گرفته می شود.

نکته دوم: مقایسه گر ۴ بیتی باید به صورت ماژولار طراحی و پیاده سازی شود.

نکته سوم: مقایسه گر تک بیتی باید به صورت gate level طراحی و پیاده سازی شود.