Trabalho 3 – ELT 432

Aluno: Erick Amorim Fernandes Matricula: 86301 Data: 28/09/2020

1-Para a simplificação das proposições primeiramente construiu-se a tabela verdade de cada item, em seguida, foi usado os valores encontrados na tabela no método de mapa de *karnaugh* onde temos a resposta de um circuito equivalente e simplificado para obter uma mesma saída com as mesmas entradas, porém, com o menor número de contatos utilizados. Por fim, foi construído o diagrama de contato no software *CADSIMU* onde as saídas dos circuitos simplificados e não simplificados foram validadas. Abaixo tem-se as tabelas de cada proposição, com sua forma simplificada e não simplificada assim como o número de contatos utilizados em cada caso. Em anexo a cada questão encontra-se, também, os diagramas de contatos gerados por cada proposição.

Note que em todos os casos o número de contatores foi reduzido, o que resulta na diminuição no custo do projeto, uma maior facilidade de manutenção e consequentemente uma maior fluidez para realizar processos, assim, podese evidenciar como um modelo otimizado pode realizar a mesma função que um equivalente, porém, com maior eficiência e menor custo.

a)

			Tabela verdade 1-A)	
	Entradas		Saída com Proposição não simplificada	Saída com Proposição simplificada
Α	В	С	(AABAC)V(AA~C)V(AA~B)	Α
V	V	V	V	V
V	V	F	V	V
V	F	V	V	V
V	F	F	V	V
F	V	V	F	F
F	V	F	F	F
F	F	V	F	F
F	F	F	F	F
Na	de Contat	os	7	1

	Tabela da	a Verdade				Mapa de	Karnaugh		
Α	В	С	F(ABC)	АВ					
0	0	0	0			00	01	11	10
0	0	1	0		0	0	0	1	1
0	1	0	0	' [1	0	0	1	1
0	1	1	0	F(ABC)=			Α		
1	0	0	1	·					
1	0	1	1						
1	1	0	1						
1	1	1	1						

U)						
			Tabelas verdade 1-B)			
	Entradas		Saída com Proposição não simplificada	Saída com Proposição simplificada		
Α	В	С	~ B \(\sime C \) \((\sime A \) B \(\C) \((A \) \(\sime B \) \(\sime C) \(\) (A \(\sime B \)	(A∧~C) V (~B∧~C) V (~A∧B∧C)		
V	V	V	F	F		
V	V	F	V	V		
V	F	V	F	F		
V	F	F	V	V		
F	V	V	V	V		
F	V	F	F	F		
F	F	V	F	F		
F	F	F	V	V		
N	º de Conta	tos	12	7		

	Siı	mplificação	da Propo	sição 1-B pe	elo métod	o de Mapa	de Karnau	gh		
	Tabela da	Verdade		Mapa de Karnaugh						
Α	В	С	F(ABC)	AB						
0	0	0	1			00	01	11	10	
0	0	1	0		0	1	0	1	1	
0	1	0	0	'	1	0	1	0	0	
0	1	1	1	F(ABC)=	(A ∧	~C) V(^	~ B ∧ ~ C)	V (~ A Λ I	3 A C)	
1	0	0	1							
1	0	1	0							
1	1	0	1							
1	1	1	0							

			Tabela verdade 1-C)			
	Entradas		Saída com Proposição não simplificada	Saída com Proposição simplificada		
Р	Q	R	$(P \land Q) \lor (P \land (P \lor R)) \lor (Q \land (Q \lor R))$	QVP		
V	V	V	V	V		
V	V	F	V	V		
V	F	V	V	V		
V	F	F	V	V		
F	V	V	V	V		
F	V	F	V	V		
F	F	V	F	F		
F	F	F	F	F		
N	de Contat	tos	8	2		

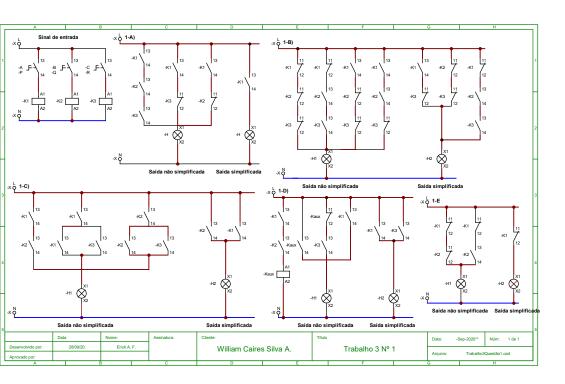
	Sin	nplificação	da Propos	sição 1-C p	elo métod	o de Mapa d	le Karnaug	h			
	Tabela da	Verdade			Mapa de Karnaugh						
Р	Q	R	F(PQR)				PC	1			
0	0	0	0			00	01	11	10		
0	0	1	0	В	0	0	1	1	1		
0	1	0	1	R	1	0	1	1	1		
0	1	1	1	F(PC	QR)=		Q١	/ P			
1	0	0	1								
1	0	1	1								
1	1	0	1								
1	1	1	1								

			Tabelas verdade 1-D)	
	Entradas		Saída com Proposição não simplificada	Saída com Proposição simplificada
Α	В	С	(A \(B \) \(\(\) (A \(B \) \(\) \(C \) \(A \)	CVA
V	V	V	V	V
V	V	F	V	V
V	F	V	V	V
V	F	F	V	V
F	V	V	V	V
F	V	F	F	F
F	F F V		V	V
F	F	F	F	F
N	de Contat	:os	8	2

	Siı	mplificação	o da Propos	sição 1-D pe	elo método	o de Mapa	de Karnau	gh			
	Tabela da	Verdade			Mapa de Karnaugh						
Α	В	С	F(ABC)	AB							
0	0	0	0			00	01	11	10		
0	0	1	1	_	0	0	0	1	1		
0	1	0	0	С	1	1	1	1	1		
0	1	1	1	F(ABC)=			CVA				
1	0	0	1								
1	0	1	1								
1	1	0	1								
1	1	1	1								

	Tabelas verdade 1-E)										
Entr	adas	Saída com Proposição não simplificada	Saída com Proposição simplificada								
Α	В	(~A^~B)V(~A^B)	~ A								
V	V	F	F								
V	F	F	F								
F	V	V	V								
F	F	V	V								
Nº de d	ontatos	4	1								

Simplif	Simplificação da Proposição 1-E pelo método de Mapa de Karnaugh										
Tab	ela da Verd	lade		Mapa de	Karnaugh						
Α	В	F(AB)	A								
0	0	1			0	1					
0	1	1		0	1	0					
1	0	0	В	1	1	0					
1	1	0	F(AB)=		~ A						



2-a) Para realizar o diagrama de contato precisamos primeiramente identificar qual será a saída do sistema dado um número finito de entradas. Pelo problema, sabe-se que será usado uma entrada de quatro bits $B_1B_2B_3B_4$ e que a saída do sistema lógico deve apresentar sinal alto sempre que o número binário for maior que 0010 e menor que 1001. Com os parâmetros definidos foi, então, gerada a tabela verdade da proposição e em seguida aplicada no Mapa de *Karnaugh* para se obter uma proposição lógica, já simplificada, que tenho como saída o valor lógico definido, assim, obtém-se:

		Criaçã	io de circuito	lógico pelo m	étodo de Mar	oa de Karnaug	gh para quest	ão 2-A		
	Та	bela da Verda	de		Mapa de Karnaugh					
B_1	B ₂	B ₃	B ₄	F(B ₁ B ₂ B ₃ B ₄)				B ₁	B ₂	
0	0	0	0	0			00	01	11	10
0	0	0	1	0		00	0	1	0	1
0	0	1	0	0	B ₃ B ₄	01	0	1	0	0
0	0	1	1	1	D ₃ D ₄	11	1	1	0	0
0	1	0	0	1		10	0	1	0	0
0	1	0	1	1	$F(B_1B_2B_3B_4) =$	(∼ B ₁ ∧ E	B_2) V ($\sim B_1 \Lambda$	$B_3 \wedge B_4) \vee (B_4)$	$B_1 \wedge \sim B_2 \wedge \sim$	$B_3 \wedge \sim B_4$)
0	1	1	0	1						
0	1	1	1	1						
1	0	0	0	1	-					
1	0	0	1	0						
1	0	1	0	0						
1	0	1	1	0						
1	1	0	0	0						
1	1	0	1	0						
1	1	1	0	0						
1	1	1	1	0						

b) Neste caso, o projeto envolve o controle do abrir e fechar das portas de um elevador, para isso, é sabido que o sistema possui 4 sensores, S S1 S2 S3, onde S1 S2 e S3 indicam o andar em que o elevador se encontra enquanto o sensor S indica se o mesmo está se movendo (S = 1) ou parado (S = 0), portanto, tem-se que para o elevador possa abrir a porta faz-se necessário que o elevador esteja parado (S = 0) e que esteja em um andar um único andar, ou seja, S1 S2 e S3 = (0 0 1; 0 1 0; 1 0 0). Determinados os estados de saída alto para as entradas de interesse foi construída a tabela a seguir:

		Criaçã	io de circuito	lógico pelo m	étodo de Mar	oa de Karnaug	h para quest	ão 2-B			
	Tal	bela da Verda	de				Mapa de	Karnaugh			
S	S1	S2	S3	F(SS1S2S3)				S	S1		
0	0	0	0	0	•		00	01	11	10	
0	0	0	1	1		00	0	1	0	0	
0	0	1	0	1	S2S3	01	1	0	0	0	
0	0	1	1	0	3233	11	0	0	0	0	
0	1	0	0	1		10	1	0	0	0	
0	1	0	1	0	F(SS1S2S3)=	(~S^~S1^~S2^S3)V(~S^~S1^S2^~S3)V					
0	1	1	0	0	r(3313233)=		(~ S.	Λ S1 Λ ~ S2 /	\ ~ S3)		
0	1	1	1	0							
1	0	0	0	0							
1	0	0	1	0							
1	0	1	0	0							
1	0	1	1	0							
1	1	0	0	0							
1	1	0	1	0							
1	1	1	0	0							
1	1	1	1	0							

c) Para a climatização de um ambiente um laboratório usará um sistema com 3 sensores, 3 bits de entrada, (UTC, Umidade; Temperatura e Circulador), e terá como resposta o acionamento ou não acionamento de uma válvula (V).

Para a construção do modelo foi definido as seguintes variáveis lógicas e seus estados:

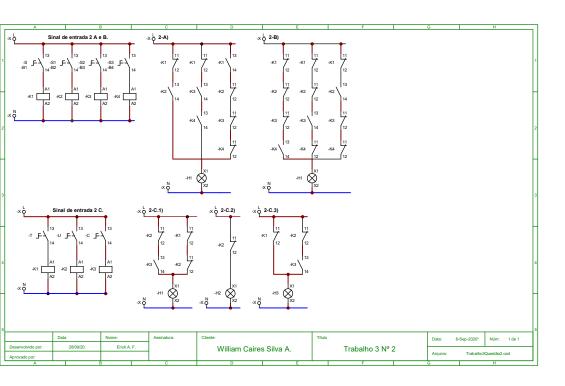
 $T = 1 \rightarrow$ temperatura abaixo do limite; $U = 1 \rightarrow$ umidade acima de 10%; $C = 1 \rightarrow$ circulador ligado $V = 1 \rightarrow$ válvula de ar aberta.

Foi definido, também, as seguintes restrições para acionamento da válvula se:

- A umidade estiver abaixo de 10% e a temperatura estiver acima do limite, ou - A umidade estiver abaixo de 10% e a temperatura estiver abaixo do limite e o circulador estiver ligado.

Partindo-se das informações dadas, será abordada três possíveis soluções para a questão. Primeiramente, para o modelo 1, temos onde apenas as restrições dadas são seguidas, ou seja, a válvula irá se ativar quando o sinal de entrada for, seguindo a ordem TUC, 00X ou 101, assim, a válvula será aberta em 3 dos 8 bits disponíveis, e está representada no modelo que se encontra na tabela 2-C.1. O segundo caso trata-se de um modelo onde, para redução de custos de construção, adicionou-se mais um saída lógica alta 100, tabela 2-C.2, ou seja, a válvula também será acionada quando a temperatura encontrar-se abaixo do limite, a umidade estiver abaixo de 10% e o circulador estiver desligado, a principal vantagem de se adicionar essa condição será na implicação do modelo lógico onde se fará necessário o uso de apenas um contato. O terceiro modelo trata-se de um sistema mais robusto, visto que o problema a ser resolvido é manter a temperatura abaixo de 40°, para isso a válvula também será acionada sempre que a temperatura ultrapassar os 40°, portanto, sempre que T=0 a válvula será acionada, garantindo que a temperatura fique dentro do limite estabelecido e as restrições dadas continuem sendo cumpridas, essa modelagem encontra-se definida na tabela 2-C.3.

		Criação de ci	rcuito lógico p	elo método d	le Mapa de K	arnaugh para c	juestão 2-C.1		
	Tabela da	Verdade				Mapa de I	Karnaugh		
Т	U	С	F(TUC)=V			TU			
0	0	0	1			00	01	11	10
0	0	1	1	С	0	1	0	0	0
0	1	0	0		1	1	0	0	1
0	1	1	0	F(TUC)=		(~ U /	C)V(~TA	~ U)	
1	0	0	0						
1	0	1	1						
1	1	0	0						
1	1	1	0						
	Criação de circuito lógico p				e Mapa de K		-		
	Tabela da Verdade					Mapa de I			
T	U	С	F(TUC)=V				TU	U	
0	0	0	1			00	01	11	10
0	0	1	1	С	0	1	0	0	1
0	1	0	0		1	1	0	0	1
0	1	1	0	F(TUC)=			~ U		
1	0	0	1						
1	0	1	1						
1	1	0	0						
1	1	1	0						
			rcuito lógico p	elo método d	le Mapa de K	arnaugh para c			
		Verdade	T			Mapa de I			
T	U	С	F(TUC)=V				TU		
0	0	0	1			00	01	11	10
0	0	1	1	С	0	1	1	0	0
0	1	0	1	-1	1	1	1	0	1
0	1	1	1	F(TUC)=		~	TV (~ U A C	:)	
1	0	0	0						
1	0	1	1						
1	1	0	0	,					
1	1	1	0						



3-Para realizar a simplificação primeiramente encontrou-se as funções de cada questão por análise visual dos diagramas de contato, em seguida foi aplicado o resultado da saída no mapa de *Karnaugh* onde obteve-se uma nova expressão simplificada equivalente a primeira.

Por fim, graças ao processo de simplificação das expressões, observou-se que o número de contatores foi reduzido, o que resulta na diminuição no custo do projeto, uma maior facilidade de manutenção e consequentemente melhor fluidez para execução dos processos, assim, pode-se evidenciar como um modelo otimizado pode realizar a mesma função que um equivalente, porém, com maior eficiência e menor custo.

a)

	Tabelas verdade 3-A)							
Entradas		Saída com Proposição não simplificada	Saída com Proposição simplificada					
Α	В	$AV(A\Lambda(\sim AV\sim B))V(B\Lambda(\sim AV\sim B))$	AVB					
V	٧	V	V					
V	F	V	V					
F	٧	V	V					
F	F	F	F					

Simplificação da Proposição 3-A pelo método de Mapa de Karnaugh								
Tabela da Verdade Mapa de Karnaugh								
Α	В	F(AB)			Α			
0	0	1			0	1		
0	1	1	ь	0	1	0		
1	0	0	В	1	1	0		
1	1	0	F(AB)=		AVB			

	Tabelas verdade 3-B)							
En	Entradas		Saída com Proposição não simplificada	Saída com Proposição simplificada				
Α	В	С	(C \ ~ (A \ ~ B)) \ (~ (~ A \ B))	C V A V ~ B				
٧	٧	٧	V	V				
٧	٧	F	V	V				
٧	F	٧	V	V				
٧	F	F	V	V				
F	٧	٧	V	V				
F	٧	F	F	F				
F	F	٧	V	V				
F	F	F	V	F				

	Simplificação da Proposição 3-B pelo método de Mapa de Karnaugh									
	Tabela da Verdade				Mapa de Karnaugh					
Α	В	С	F(ABC)				А	В		
0	0	0	1			00	01	11	10	
0	0	1	1		0	1	0	1	1	
0	1	0	0	C	1	1	1	1	1	
0	1	1	1	F(ABC)=			CVAV~I	3		
1	0	0	1							
1	0	1	1							
1	1	0	1							
1	1	1	1							

	Tabelas verdade 3-C)								
	Entradas		Saída com Proposição não simplificada	Saída com Proposição simplificada					
A B C			(A \(\sime \) \(\) (B \(\sime \) (C \(\) (\(\sime \) A \(\) (A \(\sime \)))	(~A^C)V(B^~C)V(A^~B)					
V	V	V	F	F					
V	V	F	V	V					
V	F	V	V	V					
V	F	F	V	V					
F	V	V	V	V					
F	V	F	V	V					
F	F	V	V	V					
F	F	F	F	F					

	Simplificação da Proposição 3-C pelo método de Mapa de Karnaugh									
	Tabela da	Verdade		Mapa de Karnaugh						
Α	В	С	F(ABC)				А	В		
0	0	0	0			00	01	11	10	
0	0	1	1	,	0	0	1	1	1	
0	1	0	1	С	1	1	1	0	1	
0	1	1	1	F(ABC)=	(~	ΑΛΟ)ν	(B A ~ C)	V(ΑΛ~	В)	
1	0	0	1							
1	0	1	1							
1	1	0	1							
1	1	1	0							

d)

	Tabelas verdade 3-D)							
Entradas		Saída com Proposição não simplificada	Saída com Proposição simplificada					
Α	В	(AAB)V(~AAB)V(~AA~ B)	B ∨ ~ A					
V	V	V	V					
V	F	F	F					
F	V	V	V					
F	F	V	V					

Simplificação da Proposição 3-D pelo método de Mapa de Karnaugh								
Tabela da Verdade Mapa de Karnaugh								
Α	В	F(AB)			Α			
0	0	1			0	1		
0	1	1	В	0	1	0		
1	0	0	В	1	1	0		
1	1	0	F(AB)=	B ∨ ~ A				

