

Universidad autónoma de baja California

Ingeniería en computación

Microcontroladores

Reporte practica 6: UART

Erik garcia Chávez 01275973

Jesus Adan Grcia

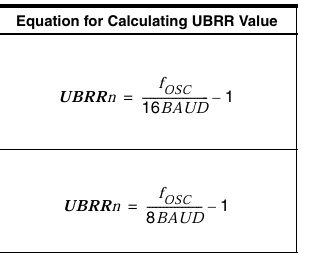
27 de marzo del 2025

**Teoría:**

***Manejo de UART:***

el atmega 2560 cuenta con 4 UART’s , el UART se compone de 3 “partes” tenemos el *clock generator, transmitter, receiver.* Los registros son comprartidos.

El clock del UART se maneja bajo baudios, para poder saber la velocidad de este reloj es necesario una formula, tenemos 2 variantes uno que opera normal y otro a velocidad doble.



Esta velocidad es con a que se estará comunicando con la terminal o incluso son otro UART’s,

Esta velocidad se establece bajo el resigtro UBRR el cual es de 12 bits que cuenta con parte baja y parte alta.

El UART tiene 4 registros, el UBBR, tiene *UCSRnA, UCSRnB y UCSRnC,*

En el registro *UCSRnA* los bits que nos improta en esta practica seria tan solo UDREn y U2X

*UDREn* :  *este bit indica que UDRn esta vacio por lo que est listo para recibir nuevos datos*

*U2X:* indica la velocidad, tenemos veldidad doble, con velocidad simple en la misma trama se mandan 16 muestras y con la velocidad doble se envían 8 muestras para la misma trama,

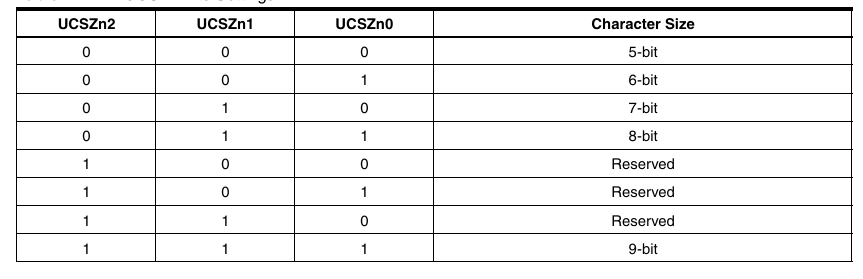
*Registro UCSRnB,* de igual forma los registros que por ahora nos interesan serán:

*RXEn, TXEn :* debemos habilitar estos bits para que el UART pueda funcionar como un puerto serial entonces ahora si puede recibir y transmitir, sus pines asociados pierden su propiedad digital y se vuelven un puerto serial

*UCSZn2: en este registro, si se activa quiere decir que la trama de la infromacion será de 9 bits.*

Registro *UCSRnC* bits que nos interesa, este registro es el que tiene mas bits para configurar nustro UART.

*UCSZn0, UCSZn1* : estos bits no dinican de que tamanio será la trama de la infromacion, con esto 2 bits se puede configurar que se pueden enviar hastas 8 bits de información, si se quiere mandar 9 bits es necsario el bit extra en el registro *UCSRnB.*



USBSn : indica el stop bit, este le dice al UART que hasta aquí finaliza la trama de infromacion, el cual pueden ser 1 bit o 2 bits

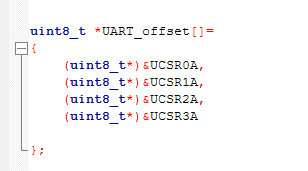
*UPMn1, UPMn0:* habilita el bit de paridad, el bit de paridad funciona para verificar posibles errores de trasmicion en la trama.

*UMSEL1, UMSEL0 :* este registro selecciona que modo de operación va a funcionar el UART, puede ser síncrono, asíncrono o master SPI, a nosotros para esta practica manejaremos el modo asíncrono.

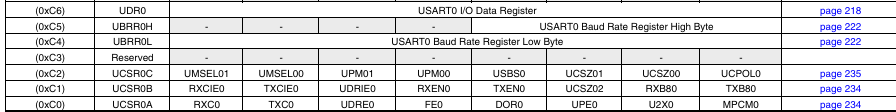
**Secueincas de escape ASNI**

**EXPLICACION CODIGO:**

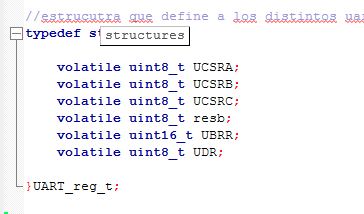
Para poder llamar a cualquier de los 4 UART’s que tiene el atmega, se usa un arreglo por medio de apuntadores, estamos llamando a la dirección de memoria de x UART, dato que los registros de los UART entre si tienen la misma distribución de los registros pero entre los espacios del UART 2 al 3, hay un gran espacio en memoria que se ocupa para algo mas, para ser mucho mas exacto y que el cosigo sea muy reducido, usamos apuntadores, traemos el primer registro del UART



Con este registro dependiendo de lo que el usuario solicite iniciamos en el UART solicitado, UCSRnA es el registro inical de cada UART. Podemos ver como esta distribuitos los registros en el atmega.



Para poder usar estos registros hacemos uso de una estructura, la estructura tiene la misma disponibilidad en memoria que como en el atemga.



Con esto vamos a poder cualquier UART, esto va a depender del usuario.