

Styrning av Pipen

Hur löser vi RAW hazards? 4-8 §4.7

Vi kan använda forwarding. Finns några olika varianter i slides.

Double data hazard: Hazard på både ID/EX + EX/MEM och IB/EX + MEM/WB



add S_1, S_1, S_2
add S_1, S_1, S_3
add S_1, S_1, S_4

Då krävs reviderad forwarding 4-14

Hur löser vi load-use? 4-17

Liknande data hazard med fm aritmetisk.

Om vi behöver ställa: sätts en NOP in.
: PC ändras inte.

Hazards vid hopp? 4-24

Hoppstrategier - Fördröjda hopp

Kör alltid instruktionen efter hoppinstruktionen (delay slot)

Fyll den platsen med en nyttig instruktion, annars NOP

Mer avancerade metoder 4-33

Deepare pipes => prestanda förlust vid hopp större

Använd dynamisk hoppprediktion

Branch Target Buffer

Instruction Level Parallelism 4-39

Exekvera flera instruktioner parallellt via överlappning

Öka ILP => Deepare pipelines => Mindre arbete p steg
Fler hazards

Multiple Issue CPU

Mips med statisk Dual Issue 4-42

Loop unrolling 4-45