

Memória Cache Atividade 5

Disciplina: DCA0104 – Arquitetura de Computadores

Turmas: 01 (35T34, 4I8) e 02 (24M34, 4I4), 2023.1

Professor: Diogo Pinheiro Fernandes Pedrosa (diogo.pedrosa@ufrn.br)

Esta tarefa consiste em construir uma simulação de um sistema computacional com cache única entre processador e memória principal para testar várias configurações de projetos de cache e, com isso, obter as taxas de acertos e falhas existentes.

A simulação deve ser escrita em linguagem Python, utilizando a biblioteca pyCacheSim, como mencionada na “Atividade 1”. Para isto, o sistema hipotético que deve ser considerado possui uma memória principal de 64K *bytes* de tamanho, endereçada a *byte* (ou seja, o tamanho da palavra desse sistema é igual a 1 *byte*). Esse sistema é de um único processador, com uma cache simples de dados (cache única), de 4K *bytes* de tamanho.

Considere também a existência de duas sequências de referências para leitura da memória que estão listadas em dois arquivos diferentes (“referencia1.txt” e “referencia2.txt”, presentes no SIGAA). Para cada uma dessa sequência (também chamada de *traço da memória*), o seu programa deve simular:

- (a) Uma cache diretamente mapeada, com blocos de 8, 16, 32 e 64 *bytes*, respectivamente; e
- (b) Uma cache associativa em conjunto com 2, 4, 8 e 16 vias, sendo que cada uma delas apresenta blocos de 8, 16, 32 e 64 *bytes*, respectivamente.

No caso da simulação com cache associativa em conjunto, devem ser testados as três políticas de substituição de linha (LRU, FIFO e aleatória).

Para testarmos uma cache totalmente associativa, vamos considerar uma configuração diferente: cache única de dados, de 1K *bytes* de tamanho, com linhas armazenando 8, 16, 32 e 64 *bytes*, respectivamente.

Vê-se, portanto, que deverão ser realizadas 4 (mapeamento direto) + 16 (associativo em conjunto) + 4 (totalmente associativo) simulações diferentes. Em cada uma delas, obtenha as taxas de acerto e de falha de cache.

No final, elabore um relatório em que sejam apresentados:

- Uma explicação geral sobre o programa elaborado e a biblioteca, apresentando as vantagens percebidas ou as dificuldades encontradas na escrita do código;
- A interpretação do endereço da memória principal em seus vários campos constituintes para cada simulação de cache realizada;
- O total de erros e acertos em cada uma das simulações; e
- Considerações finais, comparando os desempenhos retornados pelas (i) simulações com mapeamento direto e associativo em conjunto, e (ii) simulações com o mapeamento totalmente associativo.