Reporte Preliminar Proyecto Final “Cronometro en Pantalla”

En esta reporte preliminar sobre el proyecto a realizar se especificara el proyecto final a realizar en la materia de Electronica digital II, para lo cual se especificara las herramientas a utilizar, asi como los distintos recursos de la tarjeta a utilizar.

El proyecto que se llevara a cabo para la calificacion final de la materia es un cronometro, el cual se prodra visualizar en un monitor, en este monitor se podra aprecial solo el cronometro el cual recibira las señales del FPGA para poder mostrar la informacion requerida. Las entradas del sistema constaran de el clock del sistema, asi con de un reset que servira para el reinicio del sistema si el usuario asi lo requiere, tambien constara con ayuda del recurso de los switches del FPGA los cuales nos seran de ayuda para realizar las funcionalidades basicas del cronometro como son inicializar, detener y pausar, estas funciones seran visualizadas en la pantalla que estara conectada mediante el puerto VGA de la tarjeta Nexys2 en este se mostrara el cronometro corriendo asi como las distintas funcionalidades comentadas. Este sistema tambien tendra como ayuda el recurso de un boton el cual nos servira para poder mostrar el reseteo del sistema de esta manera volver a todo el sistema al principio y comenzar. Se pretende que mediante la ayuda de los displays de / segmentos se hagan pruebas antes de pasar la informacion mediante el VGA a la pantalla pa ver con anticipacion los posibles errores y posteriormente a estas pruebas preliminares pasar a la implementacion en la pantalla.

En este proyecto se pretende que la utilizacion de los diferentes recursos sean efectivos y sin dañar el dispositivo, tambien se utilizaran las herramientas ya conocidas a traves del semestre como son el Active VHDL, ISE de xilinx y el adept para poder hacer el programado de la tarjeta.