

Lösung 8 Simulation

Jan Grapengeter

May 2, 2019

1 Behavioral Simulation

1.: Schalter auf "1" gesetzt und Knopf mehrfach gedrückt.

2.:

TCL_file:

```
restart
add_force {/main/btnd} -radix bin {1 0ns} {0 5000ps} -repeat_every 10000ps
run 10 ns
add_force {/main/sw} -radix bin {111111111111111 0ns}
run 50 ns
add_force {/main/sw} -radix bin {000000000000000 0ns}
run 50 ns
```

Simulationsfenster:

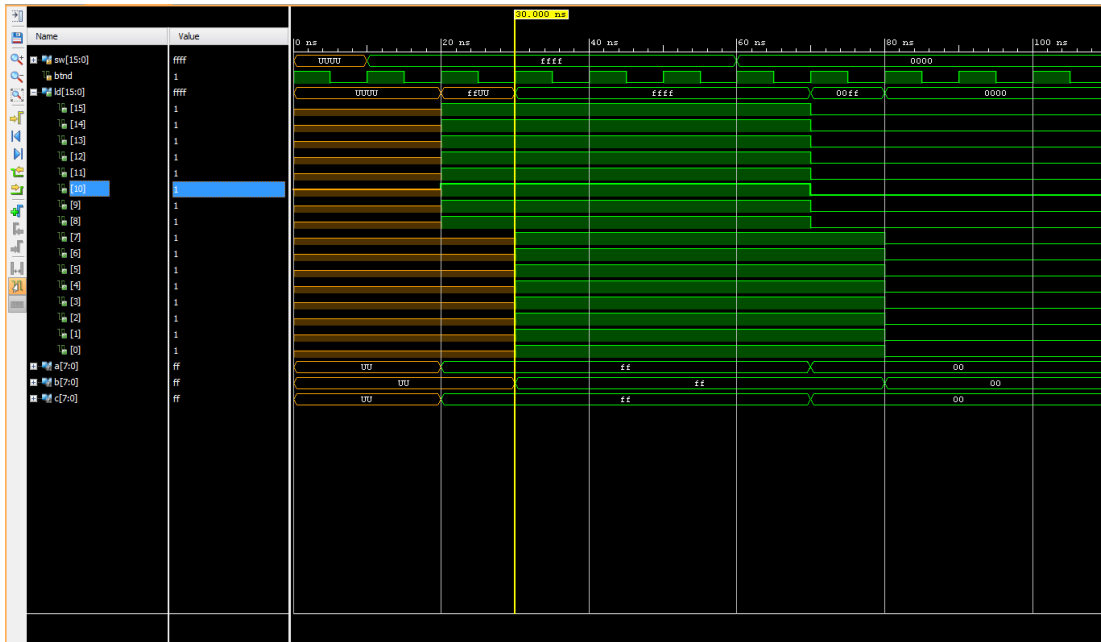


Figure 1: Behavioral_Sim

2 Post-Synthesis Functional Simulation

1.:

Funktionale Simulation der Schaltung nach der Synthese, also der Schaltung, die Vivado aus dem VHDL gemacht hat.

2.:

Die Signale sind noch nicht initialisiert worden. Der Simulator weiß daher nicht, welche Werte diese haben. Standardmäßig initialisiert Vivado Signale mit "0", dass ignoriert der Simulator aber.

3.:

Diese sind vom Synthese-Tool in Vivado wegoptimiert worden. Man kann sehen, dass diese in "main(Hauptprogramm)_funct_synth.vhd" nicht mehr vorkommen.

4.:

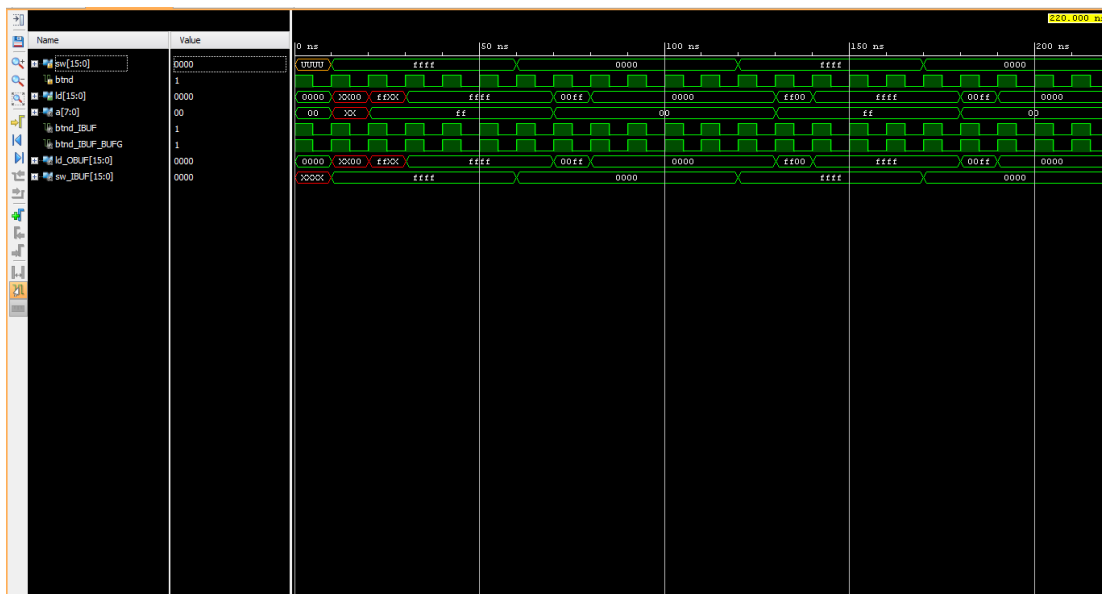


Figure 2: Post_Synth_Funct_Sim

3 Post-Synthesis Timing Simulation

1:

Simulation der Schaltung nach Synthese unter Annahme von typischen Verzögerungszeiten. Werte der Verzögerungen sind dem SDF (Standard Delay File) entnommen.[?]

2.:

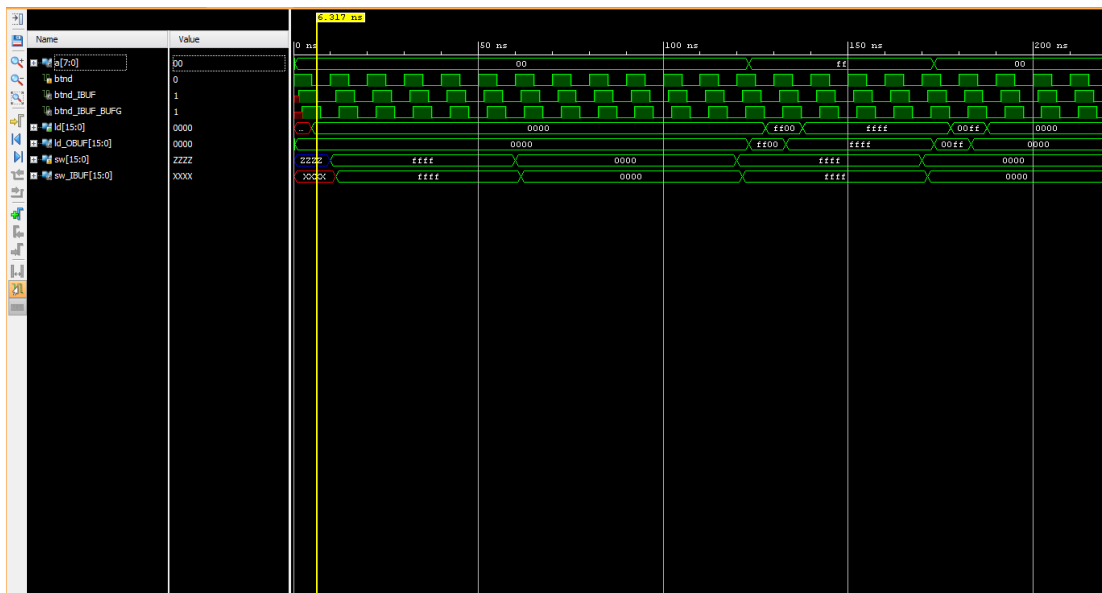


Figure 3: Post_Synth_Timing_Sim

2.:

Die Schalter werden nun zu Beginn mit "Z" angenommen ("Z"= hochohmig), außerdem sind die Eingaben und Ausgaben um einige ns verschoben.

4 Post-Implementation Functional Simulation

1.:

Funktionale Simulation der Schaltung nach der Implementation, also der Schaltung auf der Hardware des ausgewählten Chips.

2.:

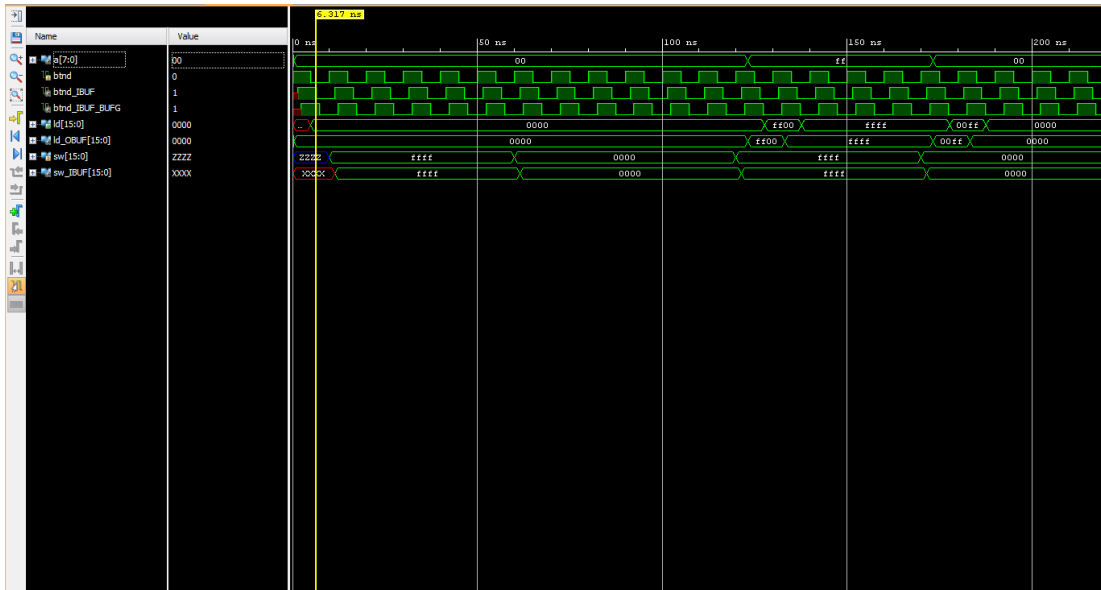


Figure 4: Post_Impl_Synth_Sim

3.:

Keine Unterschiede zur Post-Synthesis Functional Simulation, Unterschiede treten hier erst auf, wenn Sie Code schreiben, der auf dem im Projekt angegebenen Chip nicht funktioniert.

5 Post-Implementation Timing Simulation

1.:

Simulation der Schaltung nach Implementen unter Annahme von realen Verzögerungszeiten. Werte der Verzögerungen sind dem SDF (Standard Delay File) des im Projekt spezifizierten Chips entnommen.[?]

2.:

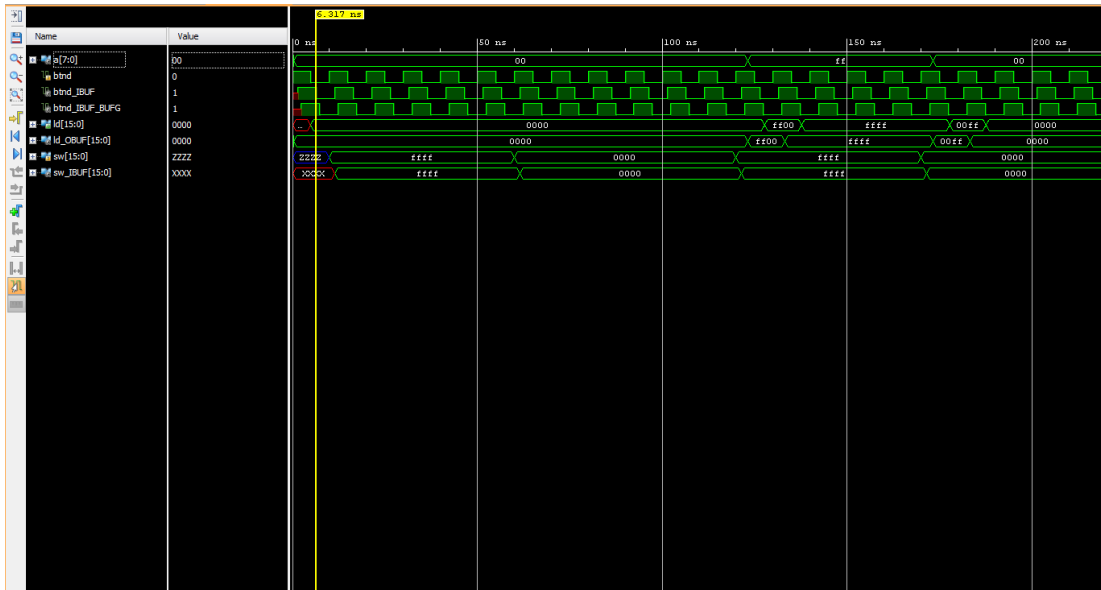


Figure 5: Post_Impl_Timing_Sim

- 3.: Die Schalter werden nun zu Beginn mit "Z" angenommen ("Z"= hochohmig), außerdem sind die Eingaben und Ausgaben um einige ns verschoben.
- 4.:

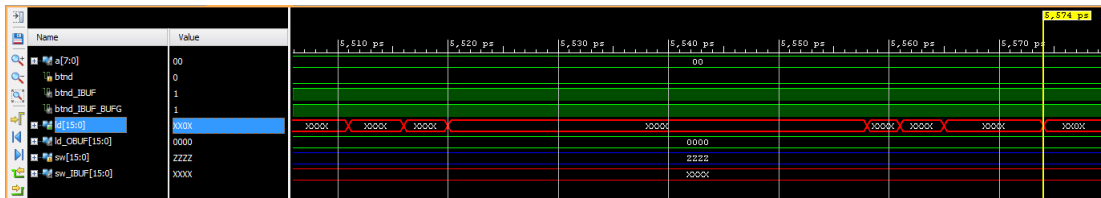


Figure 6: Post_Impl_Timing_Sim_Zoom

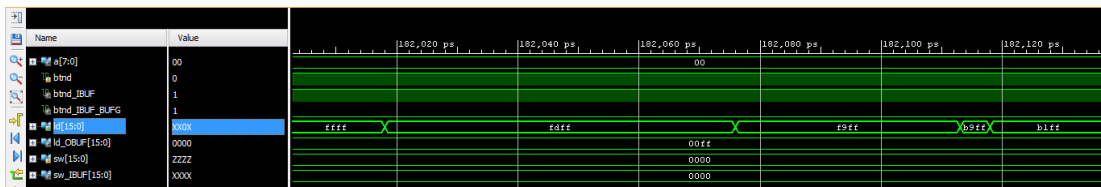


Figure 7: Post_Impl_Timing_Sim_Zoom_2

Die Verzögerungszeiten zu den einzelnen Schaltern und Leds sind nicht exakt gleich. Dadurch werden diese nicht zur exakt gleichen Zeit umgeschaltet, sondern weichen um einige ps ab.