

### 问题 1

在某商场，一件衬衫的标价是1010元，该标价极大可能采用的是\_\_\_\_\_进制。

所选答案: ☒ C. 十

正确答案: ☒ C. 十

解析：日常生活中，我们所使用的进制都为十进制。

### 问题 2

十进制数 $(12.75)_{10}$ 对应的二进制数为\_\_\_\_\_。

所选答案: ☒ A. 1100.11

正确答案: ☒ A. 1100.11

解析：

#### 1. 整数部分

十进制整数转换为二进制整数采用“**除 2 取余，逆序排列**”法。具体做法是：用 2 去除十进制整数，可以得到一个商和余数；再用 2 去除商，又会得到一个商和余数，如此进行，直到商为零时为止，然后把先得到的余数作为二进制数的低位有效位，后得到的余数作为二进制数的高位有效位，依次排列起来。

#### 2. 小数部分

十进制小数转换成二进制小数采用“**乘 2 取整，顺序排列**”法。具体做法是：用 2 乘十进制小数，可以得到积，将积的整数部分取出，再用 2 乘余下的小数部分，又得到一个积，再将积的整数部分取出，如此进行，直到积中的小数部分为零，或者达到所要求的精度为止。

#### 3. 解题过程

整数部分： $12=1100$ ；

小数部分： $0.75 \times 2=1.5$     — 1

$0.5 \times 2=1$         — 1

故  $(12.75)_{10} = (1100.11)_2$

### 问题 3

十进制数 $(12.3)_{10}$ 对应的 8421BCD 码为\_\_\_\_\_。

所选答案: ☒ C. 00010010.0011

正确答案: ☒ C. 00010010.0011

解析：

对十进制每位数字转化为 8421BCD 码，则有：

$$(12.3)_{10} = (0001\_0010.0011)_{8421BCD}$$

#### 问题 4

十六进制数 $(2A.8)_{16}$ 对应的十进制数为\_\_\_\_\_。

所选答案: ☒ B. 42.5

正确答案: ☒ B. 42.5

解析:

$$(2A.8)_{16} = (2 \times 16 + 10 + 8 \div 16)_{10} = (42.5)_{10}$$

#### 问题 5

十六进制数 $(1CA.8C)_{16}$ 对应的八进制数为\_\_\_\_\_。

所选答案: ☒ A.  $(712.43)_8$

正确答案: ☒ A.  $(712.43)_8$

解析:

$$\begin{aligned} (1CA.8C)_{16} \\ &= (0001\_1100\_1010.1000\_1100)_2 \\ &= (712.43)_8 \end{aligned}$$

#### 问题 6

用一个字节表示无符号数，则最大的表示范围为\_\_\_\_\_。

所选答案: ☒ D. 以上都不对

正确答案: ☒ D. 以上都不对

解析:

一个字节表示无符号数的范围为  $0 \sim (2^8 - 1)$ ，即  $0 \sim 255$

### 问题 7

在随课 FPGA 实验中，采用的硬件描述语言为\_\_\_\_\_。

所选答案: ☒ D. Verilog HDL

正确答案: ☒ D. Verilog HDL

解析:

北京邮电大学 2020 级信息与通信工程学院数字系统设计课程随课实验采用的是 Verilog HDL 语言。

### 问题 8

在 Verilog HDL 中，已知 “a=1b'1; b=3b'001;” 那么 {a,b}=\_\_\_\_\_。

所选答案: ☒ C. 4b'1001

正确答案: ☒ C. 4b'1001

解析:

{a,b}意思是将 a 与 b 相连接，因此{a,b}的结果为 4b'1001。

### 问题 9

在 Verilog HDL 中，不属于并行语句的是\_\_\_\_\_。

所选答案: ☒ D. case 语句

正确答案: ☒ D. case 语句

解析:

在 Verilog HDL 语言中，case 语句是一种多分支选择语句。

### 问题 10

在 Verilog HDL 中，叙述错误的是\_\_\_\_\_。

所选答案: ☒ C. 若变量放在begin...end内，则声明为wire型

正确答案: ☒ C. 若变量放在begin...end内，则声明为wire型

解析:

在 begin...end 中的变量只能被声明为 reg 类型。