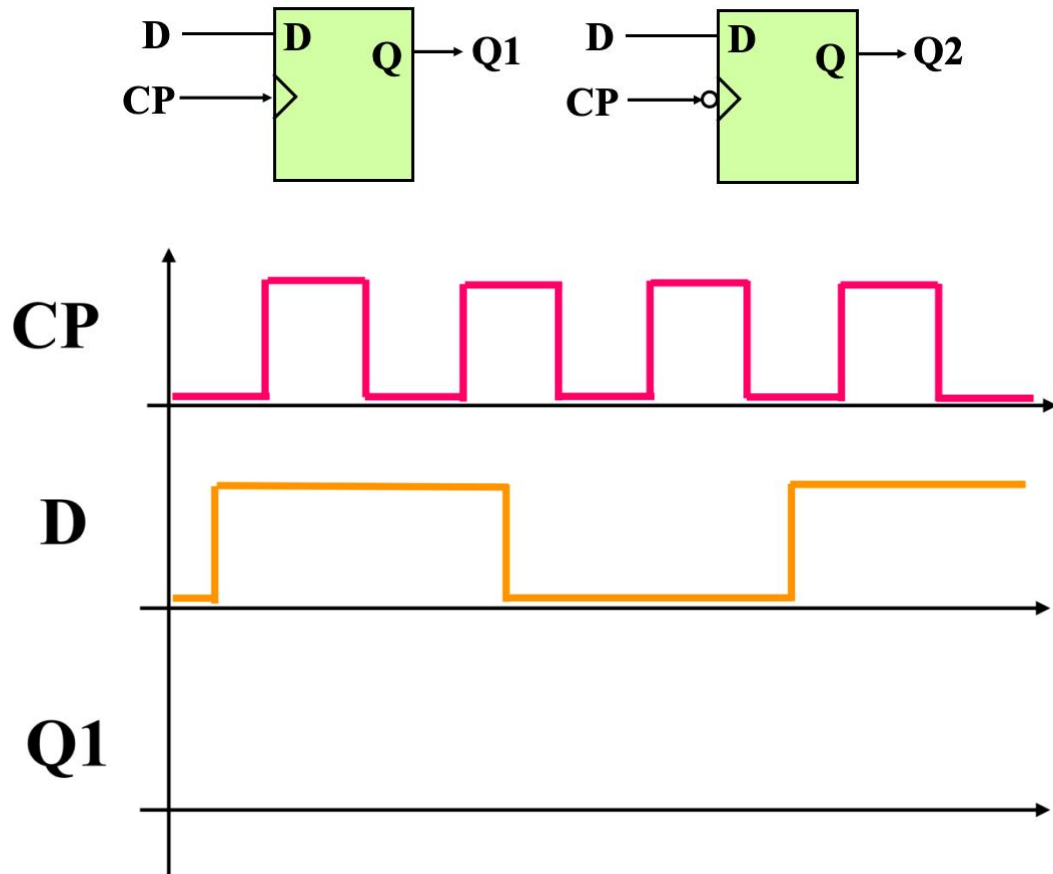
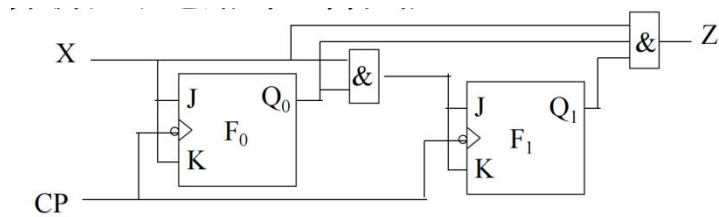


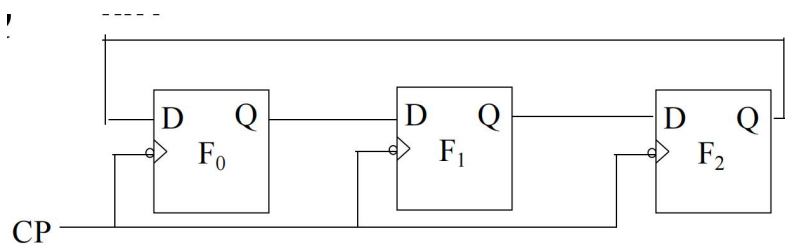
一、 时钟 CP 及输入信号 D 的波形如图所示,试画出各触发器输出端 Q 的波形,设各输出端 Q 的初始状态=0.



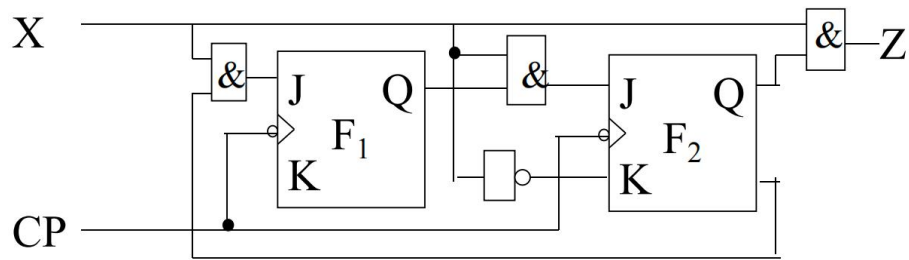
二、 分析图示电路的逻辑功能



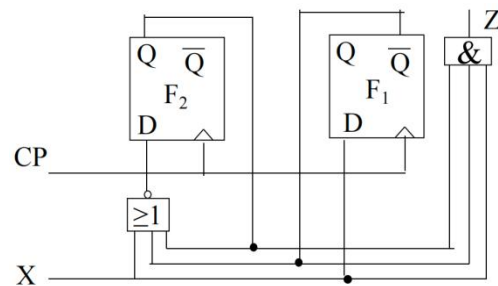
三、 分析图示电路,各触发器的初始状态为 $Q_0Q_1Q_2=001$



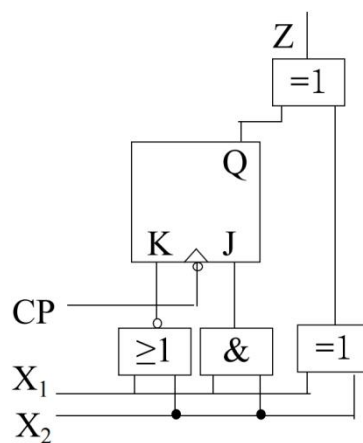
四、 分析图示电路



五、 分析图示电路



六、 分析图示电路



七、 某序列检测器有一个输入端 X 和一个输出端 Z 。从 X 端输入一组按时间顺序排列的串行二进制代码，当输入序列中出现 101 时，输出 $Z=1$ ，否则 $Z=0$ ，作出该检测器的 Mealy 型和 Moore 型状态图和状态表。

八、 作出 8421BCD 码的误码检测器的状态表和状态图。8421BCD 码的高位在前，低位在后，串行地加在检测器的输入端，若收到非法代码（1010，1011，1100，1101，1110，1111）时，电路的输出

为 1，否则，输出为 0。不论输入的代码是否正确，电路接收到最低位以后均复位，并开始接收下一个代码。

九、 某一起爆电路，其输入为 X ，输出为 Z ，若电路的 X 端连续收到四个 1 信号，则输出 $Z=1$ ，使炸药引爆，试作出起爆电路的状态图和状态表。（电路一经启动，则不能停下来。）

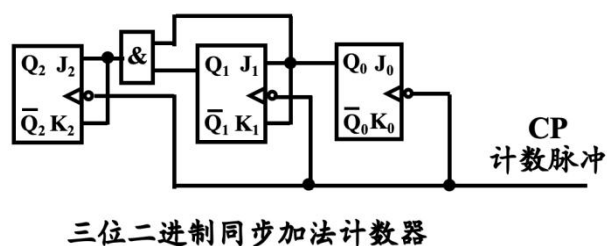
十、 有两个输入 x_1x_2 ，一个输出 z 。只有当 x_1 输入三个“1”（或三个以上的 1）然后 x_2 输入一个“1”时，线路才有输出，即 $z=1$ ，在同一时间内，两个输入不能同时为 1。

十一、 给出同步二进制串行加法器的状态表

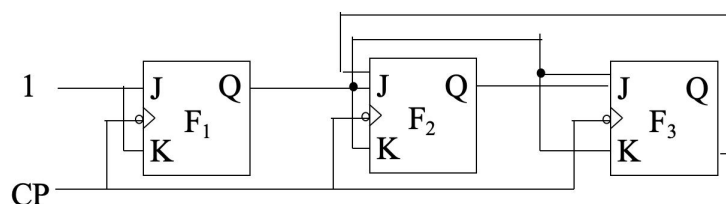


十二、 设计一个 Mealy 型电路的“111”系列检测器，当连续输入三个或三个以上的 1 时电路输出 $Z=1$ ，否则 $Z=0$ 。

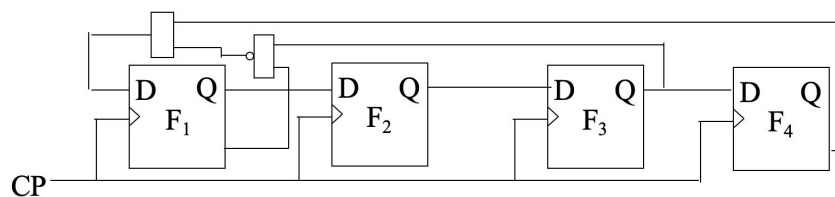
十三、 分析以下三位二进制同步加法计数器。



十四、 分析以下计数器。



十五、 分析以下计数器。



十六、 数字控制装置中常用的步进电动机有 A、B、C 三个绕组。

电动机运行时要求三个绕组以 A→AB→B→BC→C→CA 再回到 A 的顺序循环通电，试设计一个电路实现之。

十七、 画出并列写五进制加法计数器的状态转移图及状态转移表。

十八、 用 JK 触发器设计一个五进制计数器。要求状态转移关系为:1→2→5→6→3→1。

十九、 有一容量为 8 字 X8 位的 ROM,要求对其设计一个产生地址的逻辑电路,并能实现 ROM 的地址自动加 1,又能实现 ROM 的地址自动减 1。

二十、 设计 1111 序列检测器(序列可重叠)。

二十一、 采用置位法,由 74LS163 构成模 12 计数器。

二十二、 试用 74LS163 及必要的门电路设计一百进制计数器。

二十三、 用 PAL 设计一个 8421BCD 码同步计数器。

二十四、 用一个二输入 LUT 实现逻辑函数 $f = x_1x_2 + \bar{x}_1x_2$

二十五、 用一个三输入 LUT 实现逻辑函数 $f = x_1x_2x_3 + \bar{x}_1\bar{x}_2\bar{x}_3$