问题 1 得3分,满分3分

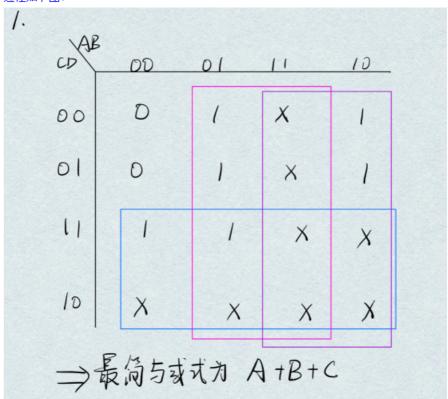
已知逻辑函数  $F(A,B,C,D) = \sum m(2,3,4,5,7,8,9)$ ,输入 ABCD 为 8421BCD 码,约束条件 为 $C\overline{D} = 0$ , 其最简与或式为。

A. AB+C B.  $\overline{AC} + \overline{AB} + A\overline{BC}$  C. A+B+C D. 以上都不对

所选答案: C.C

### 解析:

本题选 C。由于只存在四个逻辑变量,并且含有约束条件,故以卡诺图的形式进行化简, 过程如下图:



问题 2

得3分,满分3分

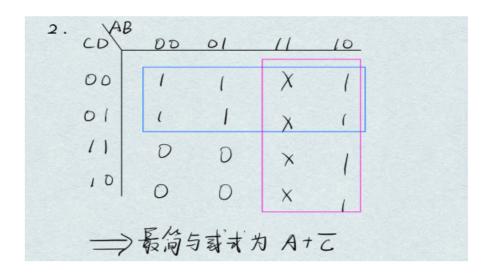
函数  $F(A,B,C,D) = \overline{ABC} + A\overline{BC} + \overline{BC}$ , 约束项 AB=0, 其最简与或式为

A. AB+C B.  $\overline{AC}+A\overline{B}$  C.  $A+\overline{C}$  D. 以上都不对

所选答案: C.C

## 解析:

本题选 C。由于只存在四个逻辑变量,并且含有约束条件,故以卡诺图的形式进行化简, 过程如下图:



得3分、潜分3分

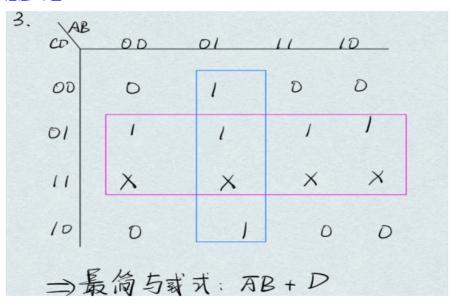
已知函数 $F(A,B,C,D) = \overline{ABC} + \overline{BCD} + \overline{ABCD} + \overline{BCD}$  , 约束条件为CD=0,则该函数的最简与**或式**为\_\_\_\_\_。

A. AB+C B.  $\overline{AB}+D$  C.  $\overline{AC}+\overline{AB}+A\overline{BD}$  D. 以上都不对

所选答案: B.B

#### 解析:

本题选 B。由于只存在四个逻辑变量,并且含有约束条件,故以卡诺图的形式进行化简,过程如下图:



问题 4 得3分, 满分3分

A. input P[3:0],Q,R; B. input P.Q.R[3:0];

C. input P[3:0],Q[3:0],R[3:0]; D. input [3:0] P,Q,R;

所选答案: D.D

#### 解析:

### I/O 说明的格式为:

- (1)输入口: input [信号位宽-1:0] 端口名;
- (2)输出口: output[信号位宽-1:0] 端口名;

故该题选 D

#### 问题 5

Verilog HDL 中, b 被赋成新值 a 的操作并不是立刻完成, 而是在块结束时才完成, 且块 内多条赋值语句在块结束时同时赋值的形式,被称为 ,赋值语句为 。

- A. 非阻塞赋值方式, b <= a; B. 非阻塞赋值方式, b = a;
- C. 阻塞赋值方式, b <= a; D. 阻塞赋值方式, b = a;

所选答案: A.A

#### 解析:

#### 非阳塞赋值( $b \le a$ )的赋值方式:

- (1)在语句块中,上面语句所赋予的变量值不能立即就为下面的语句使用;
- (2) 块结束后才能完成这次赋值操作,而所赋的变量值是上一次赋值所得到的;
- (3)在编写可综合的时序逻辑模块时,这是最常用的赋值方法。

故选A。

#### 问题 6

得3分,满分3分

TTL 逻辑门电路的输入端悬空,相当于输入。

- A. 高电平 B. 低电平 C. 电平不确定 D. 以上都不对。

所选答案: A.A

#### 解析:

对于 TTL 逻辑门电路而言,如果某个输入端悬空,对应晶体管的发射结偏置电压为 0, 工作在截止状态,与接高电平时的效果相同,因此,TTL逻辑门的输入端悬空等效接高电平 (逻辑"1")。

故选A。

所选答案: A.A

问题 7				得3分, 满分3分	
	CMOS 逻辑门目	电路的输入端悬空	,相当于输入	o +	
	A. 高电平	B. 低电平	C. 电平不确定	它 D. 以上都不对。	
	所选答案; C.C				
解析:					
				,对电阻值无严格限制,但	
	27耳  J7削/へ5両/17元] たて。	才慈工, <sup>一</sup> 旦慈工	,云伏特蒯八电千4	定,影响正常的逻辑功能。	
	_				
问题 8				得3分, 满分3分	
	系数反明	快了逻辑门的带负载	战能力,是指逻辑门间	能够驱动同类门的最大个数。	
	A. 输入	B.输出	C.扇入	D. 扇出。	
	所选答案; D. D				
解析: 扇出系数:反映了逻辑门的带负载能力,是指一个逻辑门能够驱动同类型逻辑门的个数,					
用 $N_{0}$ 来表示。故选 D。					
问题 9					
, 5.2	사 내 사는 등 등 등	나는 그녀 소프로 쓰시는	December 45 Ab Ab June 45 3 1	得3分, 满分3分	
			或"功能的逻辑门是		
	A. TTL OC	B. CMOS	OD C. ECL	D. 三态	
	所选答案; C.C				
解析: ECL输出端可以直接相连,实现线或(WIRED-OR)逻辑,故选 C。					
				<del>-</del>	
问题 10				得3分,满分3分	
	某两输入 TTL 与	非门,其中一个输入	端 A 接低电平 0.2V,	另一个输入端 B 悬空,用万	
	用表測量 $B$ 端的电压,最可能的值为。				
	A. 0.2V	B. 0.7V	C. 1.8V D.	3.6V	

某两输入 TTL 与非门,其中一个输入端 A 通过 5k $\Omega$ 电阻接地,另一个输入端 B 悬空,用万用表测量 B 端的电压,最可能的值为\_\_\_\_\_。

A. 0.7V

B. 1.4V

C. 2.1V

D. 3.6V

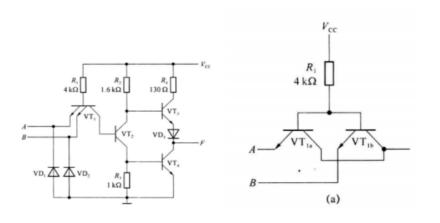
所选答案: B.B

### 解析:

两输入TL与非门如下左图所示,晶体管VT如下右图所示。

第 10 题输入端 A 接低电平 0.2V,,晶体管  $VT_1$ 深度饱和,  $V_{IT_b}=0.2V+0.7V=0.9V$  。由于输入端 B 悬空,故  $V_b=0.9V-0.7V=0.2V$  。或故根据  $VT_1$ 的等效电路图可以得出,  $V_b\approx V_a=0.2V$  ,选 A 。

第 11 题输入端 A 通过电阻接地等效于接入逻辑"1",输入端 B 悬空等效于接入逻辑"1",  $VT_1$ 的发射结反偏,处于反向放大状态,故 B 端测量的电势  $V_1\approx 2V_{BC}=1.4V$  ,选 B。



问题 12

得3分,满分3分

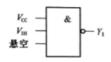
74H 系列 TTL 门电路如下所示,则各门电路的输出状态依次是。

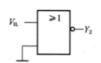
A. 0, 1, 0

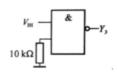
B. 1, 0, 1

C. 0, 1, 1

D. 以上都不对。







所选答案: A.A

- (1) TL与非门悬空相当于接入高电平, $Y_1$ 对应的 3 个输入端都为高电平,故 $Y_1$ =0;
- (2) TL或非门接地相当于接入低电平, $Y_5$  对应的 2 个输入端都为低电平,故  $Y_5=1$ ;
- (3) TL与非门接高电阻再接地相当于接入高电平, Y,对应的 2 个输入端都为高电平,

故Y<sub>2</sub>=0。

故选A。

问题 13

得3分,满分3分

TTL 三态门有三个状态,分别为 0 态、1 态和 。 .

- A. 不定态 B. 任意态 C. 暂稳态 D. 高阻态。

所选答案: D.D

### 解析:

TTL 三态门分为 0,1,高阻态 z 三种状态。

问题 14

得3分, 满分3分

若某 TTL 门电路输出端最大灌电流负载能力为 8mA(流入输出端),最大拉电流负载能 力为-2mA(流出输出端): 其输入端为高电平时最大输入电流为 0.1mA(流入输入端), 输 入端为低电平时最大输入电流为-1mA,则该门电路的扇出系数为

A. 8

B. 20

C. 2

D. 80

所选答案: A.A

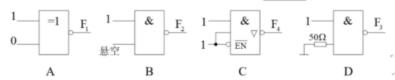
## 解析:

在输出高电平时,
$$N_{OH} = \left| \frac{I_{OH\text{max}}}{I_{IH\text{max}}} \right| = \frac{2mA}{0.1mA} = 20$$
;

在输出低电平时,
$$N_{ol} = \left| \frac{I_{OLmax}}{I_{ILmax}} \right| = \frac{8mA}{1mA} = 8;$$

所以 
$$N_o = \left[ \left\{ N_{O\!H}, N_{O\!L} \right\}_{\min} \right] = 8$$
 ,故选 A 。

在下图所示的 TTL 门电路中,输出为高电平的有



所洗答室: D.D

#### 解析:

中题,TTL门接地相当于接入低电平,接高电阻再接地相当于接入高电平,故 A,B,C,D 输出分别为 0,0,z,1, 选 D。

#### 问题 16

得3分,满分3分

在不影响逻辑功能的情况下, CMOS 与非门多余的输入端可以 。

A.接高电平 B.接低电平 C.悬空

D.经电阻接地。

所选答案: A.A

### 解析:

CMOS 不能悬空,且不能影响与非逻辑功能,故 CMOS 多余的输入端只能接高电平。

问题 17

得3分, 满分3分

和 CMOS 相比, ECL 最突出的优势在于\_\_\_\_。

A.可靠性高 B.工作速度快 C. 功耗低 D.抗干扰能力强。

新洗整案: B.B

### 解析:

ECL 电路中的晶体管都工作在放大区或浅截止区,工作速度很快, $t_{PD}$  < 1ns 。 CMOS 具 有功耗低,强抗干扰能力、宽电压范围、制造工艺简单、集成度高等优势。

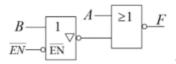
在下图所示的 TTL 门电路中,当 $\overline{EN}=1$ 时,电路的逻辑功能为。

A. 
$$F = \overline{A + B}$$

B. 
$$F = \overline{A + \overline{B}}$$
 C.  $F = \overline{A}$  D.  $F = 0$ 

C. 
$$F = \overline{A}$$

D. 
$$F = 0$$
.



所洗答案: D.D

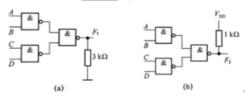
### 解析:

 $\overline{EN}$ =1时,第一级电路输出为高阳态 z,第二级电路相当于与第一级电路断开。由于 TTL 悬空等效于接入高电平, 故 F 的值恒为 0。

问题 19

得3分,满分3分

由 TTL 门组成的电路如下图所示,已知 VDD=5V, IOH=0.4mA, IOL=15mA, VOH≥3.5V, VoL≤0.3V,则能正常工作的电路为 。 。



所选答案: B.b

### 解析:

- (a) 假设输出为高电平,则 $V_{\rm Flaw} = I_{OH} \times 3k\Omega = 1.2V < V_{OHmin}$ ,故无法正常工作。
- (b) 假设输出为高电平,则 $V_{F2max} = V_{DD} \cdot I_{OH} \times 1k\Omega > V_{OHmin}$ ,正常工作;

假设输出为低电平,则 $V_{F2 \min} = V_{DD} \cdot I_{OL} \times 1 k \Omega < V_{OL \max}$ ,正常工作。

故 B 能正常工作。

问题 20

通过适当连接和控制,可以实现双向传输数据的门电路是 \_\_\_\_。

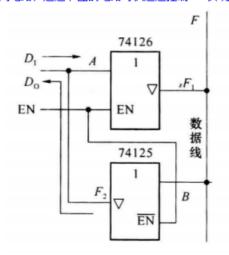
- A. 集电极开路输出的 TTL 门电路
- B. 互补式输出的 TTL 门电路。

C. ECL 门电路

D. 三态输出的门电路。

所选答案: D.D

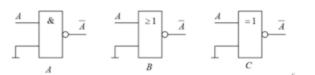
使用三态输出的门电路,通过下图的电路可以通过控制 EN 实现数据的双向传输。



问题 21

得3分、满分3分

下图所示电路为 TTL 电路,不能实现对应逻辑功能的电路有。。



所选答案: A.A

## 解析:

TTL接地等效于接入低电平,故A的输出应恒为1,错误。 故选A。

问题 22

得3分,满分3分

可以实现"线与"功能的器件有。。

A. OC 门 B. CMOS 门

C. 三态门

D. ECL 🗀。

所选答案: A.A

#### 解析:

TTLOC 门输出端直接相连可以实现"线与"功能。 故选 A。

由 TTL 与非门构成的两级逻辑门电路,前级与非门输出低电平的最大值 $V_{OLMax}=0.4V$ , 输出高电平的最小值 $V_{OHmin} = 2.7V$ ; 后级与非门的关门电平 $V_{off} = 1V$ , 开门电平 $V_{on} = 1$ 1.8V,则低电平噪声容限和高电平噪声容限分别为\_\_\_\_。

A. 0.6V 和 0.9V B. 0.5V 和 0.7V C. 0.9V 和 0.6V D. 以上都不对。

所选答案: A.A

#### 解析:

低电平噪声容限 $V_{NL} = V_{OFF} - V_{OL_{max}} = 1V - 0.4V = 0.6V$ ;

高电平噪声容限 $V_{NH} = V_{OHmin} - V_{ON} = 2.7V - 1.8V = 0.9V$ ;

故选A。

问题 24

得3分, 满分3分

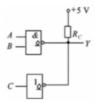
某逻辑电路如下图所示,则输出 Y=\_\_\_\_。

A.  $\overline{A+B+C}$ 

B. ABC

C.  $\overline{AB + C}$ 

D. 以上都不对。



所选答案: C.C

### 解析:

OC 门输出端直接相连实现线与功能,即 $Y = \overline{AB \cdot C} = \overline{AB + C}$ ,故选 C。

## 问题 25

得3分,满分3分

已知发光二极管的正向压降为  $V_D=1.7V$ ,参考工作电流  $I_D=10$ mA,某 TTL 门输出高电 平  $V_{\mathrm{OH}}$ =3.6V,低电平  $V_{\mathrm{OL}}$ =0.3V,允许灌电流  $I_{\mathrm{OL}}$ =15mA,拉电流  $I_{\mathrm{OH}}$ =4mA,则电阻 R 应 选择\_\_\_\_

Α. 100Ω

B. 510Ω

C. 2.2kΩ

D. 300Ω -



所选答案: D.D

$$R=rac{5V-V_D-V_{OL}}{I_D}=300\Omega$$
,故选 D。

问题 26

得3分,满分3分

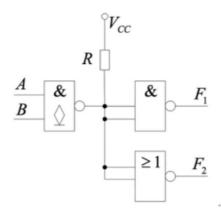
已知 OC 门的输出晶体管截止时的漏电流为  $I_{OH}$ =200 $\mu$ A,导通时允许灌入的最大负载电流为  $I_{OL(max)}$ =10mA(输出电压不大于 0.5V 时);负载门(与门及或门)的低电平(0.5V 时)输入电流为  $I_{IL}$ =1mA,高电平(3V 时)输入电流为  $I_{IH}$ =50 $\mu$ A, $V_{CC}$ =5V,要求 OC 门输出高电平  $V_{OH}$ >3.0V,输出低电平  $V_{OL}$ >0.5V 。则电阻 R 的取值范围为\_\_\_\_\_。

A.  $[2k\Omega, 5k\Omega]$ 

B.  $[128\Omega, 2k\Omega]$ 

C. [643Ω, 5kΩ]

D. 以上都不对 .



所选答案: C.C

### 解析:

由题可知, n=1, m=4, m'=3, 所以有:

(1)OC 门输出高电平时, 
$$R_L \leq \frac{V_{cc} - V_{OH\min}}{nI_{OH} + mI_{IH}} = 5k\Omega$$
 ;

(2) OC 门输出低电平时, 
$$R_L \ge \frac{V_{cc} - V_{OLmax}}{I_{OLmax} - m' I_{IL}} = 643\Omega$$
;

所以 R 的取值范围为 [643 $\Omega$ , 5 $k\Omega$ ], 选 C。

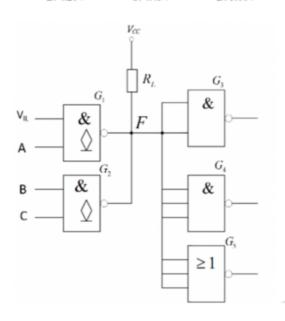
TTL 电路如下图所示,已知 OC 门输出低电平时允许灌入的最大电流  $I_{OL}$ =10mA,输出高电平时的漏电流  $I_{OH}$ =200μA;与非门的高电平输入电流  $I_{IH}$ =50μA,输入短路电流  $I_{IS}$ =1mA;  $V_{CC}$ =5V, $R_L$ =1k $\Omega$ ,则 OC 门的输出高电平为\_\_\_\_\_。

A. 3.60V

B. 4.20V

C. 4.45V

D. 5.00V



# 解析:

OC 门输出高电平时,由题, n = 2, m = 8, m' = 5, 故:

 $V_{CC} - V_{OH} = (nI_{OH} + mI_{IL})R_L = 0.8V$  ,  $V_{OH} = V_{CC} - 0.8V = 4.2V$  , & B.

**问题 28** 得 3 分, 流分 3 分

TTL 电路如下图所示,已知 OC 门输出低电平时允许灌入的最大电流  $I_{OL}=10$ mA,输出高电平时的漏电流  $I_{OH}=200$ μA;与非门的高电平输入电流  $I_{IH}=50$ μA,输入短路电流  $I_{IS}=1$ mA; $V_{CC}=5$ V, $R_L=1$ k $\Omega$ ,为保证 OC 门输出低电平不大于 0.35 V,F 点最多可以再接入\_\_\_\_\_\_\_\_个 TTL 反相器。

B. 1 C. 2 D. 3

所选答案: A.A

A. 0

## 解析:

设F点最多可以接入n个TTL反相器,则根据电路图,有如下关系:

 $rac{V_{CC} - V_{OLmax}}{R_L} = I_{OL} - nI_{IL}$  ,解得 n=5.35,故最多接入 5 个 TTL 反相器,还可以再接入 0

个TTL反相器。

问题 29 得3分,满分3分

TTL 电路如下图所示,已知 OC 门输出低电平时允许灌入的最大电流  $I_{OL}=10$ mA,输出 高电平时的漏电流  $I_{OH}$ =200 $\mu$ A: 与非门的高电平输入电流  $I_{IH}$ =50 $\mu$ A,输入短路电流  $I_{1S}=1$ mA;  $V_{CC}=5$ V,  $R_{L}=1$ k $\Omega$ , 为保证 OC 门输出高电平不低于 3V, F 点最多可以再接入 个 TTL 反相器。

B. 3 C. 5 A. 0 D. 24

所选答案: D.D

### 解析:

设F点最多可接入m个TTL反相器,则有:

 $rac{V_{CC}-V_{OH\min}}{R_r}=2I_{OH}+mI_{IH}$ ,解得 m 为 32。故可以再接入 32-8=24 个 TTL 反相器,选

D.

问题 30

TTL 电路如上题所示,正常使用时,第一级输出F=\_\_\_\_。

A.  $\overline{A} \cdot \overline{BC}$ 

B.  $\overline{A+B+C}$  C.  $\overline{BC}$ 

≥1

所选答案: C.C

#### 解析:

有图,第一级由两个 OC 与非门构成,输出端形成线与功能,故  $F=\overline{BC}$ ,选 C。

问题 31

得1分,满分1分

一个逻辑函数的任意两不同最小项的乘积恒等于0。

所选答案: 对

### 解析:

仟意一组变量取值,只有一个最小项为 1,其他位 0,故一个逻辑函数仟意两不同最小 项的乘积恒等于 0.

得1分,满分1分

一个逻辑函数可能有几种最简式,但其两种标准形式均具有唯一性。

所选答案: 对

### 解析:

逻辑函数的两种标准形式的存在均是唯一的。

问题 33

得1分, 满分1分

一个逻辑函数的全部最大项之积恒为零。

所选答案: 对

### 解析:

任意一组变量取值,只有一个最大项的值为0,其他为1。故全部最大项的积必然为0。

问题 34

得1分, 满分1分

在同一个逻辑函数的两种标准形式中,其最小项下标集合与最大项下标集合互为补集。

所选答案: 对

### 解析:

最小项和最大项之间存在互补关系。

问题 35

得1分,满分1分

用卡诺图化简法求函数的最简或与式,应该圈0,且每个圈对应一个和项。

所选答案: 对

### 解析:

用卡诺图化简为与或式时圈 1, 化简为或与式时圈 0。

问题 36

得1分, 满分1分

$$\overline{AB + \overline{AC}} = A\overline{B} + \overline{AC}$$

所选答案: 对

### 解析:

$$\overline{AB + \overline{AC}} = (\overline{A} + \overline{B})(A + \overline{C}) = A\overline{B} + \overline{AC} + \overline{BC} = A\overline{B} + \overline{AC}$$

### 问题 37

因为逻辑表达式A+B+AB=A+B成立,所以AB=0成立。

所选答案: 错

逻辑表达式不同于数学表达式,不能简单地将其进行数学运算。

问题 38

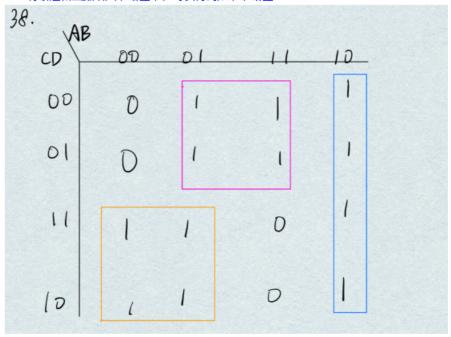
得1分,满分1分

逻辑函数  $F(A,B,C,D) = \overline{A}B + A\overline{B} + B\overline{C} + \overline{B}C$  已是最简与或表达式。

所选答案: 错

### 解析:

将该逻辑函数填入卡诺图中,可以得到如下卡诺图:



圈出的圈数为3<4,故最简与或表达式必然不会是4项。

问题 39

得1分, 满分1分

对逻辑运算,若 $X \oplus Y = X \oplus Z$ ,则Y = Z。

所选答案: 对

# 解析:

Y,Z 与 X 异或的结果相同,故 Y 与 Z 所表示的逻辑结果相同。

问题 40

得1分,满分1分

always块与assign语句是并发执行的,assign语句一定要放在always块之外。

所选答案: 对

正确。所有 assign 与 always 块都是并行执行的。