Digitaltechnik Wintersemester 2021/2022 6. Übung



Prof. Dr.-Ing. Thomas Schneider, M.Sc. Daniel Günther, M.Sc. Amos Treiber LÖSUNGSVORSCHLAG

KW48

Bitte bearbeiten Sie die Übungsblätter bereits im Voraus, sodass Sie Ihre Lösungen zusammen mit Ihren Kommilitonen und Tutoren während der wöchentlichen Übungsstunde diskutieren können.

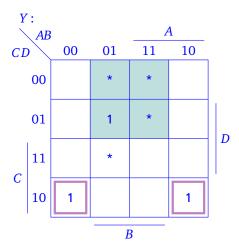
Mit der angegebenen Bearbeitungszeit für die einzelnen Aufgaben können Sie Ihren Leistungsstand besser einschätzen.

Übung 6.1 Logikminimierung mit Karnaugh Diagrammen – Wiederholung EX4-4

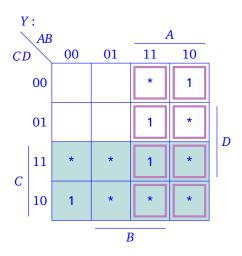
[10 min]

Erstellen Sie für folgende Funktionen (in verkürzter Minterm/Maxterm-Schreibweise mit "Don't Cares") jeweils ein Karnaugh Diagramm. Markieren Sie die Primimplikanten und geben Sie einen minimalen boole'schen Ausdruck für die Funktion an.

a)
$$Y: (A, B, C, D) \mapsto m_2 + d_4 + m_5 + d_7 + m_{10} + d_{12} + d_{13} = \overline{B} \overline{C} + \overline{B} C \overline{D}$$



b)
$$Y: (A, B, C, D) \mapsto m_2 + d_3 + d_6 + d_7 + m_8 + d_9 + d_{10} + d_{11} + d_{12} + m_{13} + d_{14} + m_{15} = A + C$$



1

Übung 6.2 Logikminimierung mit Espresso

[15 min]

Übung 6.2.1 Eingabe

Erstellen Sie eine Espresso-Repräsentation für die Funktion $Y:(A,B,C,D)\mapsto d_0+d_2+m_3+d_5+m_9+d_{13}+m_{14}+m_{15}$. Eine minimale Espresso-Repräsentation für Y:

Übung 6.2.2 Ausgabe

Minimieren Sie Y mit Espresso. Wenden Sie dafür sowohl die Heuristik als auch das exakte Minimierungsverfahren an. Geben Sie den jeweils ermittelten boole'schen Ausdruck für Y an.

Beide Minimierungsmethoden ergeben (bis auf eine unterschiedliche Reihenfolge der Terme) das folgende Ergebnis:

Das Ergebnis repräsentiert den boole'schen Ausdruck $Y = ABC + A\overline{C}D + \overline{A}\overline{B}C$.

Übung 6.2.3 Qualität der Heuristik

Minimieren Sie nun die im Moodle verfügbare boole'sche Funktion (U5.2.3.esp). Vergleichen Sie die Laufzeit und das Ergebnis (Anzahl der resultierenden Implikanten) von Heuristik und exaktem Verfahren.

Kommando	Anzahl Implikanten	Laufzeit
espresso -D ESPRESSO U5.2.3.esp	22	ca. 0,3 s
espresso -D exact U5.2.3.esp	18	ca. 154 s

Die Laufzeit der beiden Verfahren wurde auf einem System mit Intel Core i7-4600U Prozessor ermittelt.

Übung 6.3 Vierwertige Logik

[10 min]

Erstellen Sie die Wahrheitswertetabelle für $Y = A \oplus B$ in vierwertiger Logik $(A, B, Y \in \{X, 0, 1, Z\})$ unter Zuhilfenahme bekannter Resolutionstabellen.

Anwenden der Resolutionstabellen für AND, OR und NOT auf $Y = A \oplus B = A \overline{B} + \overline{A} B$ ergibt:

A/B	X	0	1	\boldsymbol{Z}
X	X	X	X	X
0	X	0	1	\boldsymbol{X}
1	X		0	\boldsymbol{X}
\boldsymbol{Z}	X	X	\boldsymbol{X}	X

Übung 6.4 Zeitverhalten kombinatorischer Schaltungen

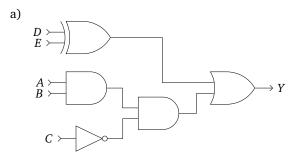
In dieser Aufgabe werden ausschließlich die folgendermaßen spezifizierten Gatter verwendet:

Gatter					
t _{pd}	2 ns	2 ns	1 ns	3 ns	3 ns
t_{cd}	2 ns	2 ns	1 ns	2 ns	2 ns

Übung 6.4.1 Kürzester und längster Pfad

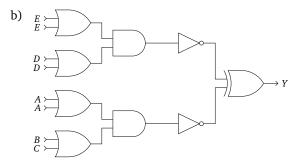
[10 min]

Berechnen Sie t_{pd} und t_{cd} für die folgenden Schaltungen.



$$\begin{split} t_{\rm pd,1} &= t_{\rm pd,AND} + t_{\rm pd,AND} + t_{\rm pd,OR} = 2\,{\rm ns} + 2\,{\rm ns} + 2\,{\rm ns} = 6\,{\rm ns} \\ t_{\rm pd,2} &= t_{\rm pd,NOT} + t_{\rm pd,AND} + t_{\rm pd,OR} = 1\,{\rm ns} + 2\,{\rm ns} + 2\,{\rm ns} = 5\,{\rm ns} \\ t_{\rm pd,3} &= t_{\rm pd,XOR} + t_{\rm pd,OR} = 3\,{\rm ns} + 2\,{\rm ns} = 5\,{\rm ns} \\ t_{\rm pd,Y} &= \max(t_{\rm pd,1},t_{\rm pd,2},t_{\rm pd,3}) = 6\,{\rm ns} \\ \end{split}$$

$$t_{\rm cd,1} &= t_{\rm cd,AND} + t_{\rm cd,AND} + t_{\rm cd,OR} = 2\,{\rm ns} + 2\,{\rm ns} + 2\,{\rm ns} = 6\,{\rm ns} \\ t_{\rm cd,2} &= t_{\rm cd,NOT} + t_{\rm cd,AND} + t_{\rm cd,OR} = 1\,{\rm ns} + 2\,{\rm ns} + 2\,{\rm ns} = 5\,{\rm ns} \\ t_{\rm cd,3} &= t_{\rm cd,XOR} + t_{\rm cd,OR} = 2\,{\rm ns} + 2\,{\rm ns} = 4\,{\rm ns} \\ t_{\rm cd,Y} &= \min(t_{\rm cd,1},t_{\rm cd,2},t_{\rm cd,3}) = 4\,{\rm ns} \\ \end{split}$$

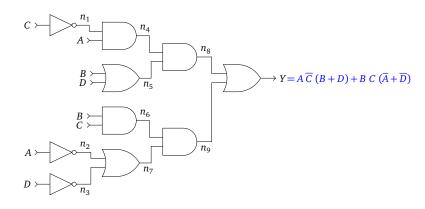


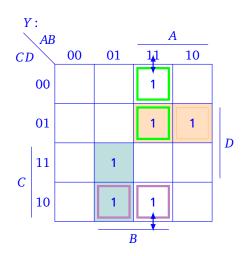
Für die vier äquivalenten Pfade müssen keine Maxima/Minima gebildet werden.

$$\begin{split} t_{\rm pd,Y} &= t_{\rm pd,OR} + t_{\rm pd,AND} + t_{\rm pd,NOT} + t_{\rm pd,XOR} = 2\,{\rm ns} + 2\,{\rm ns} + 1\,{\rm ns} + 3\,{\rm ns} = 8\,{\rm ns} \\ t_{\rm cd,Y} &= t_{\rm cd,OR} + t_{\rm cd,AND} + t_{\rm cd,NOT} + t_{\rm cd,XOR} = 2\,{\rm ns} + 2\,{\rm ns} + 1\,{\rm ns} + 2\,{\rm ns} = 7\,{\rm ns} \\ \end{split} \qquad A, B, C, D, E \to Y \\ A, B, C, D, E \to Y \end{split}$$

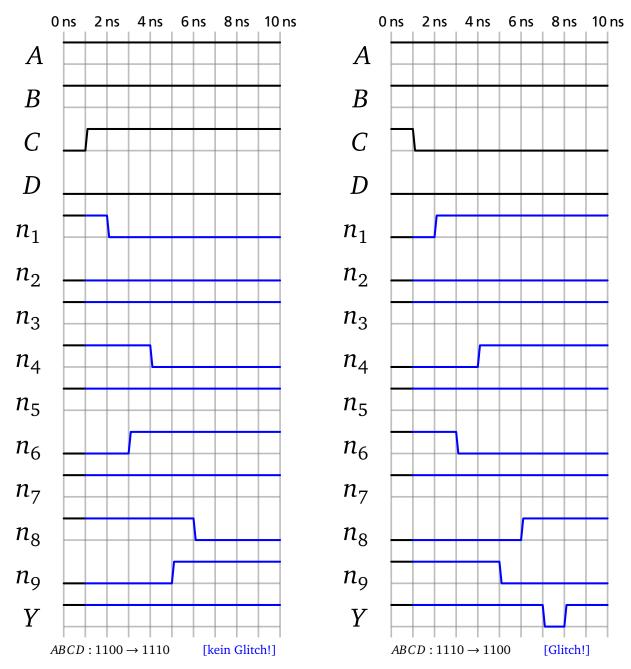
[30 min]

a) Tragen Sie die durch folgende Schaltung repräsentierte Funktion in ein Karnaugh Diagramm ein und markieren Sie alle Stellen, an denen Störimpulse auftreten *können*.





b) Ergänzen Sie den Zeitverlauf aller Knoten des Schaltnetzes in folgenden Diagrammen. Verwenden Sie dazu die zu Beginn dieser Aufgabe spezifizierten Gatterverzögerungszeiten. Treten Störimpulse auf?



c) Geben Sie nun einen funktional äquivalenten Ausdruck an, der keine Störimpulse enthält. Zusätzlicher Implikant A B \overline{D} überdeckt kritischen Übergang im Karnaugh Diagramm:

 $Y = A B \overline{C} + A \overline{C} D + \overline{A} B C + B C \overline{D} + A B \overline{D}$