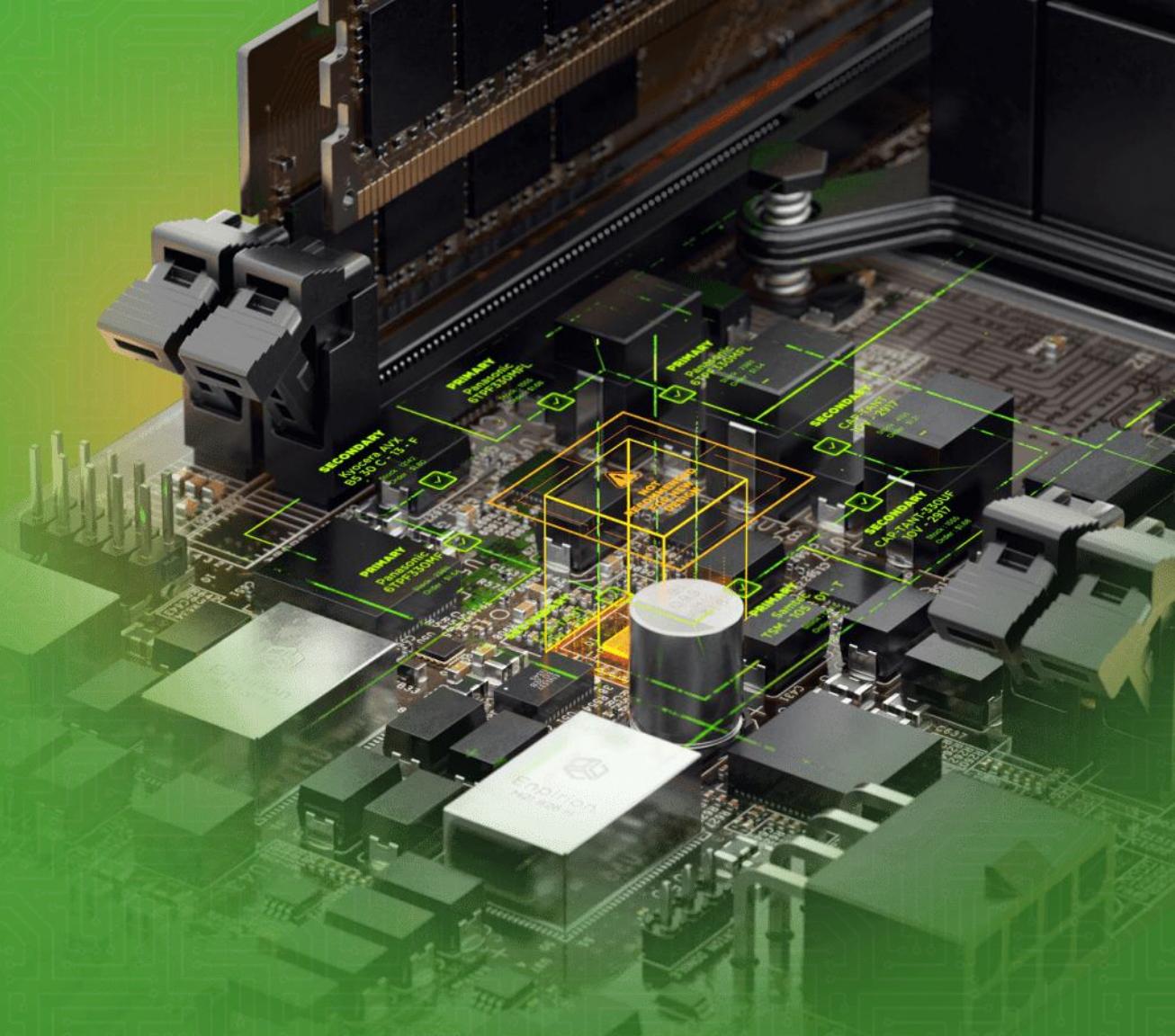


嘉立创EDA专业版零基础教程

主讲人：范强



目 录

Contents Page

第一部分 元件库（原理图库）的创建

- 第1讲 嘉立创EDA软件的下载与安装
- 第2讲 嘉立创EDA软件系统界面介绍与工程文件的建立
- 第3讲 嘉立创EDA元件库的介绍与建立
- 第4讲 元件绘制实例-电阻容的绘制
- 第5讲 IC类元件的创建实例-ADC08200
- 第6讲 多part原件的绘制实例-运放LM358
- 第7讲 利用EXCEL表格向导创建元件绘制实例-ADC08200
- 第8讲 规格书提取向导创建元件实例-STM32F103VET6
- 第9讲 原理图库之间的拷贝与调用
- 第10讲 原理图页的大小及格点的调整设置

第二部分 原理图的创建

- 第11讲 原理图页模板的创建与应用

- 第12讲 如何在原理图中放置元件（器件）及属性设置
- 第13讲 元件在原理图中的元件的选择、移动、旋转及镜像
- 第14讲 元件在原理图中的复制、剪切及粘贴
- 第15讲 元件在原理图中的排列与对齐
- 第16讲 元件链接导线及导线设置
- 第17讲 元件放置网络标签链接及电源端口
- 第18讲 页连接符的说明及使用方法
- 第19讲 原理图中总线的应用与放置
- 第20讲 原理图中NO ERC的放置
- 第21讲 非电气对象的放置（辅助线、文字、注释、图片）
- 第22讲 元件的位号重新编号排序
- 第23讲 快速实现原理图元件的跳转与查找
- 第24讲 原理图差分线的指定

目 录

Contents Page

第25讲 51单片机原理图项目实战演示

第26讲 原理图的常见错误设置与编译检查

第27讲 原理图封装批量化添加及完整性检查

第28讲 物料BOM表的设置与导出

第29讲 原理图的PDF打印输出

第30讲 原理图常用设计快捷命令汇总

第三部分 PCB封装库的设计

第31讲 PCB封装的组成元素概述

第32讲 2D标准封装创建实例-Chip类-电阻容/SOT23

第33讲 2D标准封装创建实例-IC类-SOP8

第34讲 利用IPC封装创建向导快速创建PCB封装-SOP8

第35讲 2D 非标准PCB封装创建实例-插件类-USB

第36讲 异形焊盘PCB封装创建方法

第37讲 如何把修改的PCB封装更新到PCB

第四部分 PCB流程化设计常用操作

第38讲 原理图导入PCB及常见导入错误分析

第39讲 PCB板框自定义与倒圆角以及DXF的导入

第40讲 固定孔或固定器件的精准放置

第41讲 层叠的定义及添加 (正片负片的认识与区别)

第42讲 原理图与PCB的交互设置

第43讲 常用PCB自定义快捷键推荐

第44讲 全局查找相似与筛选功能介绍

第45讲 选择命令-线选、框选的介绍

第46讲 “Move” 移动命令的应用

第47讲 如何快速交换PCB器件的位置

第48讲 Class介绍与Class的创建

第49讲 Net及Net Class的颜色管理

第50讲 飞线的选中、打开及关闭操作

目 录

Contents Page

第51讲 自动布线辅助功能的使用

第52讲 泪滴的作用、添加与移除

第53讲 局部铺铜及网络的添加

第54讲 如何对PCB开窗的处理

第55讲 如何对负片层进行分割处理

第五部分 嘉立创EDA PCB规则约束创建

第56讲 PCB常用规则-间距规则

第57讲 PCB常用规则-布线线宽规则

第58讲 如何在布线时快速的更改线宽

第59讲 PCB常用规则-过孔规则设置

第60讲 PCB常用规则-阻焊的设计

第61讲 PCB常用规则-铜皮规则设置

第62讲 PCB常用规则-差分的添加与差分规则

第63讲 区域规则 (Room规则) 的设置

第64讲 不常用PCB规则的总体介绍

第65讲 网络长度规则的设置

第66讲 PCB规则的导出以及导入

第六部分 PCB设计常用处理操作

第67讲 PCB扇孔 (IC及BGA扇孔) 及扇出规则的设置

第68讲 单端蛇形走线及设置要求

第69讲 差分蛇形走线及设置要求

第70讲 点到点等长处理及等长技巧

第71讲 点到多点等长T点处理方法

第72讲 点到多点等长菊花链处理方法

第73讲 PCB的DRC电气性能检查

第74讲 PCB尺寸标注

第75讲 PCB的测量距离

第76讲 位号丝印的调整与规范

目 录

Contents Page

第77讲 PCB文件中的LOGO添加

第78讲 PDF装配图的输出

第79讲 Gerber生产文件的输出步骤

第80讲 Gerber文件的整理与制板说明的制作

第七部分 嘉立创EDA高级设计技巧及应用

第81讲 孤铜移除的处理方法

第82讲 PCB板框如何快速挖槽

第83讲 埋盲孔的设置和放置

第84讲 高速信号3W规则的认识

第85讲 3W规则在PCB中的设置

第86讲 缝合地过孔的放置

第87讲 钻孔表以及叠层结构表的放置

第88讲 PCB如何进行PCB设计拼版

第89讲 移除未使用的焊盘进行销盘处理

第90讲 如何查看整板焊盘数量

第91讲 大面积铺铜与板框间距的控制

第92讲 20H规则的设置

第93讲 禁止布线区域的放置

第94讲 嘉立创EDA命令窗口的调用以及使用

第95讲 过孔的盖油以及开窗的设置方法

第96讲 层透明度的调节与透明模式的设置方法

第97讲 走线移除回路的介绍与设置

第98讲 altium文件与嘉立创EDA文件的转换

第99讲pads文件与嘉立创EDA文件的转换

第100讲 allegro文件与嘉立创EDA文件的转换

第1讲：软件的安装与破解

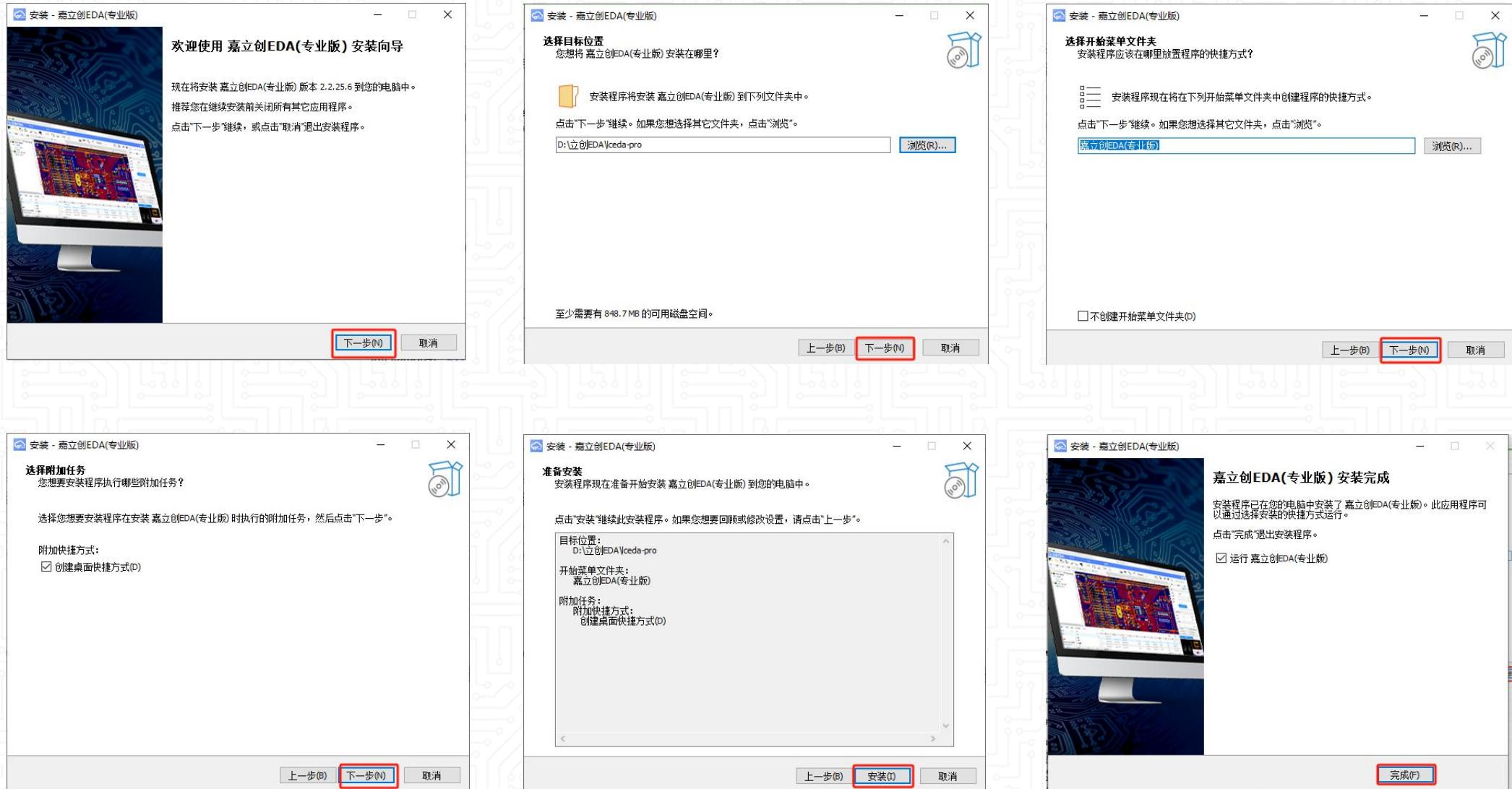
安装包获取路径1：百度搜索“PCB联盟网”，点击软件下载-立创EDA软件。



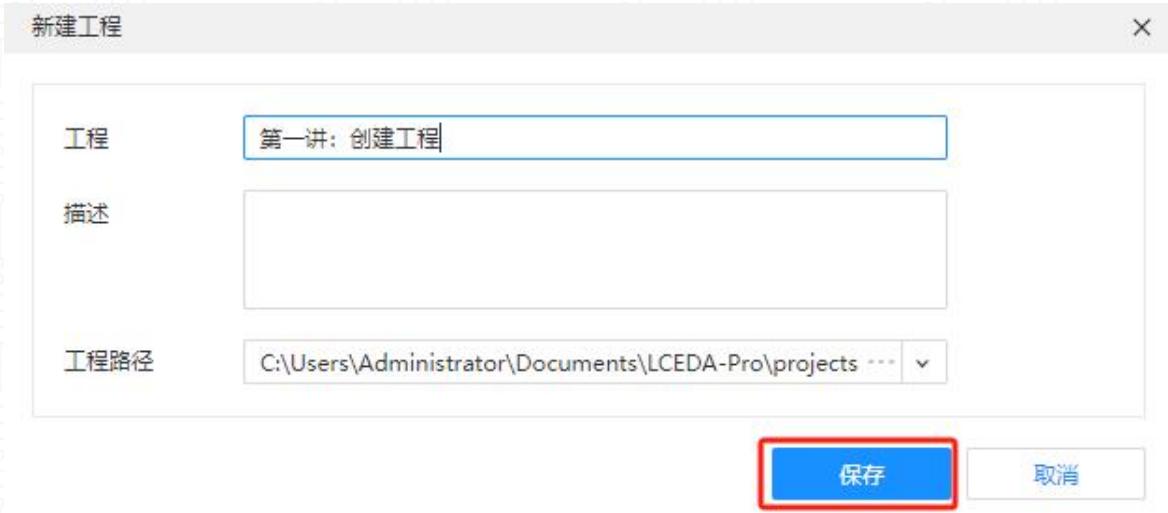
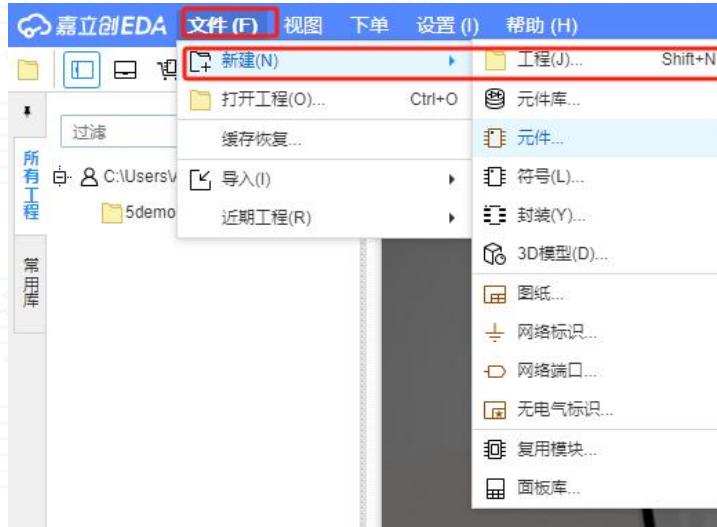
安装包获取路径2：百度搜索“嘉立创EDA”直接点击链接进行下载



第1讲：软件的安装与破解



第2讲 嘉立创EDA软件系统界面介绍与工程文件的建立

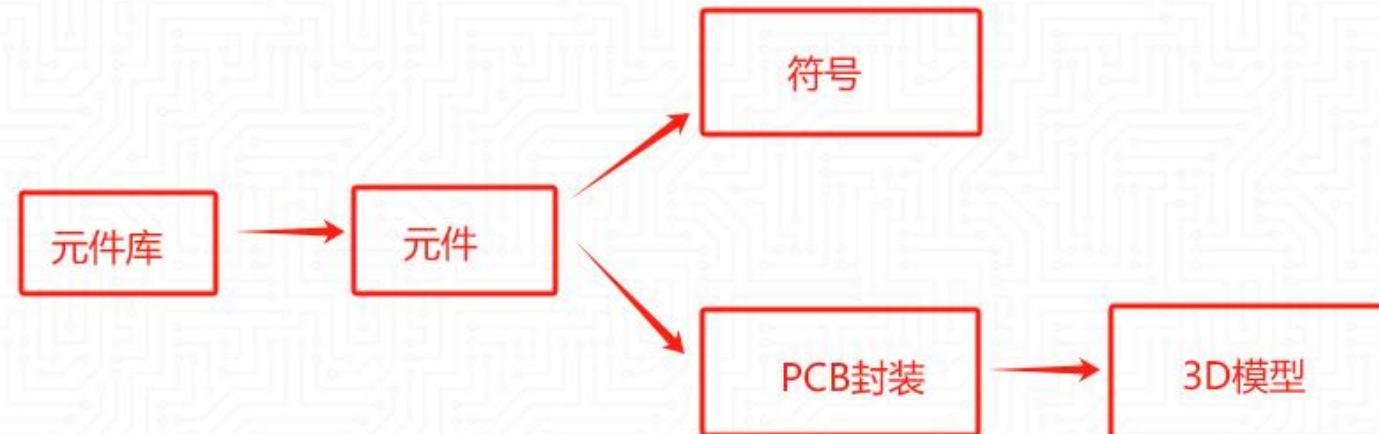


第3讲 立创EDA元件库的介绍与建立

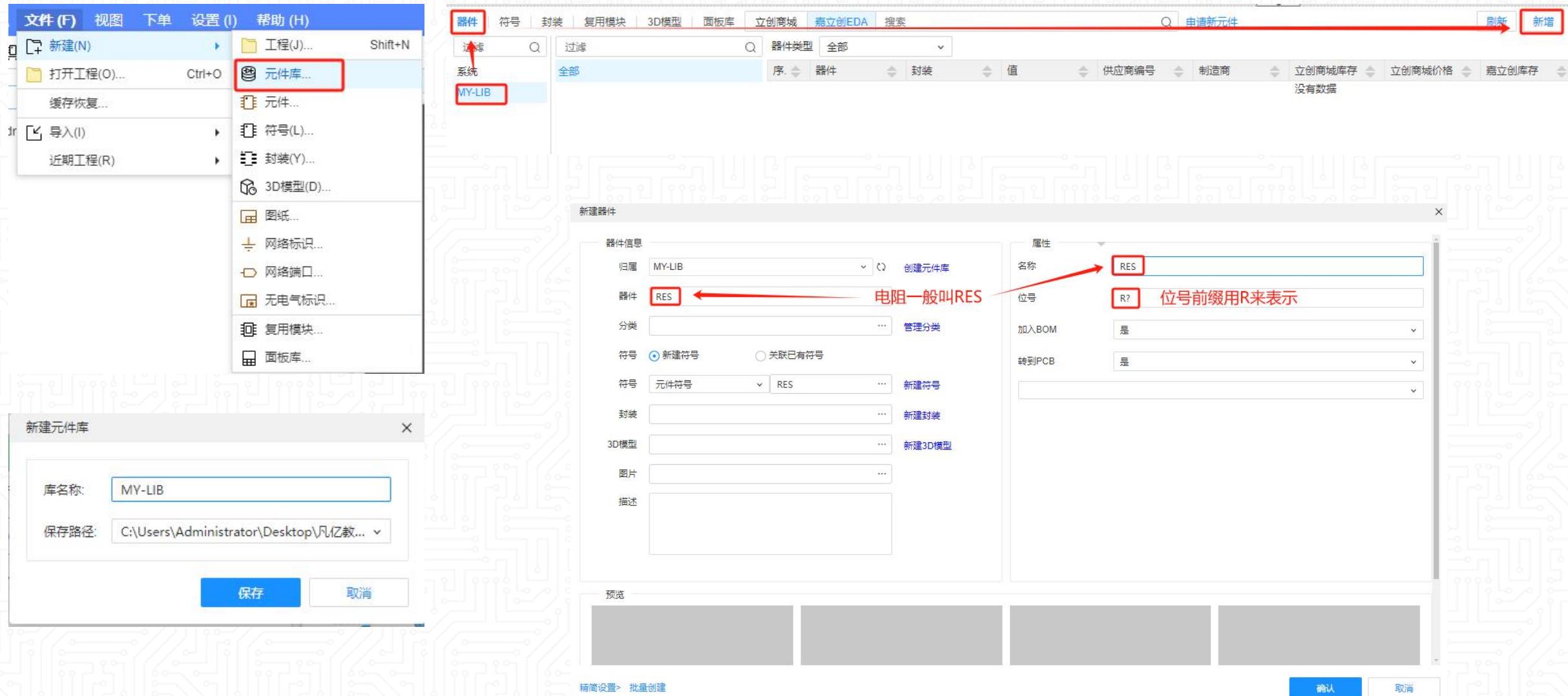


元件库-元件-符号-PCB封装-3D模型关系如下

推荐一个项目对应一个元件库，不要出现多个元件库的情况，避免混淆以及后期问题的排查

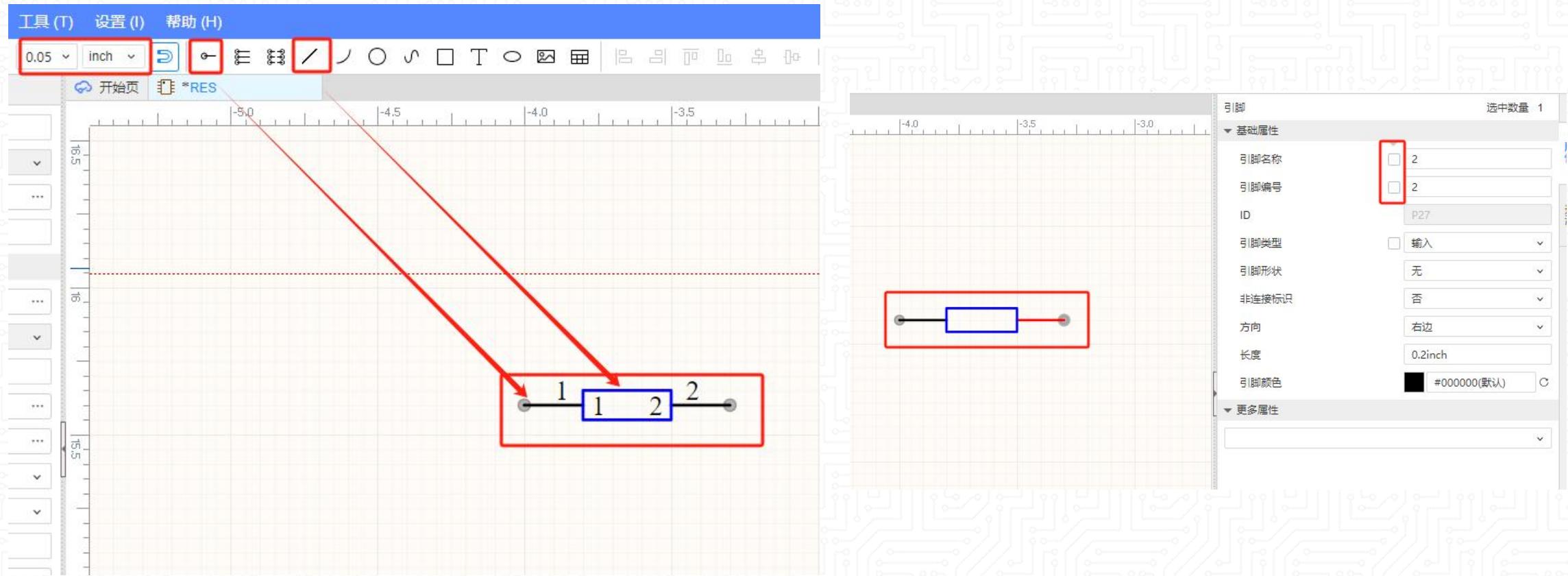


第4讲 元件绘制实例-电阻容的绘制



第4讲 元件绘制实例-电阻容的绘制

通过菜单命令的放置管教以及放置折线来实现电阻元件的绘制，格点默认为0.1inch，太大可以绘制矩形方框时可以适当调小，注意放置管教时有圆点的一边要朝外面，电容电阻默认管教编号以及管教名称都是1-1，2-2，一般电阻电容的管教名称以及管教编号隐藏即可。



第5讲 IC类元件的创建实例-ADC08200

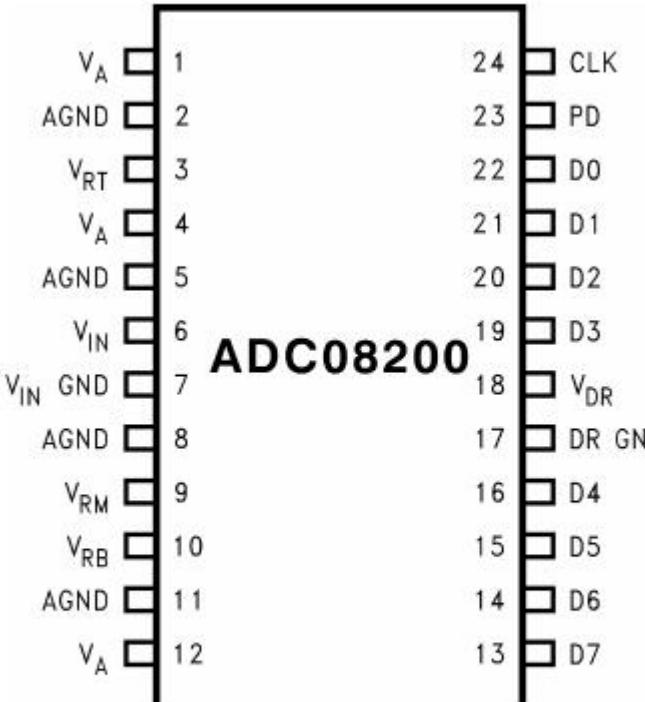
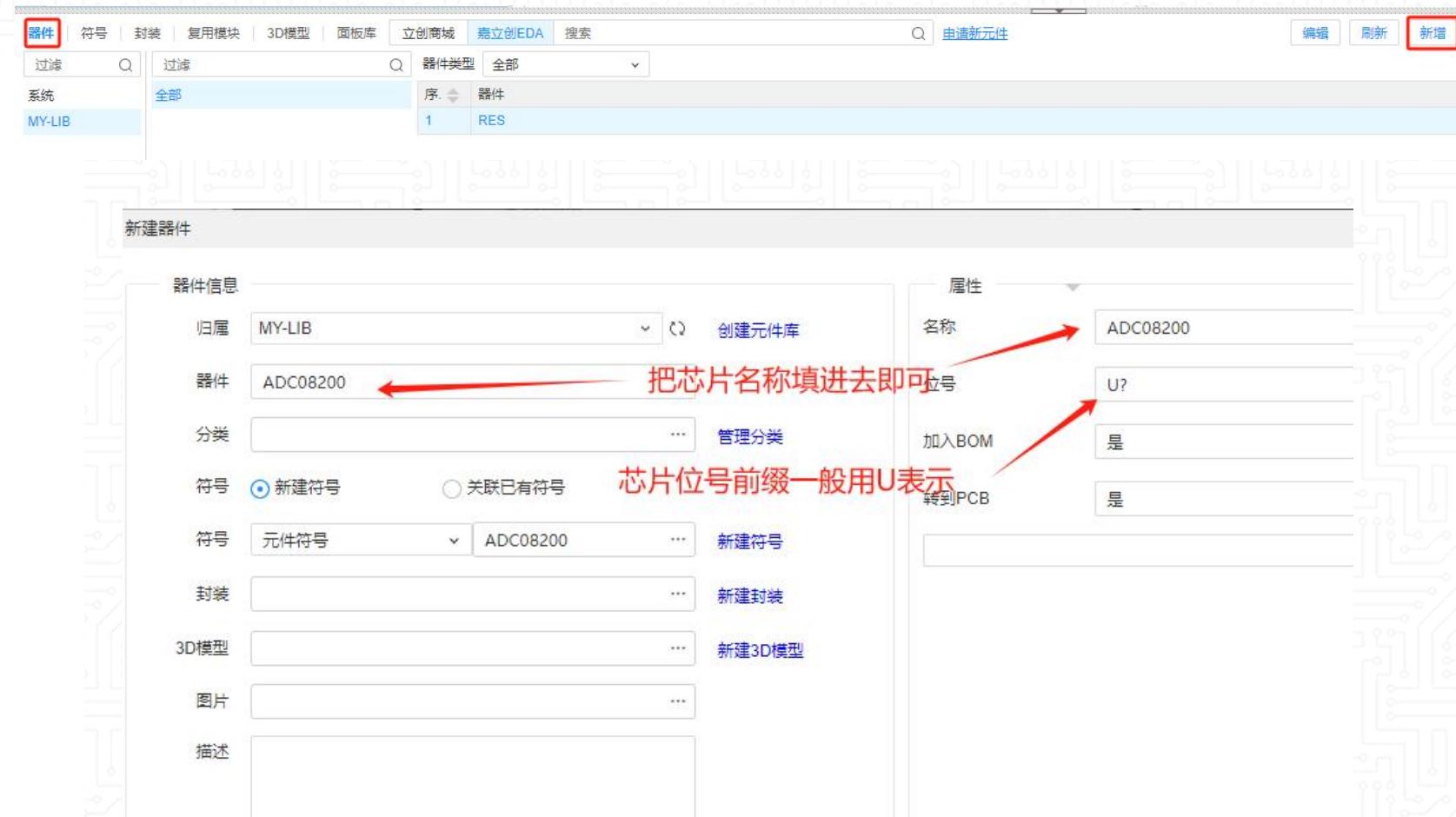
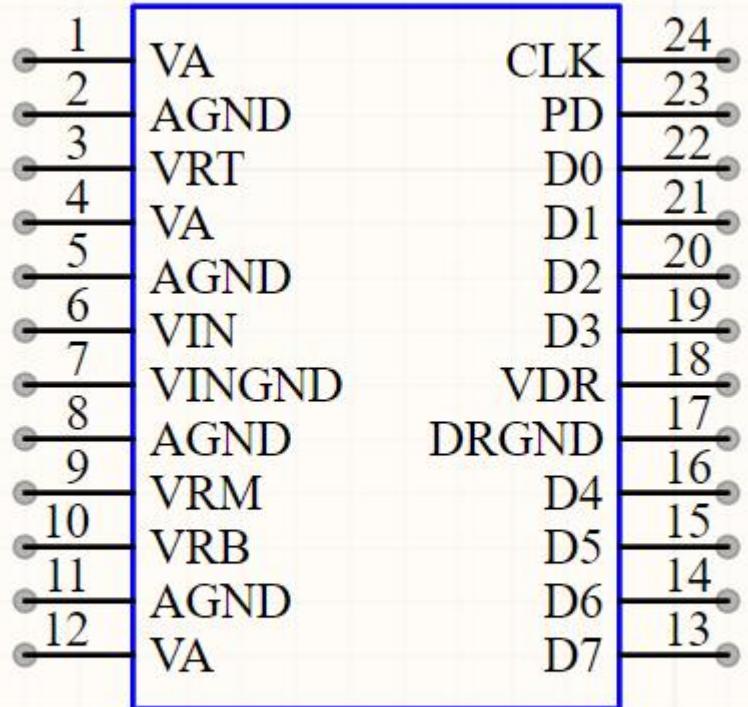


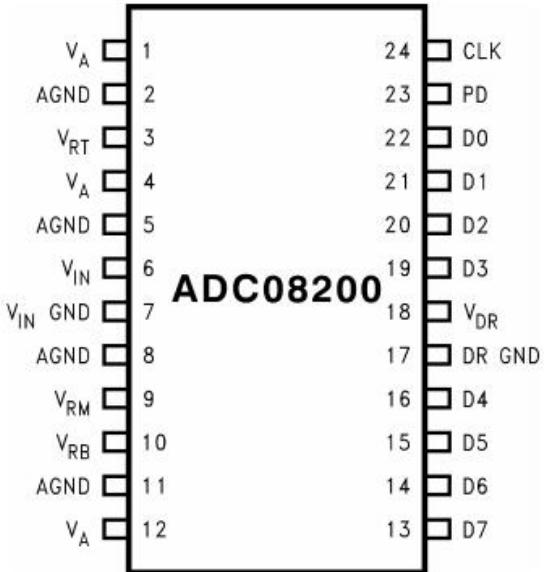
Figure 1. 24-Lead TSSOP
See PW Package



第5讲 IC类元件的创建实例-ADC08200

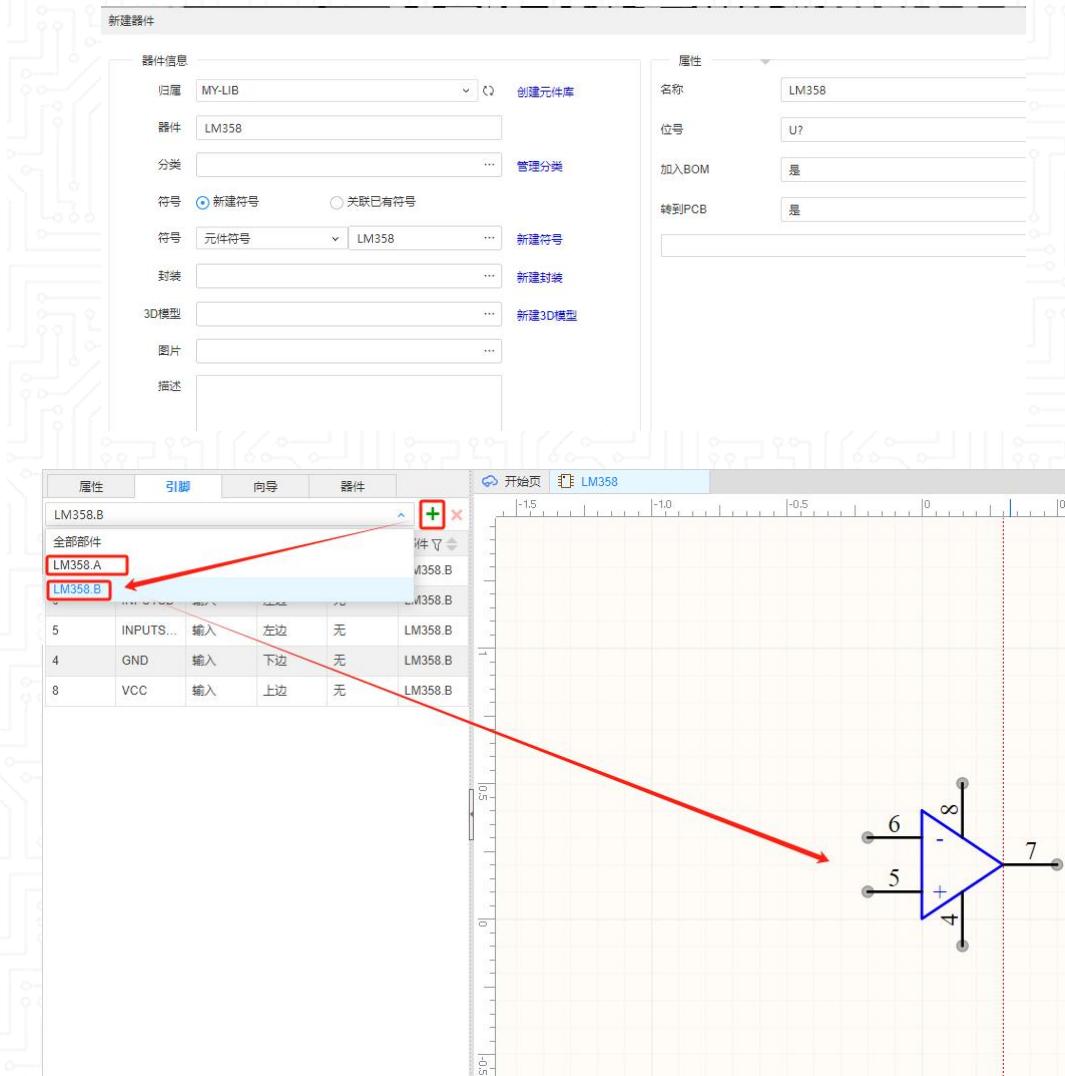
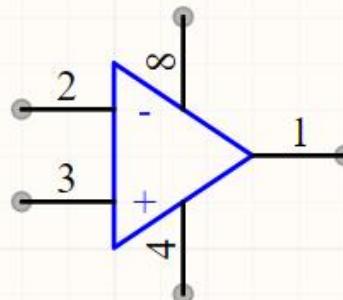
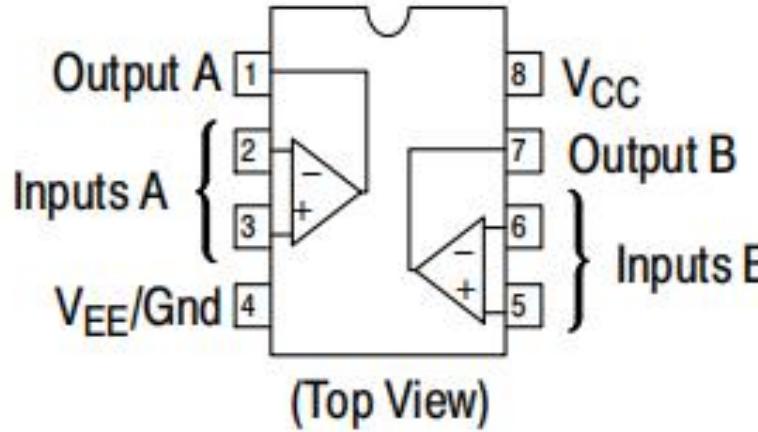


格点默认为1inch，摆放管教时切记需要把管教放置在格子上，管教名称以及管教编号需要和数据手册一一对应，不能出错。



**Figure 1. 24-Lead TSSOP
See PW Package**

第6讲 多part原件的绘制实例-运放LM358



多part器件通常是由多部分组成的，在制作过程当中，需要在引脚栏再添加一个part，按照数据手册标识把器件绘制完毕，公共管教可以在每个器件上都绘制出来，或者只在最开始的part上绘制出来即可。

第7讲 利用EXCEL表格向导创建元件绘制实例-ADC08200

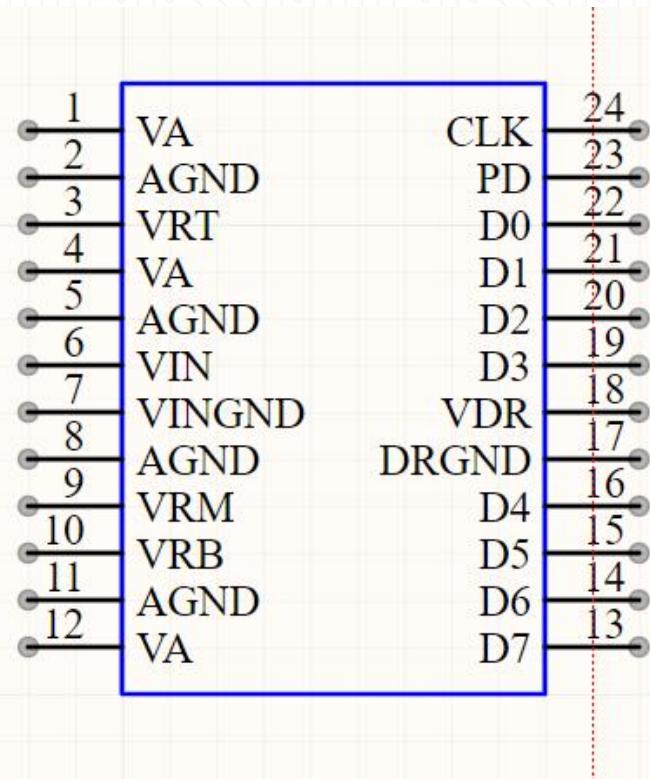
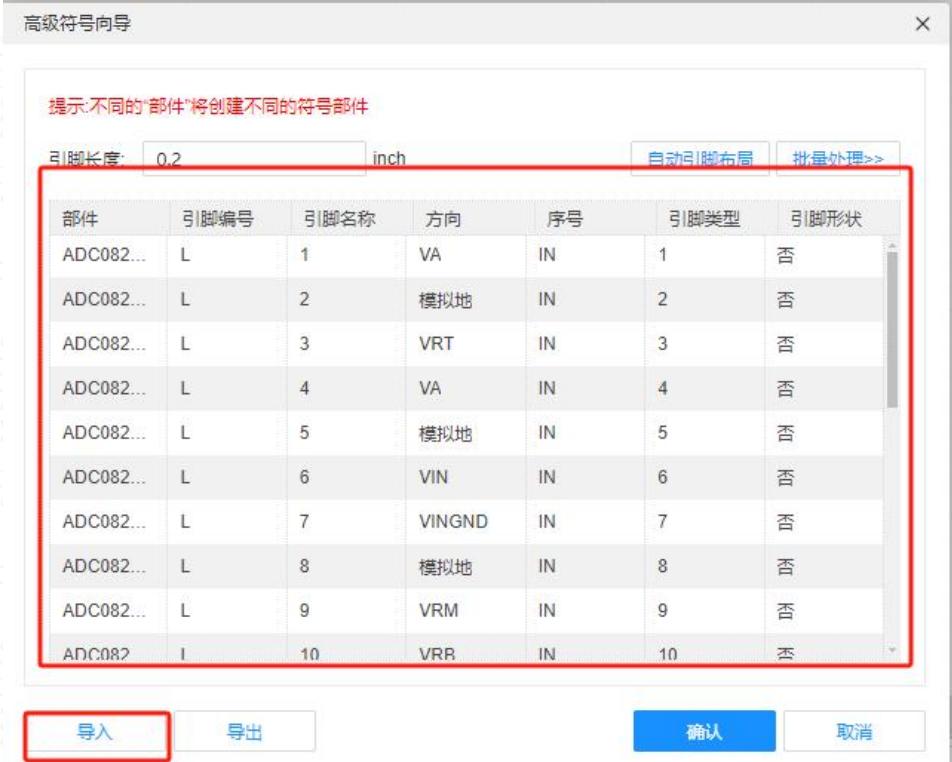
在面对管教比较多的元器件时一个一个放置会非常费时间,此时可以通过Excel的方式进行创建,提升工作效率。



A	B	C	D	E	F	G
Part	Side	Order	Pin Name	Pin Type	Pin Number	Reverse
1	ADC08200/L	1	V _A	IN		1 No
2	ADC08200/L	2	AGND	IN		2 No
3	ADC08200/L	3	V _{RT}	IN		3 No
4	ADC08200/L	4	V _A	IN		4 No
5	ADC08200/L	5	AGND	IN		5 No
6	ADC08200/L	6	V _{IN}	IN		6 No
7	ADC08200/L	7	V _{INGND}	IN		7 No
8	ADC08200/L	8	AGND	IN		8 No
9	ADC08200/L	9	V _{RM}	IN		9 No
10	ADC08200/L	10	V _{RB}	IN		10 No
11	ADC08200/L	11	AGND	IN		11 No
12	ADC08200/L	12	V _A	IN		12 No
13	ADC08200/L	1	D7	IN		13 No
14	ADC08200/R	2	D6	IN		14 No
15	ADC08200/R	3	D5	IN		15 No
16	ADC08200/R	4	D4	IN		16 No
17	ADC08200/R	5	DRGND	IN		17 No
18	ADC08200/R	6	V _{DR}	IN		18 No
19	ADC08200/R	7	D3	IN		19 No
20	ADC08200/R	8	D2	IN		20 No
21	ADC08200/R	9	D1	IN		21 No
22	ADC08200/R	10	D0	IN		22 No
23	ADC08200/R	11	PD	IN		23 No
24	ADC08200/R	12	CLK	IN		24 No
25	ADC08200/R					
26						

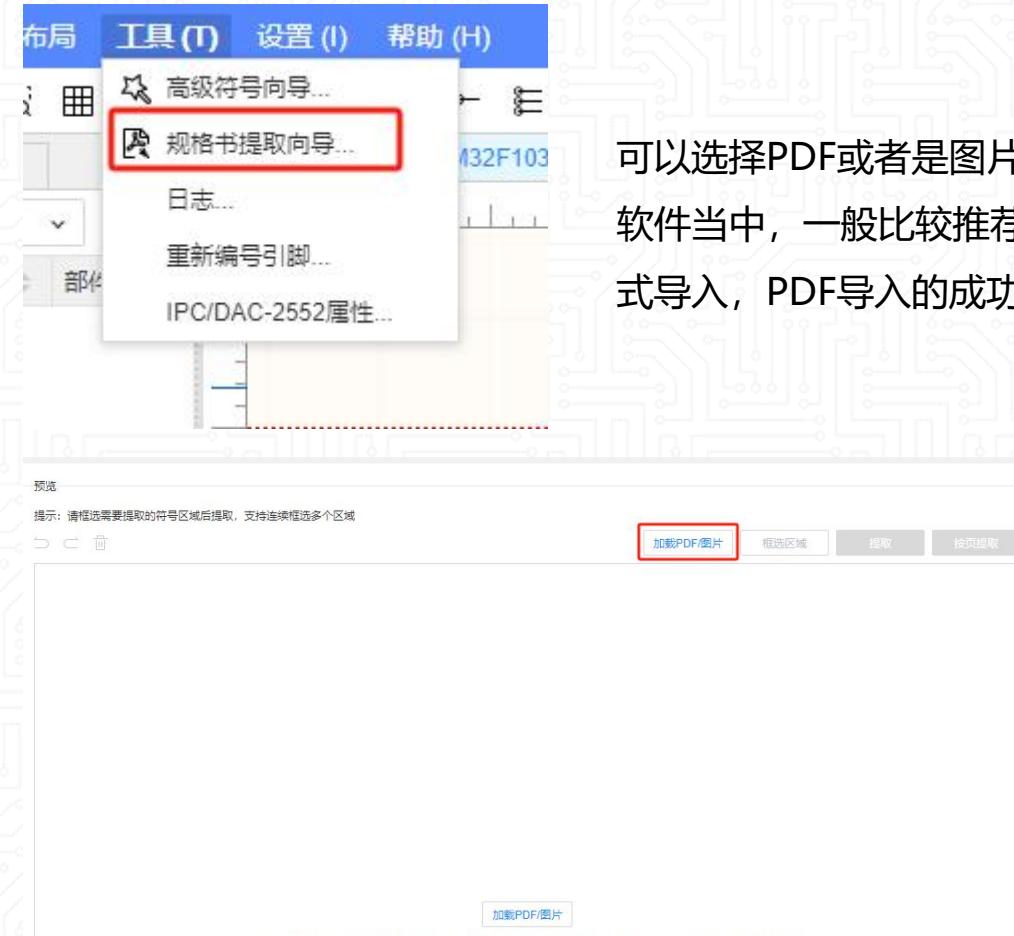
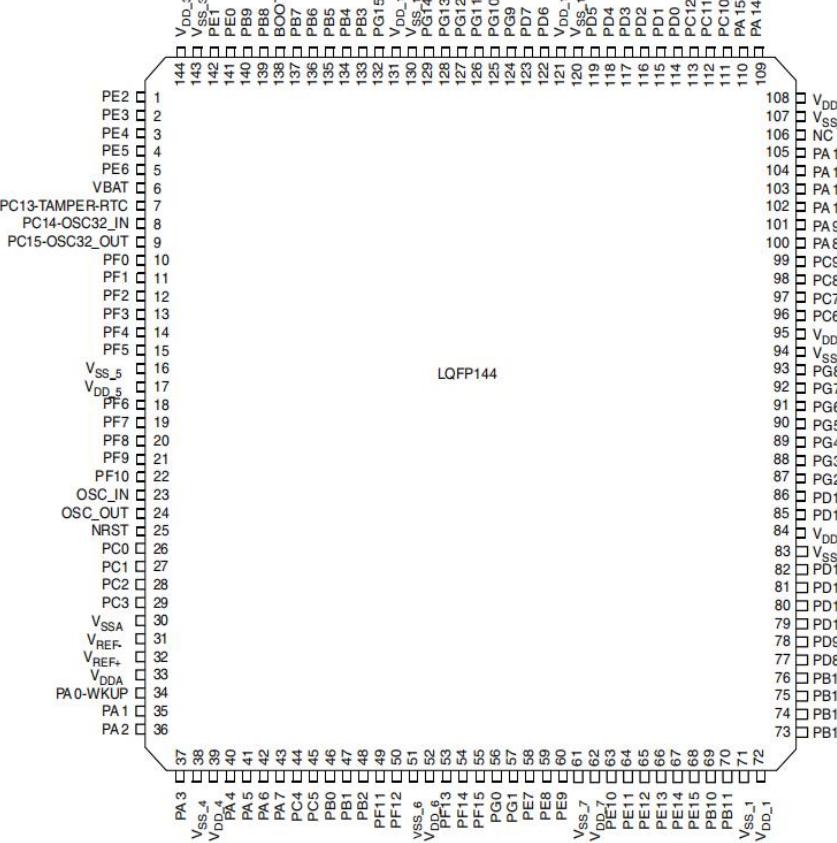
第7讲 利用EXCEL表格向导创建元件绘制实例-ADC08200

从数据手册上面把元器件的管教名称以及管教编号填入Excel上，在软件“高级符号向导”中点击导入Excel即可，注意导入之后可能识别的信息不一定完全正确，需要再核对一遍，没有问题之后点击确认即可



第8讲 规格书提取向导创建元件实例-STM32F103VET6

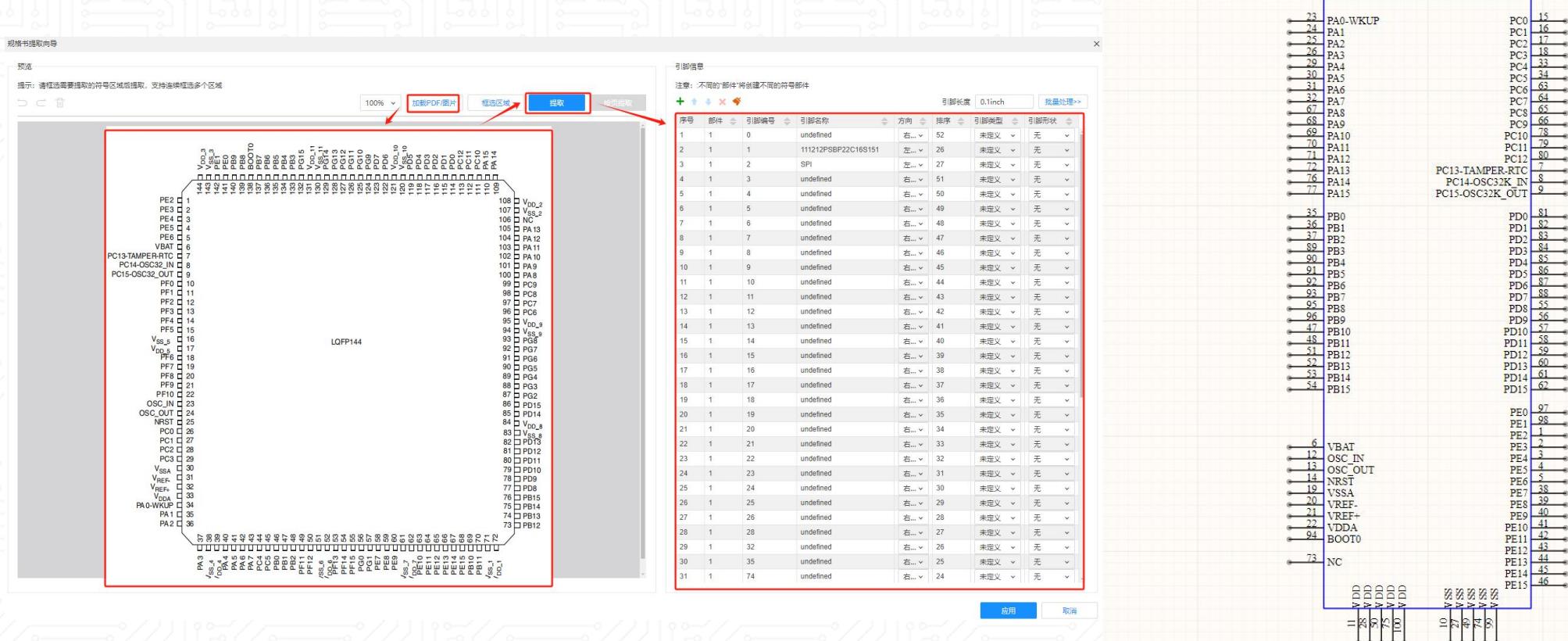
在面对管教数量较多的时候除了利用Excel之外，还可以通过软件的另一个功能规格书提取向导来完成元件的创建



可以选择PDF或者是图片的形式导入到
软件当中，一般比较推荐采用图片的形
式导入，PDF导入的成功率比较低

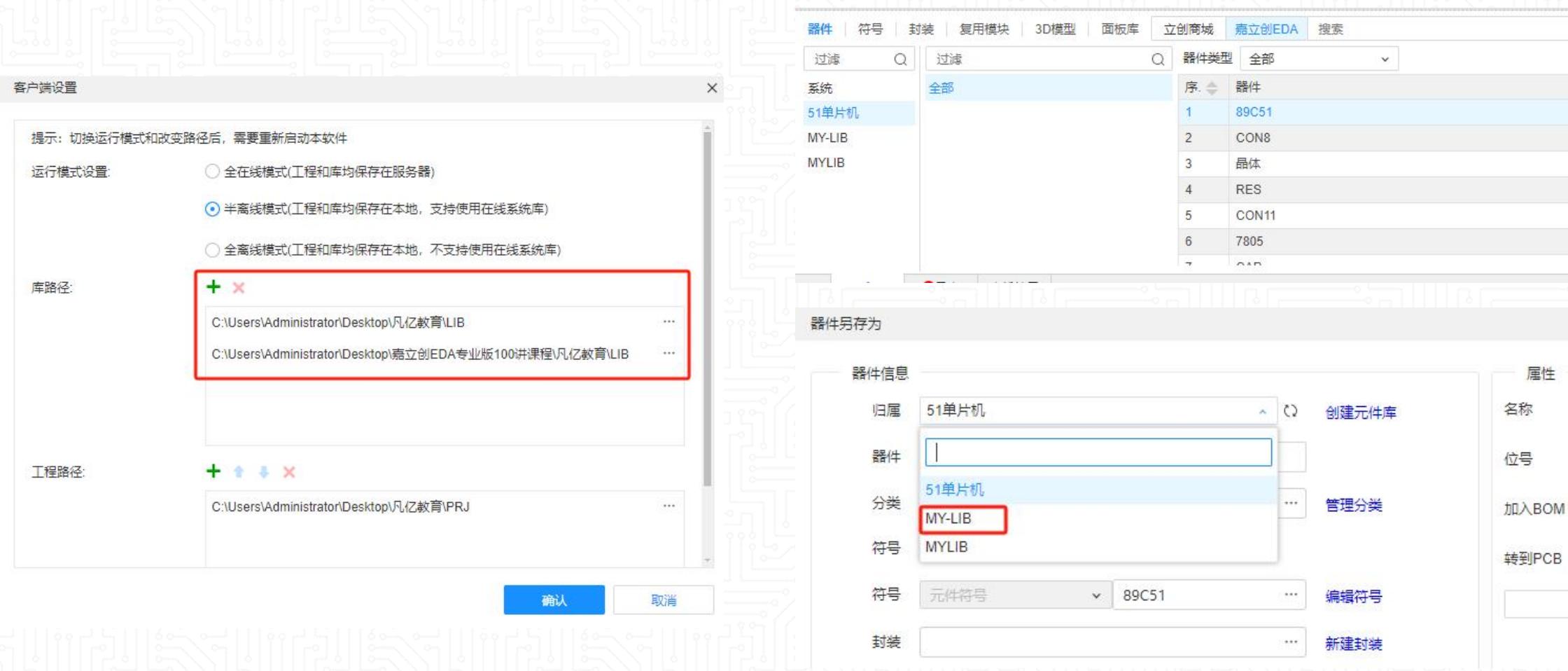
第8讲 规格书提取向导创建元件实例-STM32F103VET6

点击加载图片之后再点击提取即可提取出图片当中的数据信息，但是需要注意的是由于软件的功能还不完善，提取出来的信息可能并不准确，此时手动一个个核对进行更改，更改完成之后点击应用即可完成元器件的创建。



第9讲 原理图库之间的拷贝与调用

有时候很多器件不需要我们去创建，可能在之前做过的项目当中用到了我们需要的封装此时只需要把库调用进来拷贝即可，注意保存到自己的库只需要选中我们需要的器件有几另存为之后点击选择保存到我们自己的库当中就可以了。



第9讲 原理图库之间的拷贝与调用

第二种方法是利用嘉立创EDA本身自带的系统库进行提取保存即可，这也是这个软件的特点以及优势所在，解决了新手工程师不会创建元件库以及PCB封装库的问题

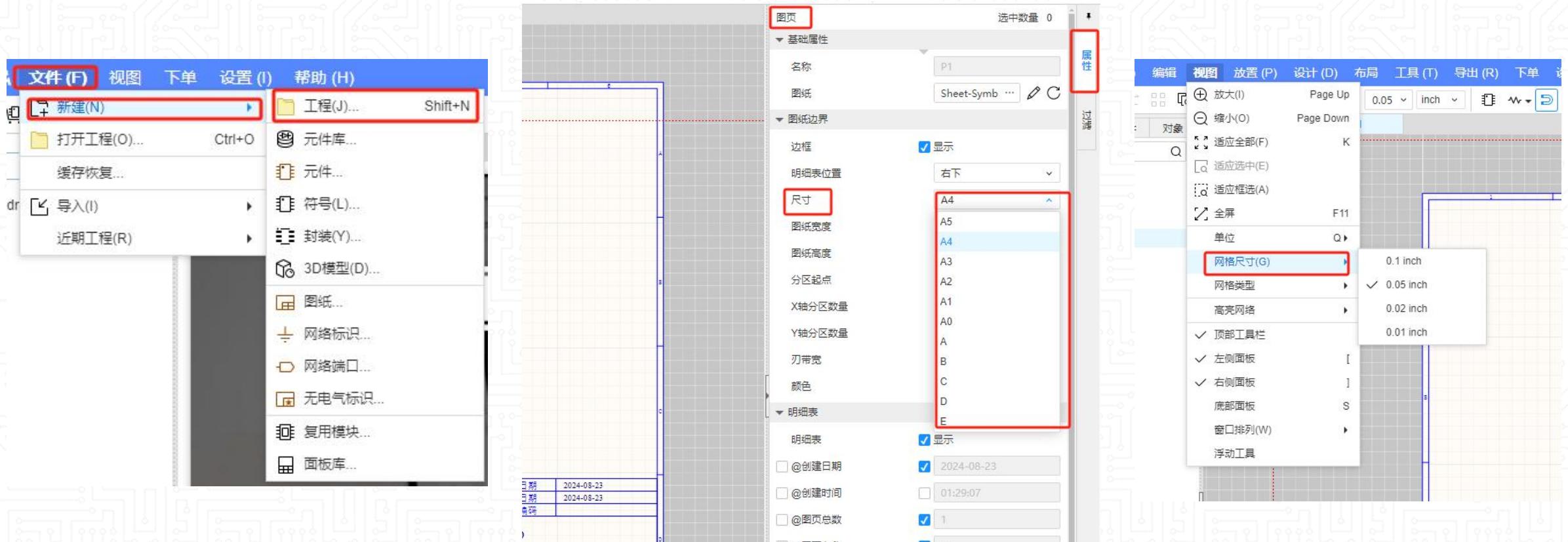


The screenshot shows the JLCEDA interface with the following components:

- Left Panel (Category Tree):** Shows a tree view of component categories under "系统" (System). Categories include 51单片机, MY-LIB, and various component types like 电阻 (Resistor), 容量 (Capacitor), 晶体管 (Transistor), etc.
- Middle Panel (List View):** A table listing components extracted from the system library. The columns are: 序号 (Index), 器件 (Component), 封装 (Package), 值 (Value), 供应商编号 (Supplier Part Number), 制造商 (Manufacturer).
- Right Panel (Component Details):** A detailed dialog for the selected component (TLV3811CYBGT).
 - 器件信息 (Component Info):** Includes fields for 归属 (Belongs to), 器件 (Component), 分类 (Category), 符号 (Symbol), 封装 (Package), 3D模型 (3D Model), 图片 (Image), and 描述 (Description).
 - 属性 (Properties):** A table mapping properties to values, such as 名称 (Name) = {(Manufacturer Part)}, 位号 (Pin) = U2, 制造商 (Manufacturer) = TI(德州仪器), etc.
 - Preview:** Shows the component symbol, footprint, and 3D model.

第10讲 原理图页的大小及格点的调整设置

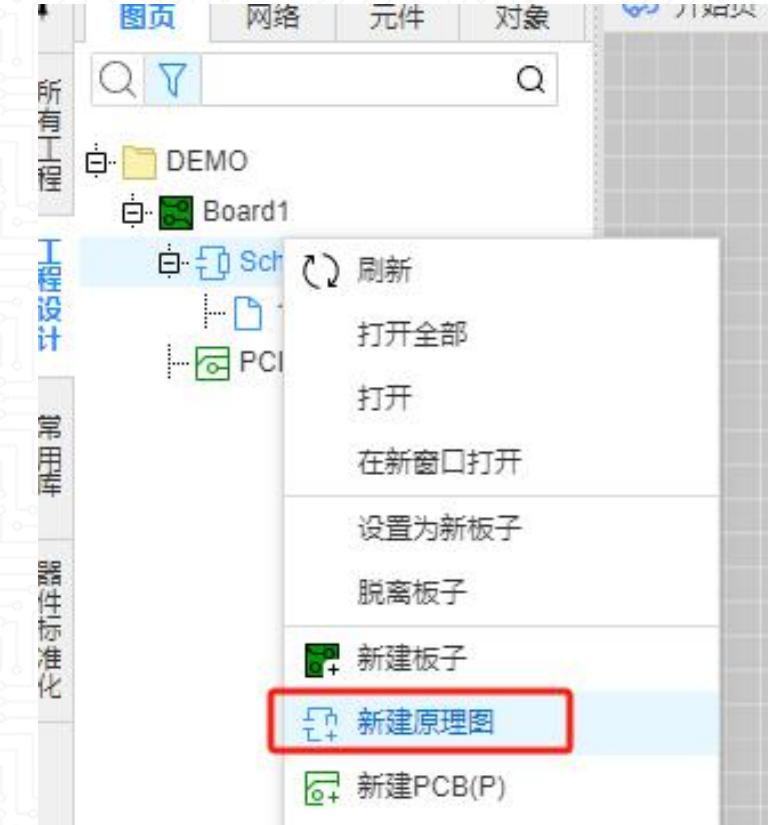
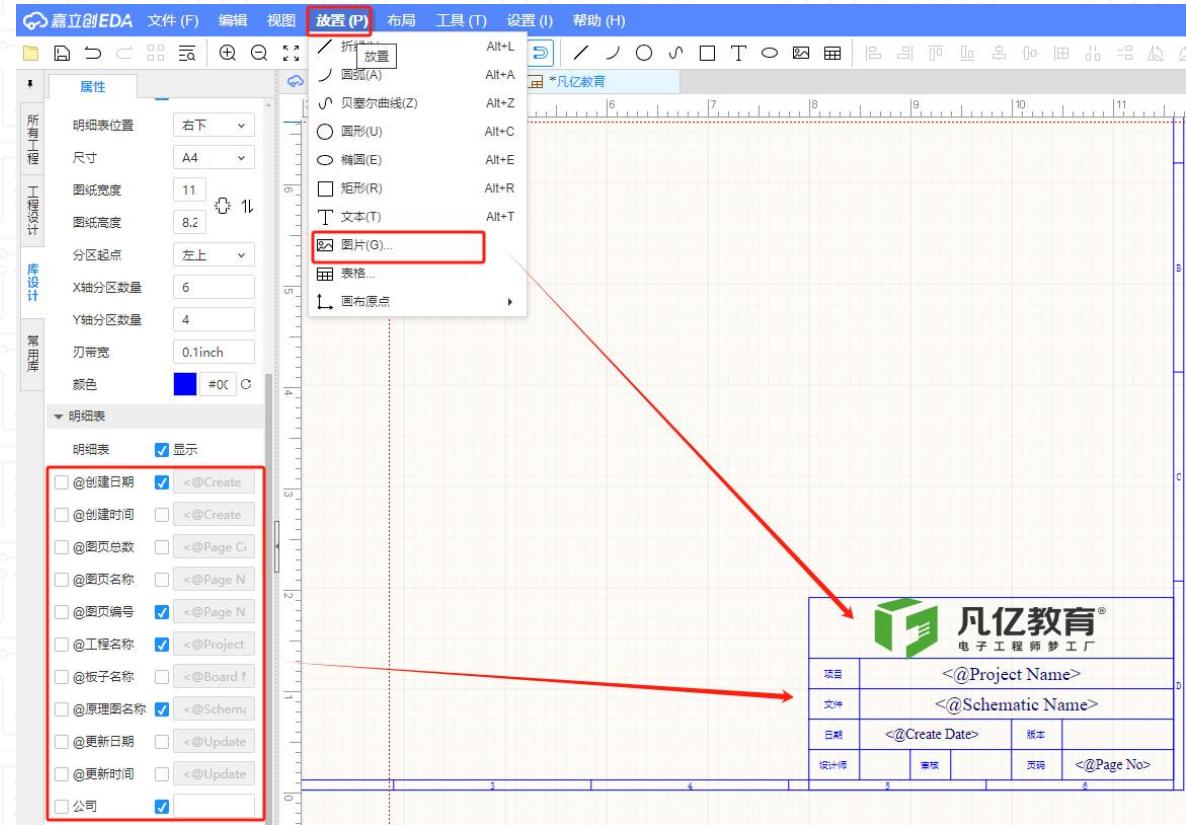
图纸尺寸可以根据需要在右侧属性栏进行更改，网格尺寸可以选择在视图中进行更改，推荐使用默认参数0.1inch。



第11讲 原理图页模板的创建与应用

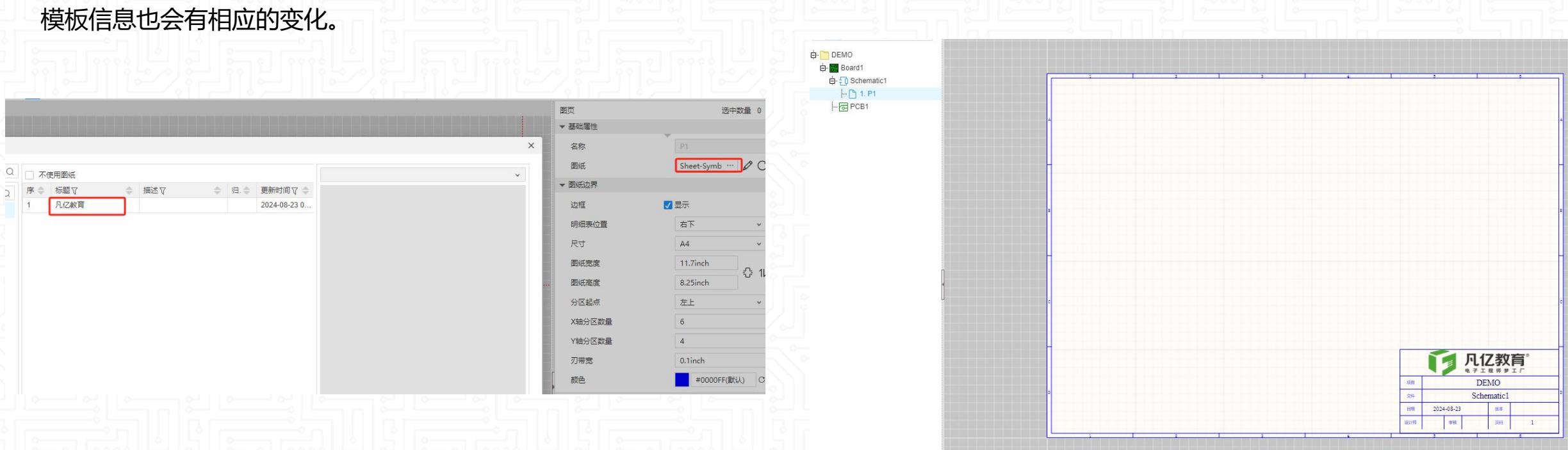


第11讲 原理图页模板的创建与应用

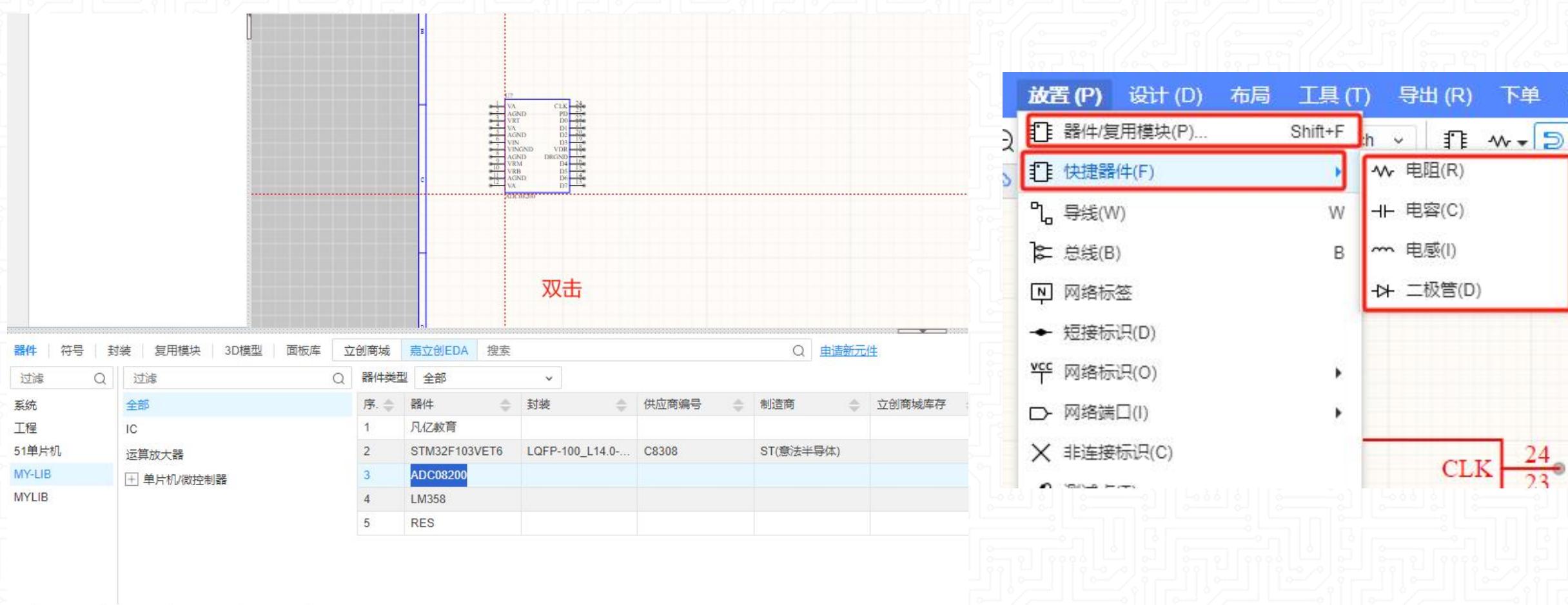


第11讲 原理图页模板的创建与应用

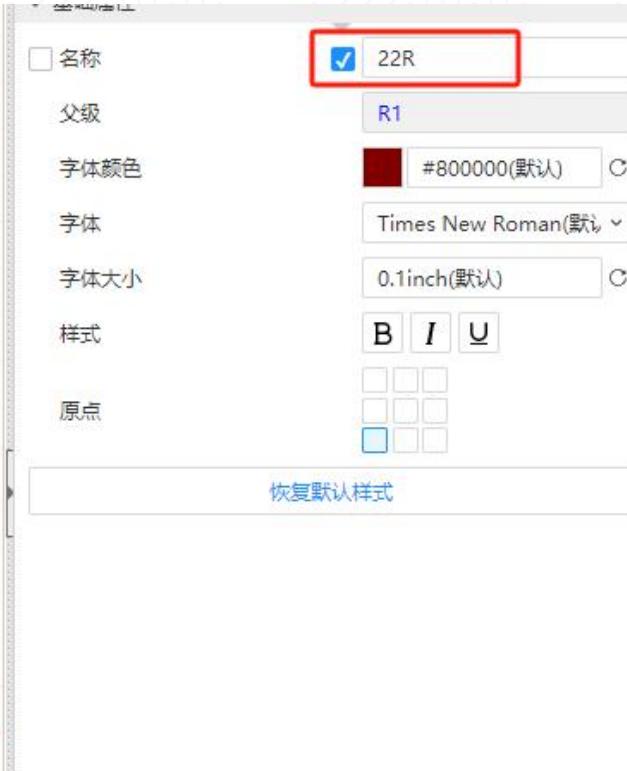
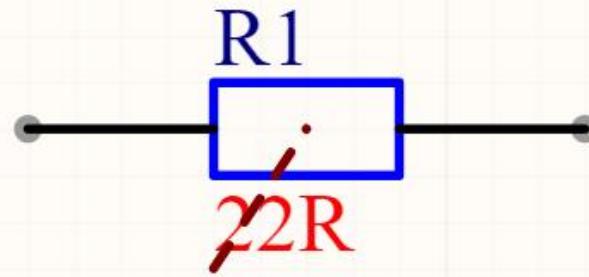
模板创建成功之后可以点击右侧属性界面中的图页命令更改原理图模板，此时可以加载出我们自己创建的原理图模板，图页的新增对应的模板信息也会有相应的变化。



第12讲 如何在原理图中放置元件（器件）及属性设置



第12讲 如何在原理图中放置元件（器件）及属性设置



通常一个工程文件当中电容电阻的种类特别多，此时如果需要更改电容容值或者电阻阻值则需要在右侧属性界面进行名称更改即可。

第13讲 元件在原理图中的元件的选择、移动、旋转及镜像

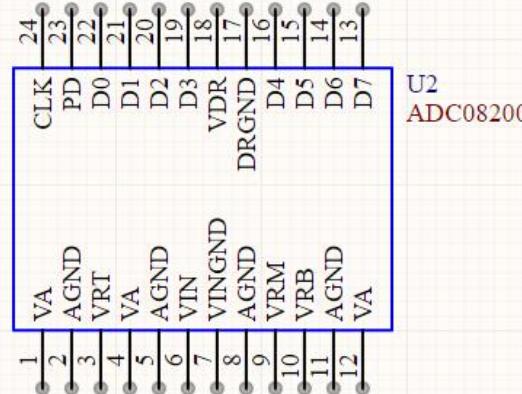
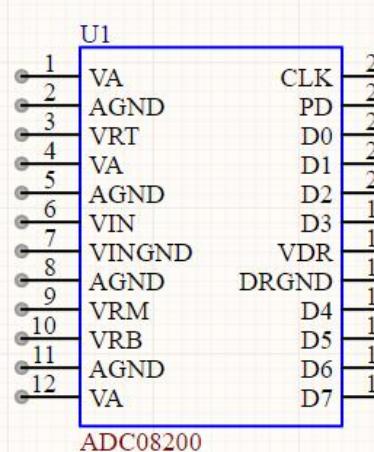
鼠标左键点击命令：选择命令

鼠标左键长按：拖动命令

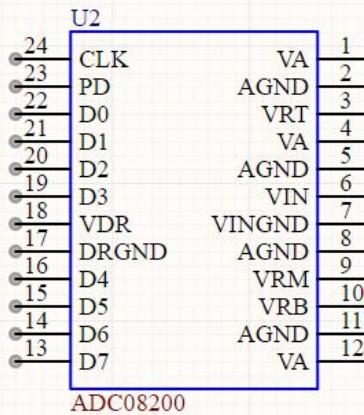
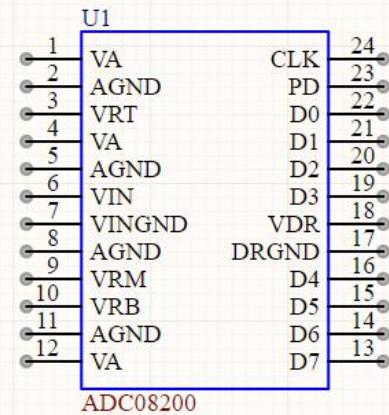
空格键：旋转命令

X:相对于Y轴镜像

Y: 相对于X轴镜像

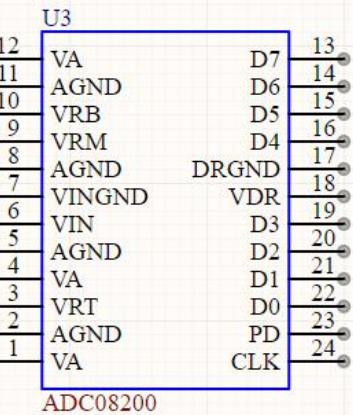


旋转命令



X镜像

镜像命令



Y镜像

第14讲 元件在原理图中的复制、剪切及粘贴



复制: **ctrl+c**

粘贴: **ctrl+v**

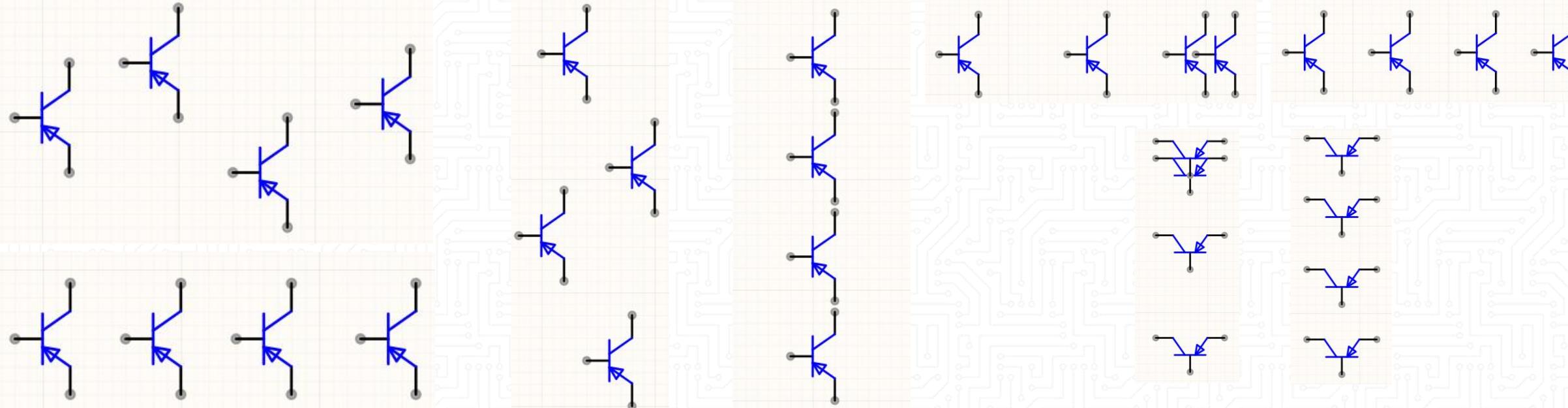
剪切: **ctrl+x**

第15讲 元件在原理图中的排列与对齐

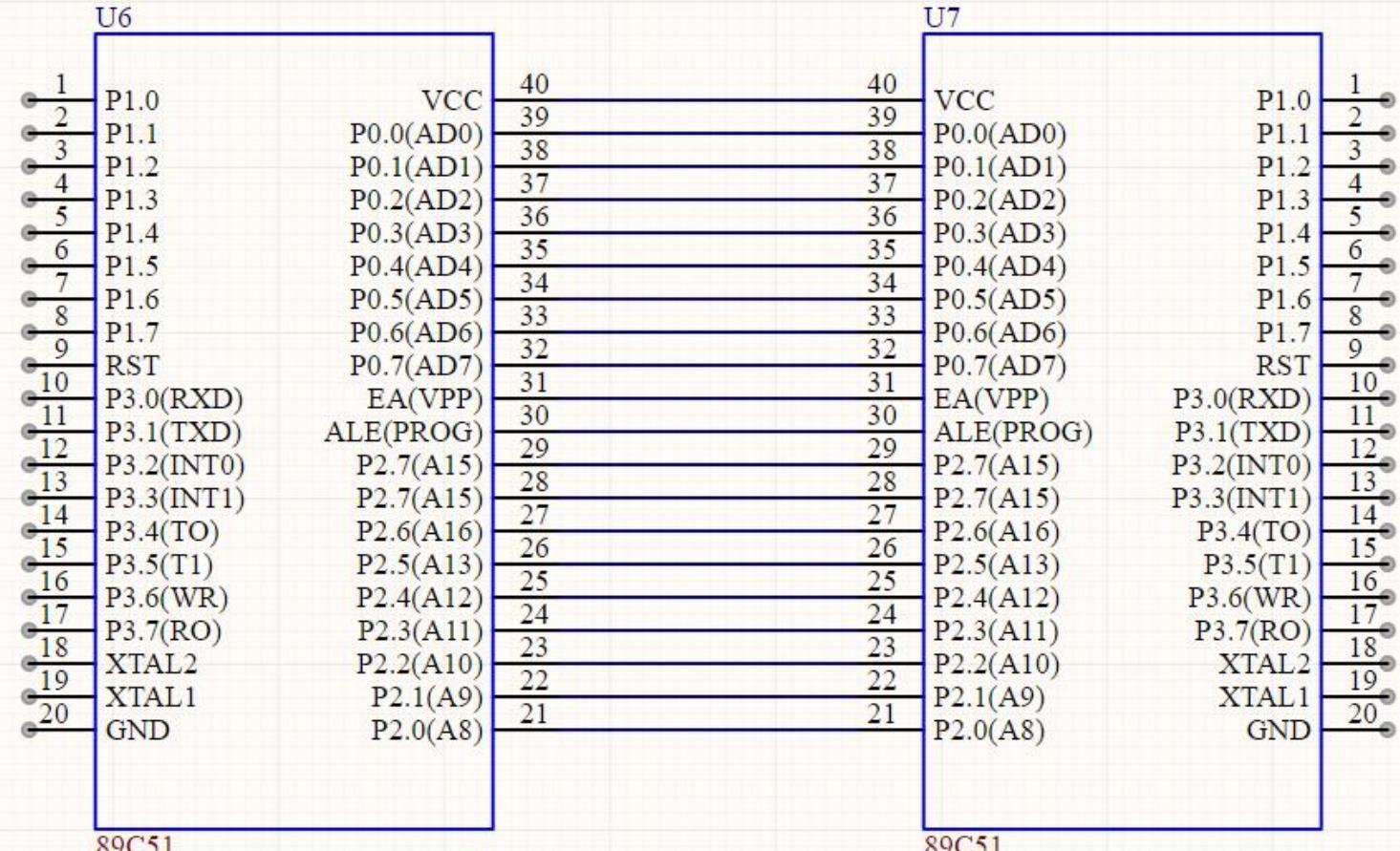
8: 顶对齐

2: 底对齐

AV: 水平中心对齐



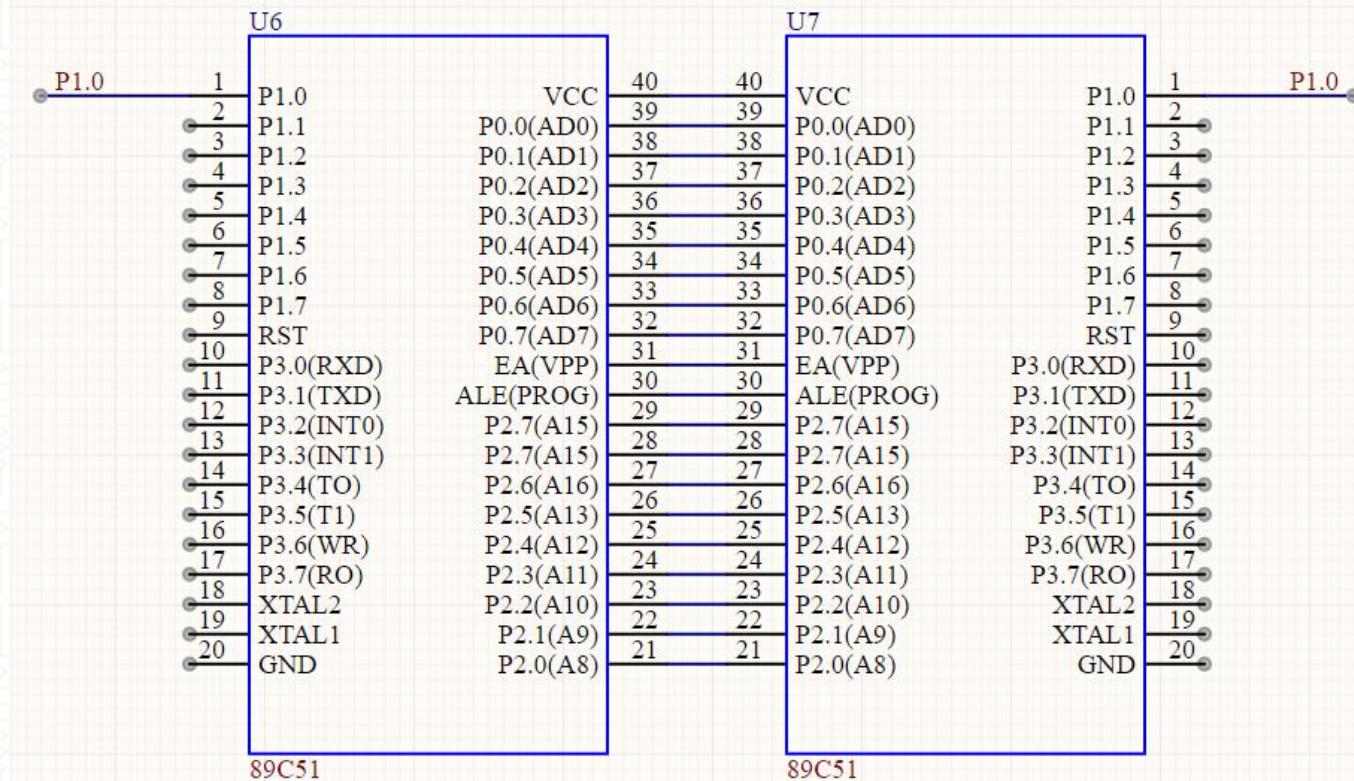
第16讲 元件链接导线及导线设置



快捷键W或者点击放置导线即可激活布线命令

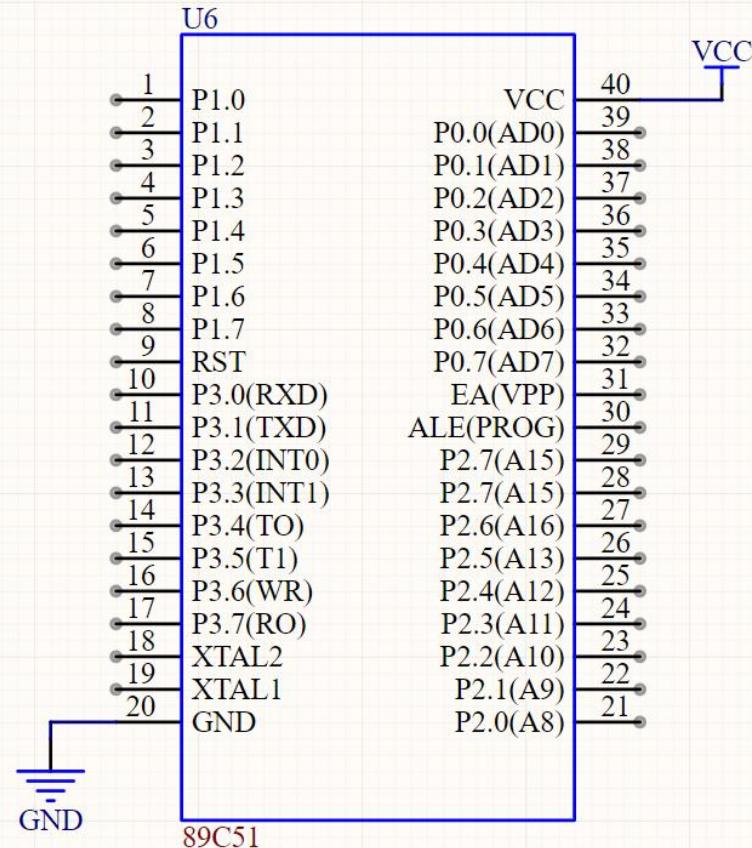
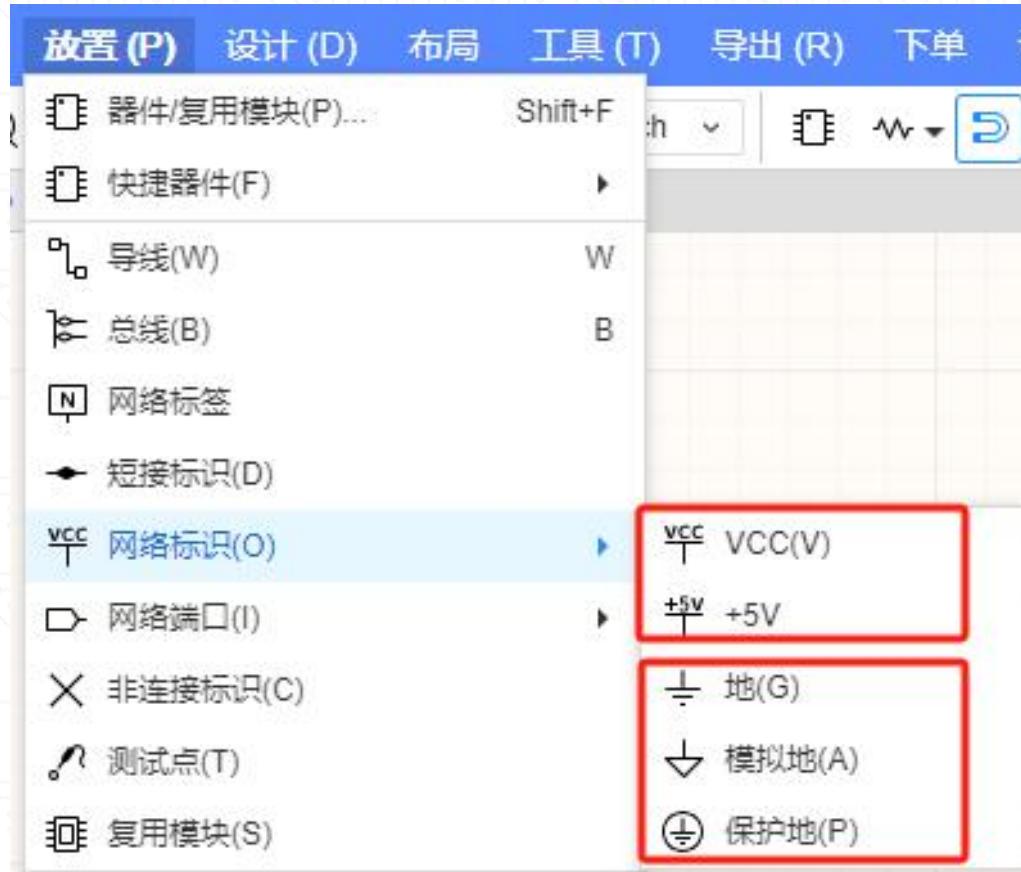
第17讲 元件放置网络标签链接及电源端口

信号连接除了直接采用导线连接之外还可以使用网络标签的形式进行连接，从而增加原理图的可读性



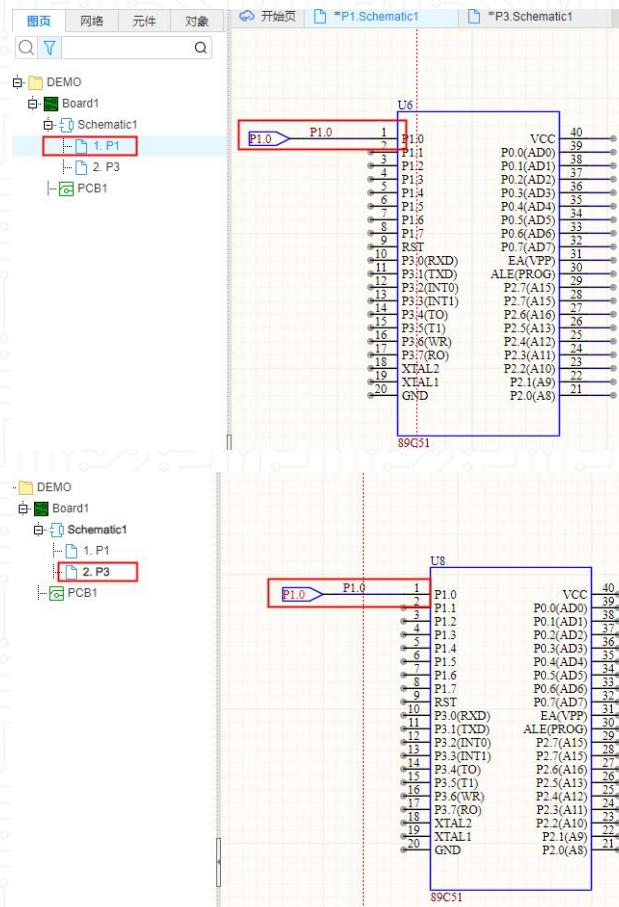
第17讲 元件放置网络标签链接及电源端口

通常面对电源以及地网络的时候会直接放置网络标识进行连接，区别与普通的信号网络的连接方式



第18讲 页连接符的说明及使用方法

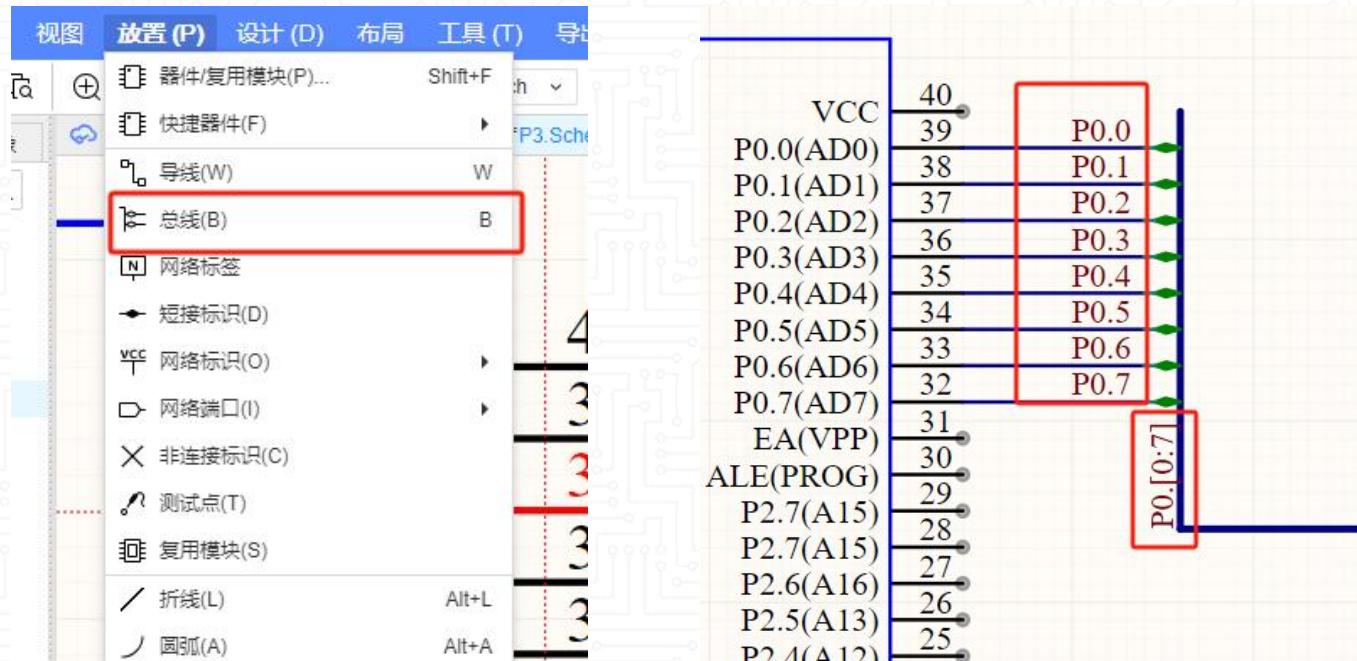
不同原理图之间网络如果需要连接需要放置页连接符才可以连接，放置普通网络标签连接不了(可以不用区分输入输出以及双向端口直接放置即可)



第19讲 原理图中总线的应用与放置

单纯的网络标签虽然可以表示图纸中相连的导线，但是由于连接位置的随意性，给工程人员分析图纸、查找相同的网络标签带来一定的困难。

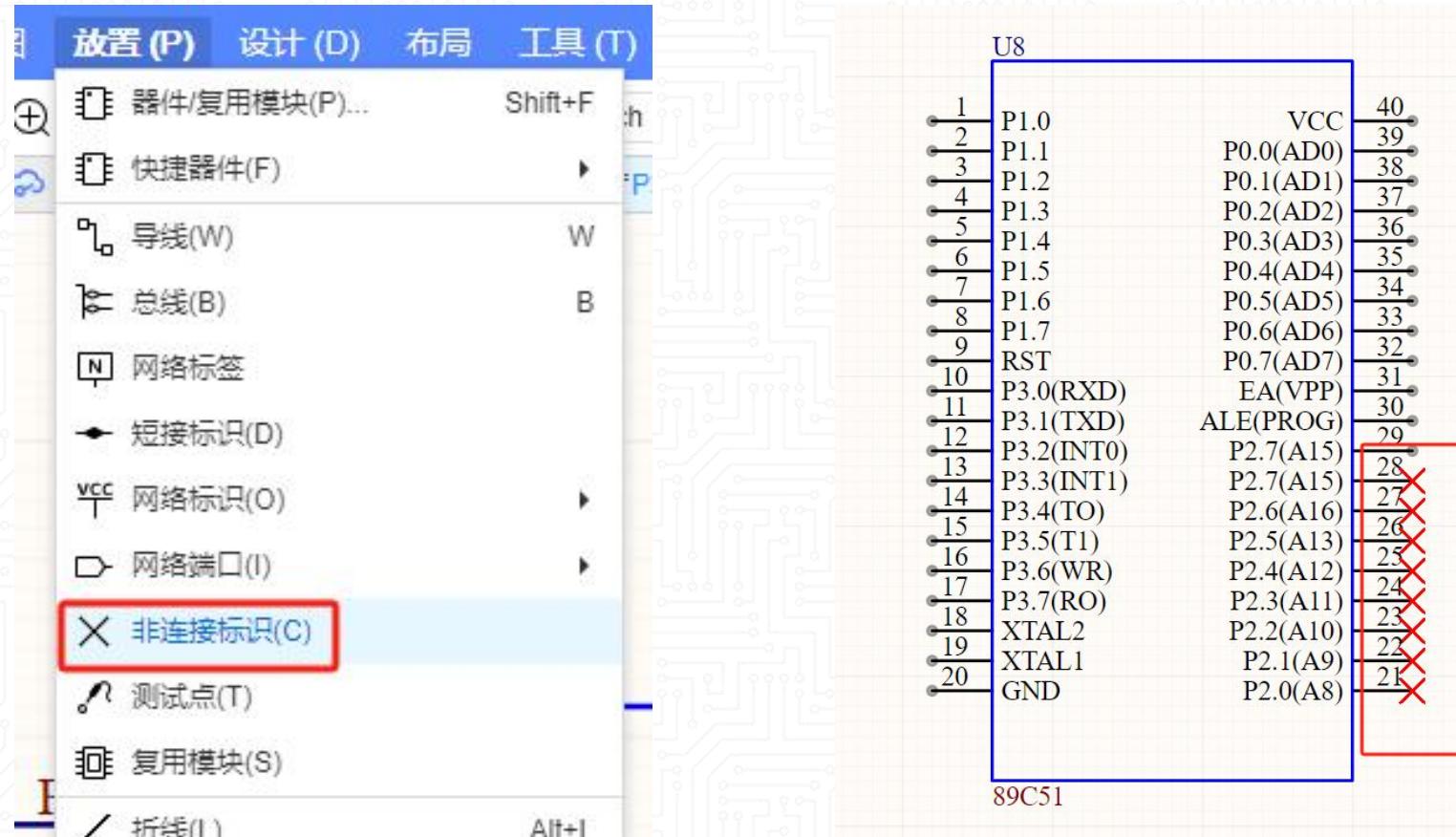
总线代表的是具有相同电气特性的一组导线，在具有相同电气特性的导线数目较多的情况下，可采用总线的方式，以方便识图。总线以总线分支引出各条分导线，以网络标签来标识和区分各条分导线。因此，总线、总线分支、网络标签密不可分



总线名称需要符合规范，按照如下格式处理，命名需要采用中括号，里面的数字需要用冒号分开

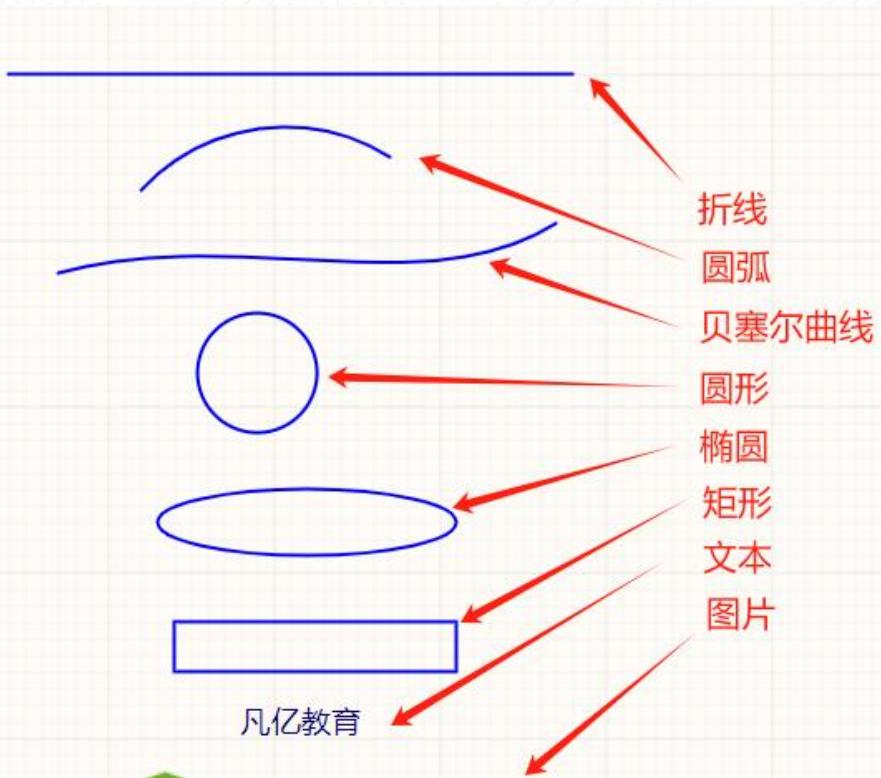
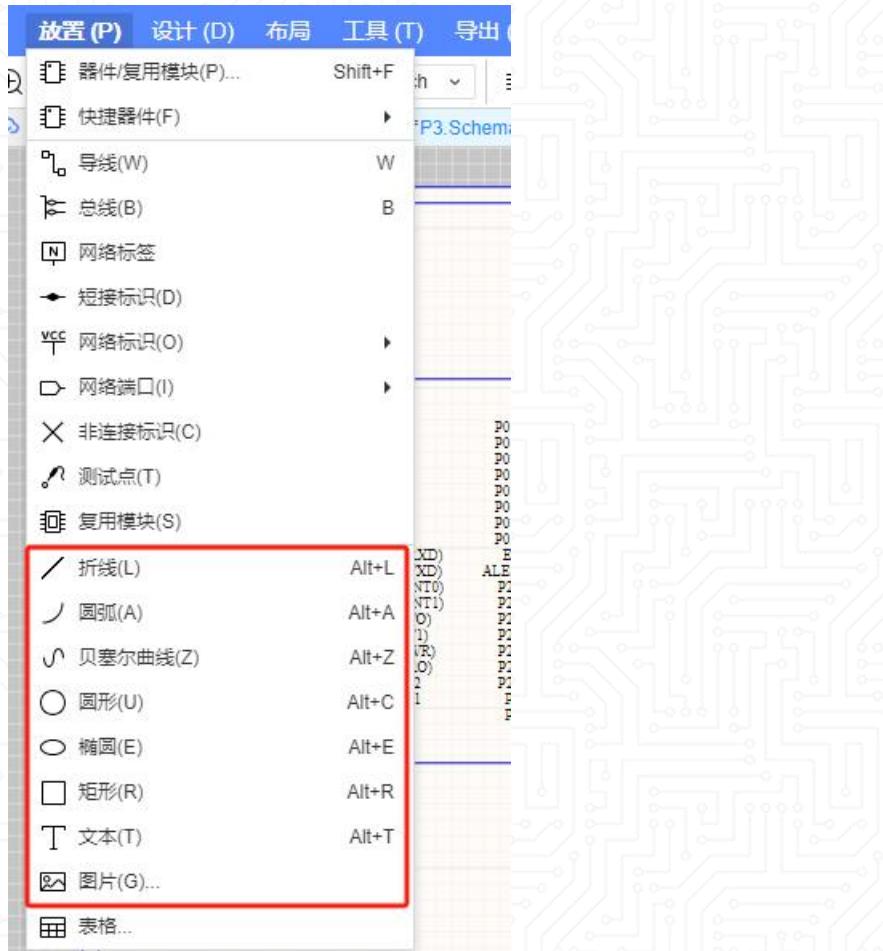
第20讲 原理图中NO ERC的放置

在原理图设计当中有一些网络可能在这个项目工程当中用不上，此时我们可以在没有用到的网络管教当中放置非连接标识符从而把这个网络屏蔽掉



第21讲 非电气对象的放置 (辅助线、文字、注释、图片)

通常在原理图当中可能需要用到线段或者图形的非电气对象，此时点击放置命令即可在下方调用需要的元素



第22讲 元件的位号重新编号排序

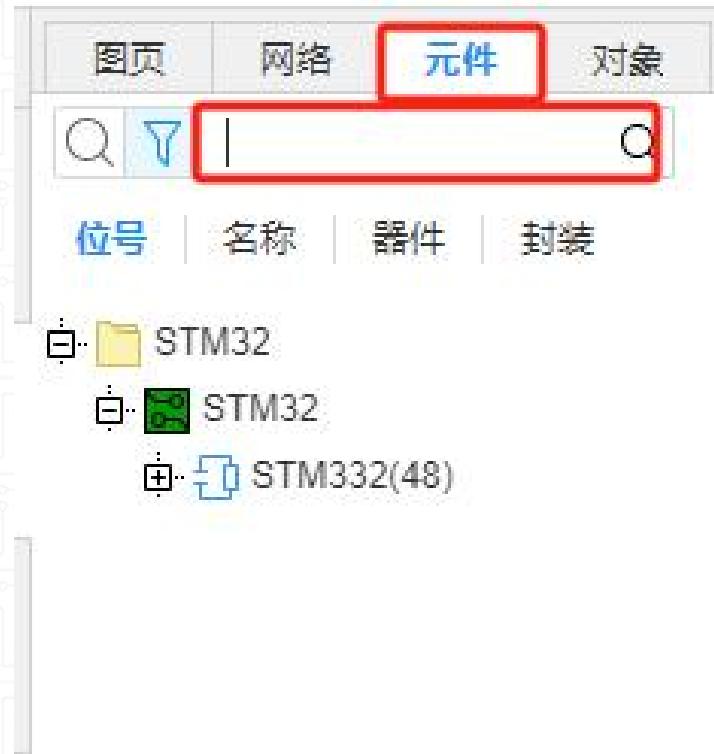
可以对指定原理图进行编号或
者全部原理图一起编号



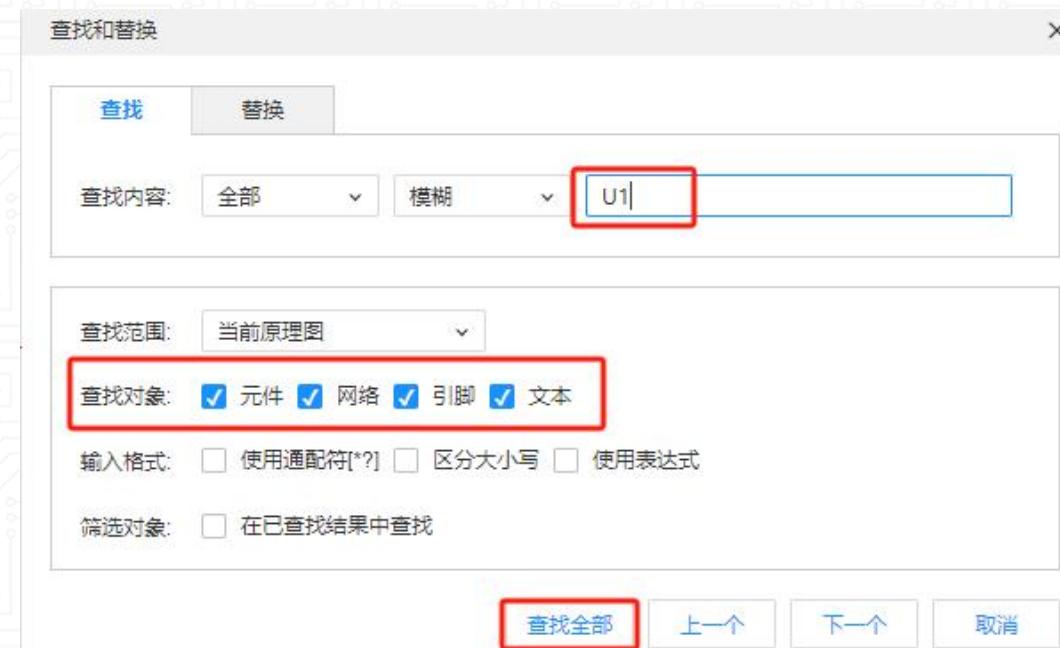
顺序指的是编号的顺序以及方向，一般选择第一种先左而右，后上而下即可。

第23讲 快速实现原理图元件的跳转与查找

方法一：在工程设计界面下的搜索框搜索即可

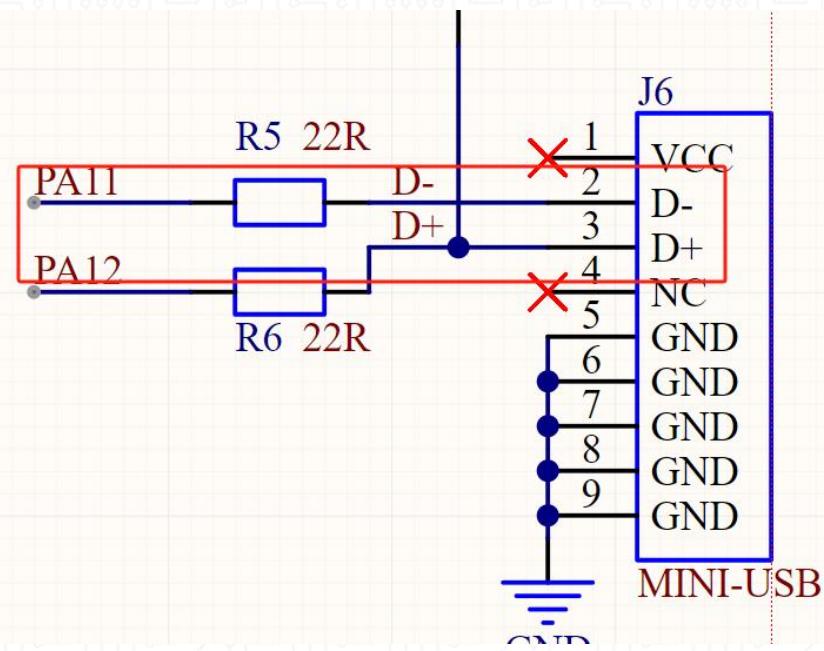


方法二：利用查找替换命令也可以实现器
件的快速搜索



第24讲 原理图差分线的指定

点击放置网络标签右击会出现网络标签菜单命令，注意下方差分对的格式需要为_P_N结尾或者+-结尾（也可以点击更多设置调成其他识别方式）



实操演示

第26讲 原理图的常见错误设置与编译检查

在原理图绘制完成之后需要在导入网表到PCB之前再检查一下原理图，对原理图进行编译检查确保原理图没有不合理的地方



通常在设计规则当中需要把所有元素勾选，在消息等级上一般我们只关注致命错误，可以采用系统默认的选项，也可以根据自己需要进行勾选。

一般我们需要保证以下几点不能有错：

- 1.位号不能重复
- 2.不能出现单端网络
- 3.不能出现电源或者信号网络悬浮
- 4.器件不能没有封装

第27讲 原理图封装批量化添加及完整性检查

点击工具下的封装管理器，在此界面下分配PCB封装，没有分配PCB封装的器件会显示红色，分配之后会出现蓝色。



封装管理器

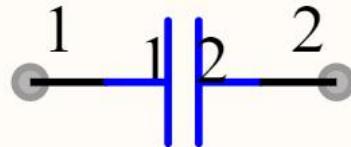
过滤			
位号	备注	封装	信息
BT1	BATTERY	CR1220_2	
C1	104	0805C	
C10	104	0805C	
C11	104	0805C	
C12	104	0805C	
C13	104	0805C	
C14	104	0805C	
C15	104	0805C	
C16	104	0805C	
C2	104	0805C	
C3	100UF	7343	

0805C

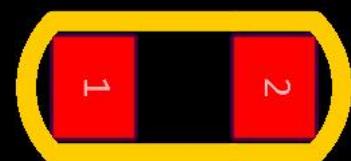
序号	封装	描述	归属	更新时间
1	SW-TH_RK095...		LCSC	2024-08-24 1...
2	SW-SMD_ESE...		LCSC	2024-08-24 1...
3	CONN-TH_FTS...		LCSC	2024-08-24 1...
4	FBGA-24_L8.0...	;TBGA-24;FBG...	LCSC	2024-08-24 1...
5	TSOPII-44_L18...	;TSOPII-44-10....	LCSC	2024-08-24 1...
6	CONN-SMD_1...		LCSC	2024-08-24 1...
7	CONN-TH_HC...		LCSC	2024-08-24 1...
8	CONN-SMD_5...		LCSC	2024-08-24 1...
9	CONN-SMD_4...		LCSC	2024-08-24 1...
10	LCC-LGA-447...		LCSC	2024-08-24 1...
11	LGA-52_L6.8...		LCSC	2024-08-24 1...

CD3D472MD9IER1I100.1

序号	名称
1	1
2	2



检查封装尺寸



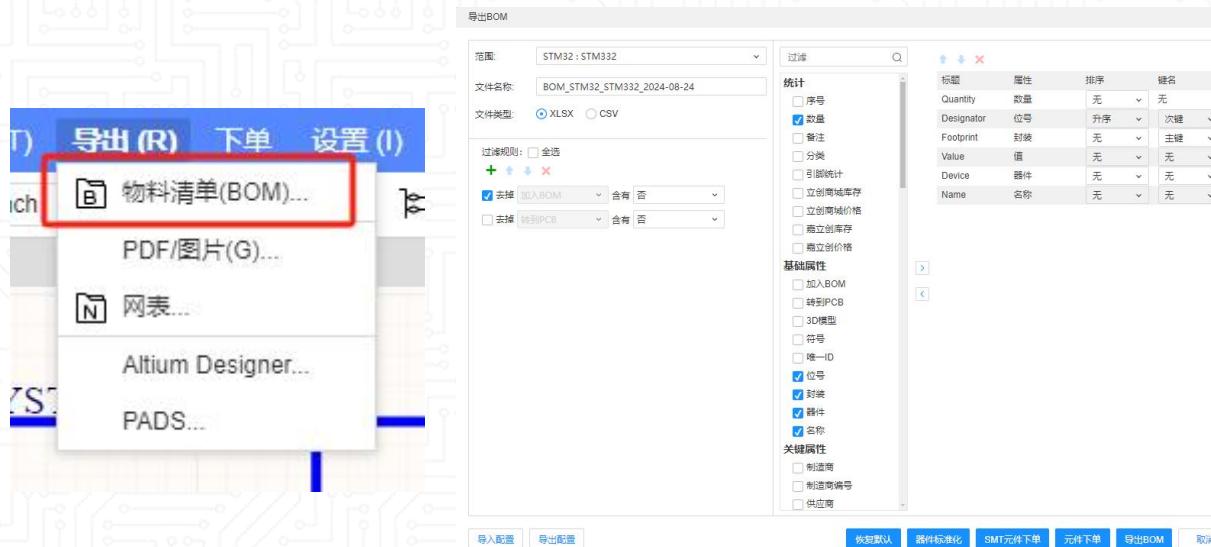
序号	大小
1	40 * 50
2	40 * 50

电子设计一站式学习平台 www.fanyedu.com

扫码添加群主微信进群及获取课件

第28讲 物料BOM表的设置与导出

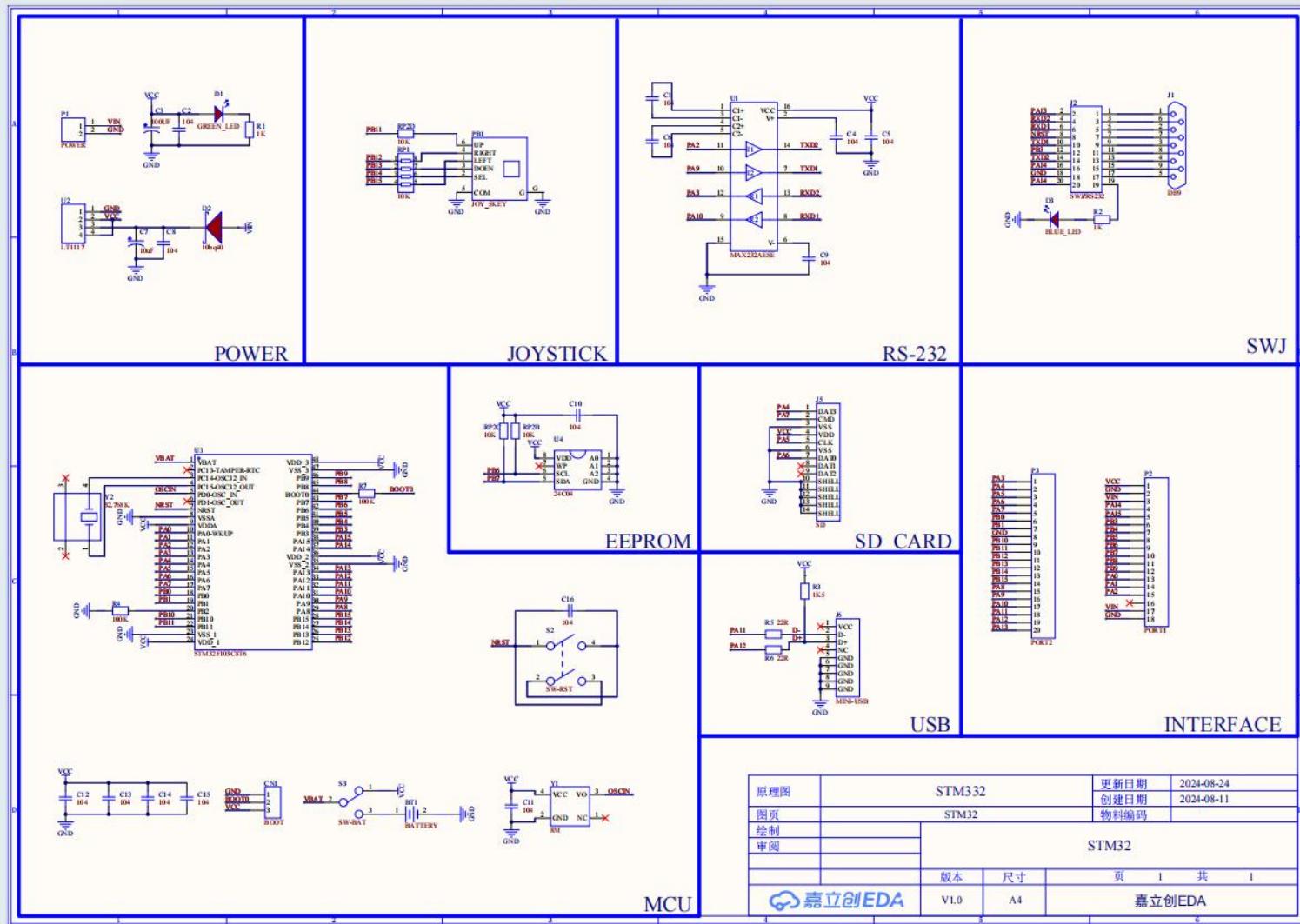
在bom导出环节需要根据需要勾选导出的元素，一般bom表至少会包含如下信息，也可以根据自己的需要添加其他元素



A	B	C	D	E	F
Quantity	Designator	Footprint	Value	Device	Name
1	BT1	CR1220_2		BATTERY	BATTERY
14	C1, C2, C4, C5, C6, C8, C90805C		104	CAP	104
2	C3, C7	7343	10uF, 100UF	CAP-1	10uF, 100UF
2	CN1, S3	SIP3		BOOT, SW-BAT	BOOT, SW-BAT
2	D1, D3	LED_0805		GREEN_LED	GREEN_LED
1	D2	SMB	10bq40	10bq40	10bq40
1	J1	DB9S		DB9	DB9
1	J2	IDC20_2_0		SWJ/RS232	SWJ/RS232
1	J5	SD_MOLE		SD	SD
1	J6	MINI_USB		MINI-USB	MINI-USB
1	P1	XH2_54-2		POWER	POWER
1	P2	HDR1X18		PORT1	PORT1
1	P3	HDR1X20		PORT2	PORT2
1	PB1	JOY-6		JOY_5KEY	JOY_5KEY
10	R1, R2, R3, R4, R5, R6, R7R0402		1K, 1K5, 10K, 22R, 100K	RES	1K, 1K5, 10K, 22R, 100K
1	RP1	MSOP-8_L3.0-W3.0-P0.10K		RES-1	10K
1	S2	KEY_K06HT		SW-RST	SW-RST
1	U1	SO-16		MAX232AESE	MAX232AESE
1	U2	SOT223		LT1117	LT1117
1	U3	LQFP-48_L7.0-W7.0-P0		STM32F103C8T6	STM32F103C8T6
1	U4	SO-8	24C04	24C04	24C04
1	Y1	X075	8M	8M	8M
1	Y2	85SMX	32.768K	32.768K	32.768K

第29讲 原理图的PDF打印输出

点击导出PDF即可，不需要额外设置参数。



第30讲 原理图常用设计快捷命令汇总

旋转:空格
放置器件:shift+f
走线:w
左对齐:4
右对齐:6
顶对齐:2
底对齐:8
水平中心对齐:AC
垂直中心对齐:AV
水平等间距:7
垂直等间距:9
左右镜像:X
上下镜像:Y
复制:ctrl+c
黏贴:ctrl+v
剪切:ctrl+x

第31讲 PCB封装的组成元素概述

一、单位系统要求

封装、焊盘设计统一采用公制系统，对于特殊器件，资料上没有采用公制标注的，为了避免英公制的转换误差，可以按照英制系统绘制。

精度要求：采用 mil 为单位时，精确度为 2；采用 mm 为单位时，精确度为 4。

二、焊盘简介

1、焊盘分类及作用

Regular Pad：规则焊盘，在正片中看到的焊盘，也是基本的焊盘。

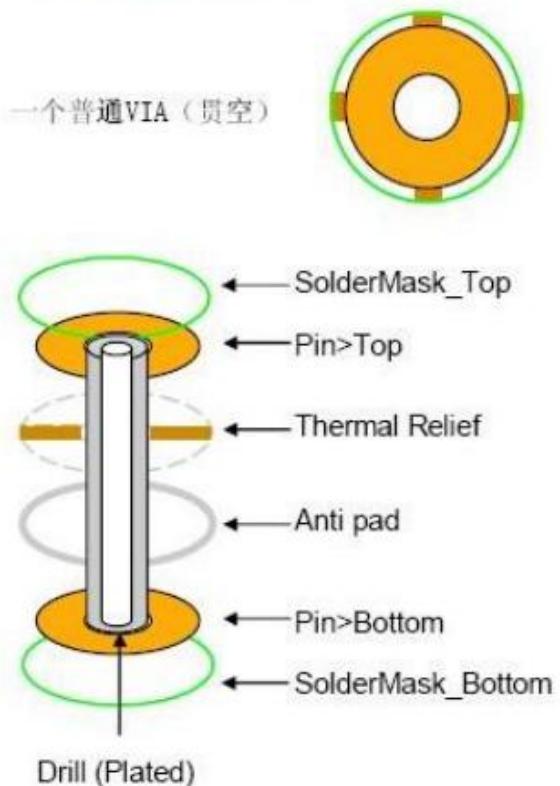
Thermal Relief：热风盘，也叫花焊盘，在负片中有效，设计用于在负片中焊盘与敷铜的接连方式，防止焊接时散热太快，影响工艺。

Anti Pad：隔离焊盘，焊盘与敷铜的间距，负片工艺中有效。

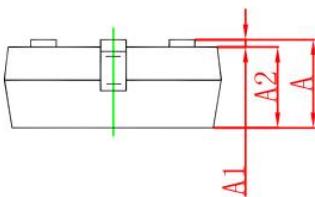
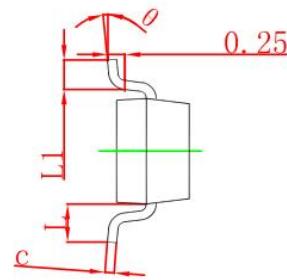
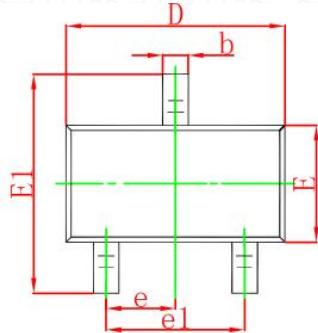
Soldermask：阻焊层，规定绿油开窗大小，以便进行焊接。

Pastemask：钢网层，定义钢网开窗大小，贴片的时候会按照钢网的位置和大小，进行锡膏涂敷。

• Padstack 的剖析

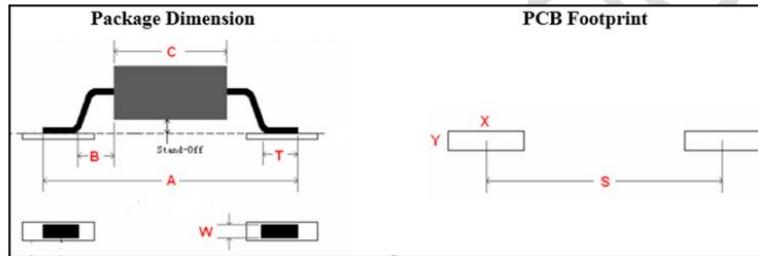


第32讲 2D标准封装创建实例-Chip类-电阻容/SOT23



Symbol	Dimensions in Millimeters		Dimensions in Inches	
	Min	Max	Min	Max
A	0.900	1.150	0.035	0.045
A1	0.000	0.100	0.000	0.004
A2	0.900	1.050	0.035	0.041
b	0.300	0.500	0.012	0.020
c	0.080	0.150	0.003	0.006
D	2.800	3.000	0.110	0.118
E	1.200	1.400	0.047	0.055
E1	2.250	2.550	0.089	0.100
e	0.950 TYP		0.037 TYP	
e1	1.800	2.000	0.071	0.079
L	0.550 REF		0.022 REF	
L1	0.300	0.500	0.012	0.020
θ	0°	8°	0°	8°

2、翼形引脚型SMD封装



A—零件实体长度

X—补偿后焊盘长度

T—零件脚可焊接长度

Y—补偿后焊盘宽度

W—零件脚宽度

S—焊盘中心距

补偿方式: 定义 T_1 为 T 尺寸的外侧补偿值, T_2 为 T 尺寸的内侧补偿值, W_1 为 W 尺寸的侧边补偿值。

T_1 取值范围: 0.3 ~ 1mm

T_2 取值范围: 0.3 ~ 1mm

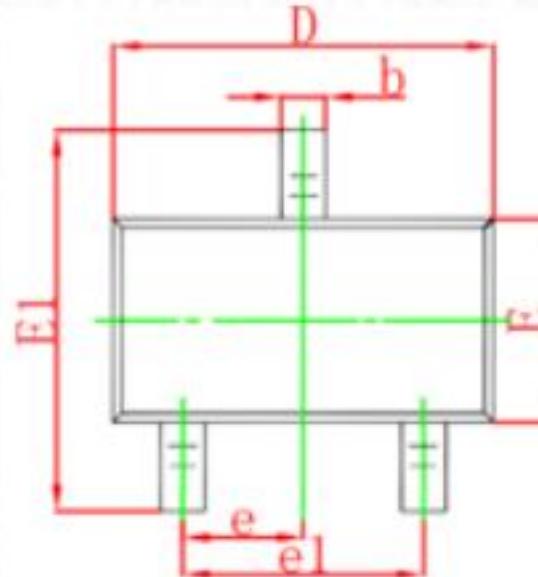
W_1 取值范围: 0 ~ 0.2mm

$$X = T_1 + T + T_2$$

$$Y = W_1 + W + W_1$$

$$S = A + T_1 + T_2 - X$$

第32讲 2D标准封装创建实例-Chip类-电阻容/SOT23



A:零件管脚长度=2.4mm

$$S=2.4+0.6+0.6-1=2.6\text{mm}$$

T:零件脚可焊接长度=0.4mm

$$X=0.4+0.3+0.3=1\text{mm}$$

W: 零件脚宽度=0.4mm

$$Y=0.4+0.1+0.1=0.6\text{mm}$$

假设我们把原点设置在器件中心，现在需要把每个管脚坐标计算出来：

正上方管脚坐标计算为 (0, 1.3)

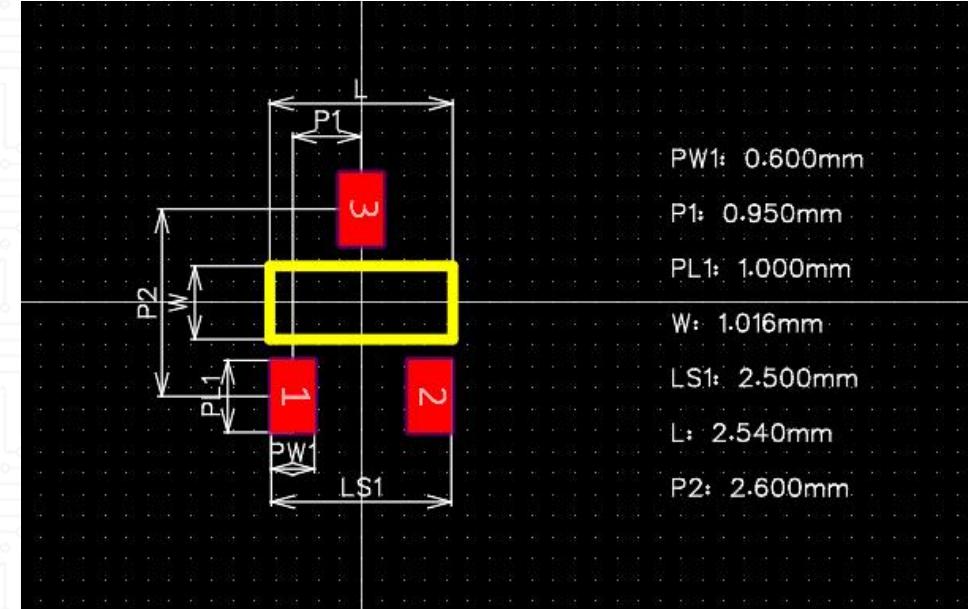
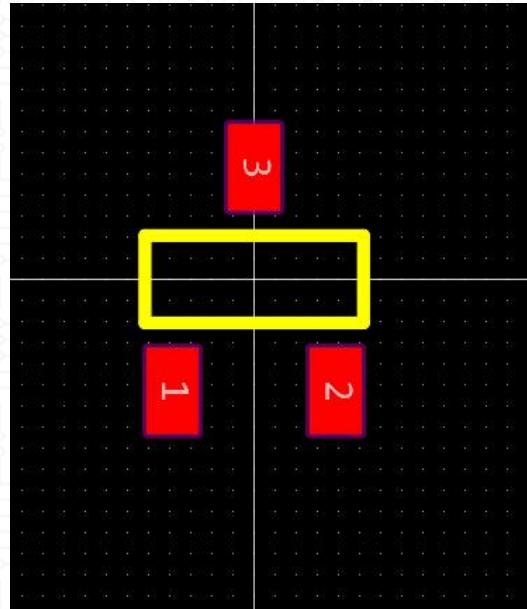
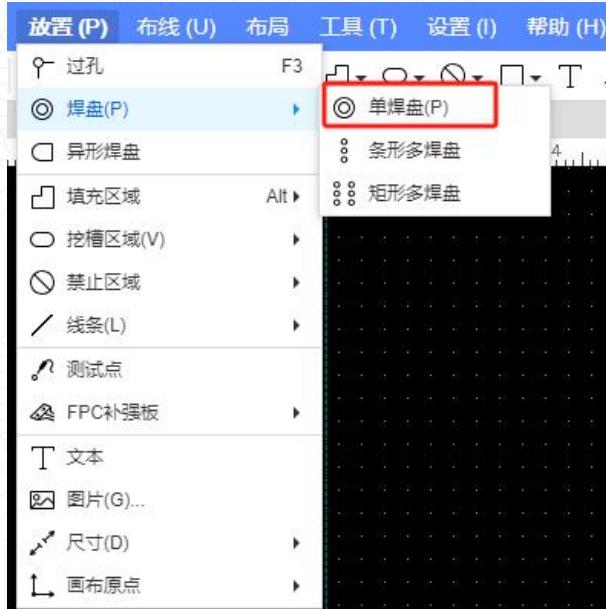
左下方管脚坐标计算为 (-0.95, -1.3)

右下方管脚坐标计算为 (0.95, -1.3)

计算完成之后在PCB当中绘制出来即可

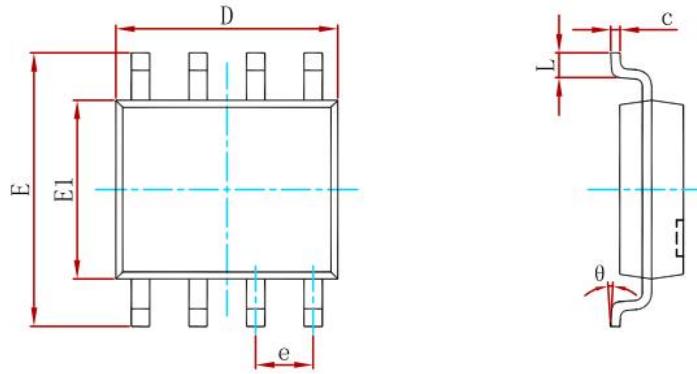
第32讲 2D标准封装创建实例-Chip类-电阻容/SOT23

根据前面所计算出来的数据在封装绘制过程当中需要把焊盘的大小以及坐标输入正确，绘制完成之后需要再核对一下数据是否有错，可以选择点击工具-检查尺寸来实现封装的核对



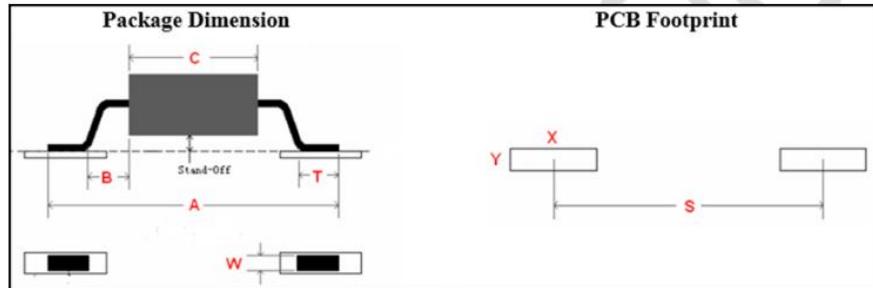
第33讲 2D标准封装创建实例-IC类-SOP8

PACKAGE MECHANICAL DATA



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	4.800	5.000	0.189	0.197
e	1.270 (BSC)		0.050 (BSC)	
E	5.800	6.200	0.228	0.244
E1	3.800	4.000	0.150	0.157
L	0.400	1.270	0.016	0.050
theta	0°	8°	0°	8°

2、翼形引脚型SMD封装



A—零件实体长度

T—零件脚可焊接长度

W—零件脚宽度

X—补偿后焊盘长度

Y—补偿后焊盘宽度

S—焊盘中心距

补偿方式: 定义 **T1** 为 **T** 尺寸的外侧补偿值, **T2** 为 **T** 尺寸的内侧补偿值, **W1** 为 **W** 尺寸的侧边补偿值。

T1 取值范围: 0.3 ~ 1mm

T2 取值范围: 0.3 ~ 1mm

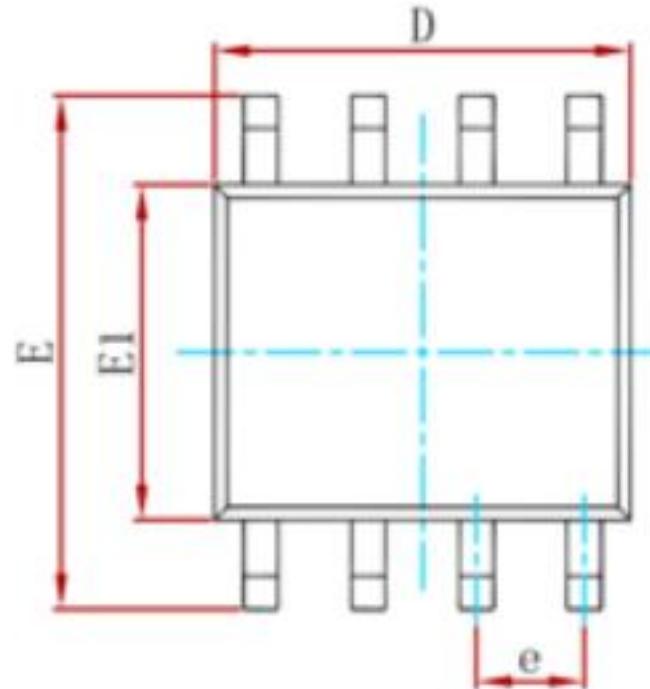
W1 取值范围: 0 ~ 0.2mm

$$X = T1 + T + T2$$

$$Y = W1 + W + W1$$

$$S = A + T1 + T1 - X$$

第33讲 2D标准封装创建实例-IC类-SOP8



注意: $e=1.27$, 零件脚宽度补偿后的值焊盘与焊盘边缘不能小于0.2mm, 所以补偿的取值需要根据实际情况进行调整

A:零件管脚长度=6mm

$$S=6+0.6+0.6-1.45=5.75\text{mm}$$

T:零件脚可焊接长度=0.85mm

$$X=0.85+0.3+0.3=1.45\text{mm}$$

W: 零件脚宽度=0.45mm

$$Y=0.45+0.1+0.1=0.65\text{mm}$$

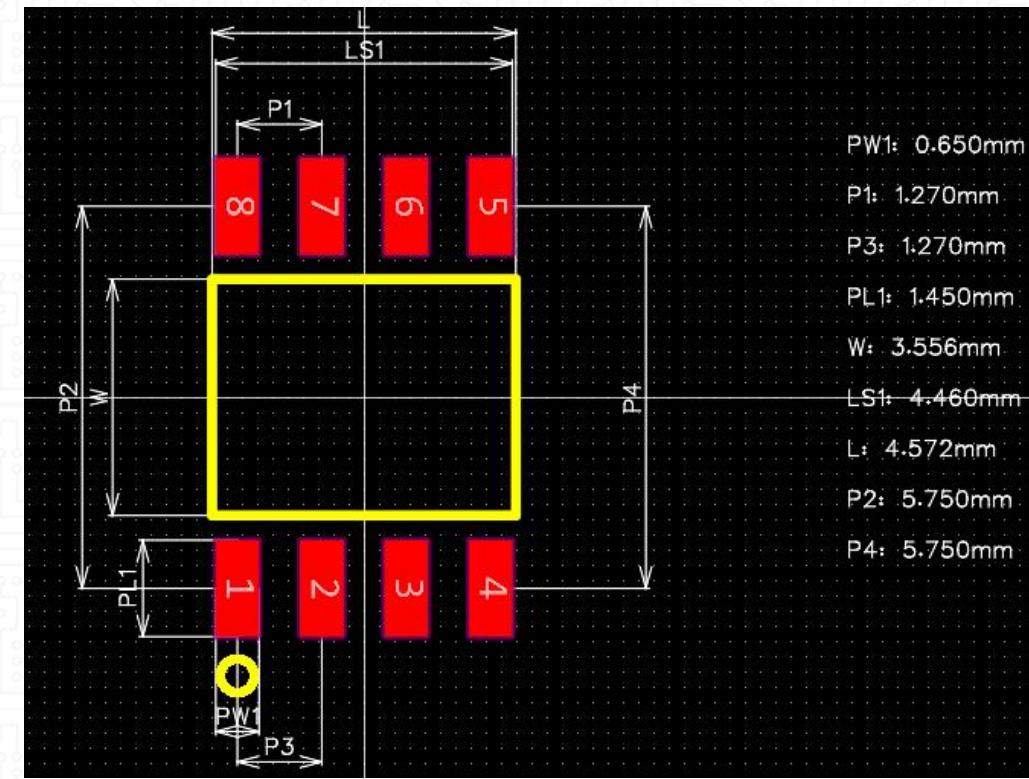
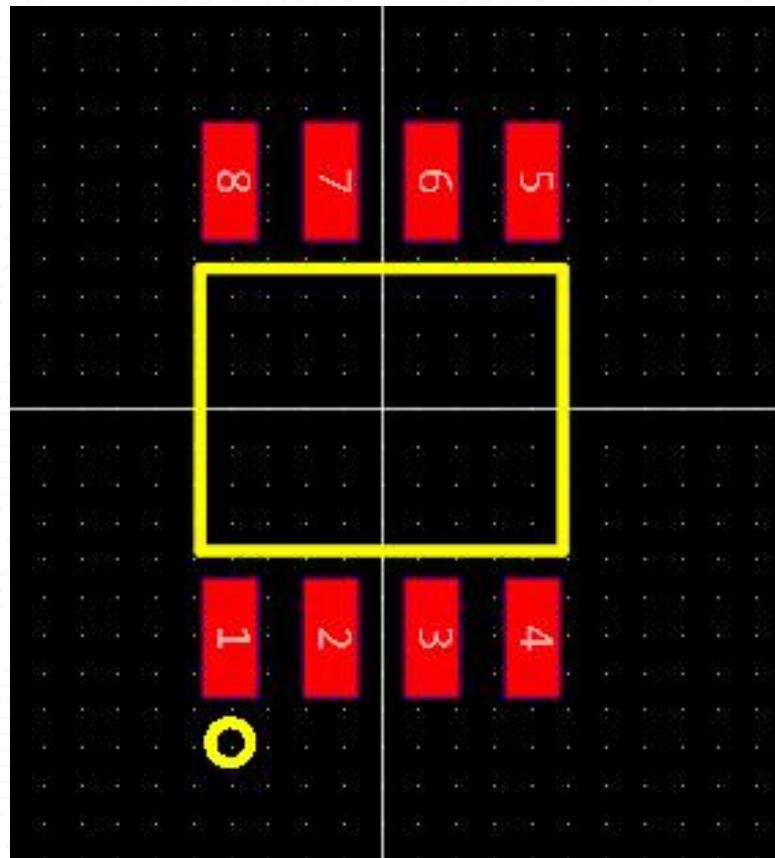
假设我们把原点设置在器件中心, 现在需要把管脚坐标计算出来:

1脚管脚坐标计算为 (-1.905, -2.875)

水平管脚间距为1.27, 垂直管脚间距为5.75

计算完成之后在PCB当中绘制出来即可

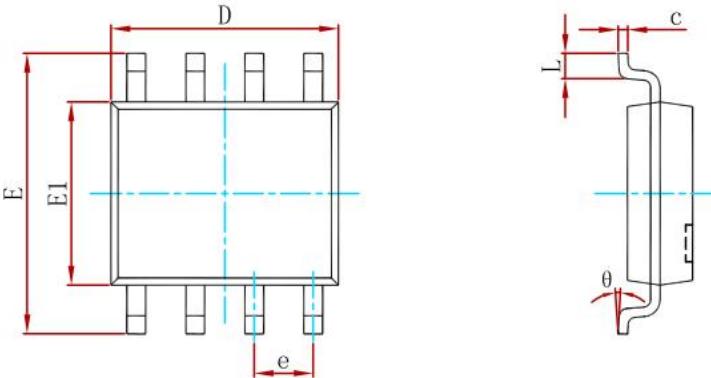
第33讲 2D标准封装创建实例-IC类-SOP8



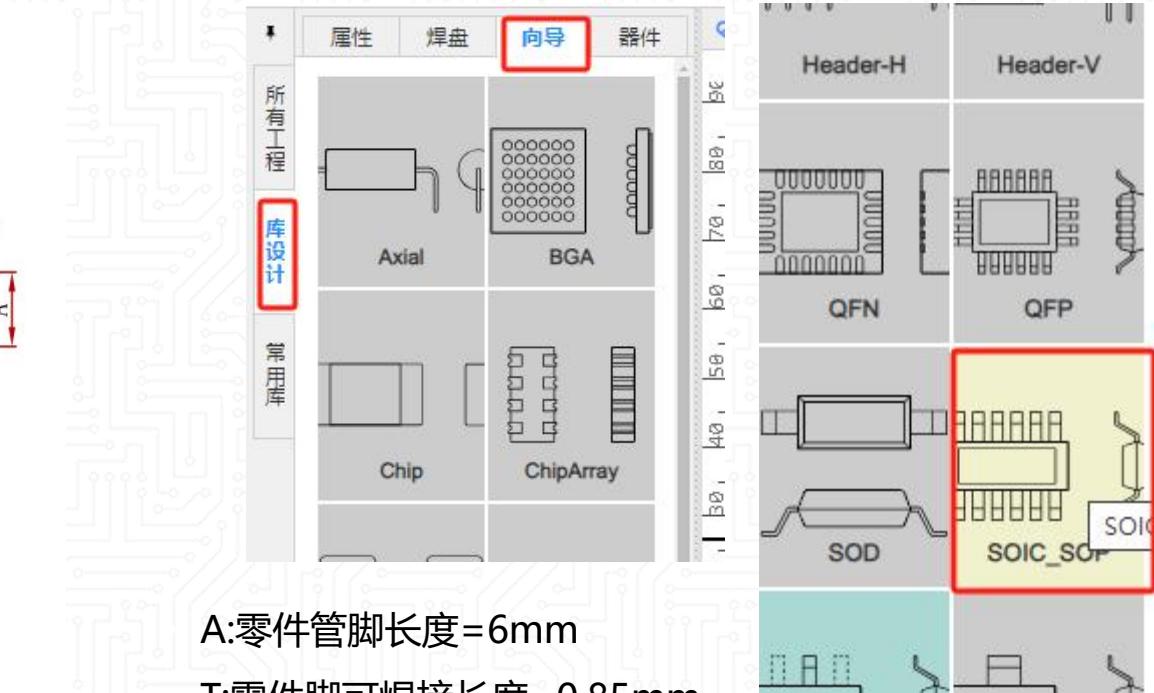
第34讲 利用IPC封装创建向导快速创建PCB封装-SOP8

利用IPC向导制作封装可以不用自己算补偿，把封装信息填写之后，软件会根据标准进行补偿

PACKAGE MECHANICAL DATA



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	4.800	5.000	0.189	0.197
e	1.270 (BSC)		0.050 (BSC)	
E	5.800	6.200	0.228	0.244
E1	3.800	4.000	0.150	0.157
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

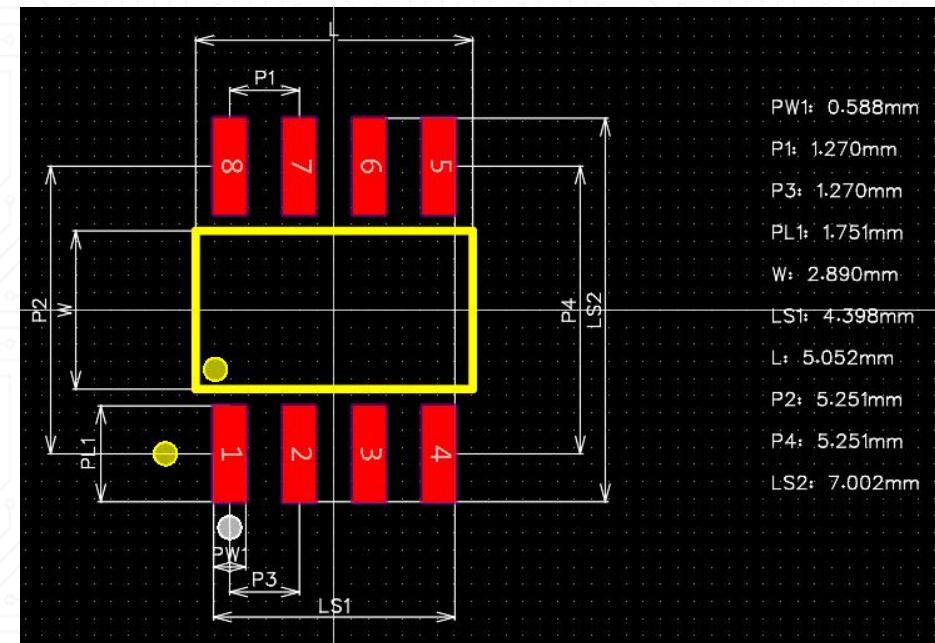
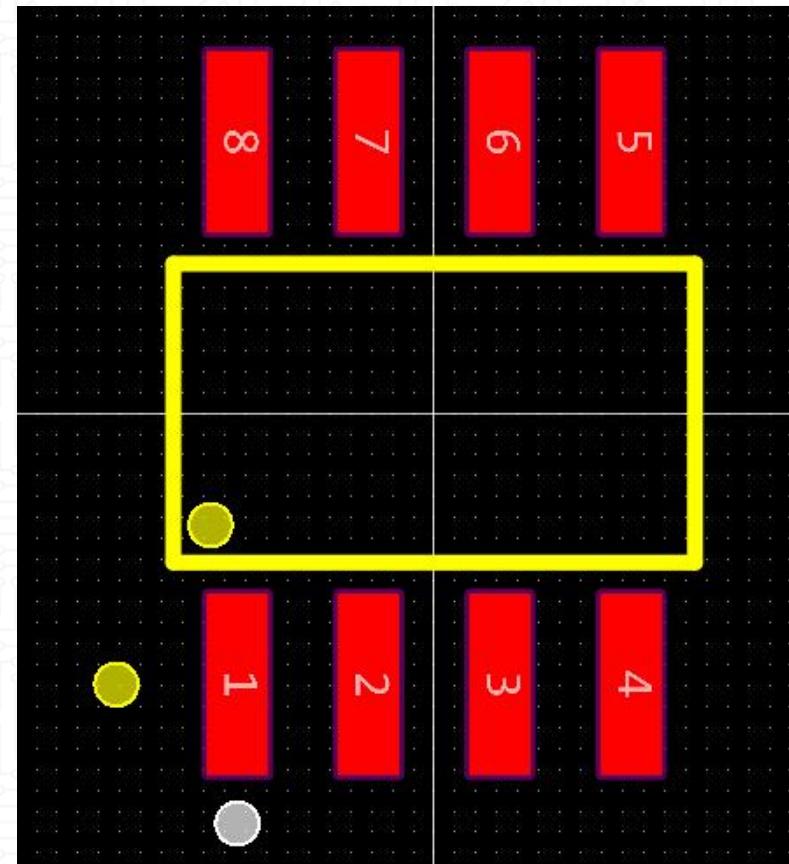


A:零件管脚长度=6mm

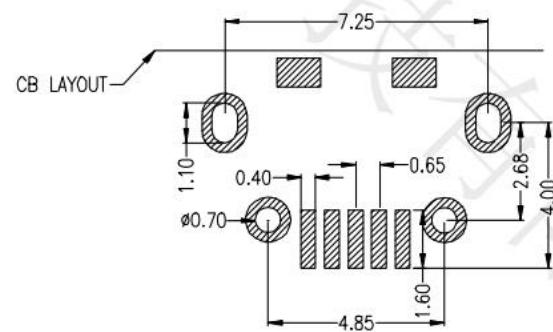
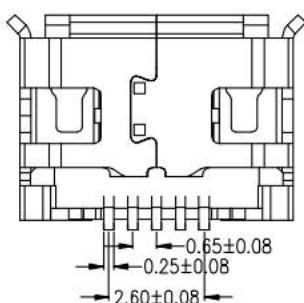
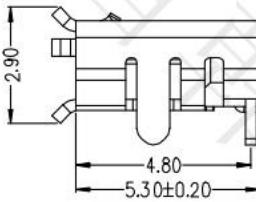
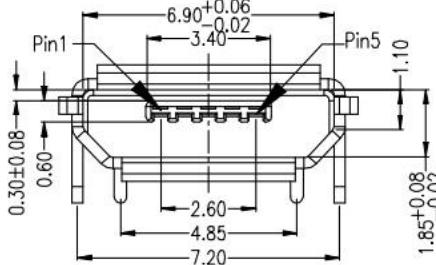
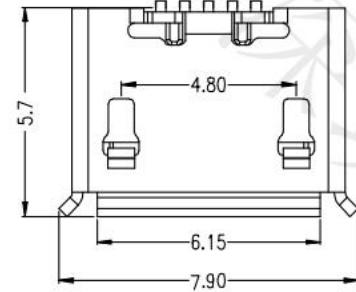
T:零件脚可焊接长度=0.85mm

W: 零件脚宽度=0.45mm

第34讲 利用IPC封装创建向导快速创建PCB封装-SOP8



第35讲 2D 非标准PCB封装创建实例-插件类-USB



4、管脚补偿计算规则

(1) 圆形 Pin 脚, 使用圆形钻孔

$$D' = \begin{cases} \text{管脚直径 } D + 0.2 \text{ mm } (D < 1 \text{ mm}) \\ \text{管脚直径 } D + 0.3 \text{ mm } (D \geq 1 \text{ mm}) \end{cases}$$

器件管脚 钻孔尺寸



(2) 矩形或正方形 Pin 脚, 使用圆形钻孔

$$D' = \sqrt{W * W + H * H} + 0.1 \text{ mm}$$

(3) 矩形或正方形 Pin 脚, 使用矩形钻孔

$$W' = W + 0.5 \text{ mm}$$

$$H' = H + 0.5 \text{ mm}$$

器件管脚 钻孔尺寸



(4) 矩形或正方形 Pin 脚, 使用椭圆形钻孔

$$W' = W + H + 0.5 \text{ mm}$$

$$H' = H + 0.5 \text{ mm}$$

器件管脚 钻孔尺寸



(5) 椭圆形 Pin 脚, 使用圆形钻孔

$$D' = W + 0.4 \text{ mm}$$

器件管脚 钻孔尺寸

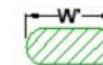


(6) 椭圆形 Pin 脚, 使用椭圆形钻孔

$$W' = W + 0.4 \text{ mm}$$

$$H' = H + 0.4 \text{ mm}$$

器件管脚 钻孔尺寸



第35讲 2D 非标准PCB封装创建实例-插件类-USB

3、通孔类焊盘

Drill Size = Physical_Pin (参考“管脚补偿计算规则”，在后面)

$$\begin{aligned}\text{Regular Pad} &= \text{Drill_Size} + 0.4 \text{ mm } (\text{Drill_Size} < 0.8 \text{ mm}) \\ &= \text{Drill_Size} + 0.6 \text{ mm } (3 \text{ mm} \geq \text{Drill_Size} \geq 0.8 \text{ mm}) \\ &= \text{Drill_Size} + 1 \text{ mm } (\text{Drill_Size} > 3 \text{ mm})\end{aligned}$$

通常USB的通孔为了好插拔可以补偿一下

圆形通孔：转孔为 $0.7+0.2=0.9\text{mm}$

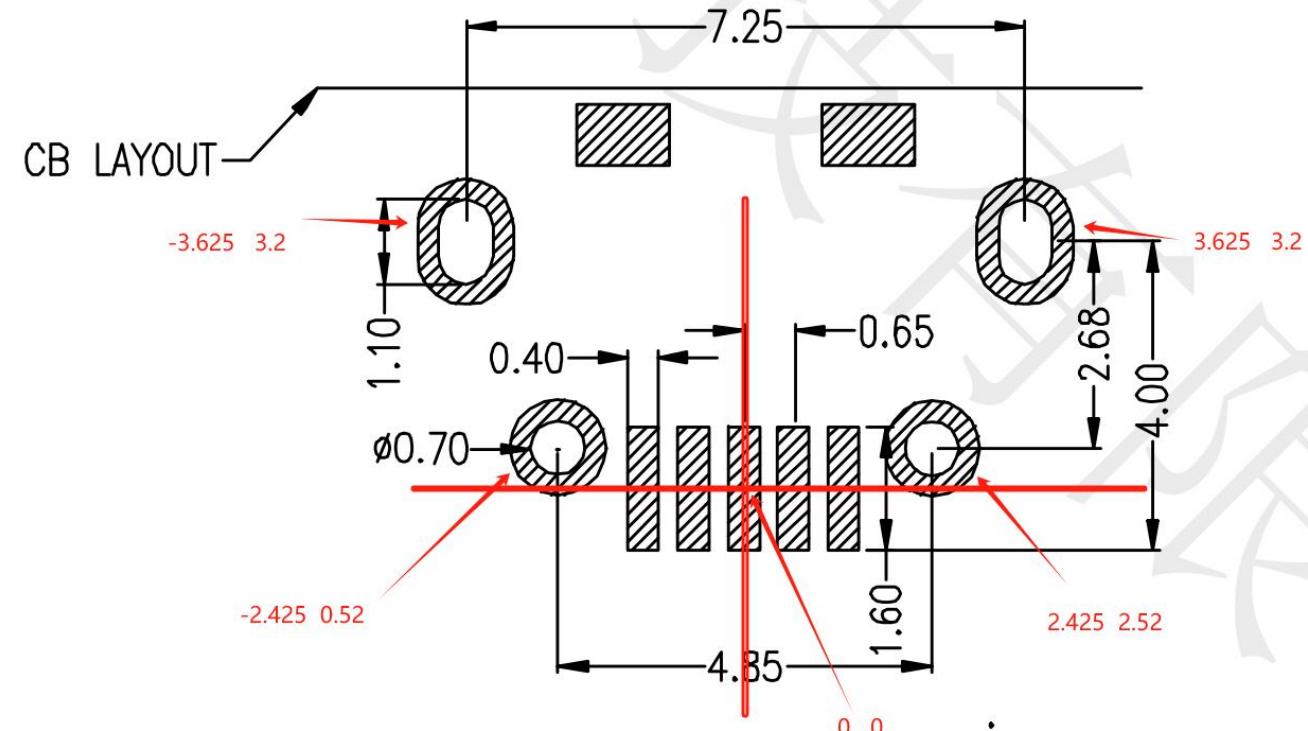
圆形焊盘直径: $0.9+0.6=1.5\text{mm}$

椭圆形通孔：转孔为 $1.1+0.4=1.5\text{mm}$

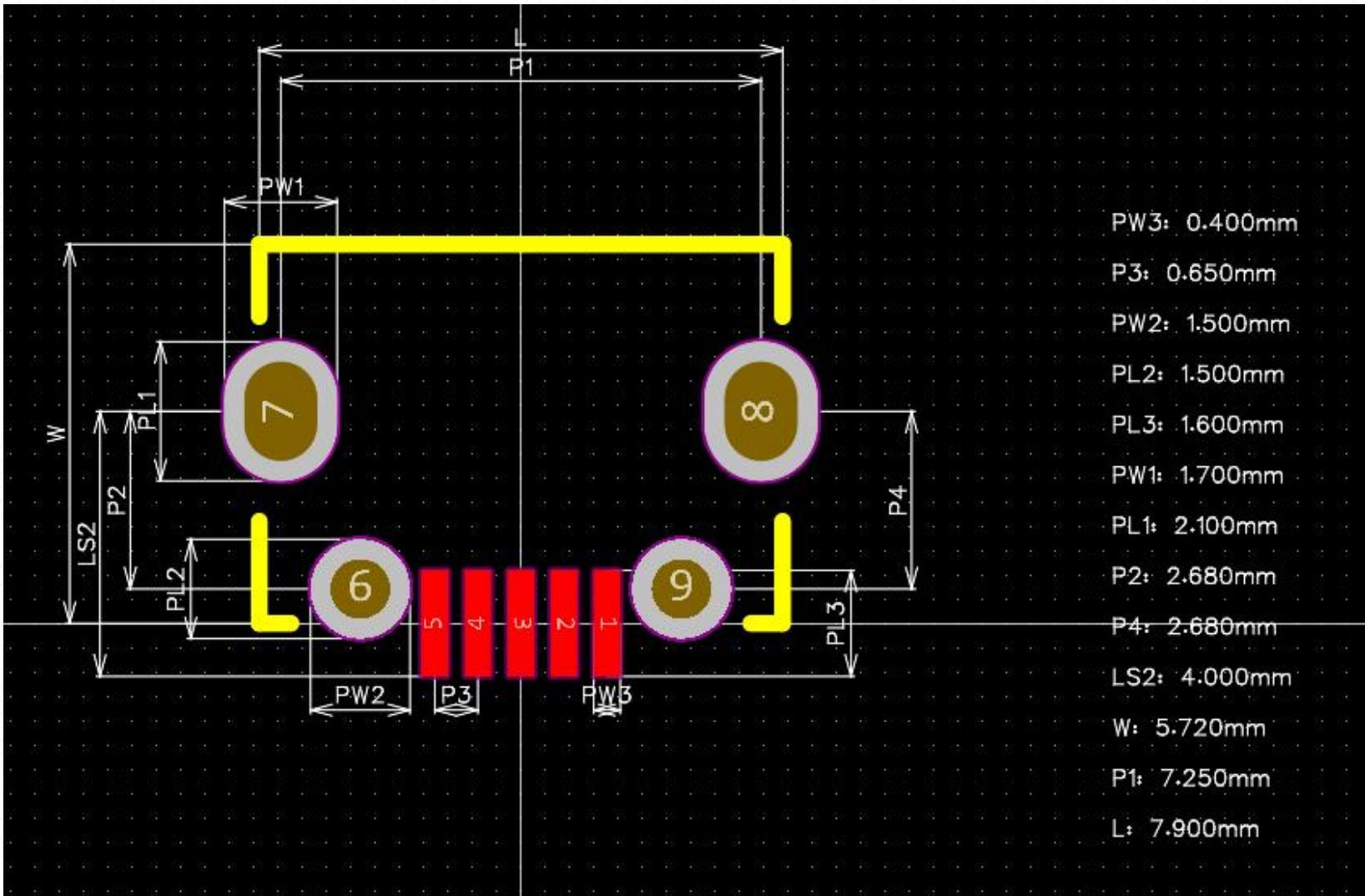
$0.7+0.4=1.1\text{mm}$

椭圆形焊盘大小: $1.5+0.6=2.1\text{mm}$

$1.1+0.6=1.7\text{mm}$

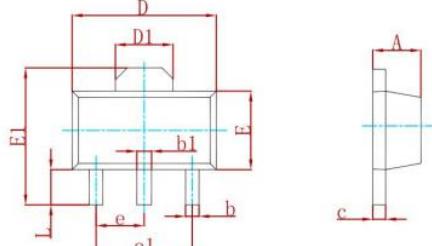


第35讲 2D 非标准PCB封装创建实例-插件类-USB



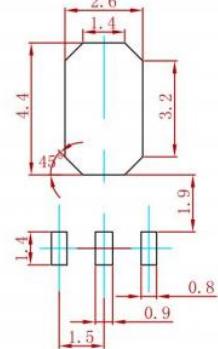
第36讲 异形焊盘PCB封装创建方法

包装数据



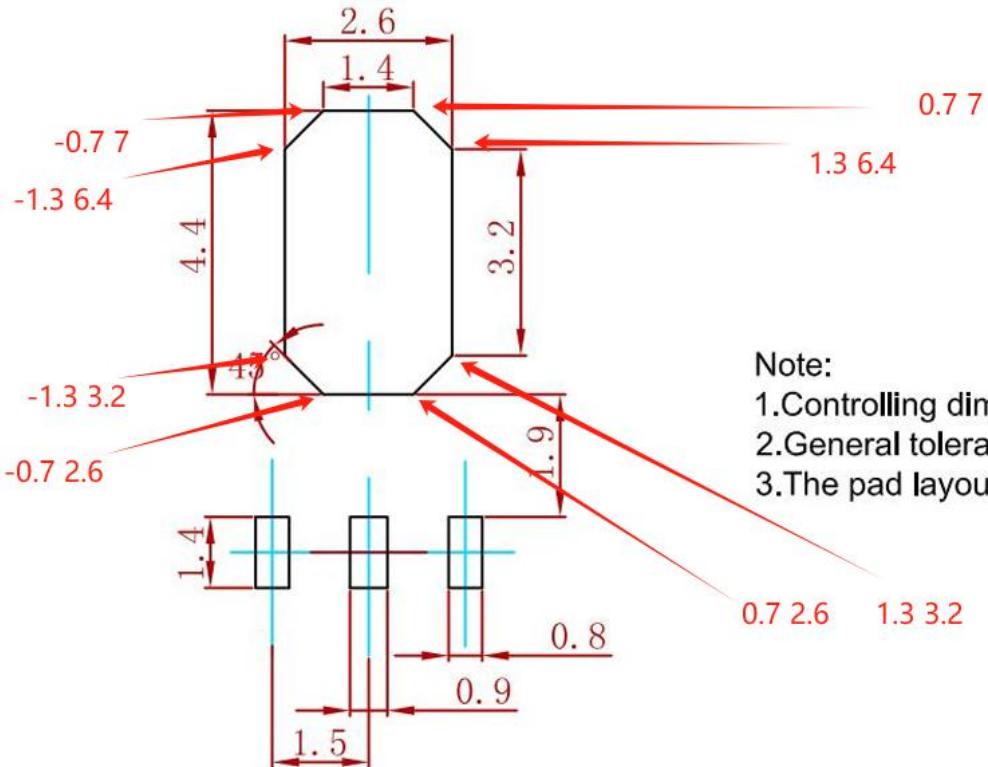
Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.400	1.600	0.055	0.063
b	0.320	0.520	0.013	0.020
b1	0.400	0.580	0.016	0.023
c	0.350	0.440	0.014	0.017
D	4.400	4.600	0.173	0.181
D1	1.550 REF.		0.061 REF.	
E	2.300	2.600	0.091	0.102
E1	3.940	4.250	0.155	0.167
e	1.500 TYP.		0.060 TYP.	
e1	3.000 TYP.		0.118 TYP.	
L	0.900	1.200	0.035	0.047

参考焊盘布局



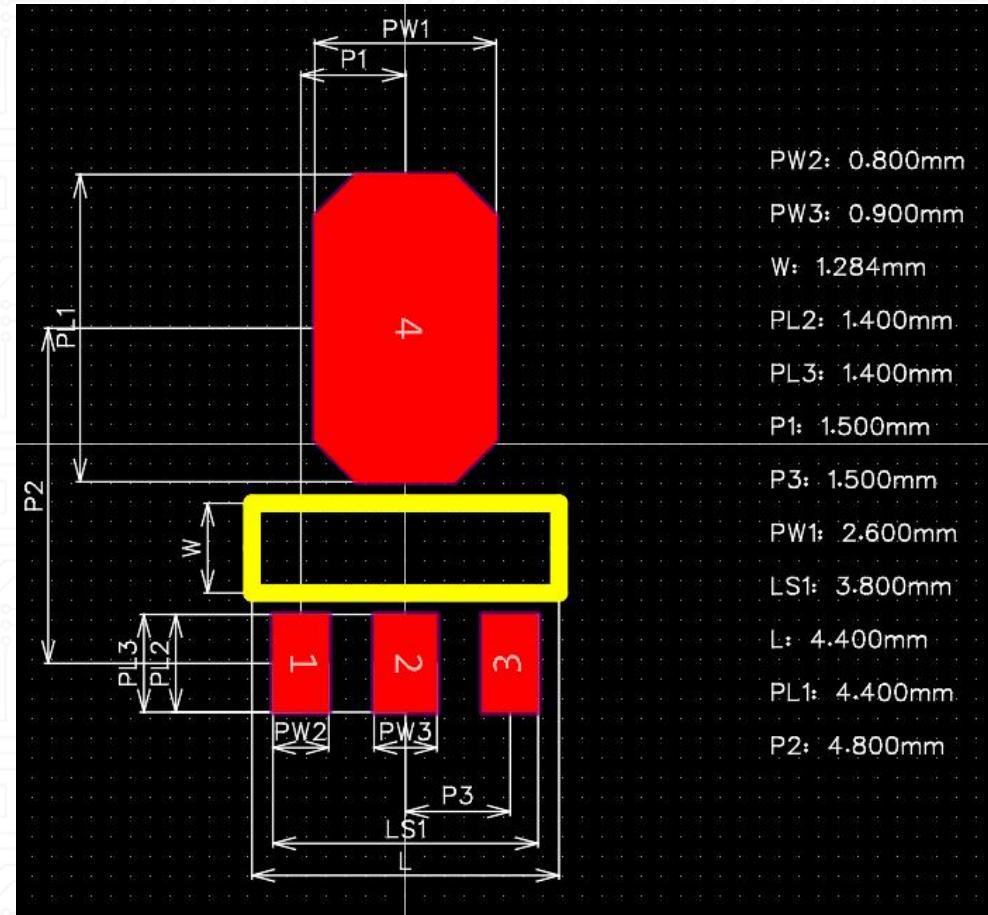
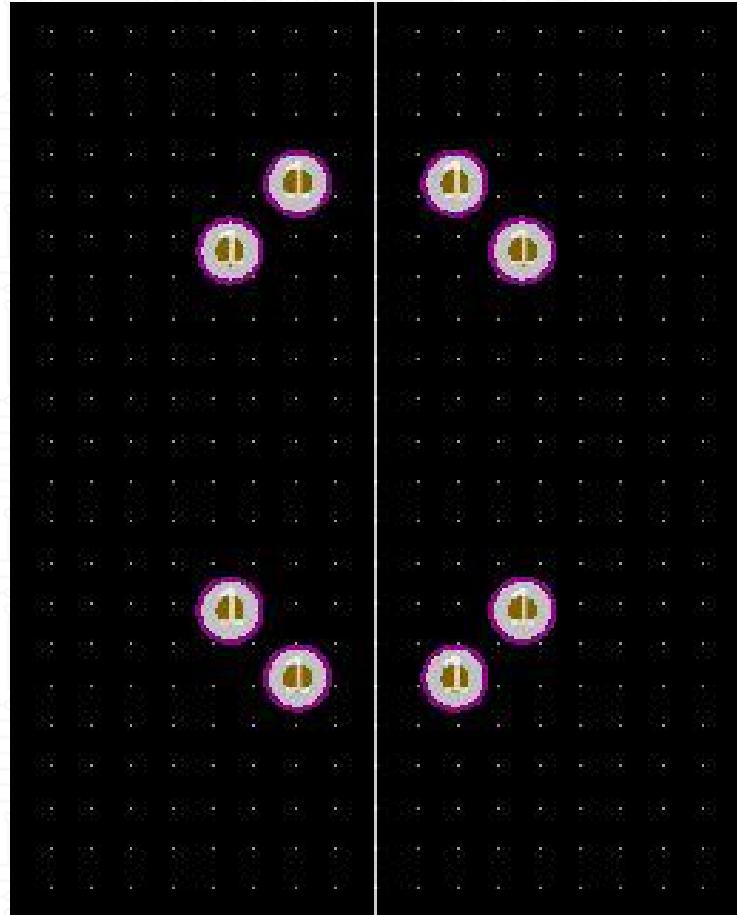
Note:
 1. Controlling dimension: in millimeters.
 2. General tolerance: $\pm 0.05\text{mm}$.
 3. The pad layout is for reference purposes only.

参考焊盘布局



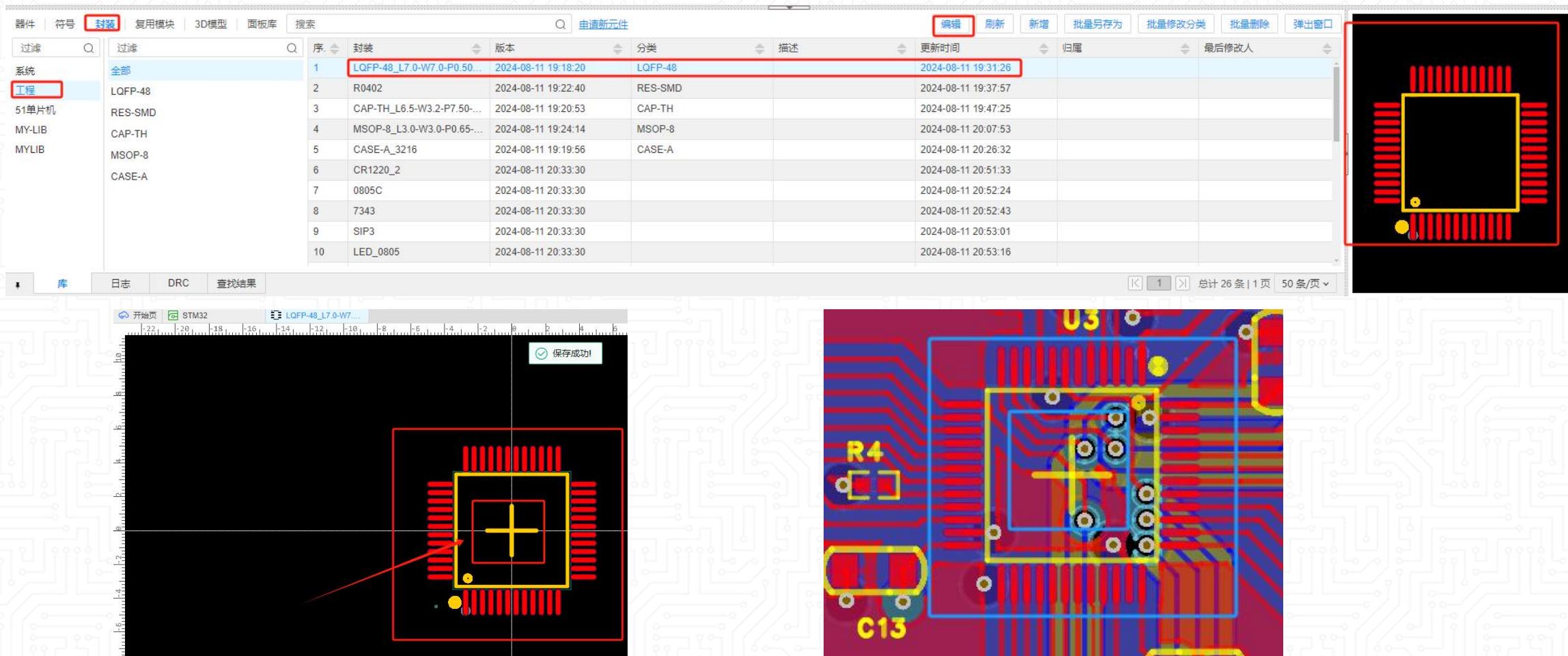
第36讲 异形焊盘PCB封装创建方法

可以先通过过孔定位每一个焊盘拐角坐标，然后再点击放置异形焊盘命令实现焊盘的建立，之后把剩余焊盘以及丝印补齐即可



第37讲 如何把修改的PCB封装更新到PCB

更新封装需要找到对应的封装点击编辑进行更改，结束之后保存即可完成封装的更新



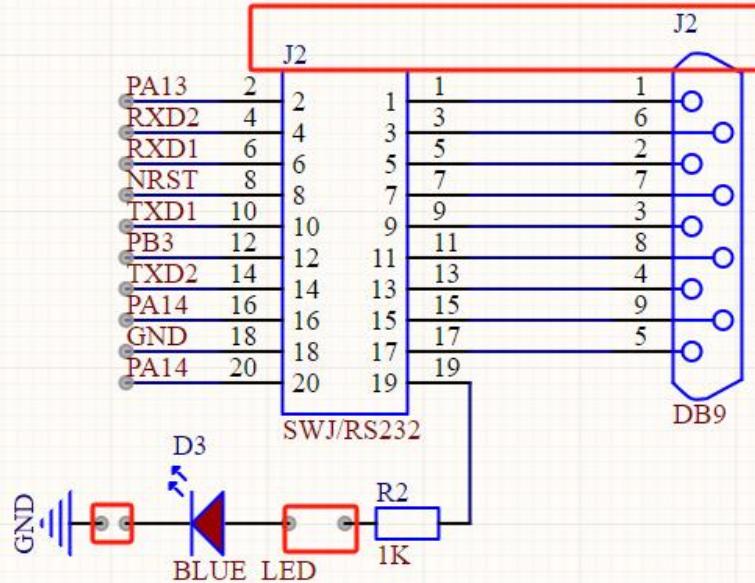
The screenshot shows a PCB design environment. On the left, the 'Library Manager' is open, displaying a list of components under the '工程' (Project) category. A specific component, 'LQFP-48_L7.0-W7.0-P0.50...' is selected and highlighted with a red border. To the right of the manager is a detailed view of the component's footprint, which is a square with four gold pads at the corners and a central square pad. Below the manager is the main PCB layout window. It shows a complex board with various components like 'STM32', 'R4', 'C13', and 'U3'. A component footprint is currently selected and highlighted with a yellow border. A message '保存成功!' (Save successful!) is displayed in the top right corner of the layout area.

第38讲 原理图导入PCB及常见导入错误分析

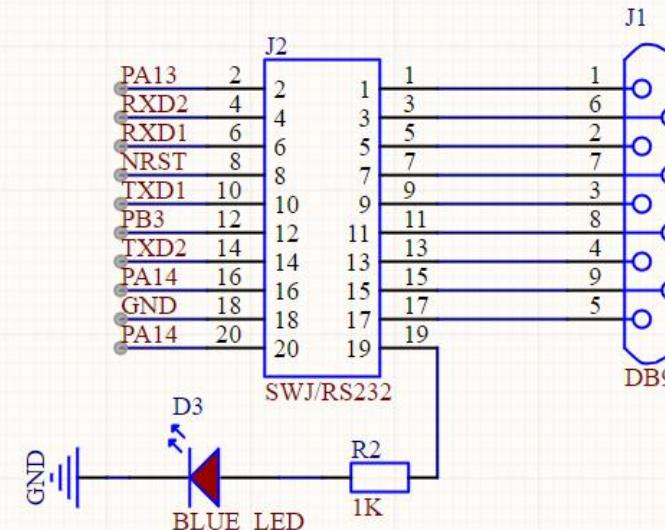
如果导入存在报错会在菜单栏下方会显示报错的原因，和原理图对比解决报错即可



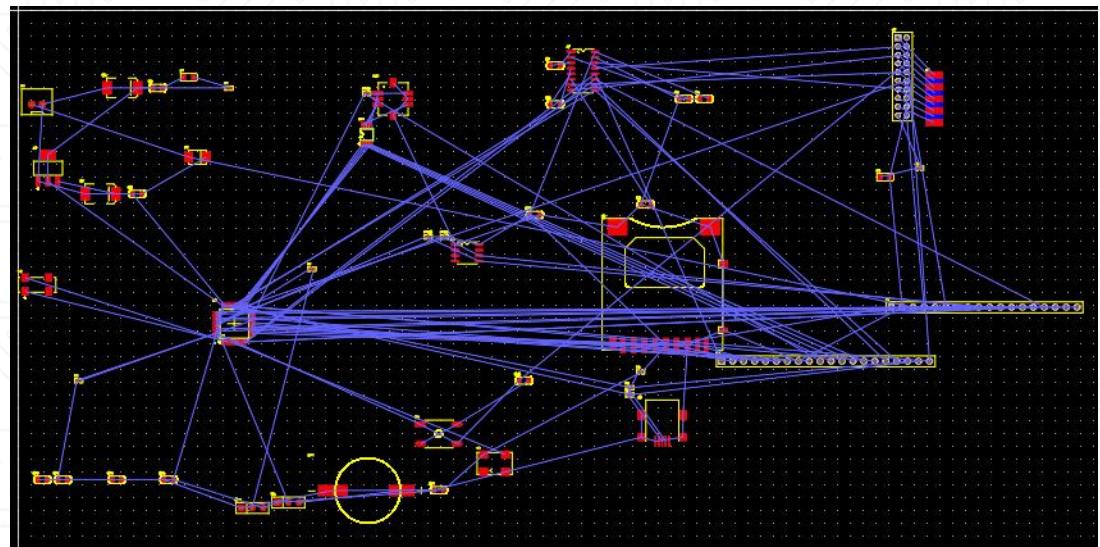
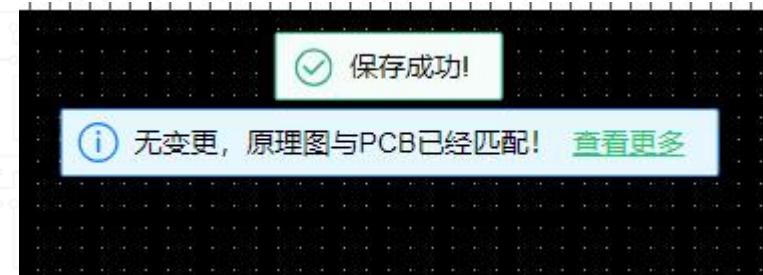
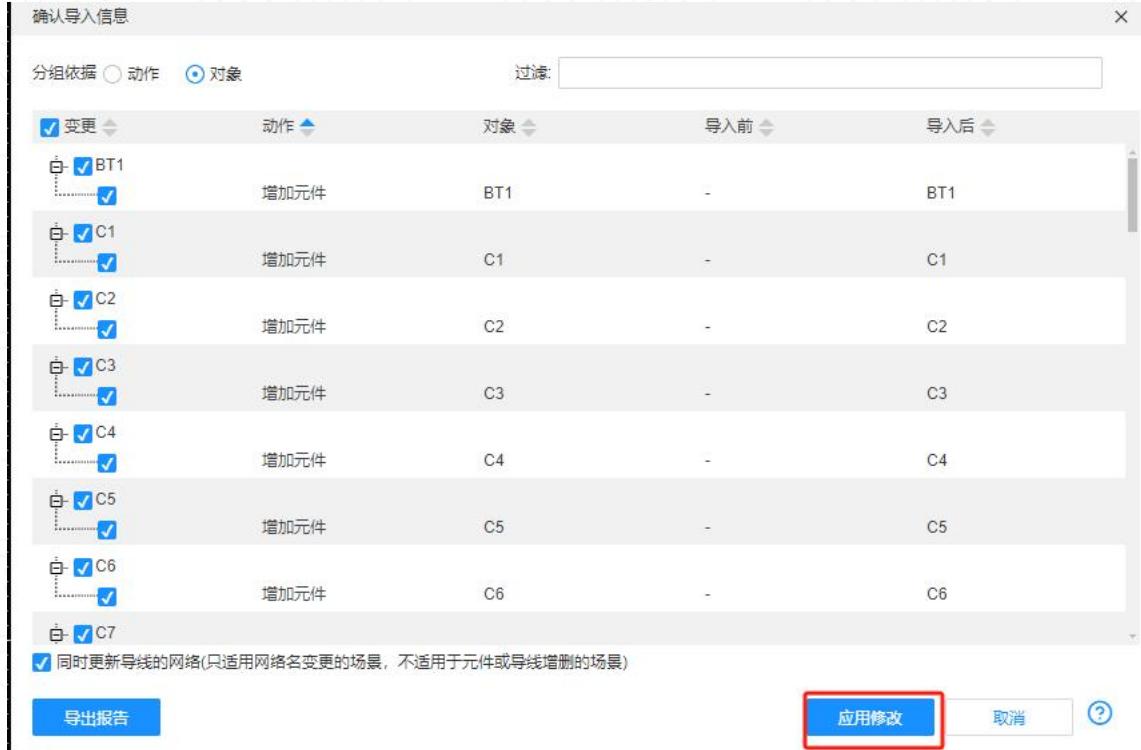
第38讲 原理图导入PCB及常见导入错误分析



到装配图前			
位号	备注	封装	信息
J2	DB9		J2 没有封装, 请先关联封装
J2	SWJ/RS232		J2 没有封装, 请先关联封装
B11	BATTERY	CR1220_2	
C1	104	0805C	
C10	104	0805C	

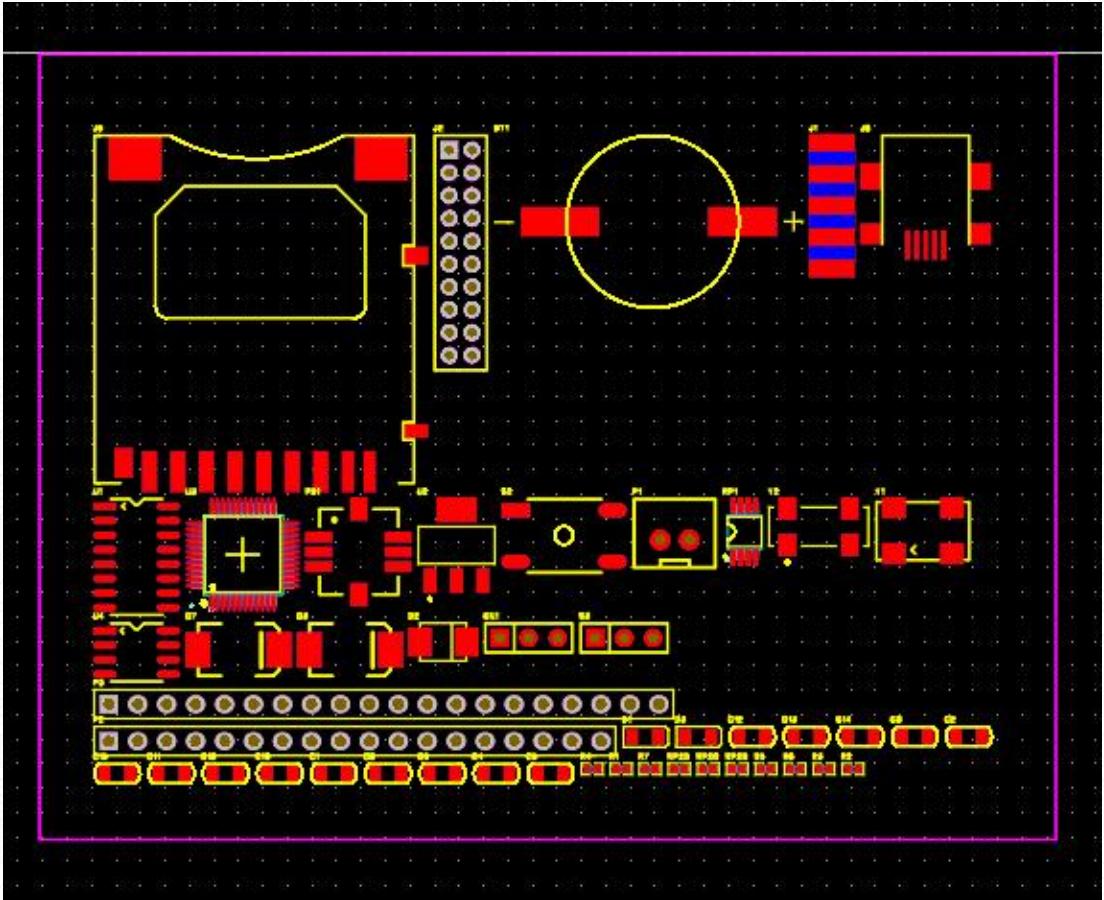
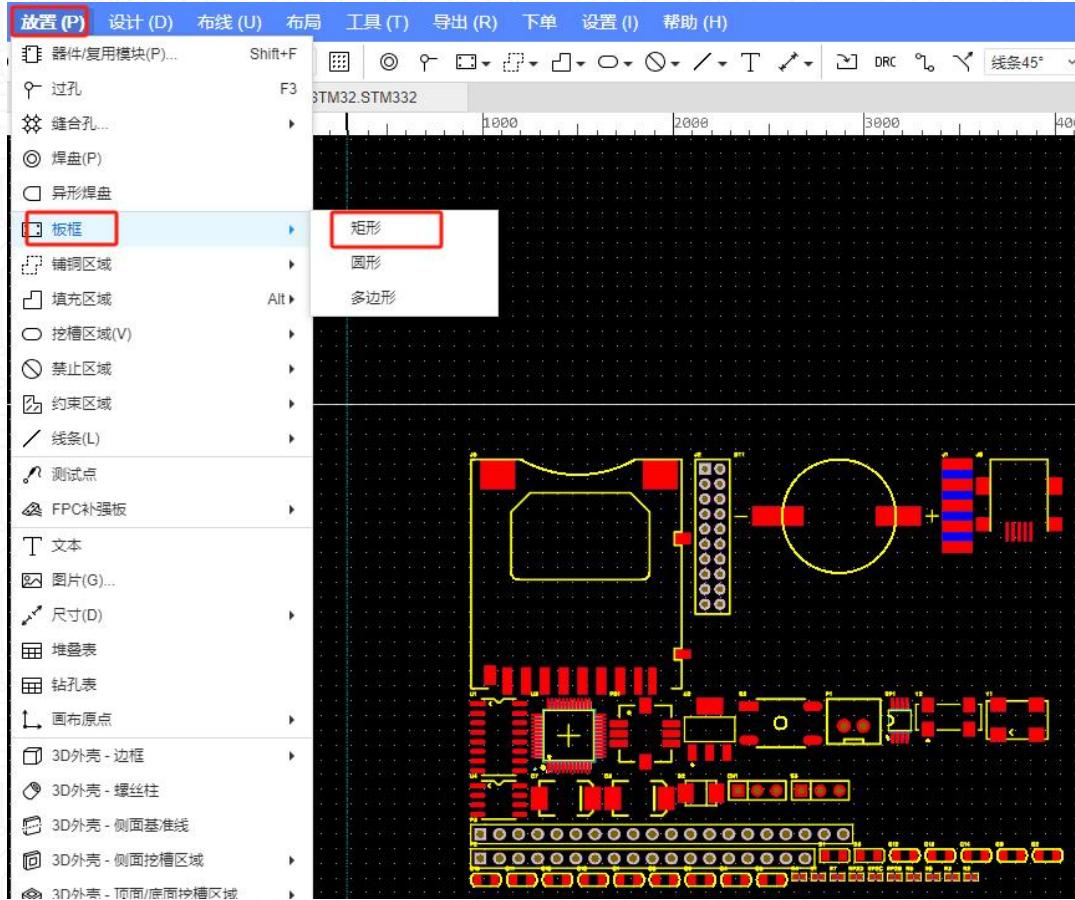


第38讲 原理图导入PCB及常见导入错误分析

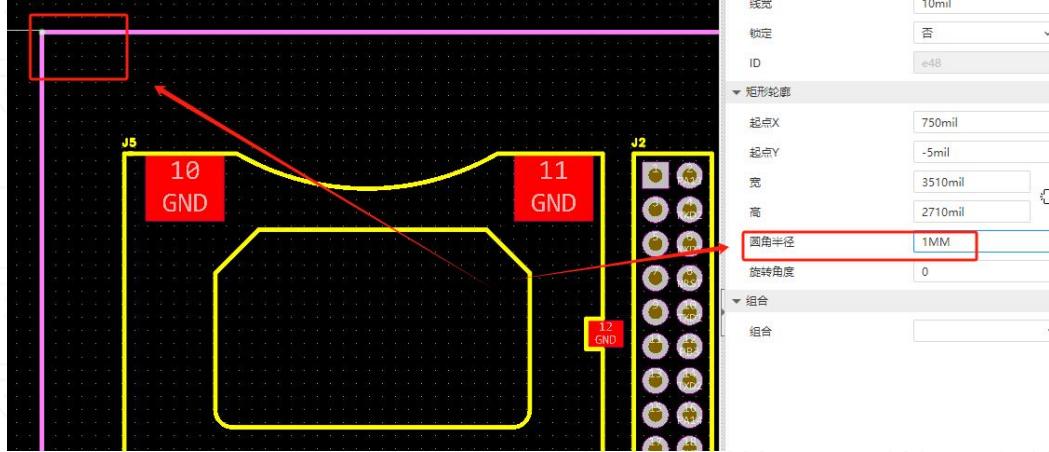


第39讲 PCB板框自定义与倒圆角以及DXF的导入

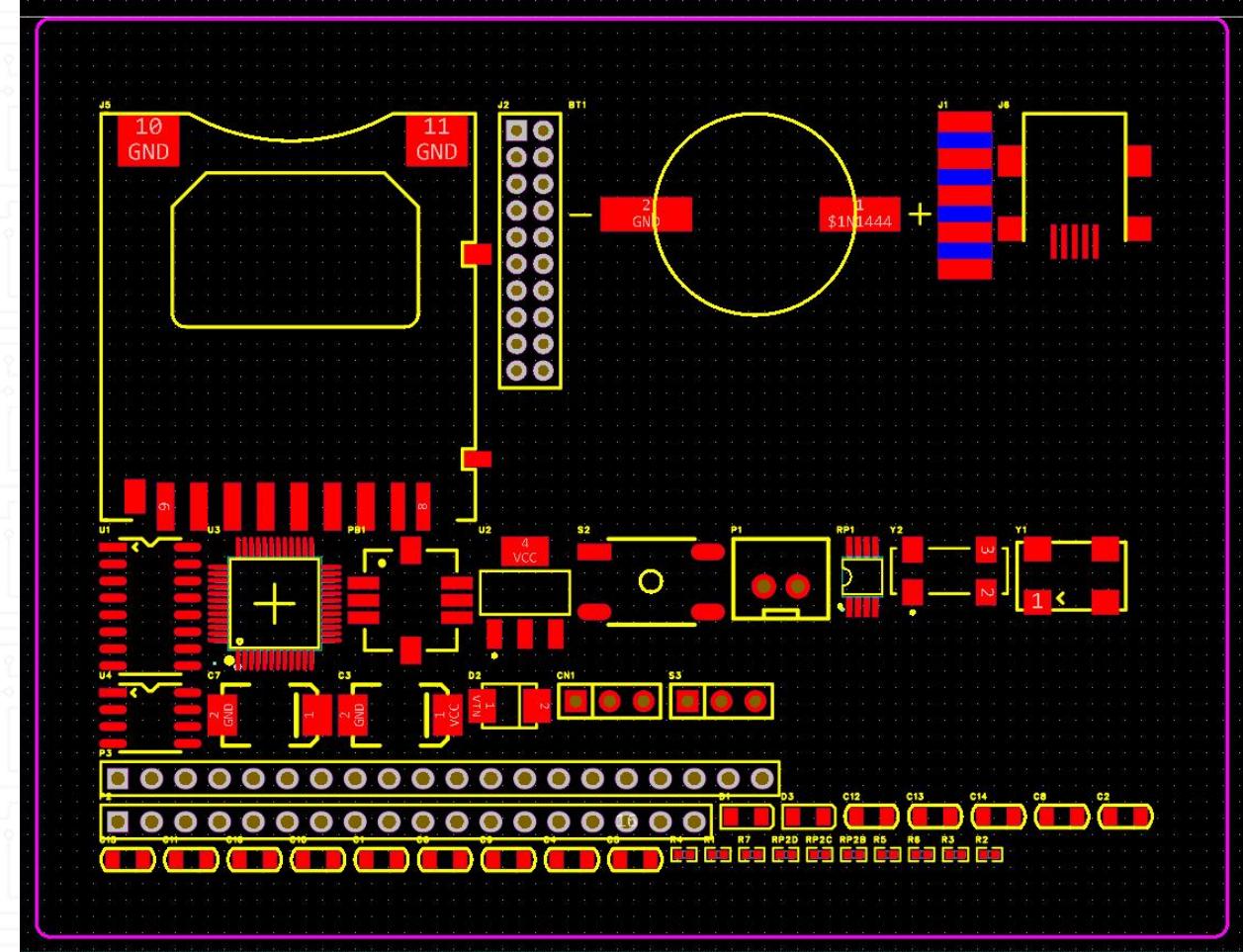
板框评估只需要比整体器件占地面积大一点就可以了，基本上在布局空间问题上是可以满足要求的。



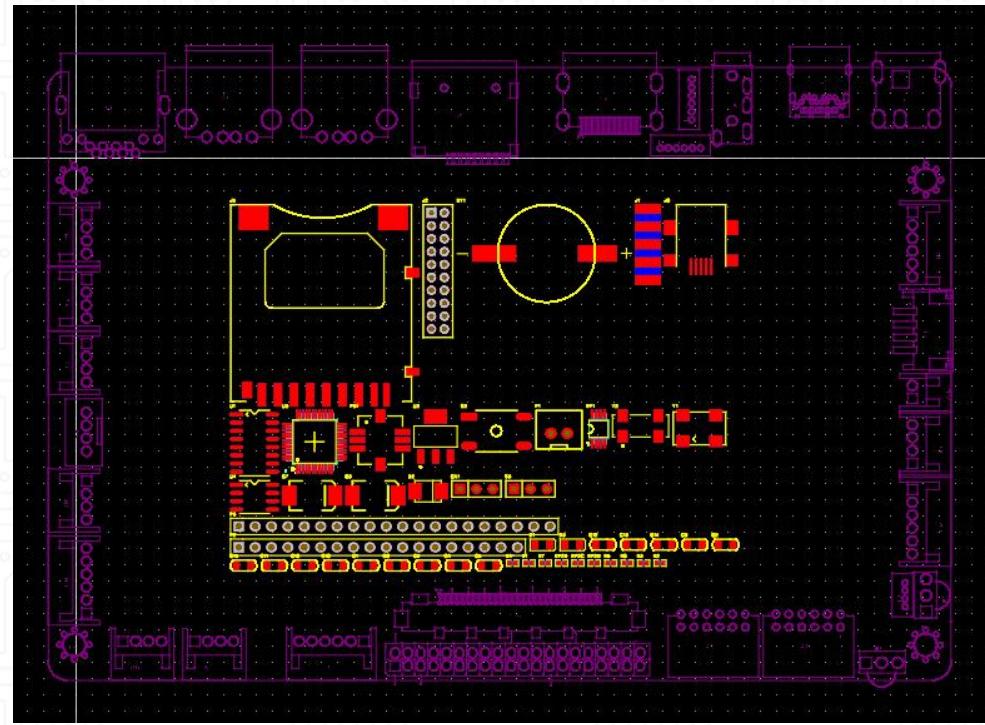
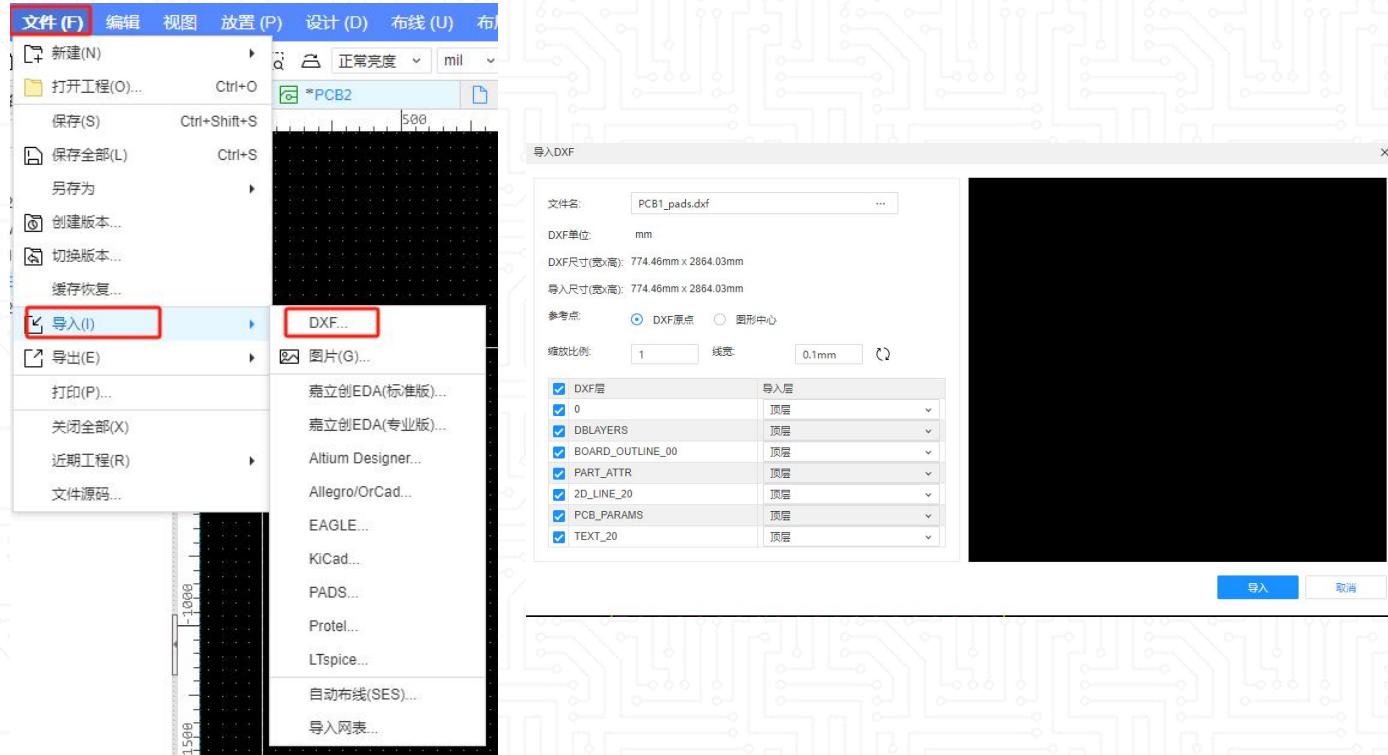
第39讲 PCB板框自定义与倒圆角以及DXF的导入



通常板子的四角为了安全性可以在现有基础上面导一下圆角

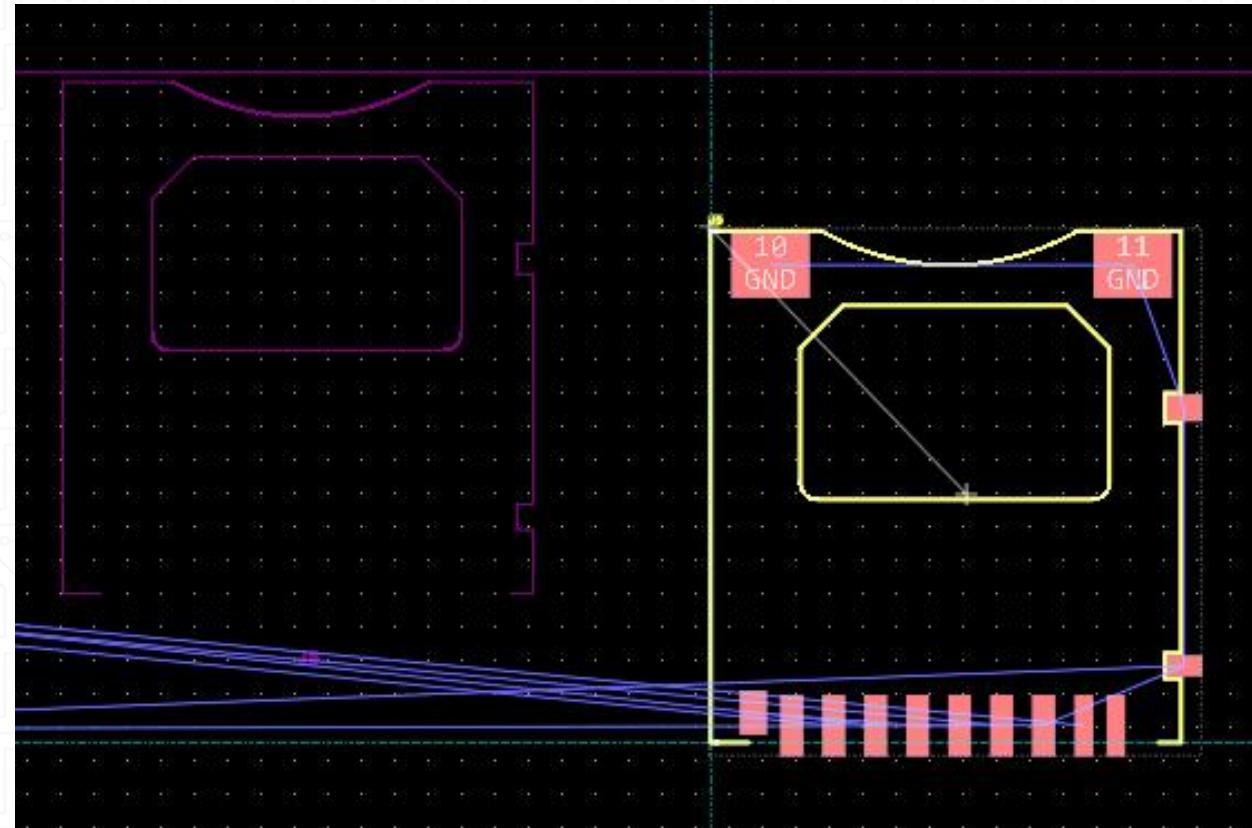
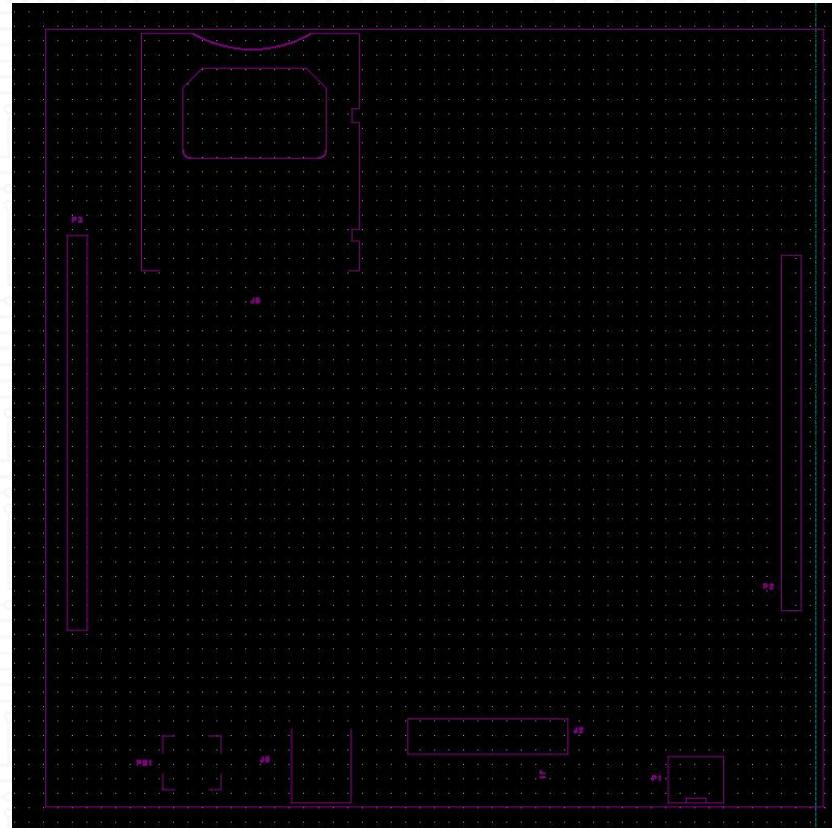


第39讲 PCB板框自定义与倒圆角以及DXF的导入

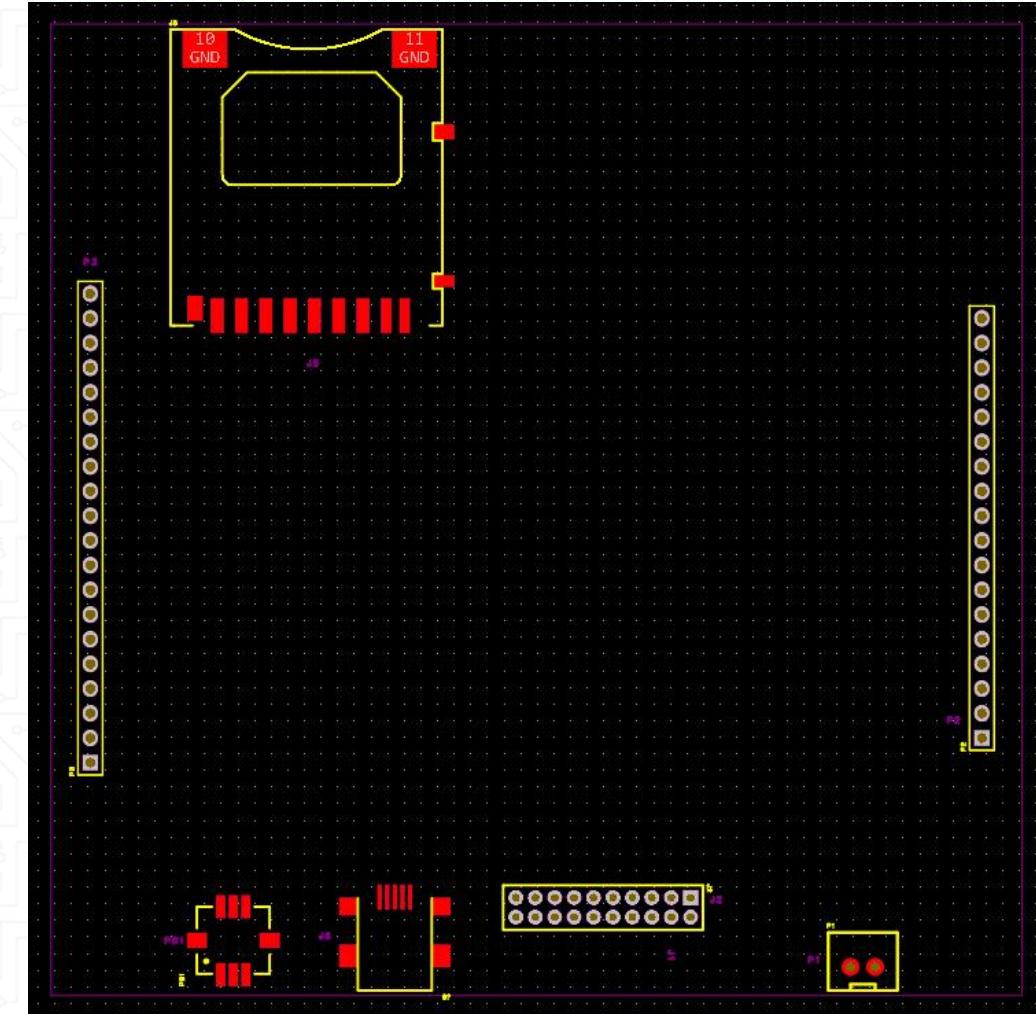
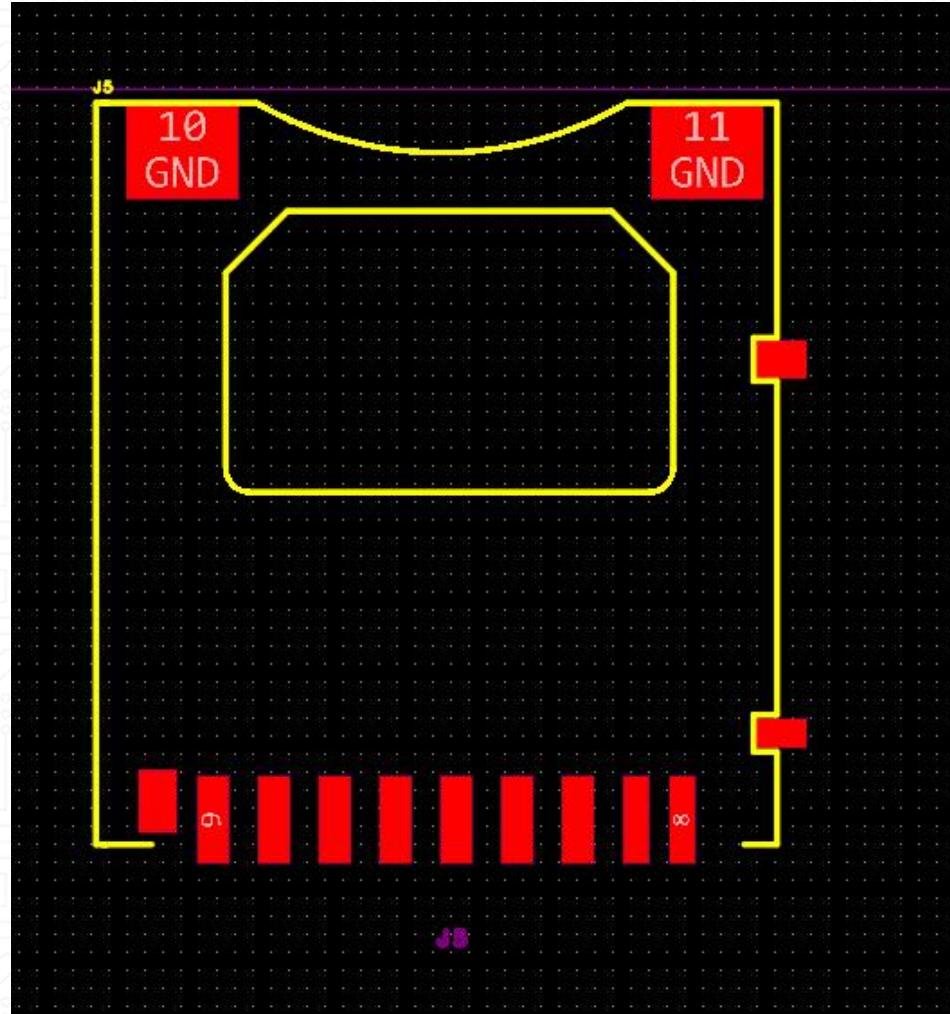


第40讲 固定孔或固定器件的精准放置

在进行PCB布局操作的时候有一些器件是固定了，布局是不可以随便更改了，此时我们需要保证器件的摆放一定是精确的，为了确保器件精确的调整我们通常会抓取器件的丝印顶点和轮廓相对应。



第40讲 固定孔或固定器件的精准放置



第41讲 层叠的定义及添加（正片负片的认识与区别）

正片，一般是pattern制程，其使用的药液为碱性蚀刻。是在顶层和地层的走线方法，用Polygon Pour进行大块敷铜填充。其工艺为：需要保留的线路或铜面是黑色或棕色的，而不要部份则为透明的。经过线路制程曝光后，透明部份因干膜阻剂受光照而起化学作用硬化。显影制程会把没有硬化的干膜冲掉，然后在铜面上镀锡铅，然后去膜，接着用碱性药水蚀刻去除透明的那部分铜箔，剩下的黑色或棕色底片便是我们需要的线路。

负片，一般是tenting制程，其使用的药液为酸性蚀刻。走线的地方是分割线，即生成负片之后整一层就已经被敷铜了，只需要分割敷铜，再设置分割后的网络即可。其工艺为：需要保留的线路或铜面是透明的，而不要的部份则为黑色或棕色的。经过线路制程曝光后，透明部份因干膜阻剂受光照而起化学作用变得硬化。显影制程会把没有硬化的干膜冲掉，在蚀刻制程中，去除底片黑色或棕色的铜箔，去膜以后，剩下的底片透明的部份便是线路。

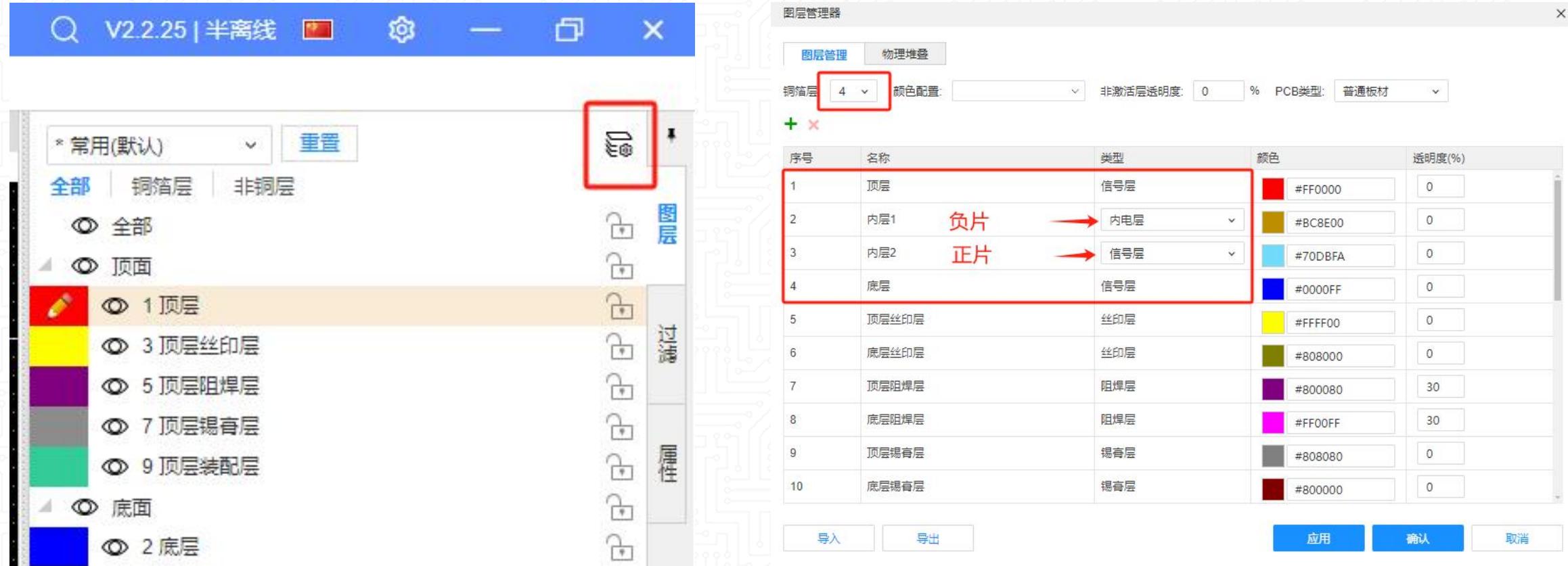
PCB正片和负片是最终效果是相反的制造工艺。PCB正片的效果：凡是画线的地方印刷板的铜被保留，没有画线的地方敷铜被清除。如顶层、底层...的信号层就是正片。

PCB负片的效果：凡是画线的地方印刷板的敷铜被清除，没有画线的地方敷铜反而被保留。Internal Planes层（内部电源/接地层）（简称内电层），用于布置电源线和地线。放置在这些层面上的走线或其他对象是无铜的区域，也即这个工作层是负片的。

正片工艺（阳片），简单地理解为在所在层，其内容所见即所得，即在当前层所画的线和铜皮都会在生产后，以实际的内容显示。

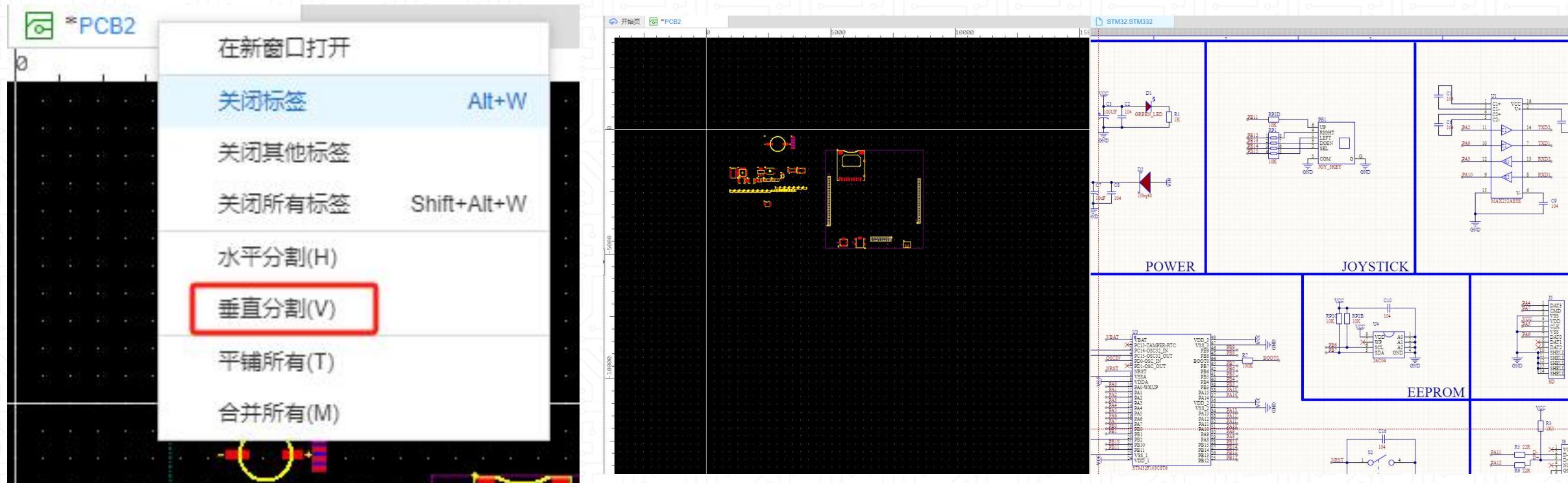
负片工艺（阴片），可以理解为所见即消除，就是在负片工艺的层（一般是在电源、地的分割层）走的线或者铺的铜皮的位置，在生产的时候，其上的铜皮会去除，与实际处理的内容呈一个相反的状态。

第41讲 层叠的定义及添加（正片负片的认识与区别）



第42讲 原理图与PCB的交互设置

在布局过程中原理图和PCB通常采用垂直分割的形式讲原理图和PCB分割成两个部分，在布局的过程当中可以边看原理图边布局操作，需要快速定位器件所在的位置只需要点击shift+x然后点击元器件就可以实现器件的快速跳转。



第43讲 常用PCB自定义快捷键推荐

4: 移动, 根据参考点移动

3: 选择对象, 矩形内部

2: 选择对象, 线接触到的对象

N: 飞线打开与隐藏

5: 高亮的取消与显示

F3: 放置过孔

F4: 铺铜区域多边形

F2: 单路布线

6: 差分布线

Shift+space: 改变布线角度

F9: 交换器件位置

`: 删除命令

L: 翻面

1: 绝对偏移

A: 对齐

C: 对齐, 左右居中

V: 对齐, 垂直居中

8: 顶对齐

2: 底对齐

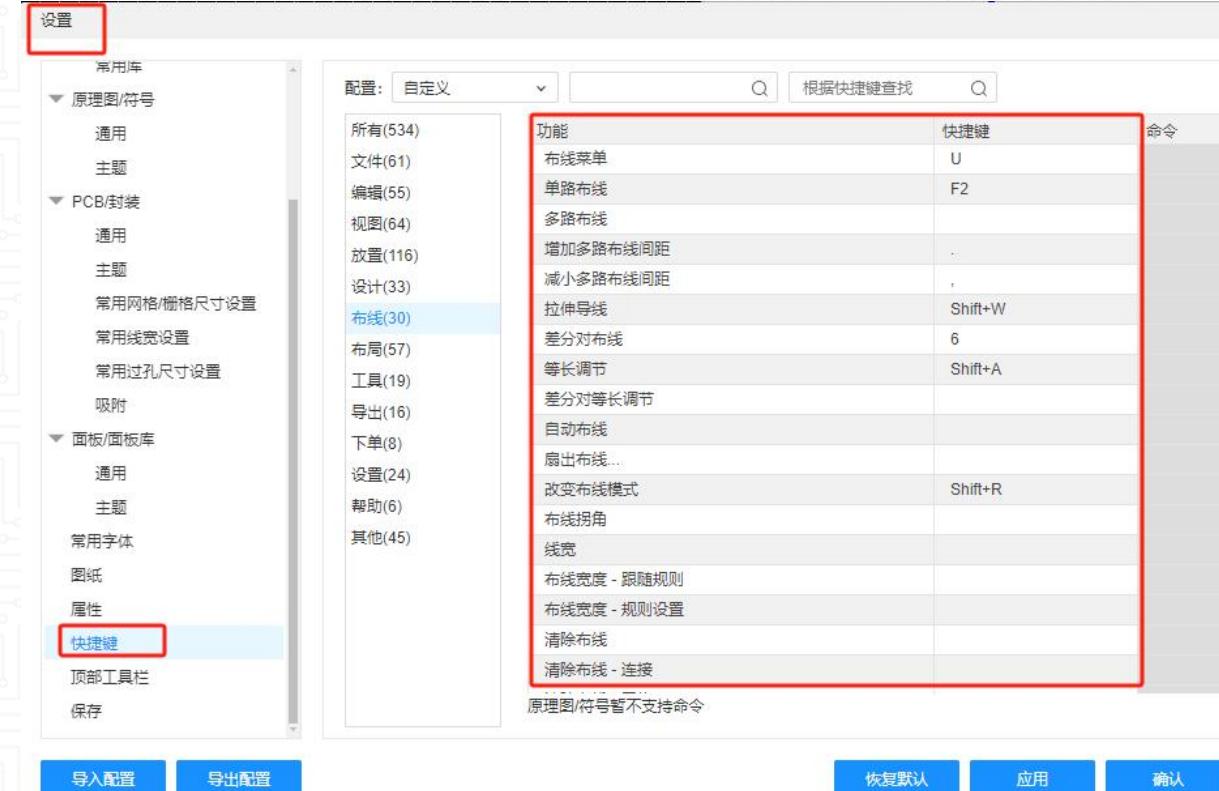
4: 左对齐

6: 右对齐

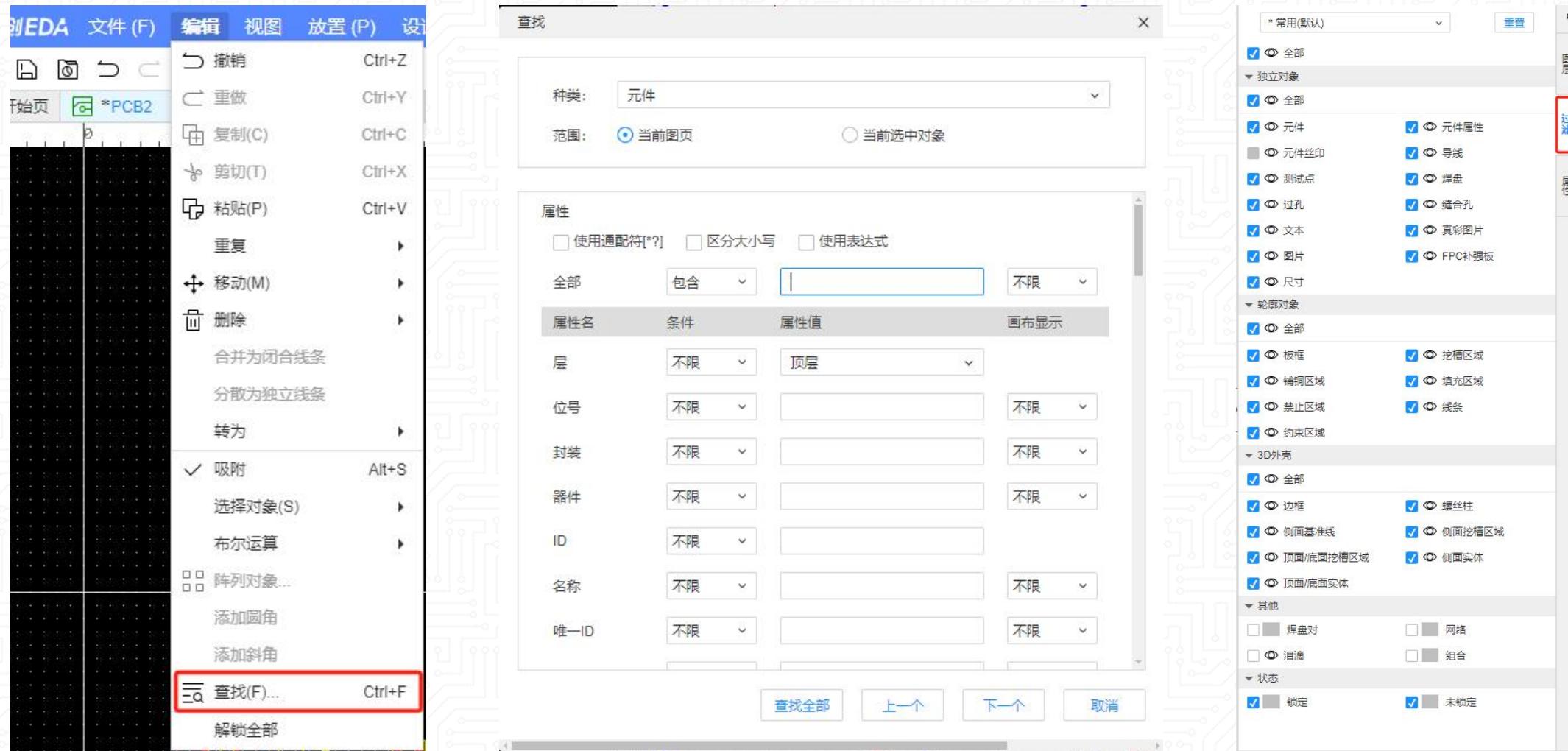
7: 水平等间距分布

9: 垂直等间距分布

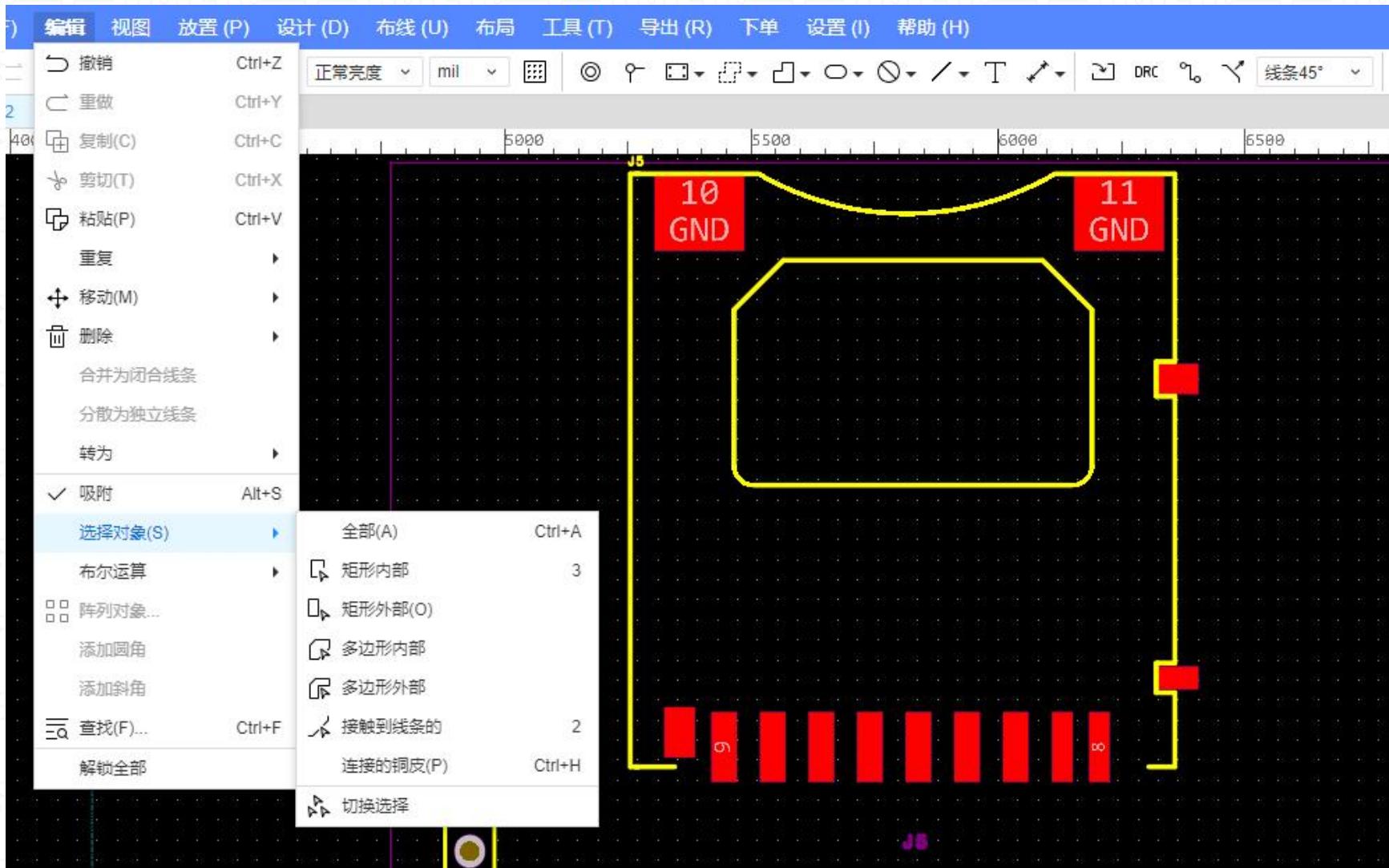
F6: 元件区域分布



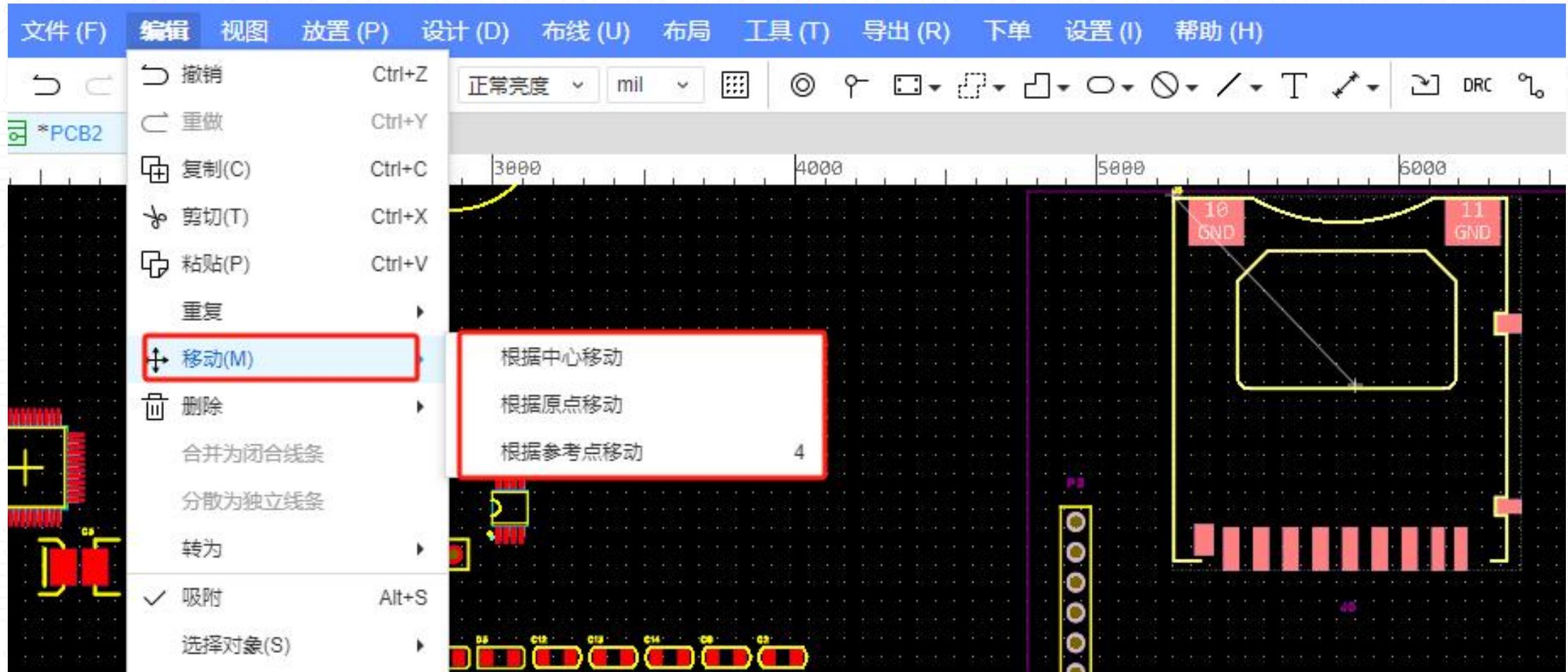
第44讲 全局查找相似与筛选功能介绍



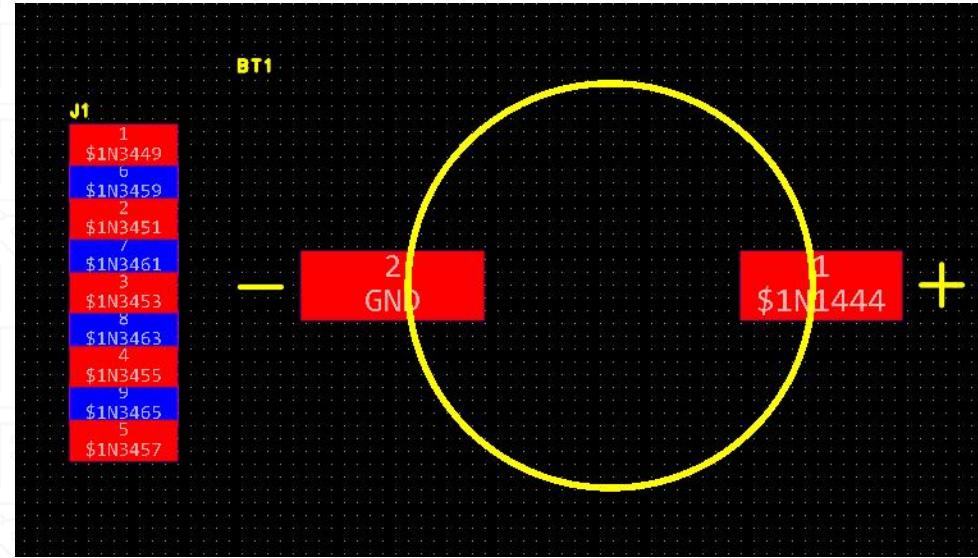
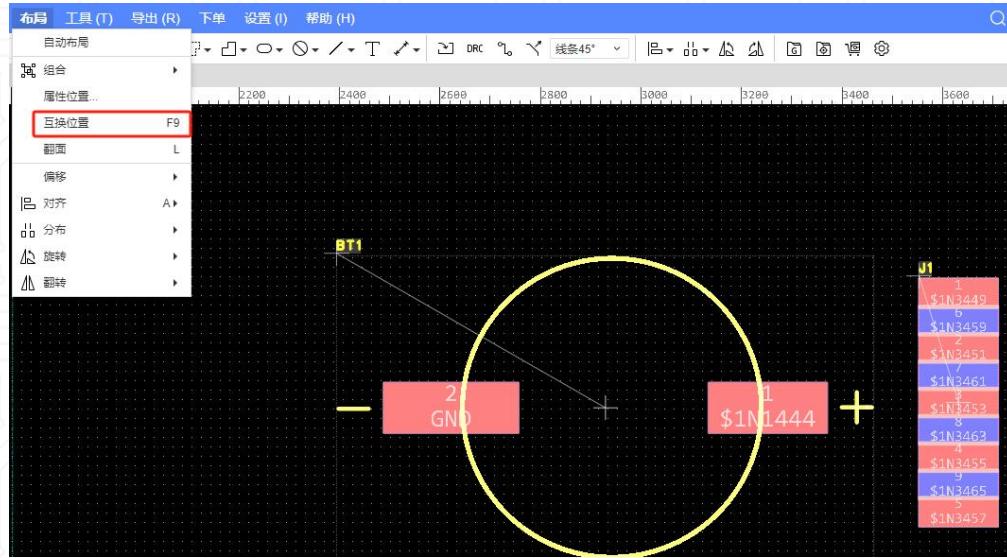
第45讲 选择命令-线选、框选的介绍



第46讲 “Move” 移动命令的应用

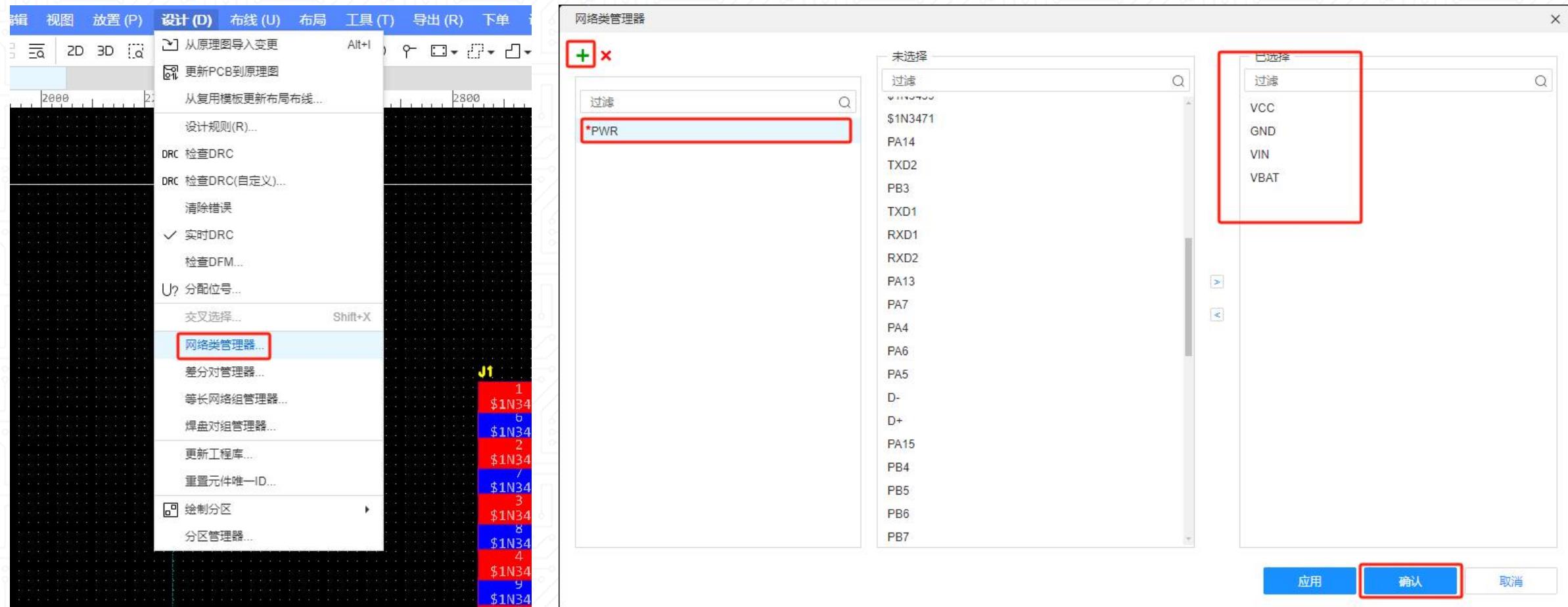


第47讲 如何快速交换PCB器件的位置

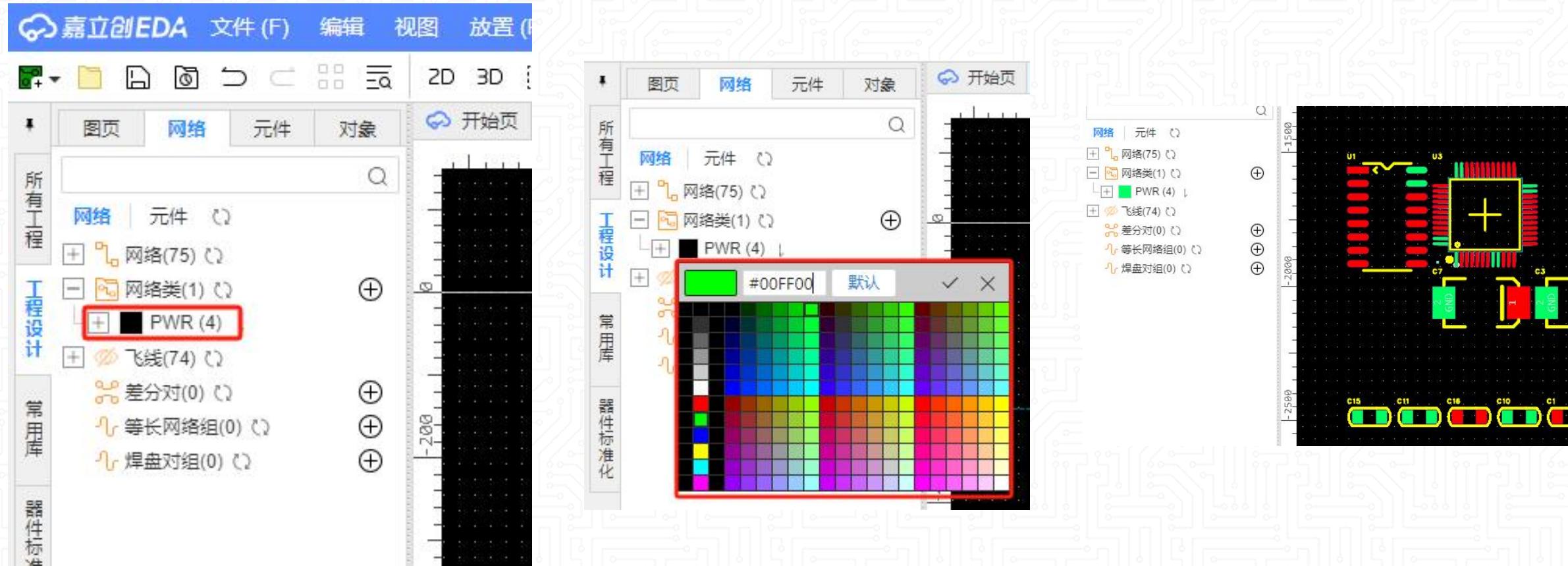


第48讲 Class介绍与Class的创建

为了方便识别信号的走线，通常在布局完成之后会对信号进行分类，对信号进行区分，这样可以很方便的理清楚信号的流向。

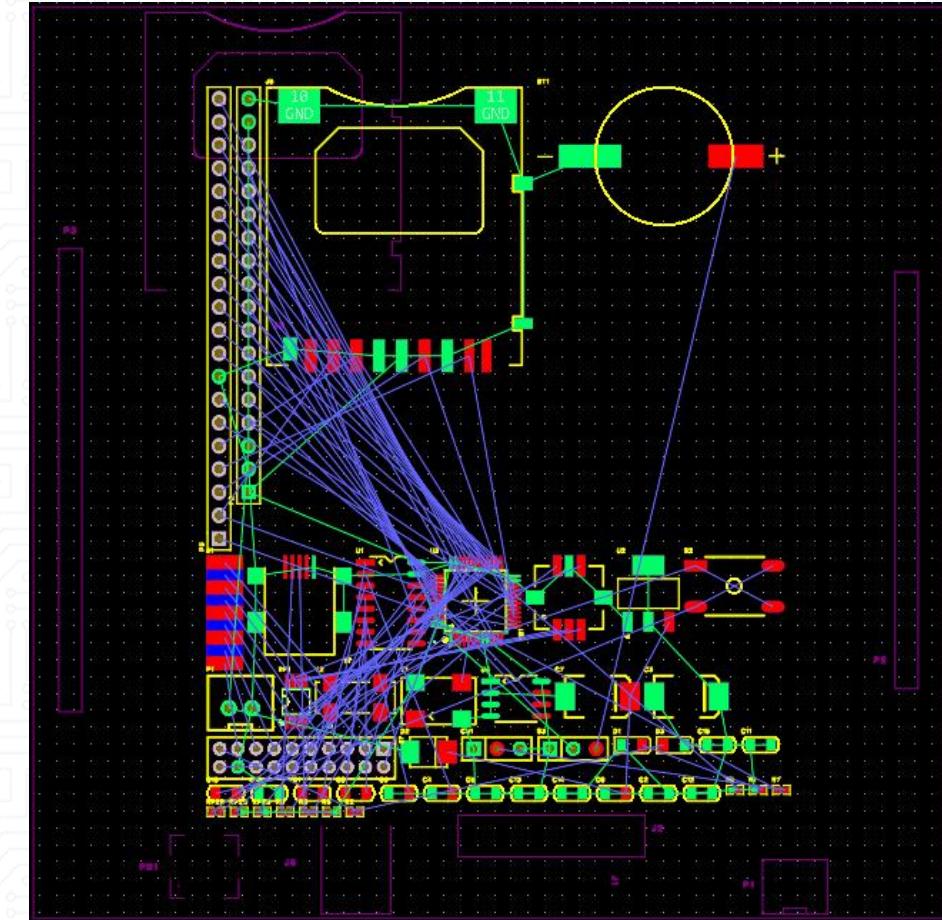
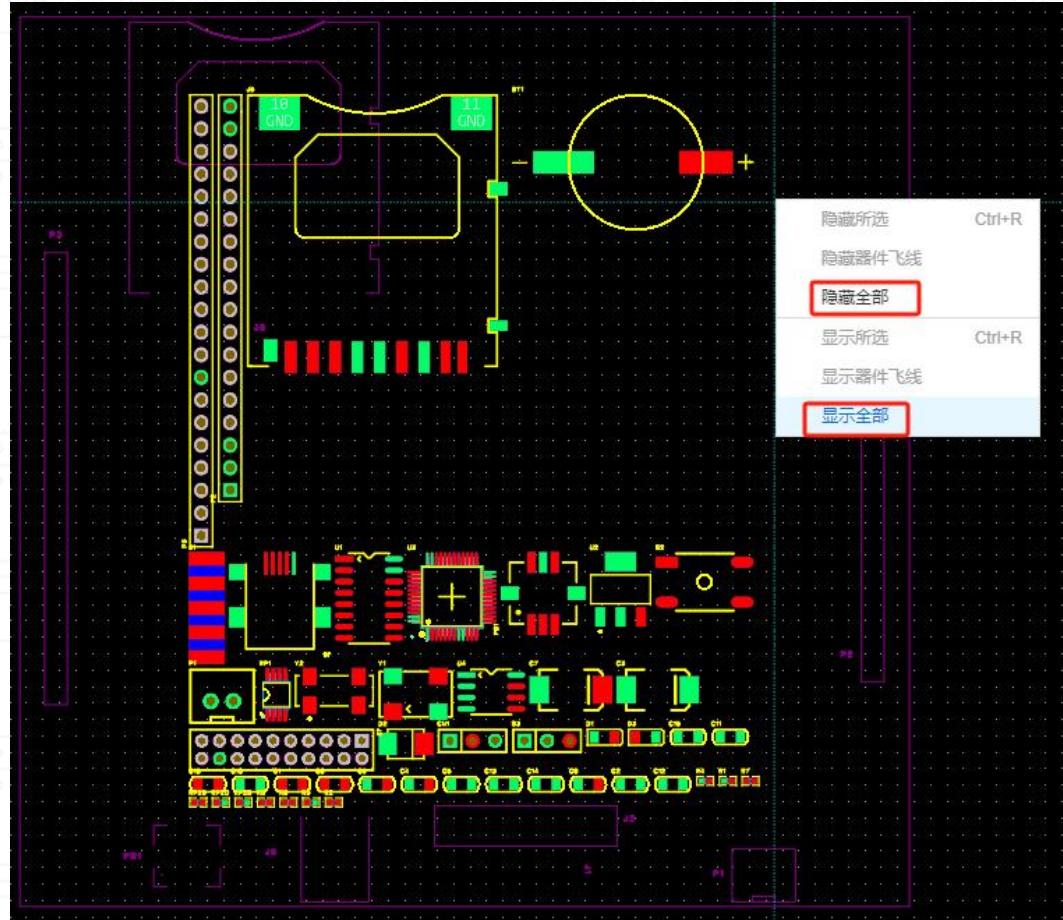


第49讲 Net及Net Class的颜色管理

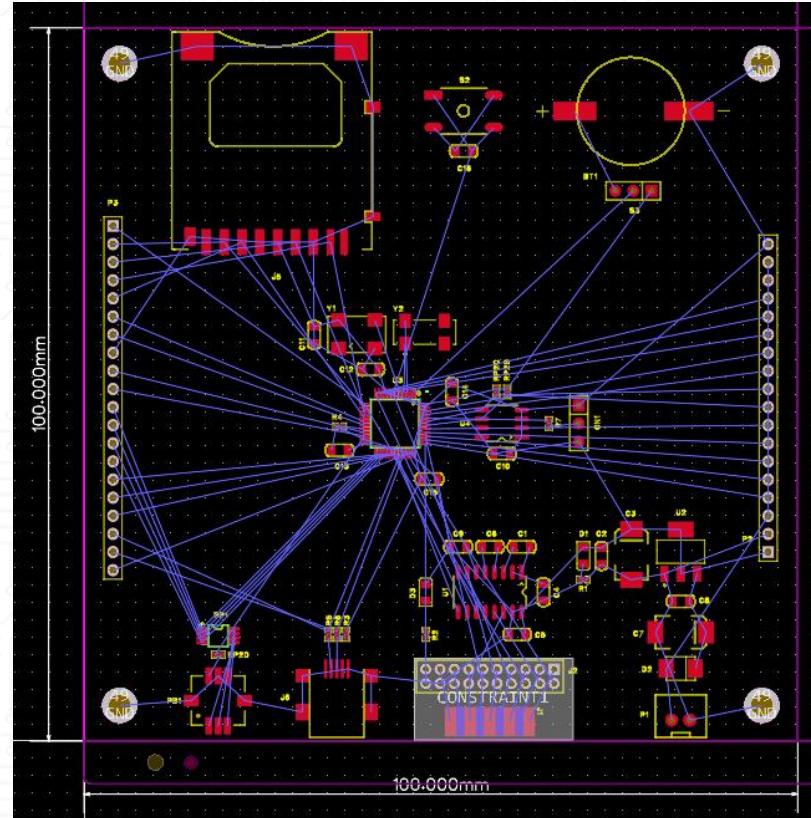


第50讲 飞线的选中、打开及关闭操作

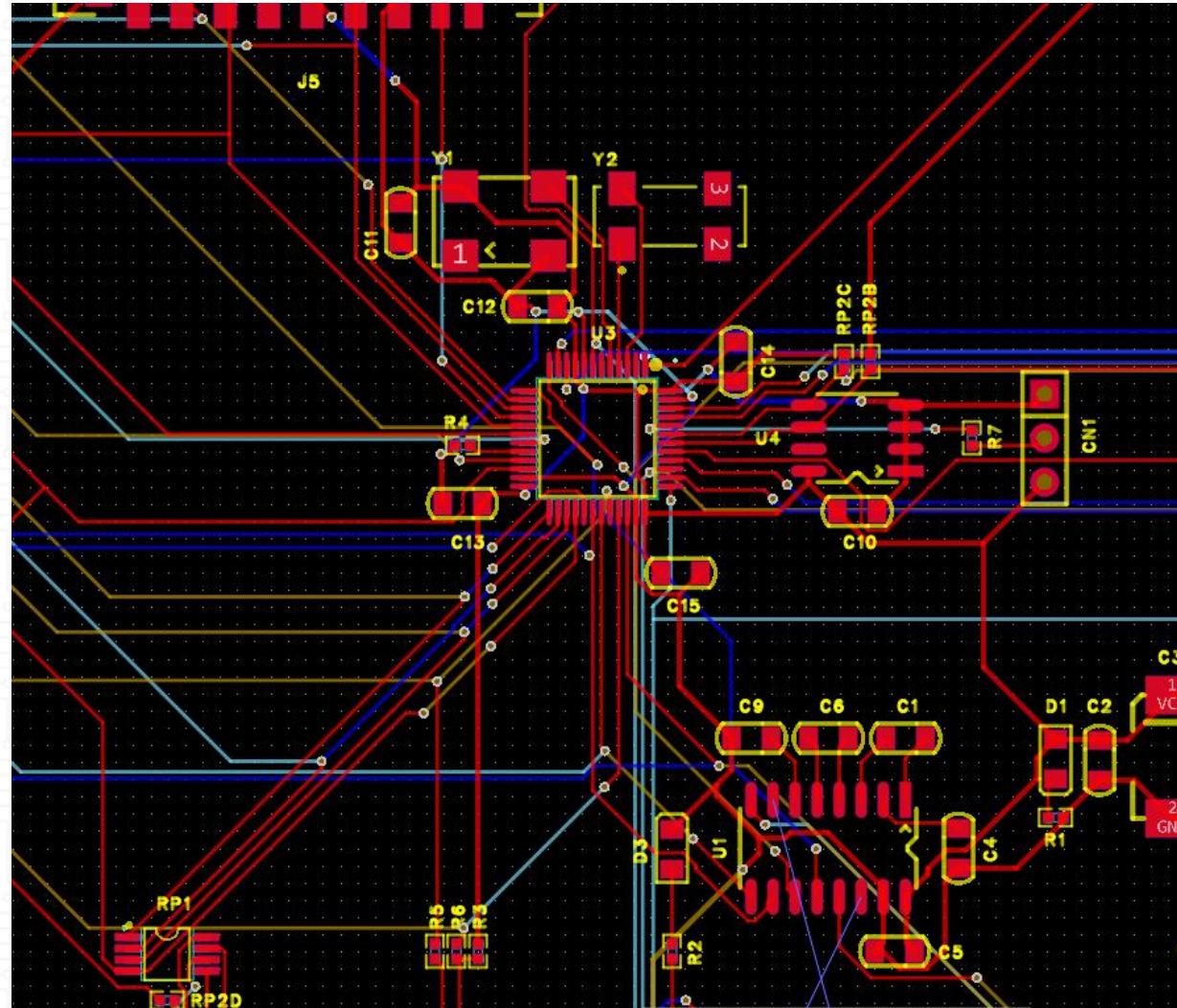
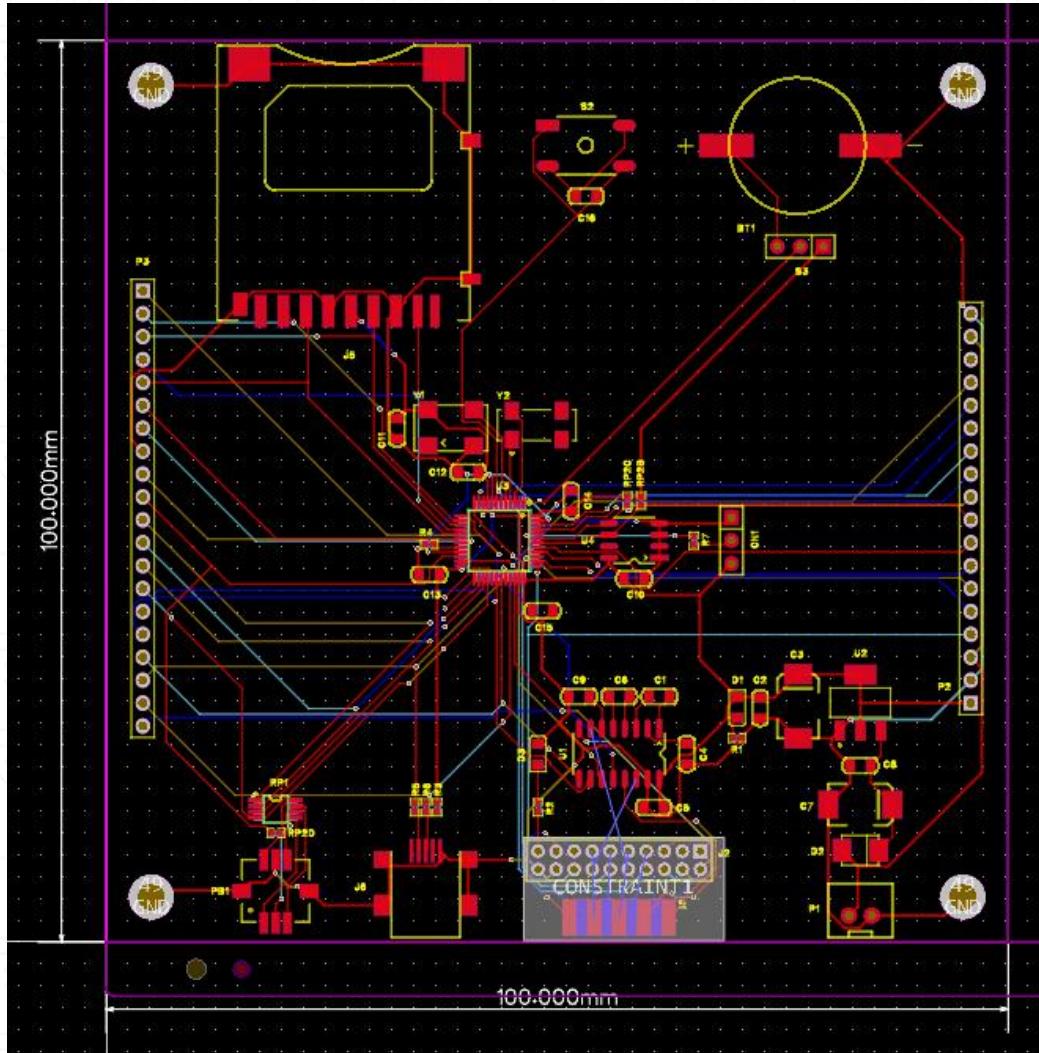
点击N可以显示或者隐藏全部飞线，如果需要打开或者关闭某一根飞线或者某一把飞线，点击选择网络相关元素后点击CTRL+R即可激活命令



第51讲 自动布线辅助功能的使用

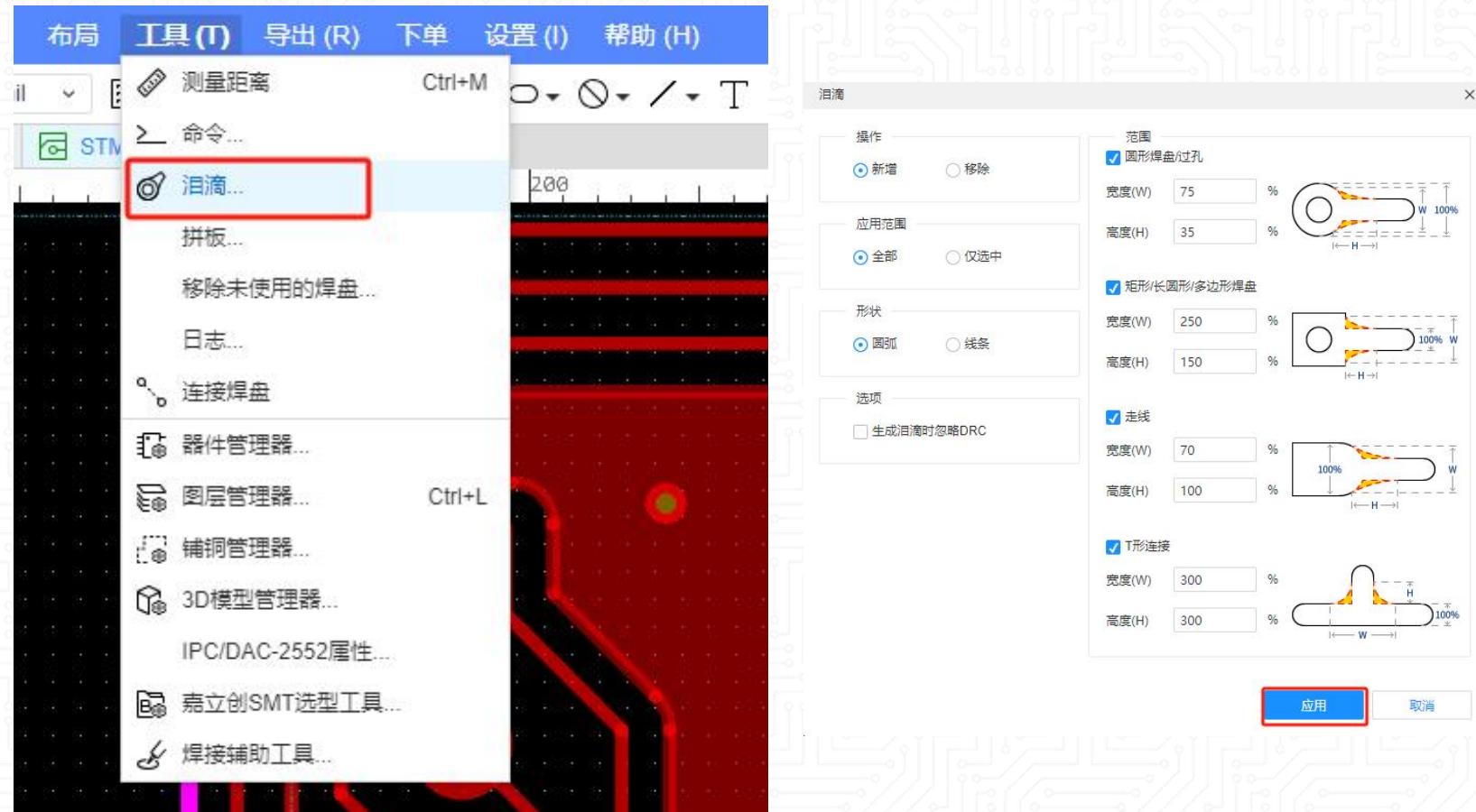
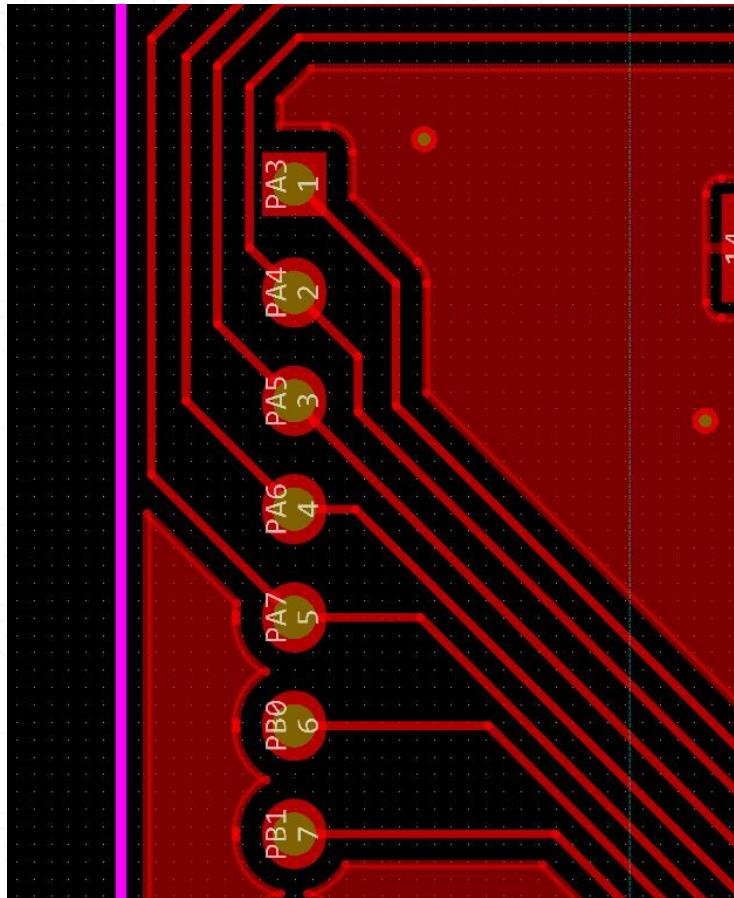


第51讲 自动布线辅助功能的使用

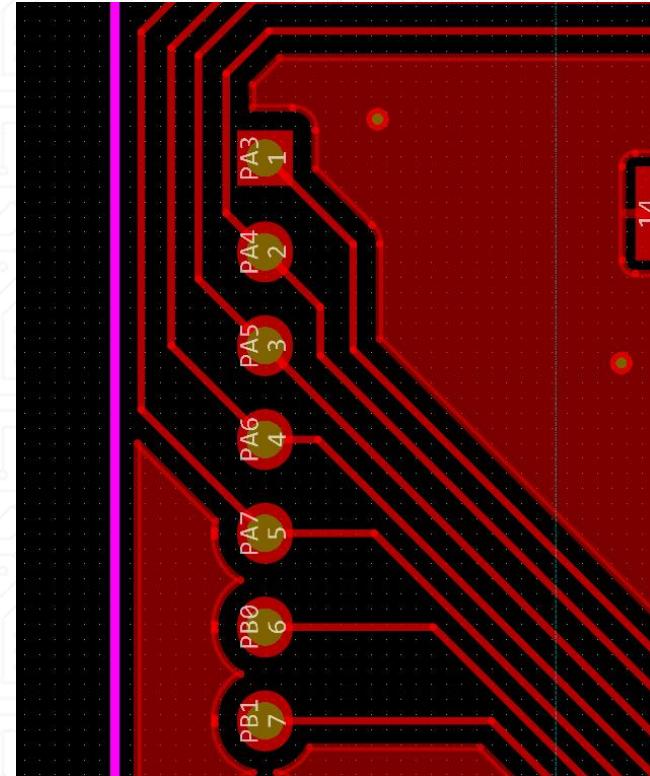
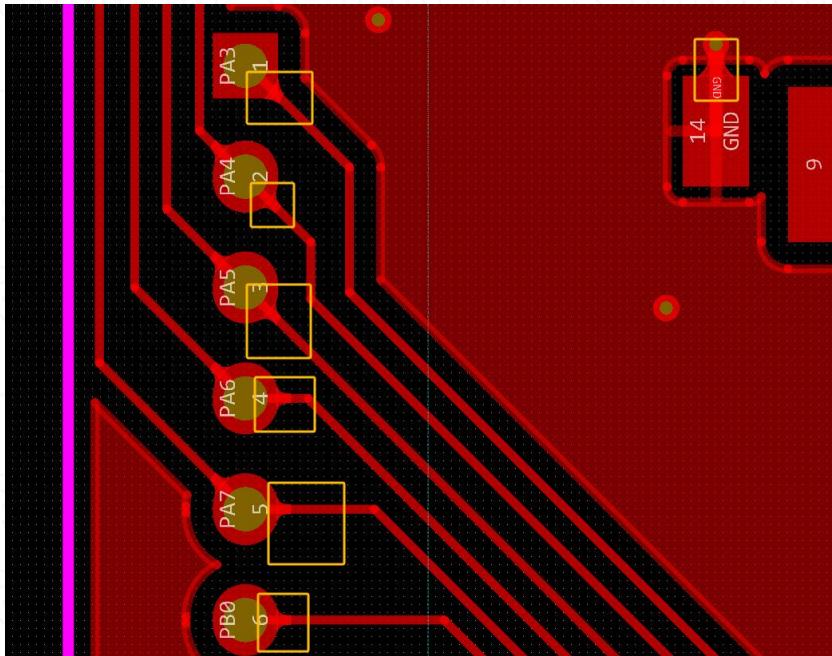


第52讲 泪滴的作用、添加与移除

泪滴可以进一步加强导线与其他元素的连接关系，使得连接处更加可靠圆滑等等

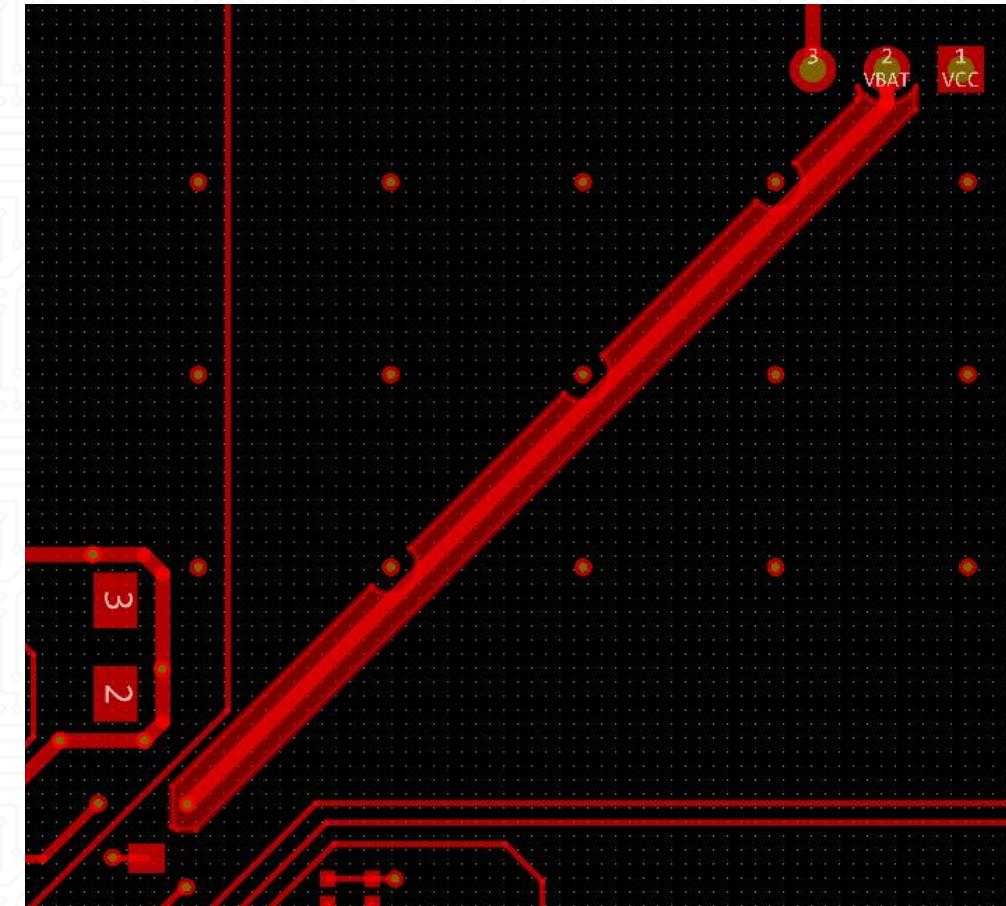
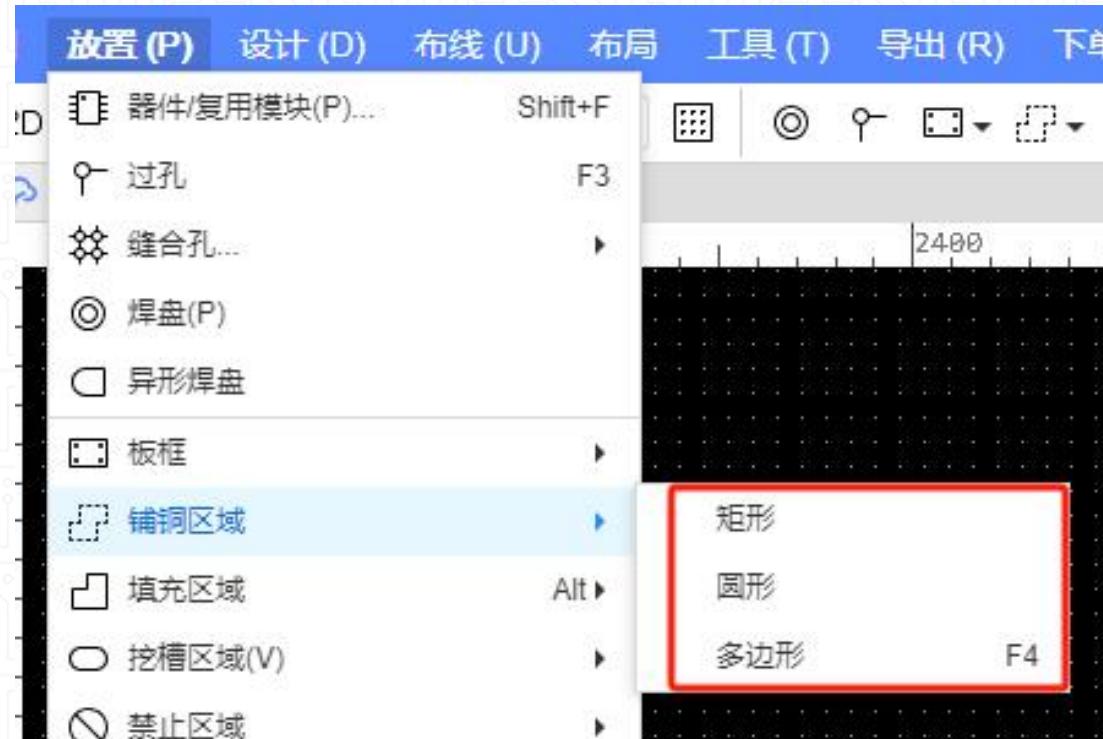


第52讲 泪滴的作用、添加与移除



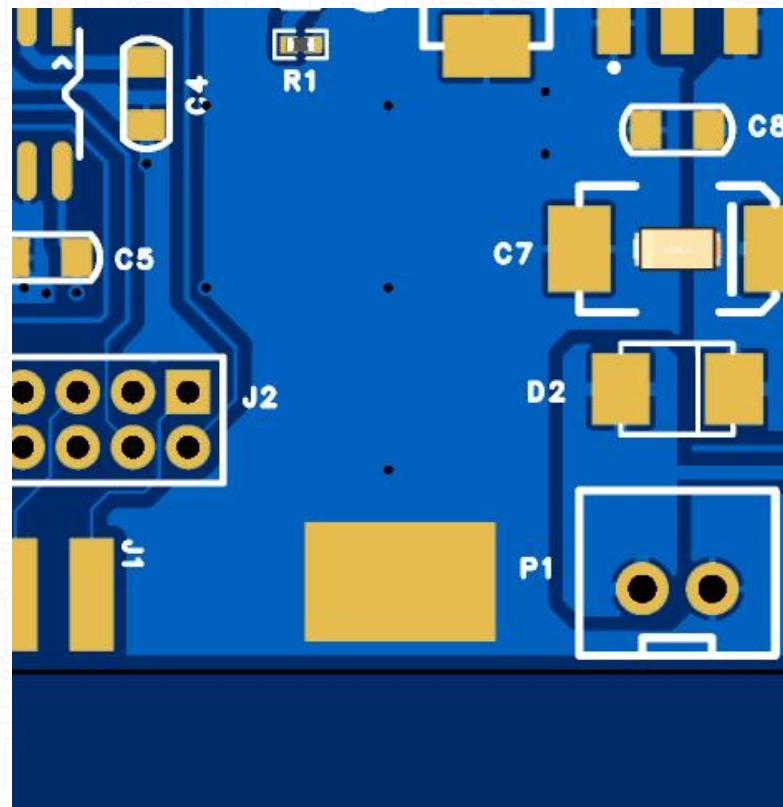
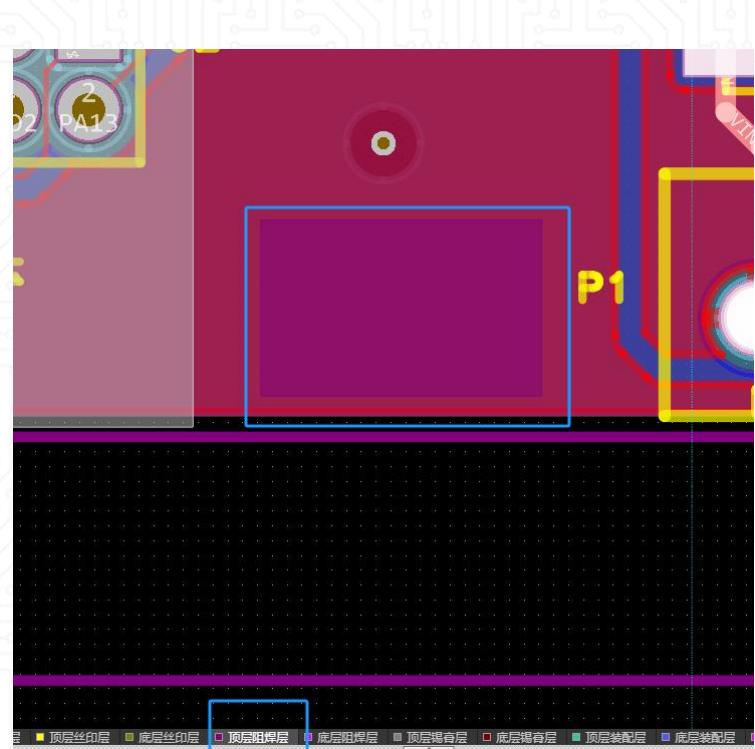
第53讲 局部铺铜及网络的添加

铺铜需要注意不要出现直角以及锐角，在拐弯的时候需要手动
改为钝角，避免出现反射问题。

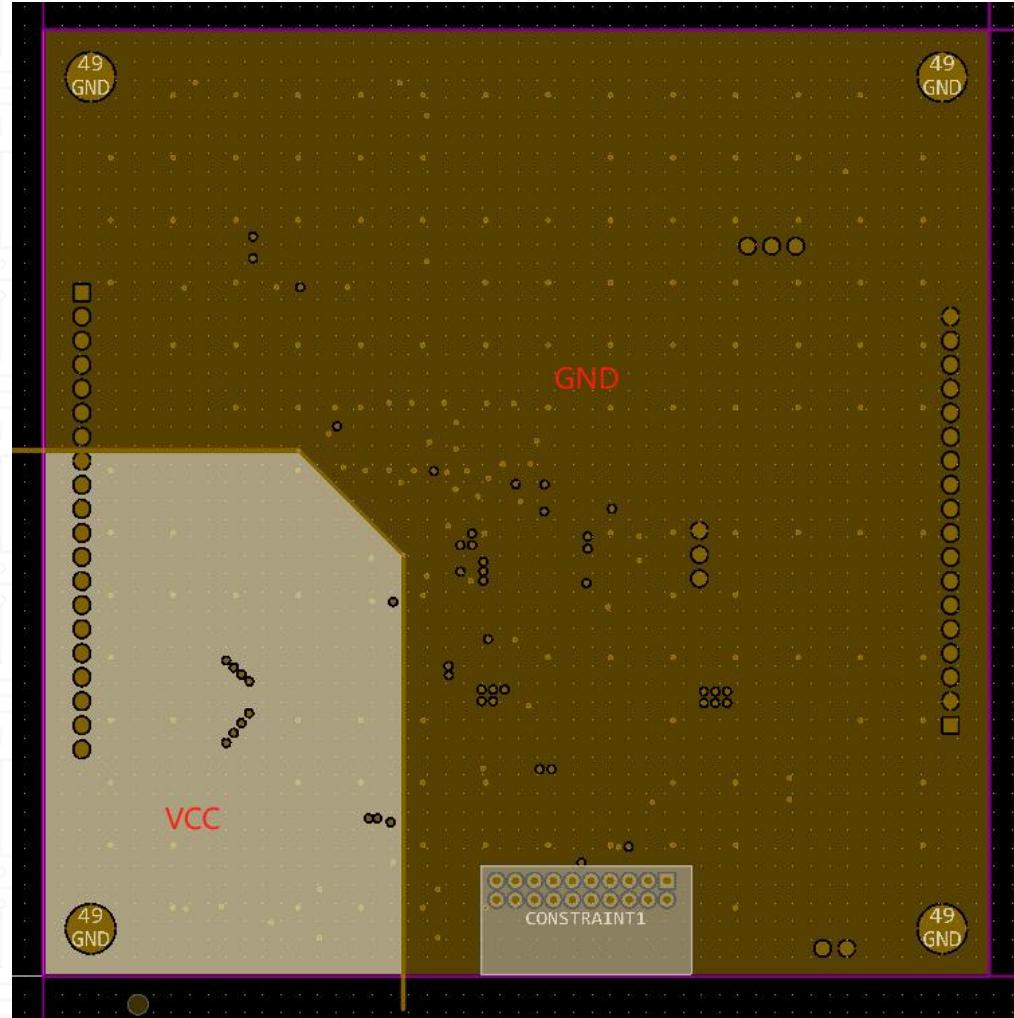
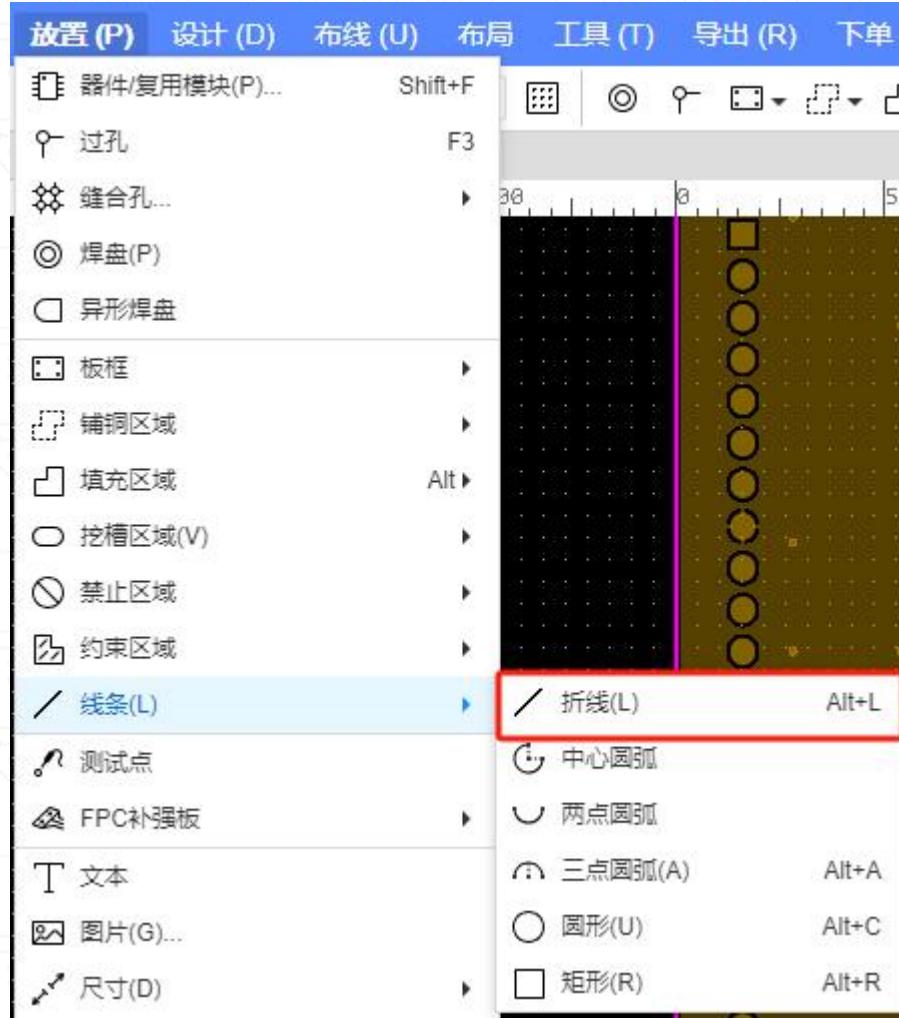


第54讲 如何对PCB开窗的处理

在需要开窗露铜的区域的阻焊层画上铜皮而且在相对应的电气层有铜皮才可以实现开窗效果



第55讲 如何对负片层进行分割处理

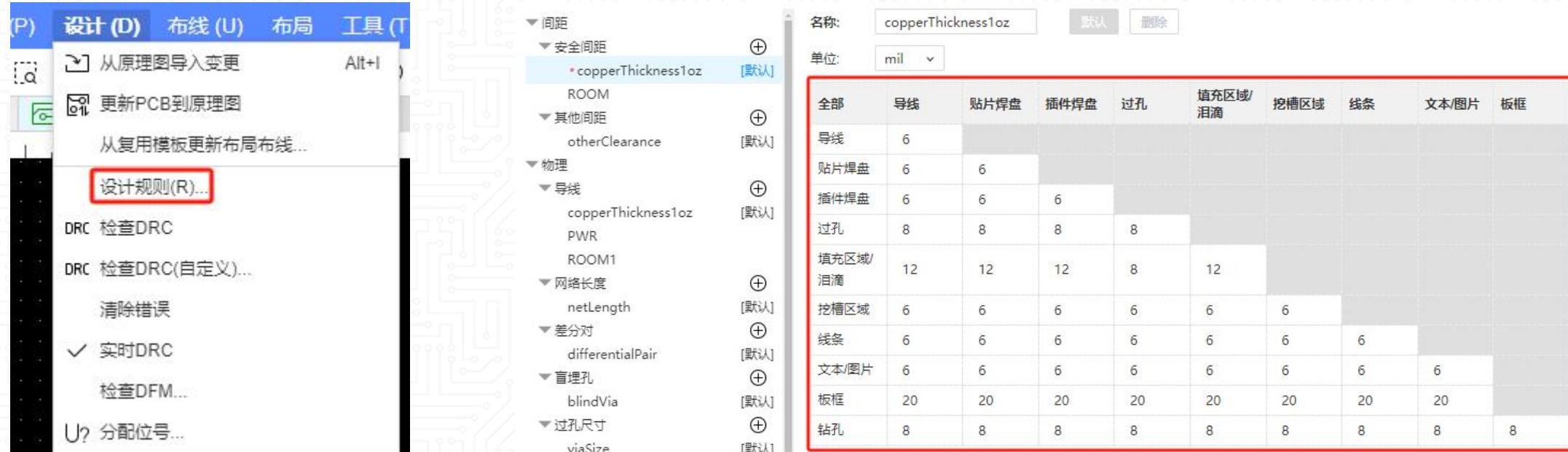


点击放置折线
讲铜皮分割成
封闭的区域，
右侧属性栏点
击重建内电层
即可将铜皮进
行分割，分割
完成之后对铜
皮进行铺铜即
可实现负片的
分割以及罐铜
处理

第56讲 PCB常用规则-间距规则

线距的大小直接影响的是设计难度，生产成本，加工周期等，线宽与线距越大则生产成本，难度都比较低，生成周期比较短，但是设计难度可能会增大。

一般的板子尽量线距大于或等于6mil，比较常见的线距有6, 8, 10等，（一般高速PCB由于某些线需要满足阻抗要求，通常差分线的线距离都需要进行计算，通常单端阻抗线需要满足 $3w$ 的间距，差分需要满足 $5w$ 间距），我们假设线宽线距是6/6的情况下我们还需要对其他规则进行设置：板边通常离其他元素要保持20mil的间距，铜箔离其他元素保持12mil的间距，和孔保持8mil间距。



第57讲 PCB常用规则-布线线宽规则

线宽与线距离类似，线宽越大生产难度越低，生成周期也比较短，但是设计难度可能会增大。

一般的板子板子的线宽尽量要大于或等于6mil，常规的PCB线宽6.8.10会用的比较多，但需要注意的是需要满足阻抗要求的控制线需要经过阻抗计算之后才能知道需要走多粗的走线，除此之外，由于电源通常有载流的要求，对于电源会设置一个电源线宽的规则。



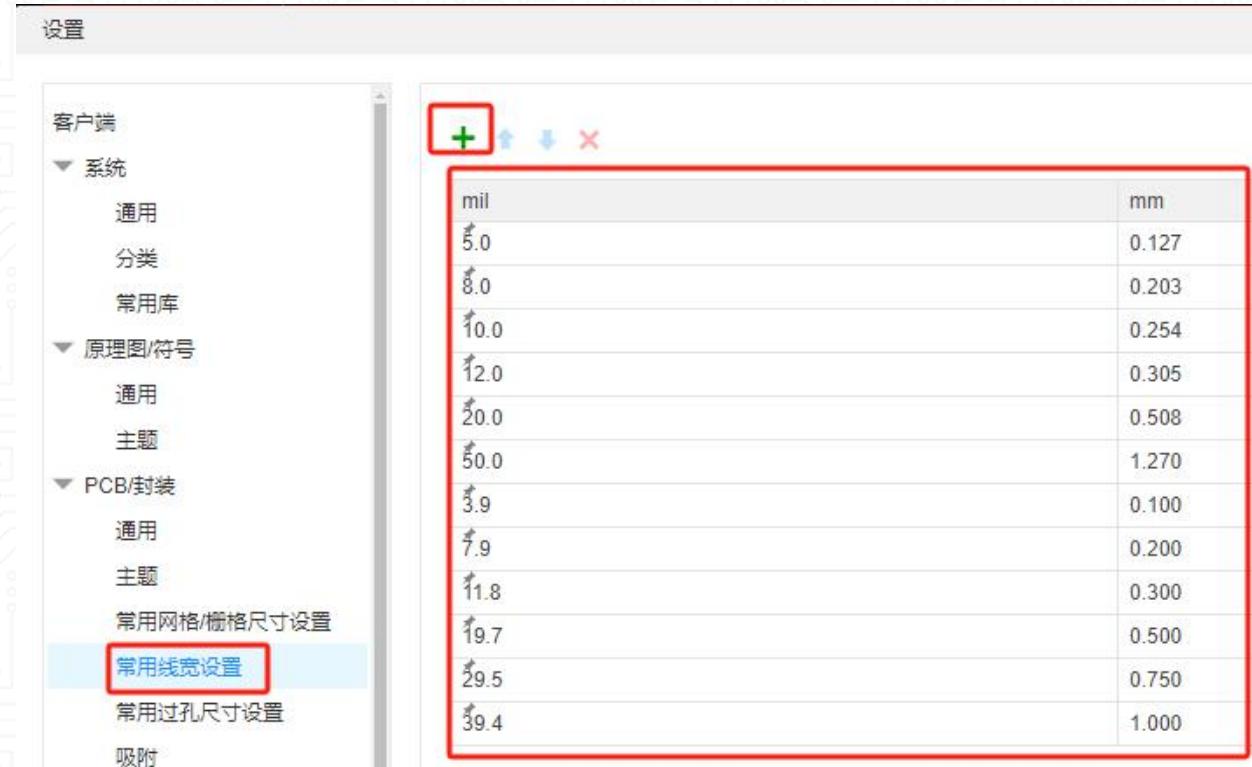
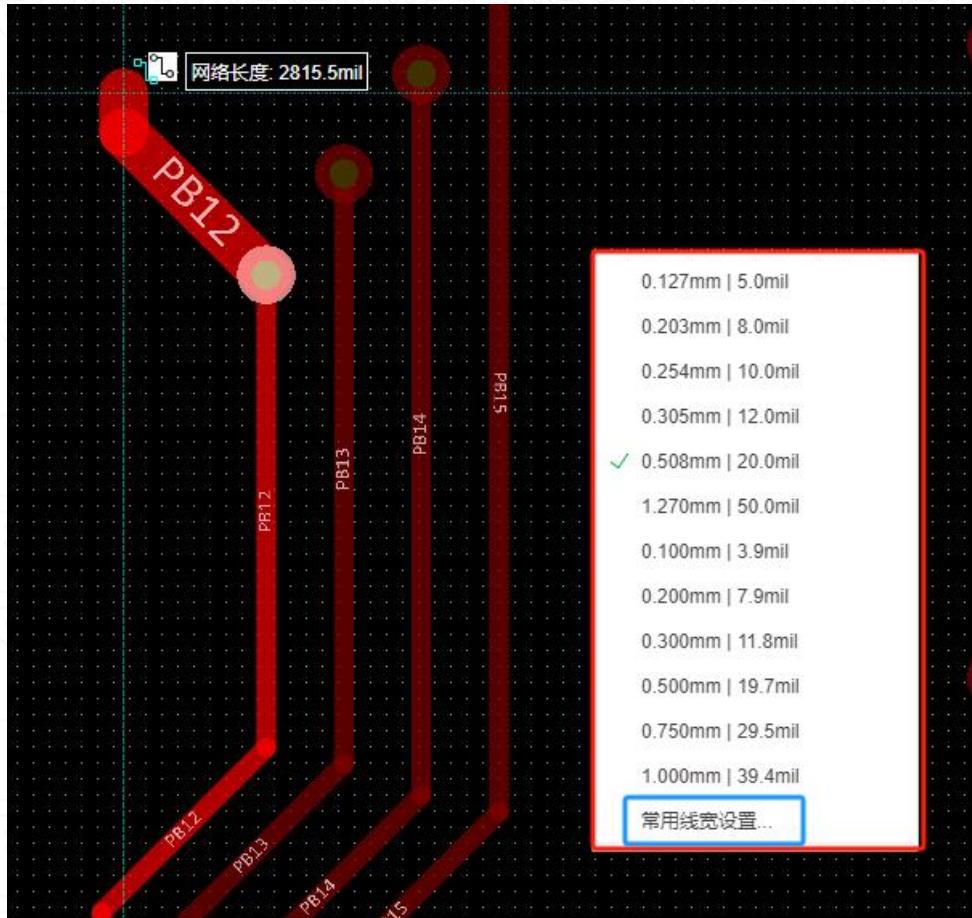
The screenshot shows the 'Design Rules' section of the Altium Designer interface. It displays two sets of line width rules:

- Left Panel (Current Rule):** A rule named "走线" (Wires) with a unit of "mil". The "Line Width" section shows values: Minimum 8, Default 8, and Maximum 20.
- Right Panel (New Rule):** A rule named "PWR" for the "PWR" plane with a unit of "mil". The "Line Width" section shows values: Minimum 8, Default 12, and Maximum 100.

Both panels include sections for Spacing, Clearance, and Physical rules. The "走线" rule under "物理" is highlighted with a red box.

第58讲 如何在布线时快速的更改线宽

在布线过程当中点击shift+w即可实现线宽的更改，如果里面没有我们需要的线宽可以点击最下方的常用线宽设置进行线宽的新增与删除操作



第59讲 PCB常用规则-过孔规则设置

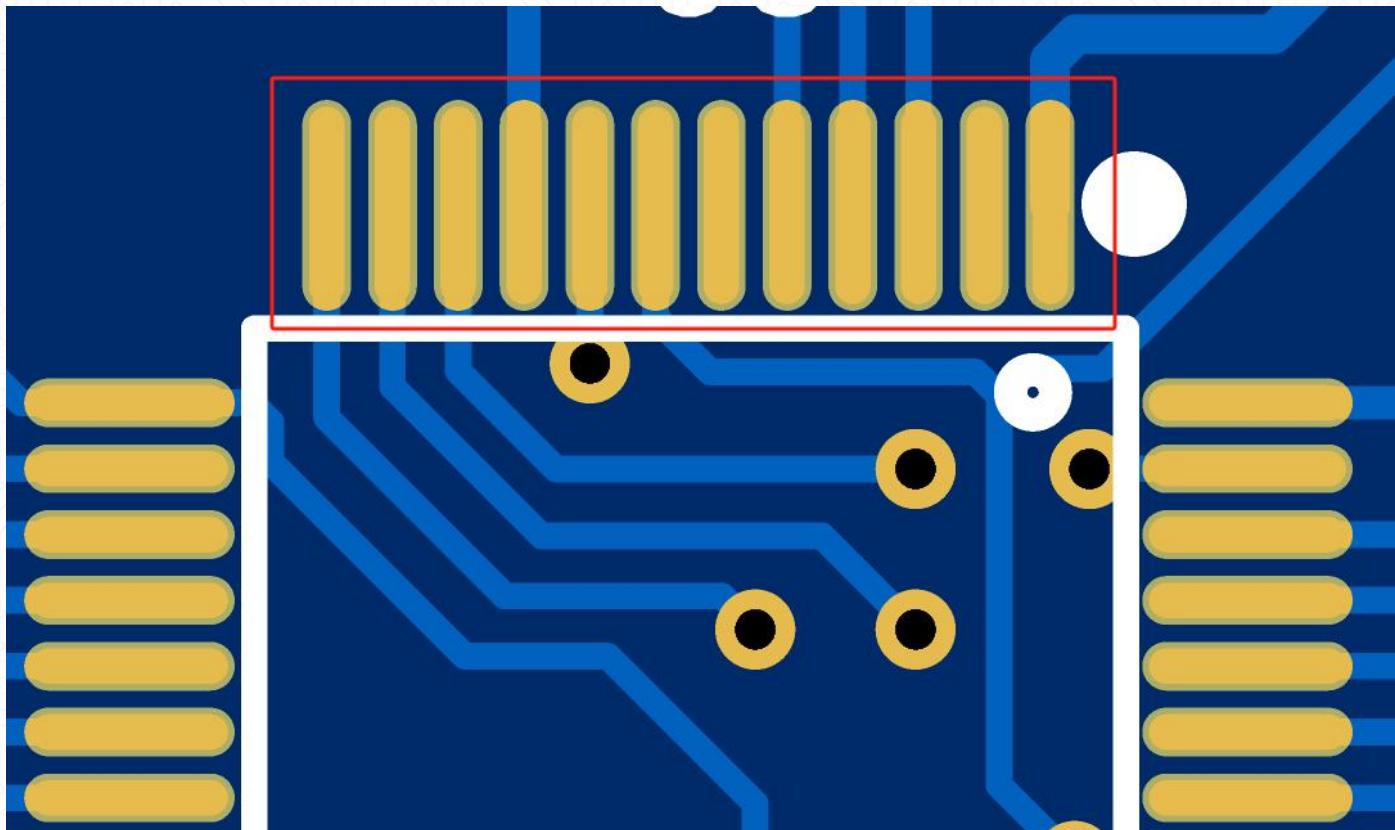
通常过孔有三种常用的规格：8/16 10/20 12/24，过孔大小的选择需要根据板子的密度大小来考虑，例如一些比较密的BGA芯片（如0.65mm, 0.8mm）在进行过孔扇出的时候必须要选择小孔8/16的，在板子密度比较高的时候我们也要选择比较小的过孔，方便布线设计，通常电源需要载流，电源孔可以选择大孔12/24的，工艺要求的前提下，板子的过孔大小和板厚有直接关系，过孔的钻孔大小应该不小于板厚的1/7，如果小于板厚1/7，过孔孔壁可能会出现镀铜不均匀的情况，但需要注意的是为了成本以及加工周期的考虑最好保证一块PCB板里面不要超过3类过孔，钻孔种类越多，在生产过程当中会频繁的更换钻孔工具，降低生产效率。

在一些密度更小的BGA芯片中可能采用8/16的过孔也不能扇出，这个时候必须要才有用激光钻孔的工艺完成器件的扇出，一般激光孔的大小为4/10，直接打在焊盘上即可（注意：不要打在焊盘的中心，放在焊盘的边边上就可以了）



第60讲 PCB常用规则-阻焊的设计

阻焊规则设置是设置焊盘到绿油的距离。在电路板制作时，阻焊层要预留一部分空间给焊盘，绿油不至于覆盖到焊盘上去，造成锡膏无法上锡到焊盘，这个延伸量就是防止绿油和焊盘相重叠，不宜设置过小，也不宜设置过大，一般设置为2.5mil

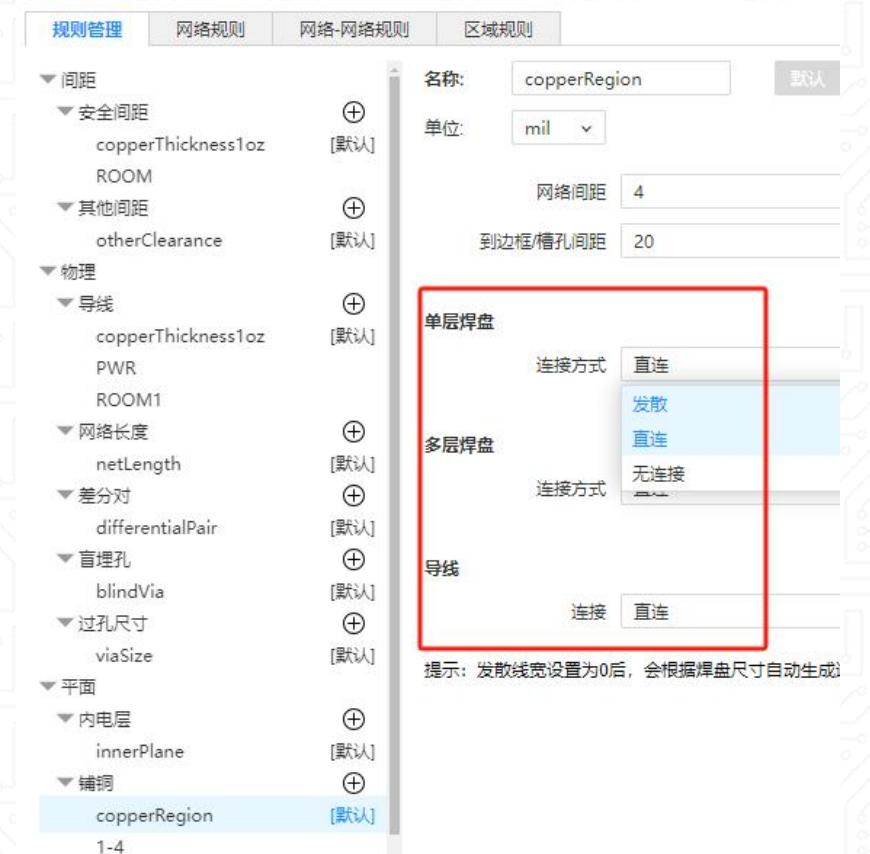
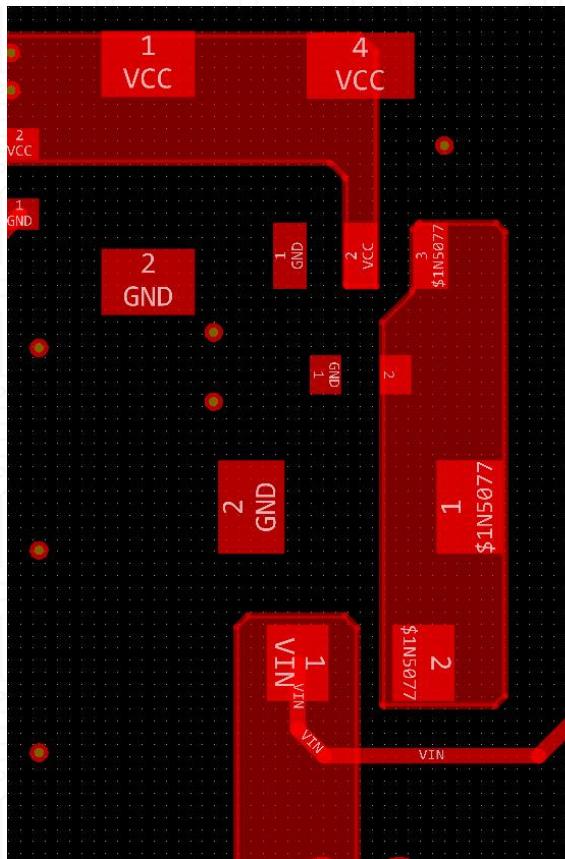
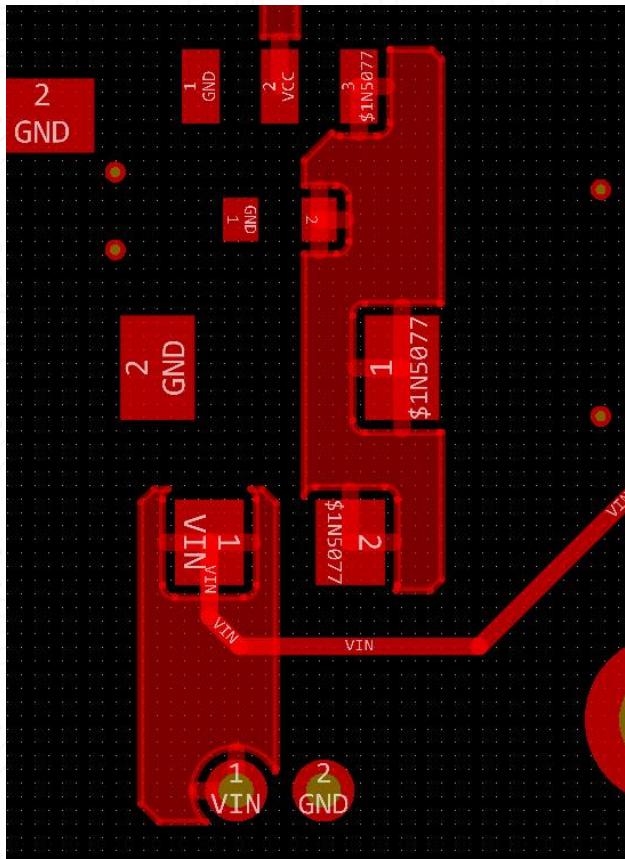


第61讲 PCB常用规则-铜皮规则设置

通常铜皮的连接方式可以选择十字连接或者全连接两种：

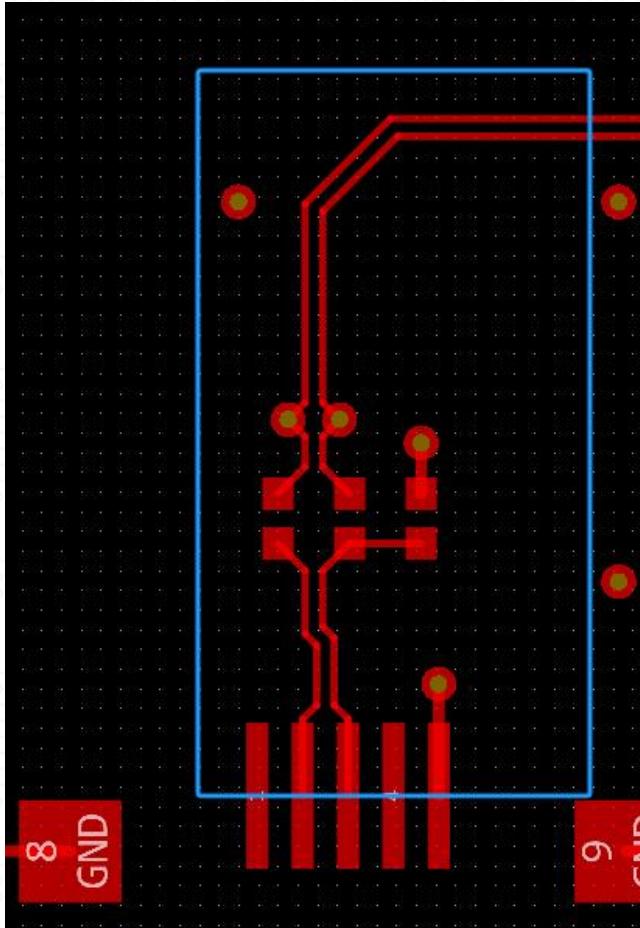
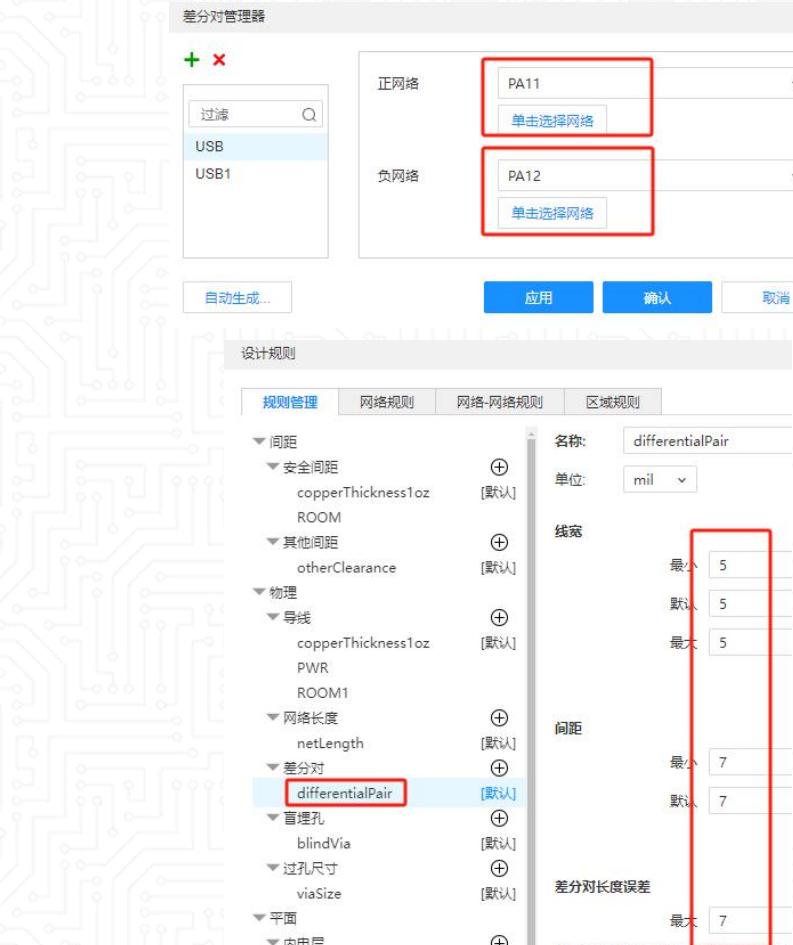
十字连接好处：散热比较慢，不容易出线虚焊的情况，一般推荐使用十字连接，一般小于0603的封装焊盘必须要用十字连接

全连接的好处：载流能力比较强，在处理大电流的电源时可以采用全连接的方式



第62讲 PCB常用规则-差分的添加与差分规则

差分走线的线宽和间距对走线的阻抗有很大的相关性，我们基于阻抗控制需要设定走线的线宽大小和间距大小，我们需要设定特殊的规则来进行适配。



第63讲 区域规则 (Room规则) 的设置

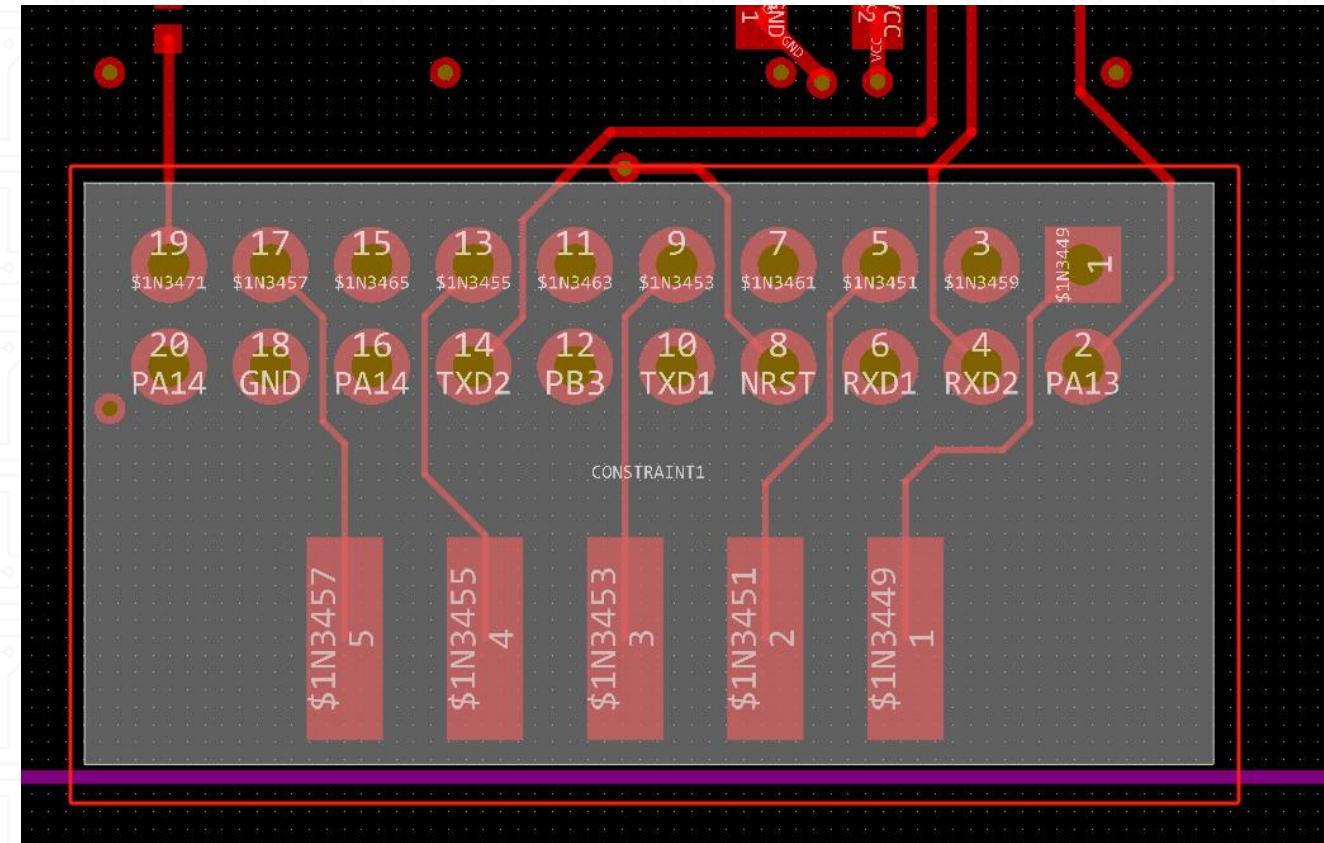
区域 (Room) 规则设置是针对某个区域来设置规则。为了满足设计阻抗和工艺能力的要求，需要对个别区域设置特殊的线宽走线、间距或者过孔大小等，这时可以对这个区域进行特殊规则设置，常用于各类不同Pitch间距的BGA。

先在需要设置区域规则的地方点击放置约束区域，然后点击规则添加区域规则即可



第63讲 区域规则 (Room规则) 的设置

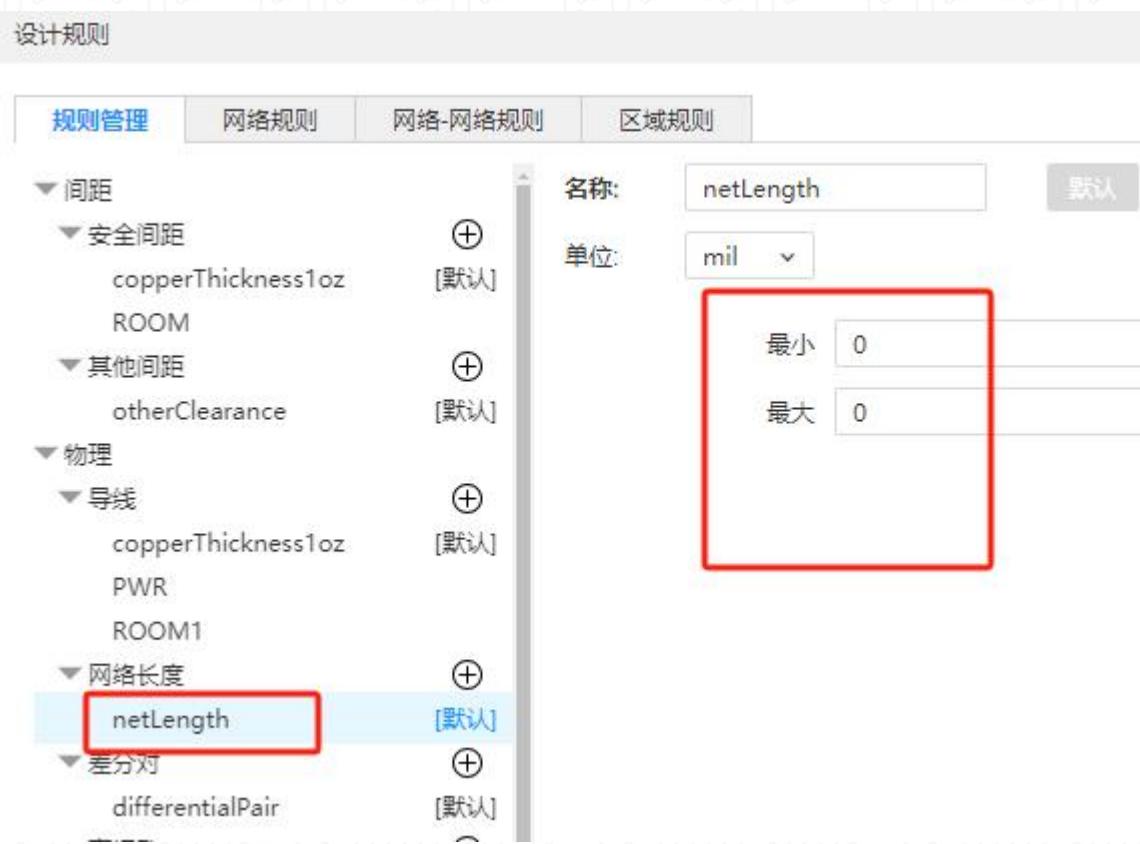
设计规则



第64讲 不常用PCB规则的总体介绍

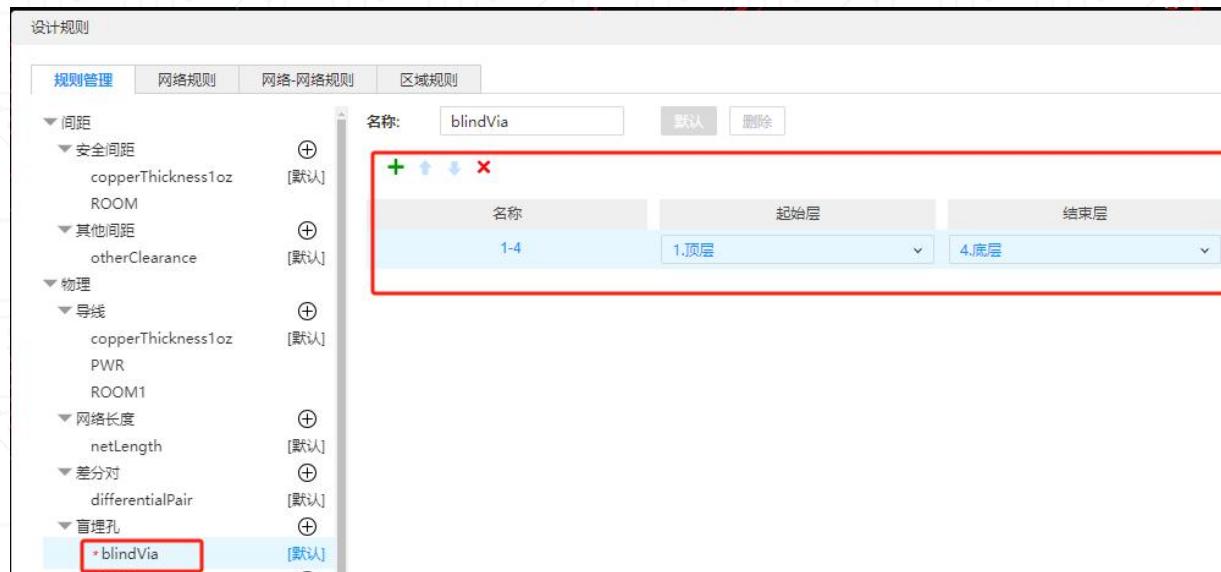
元器件与元器件规则通常不需要设置，布局看器件丝印即可，插件焊盘在他的底层需要满足和贴片焊盘3mm的间距要求

网络等长规则适用于高速PCB的等长，一般不需要解除这个规则

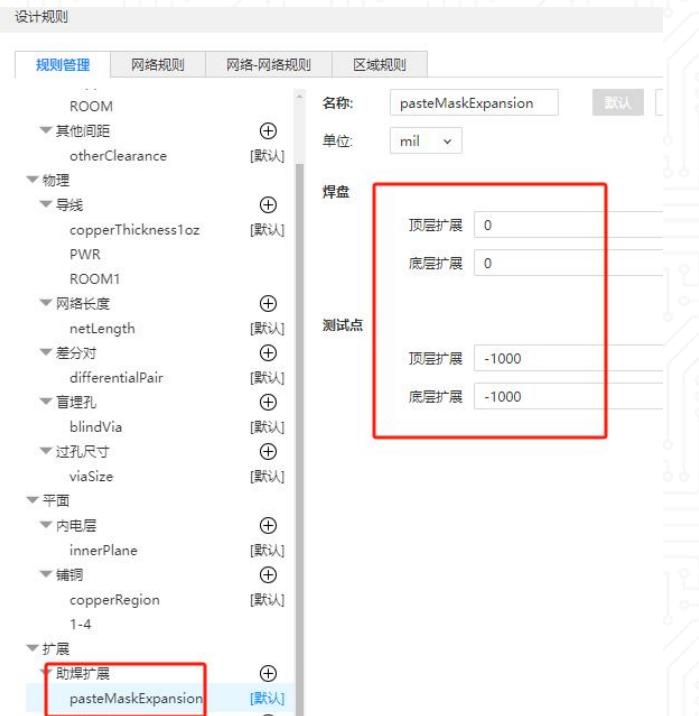


第64讲 不常用PCB规则的总体介绍

在高密度的PCB设计以及BGA管教焊盘间距很小的情况下可以使用盲埋孔的设计来实现线路的联通

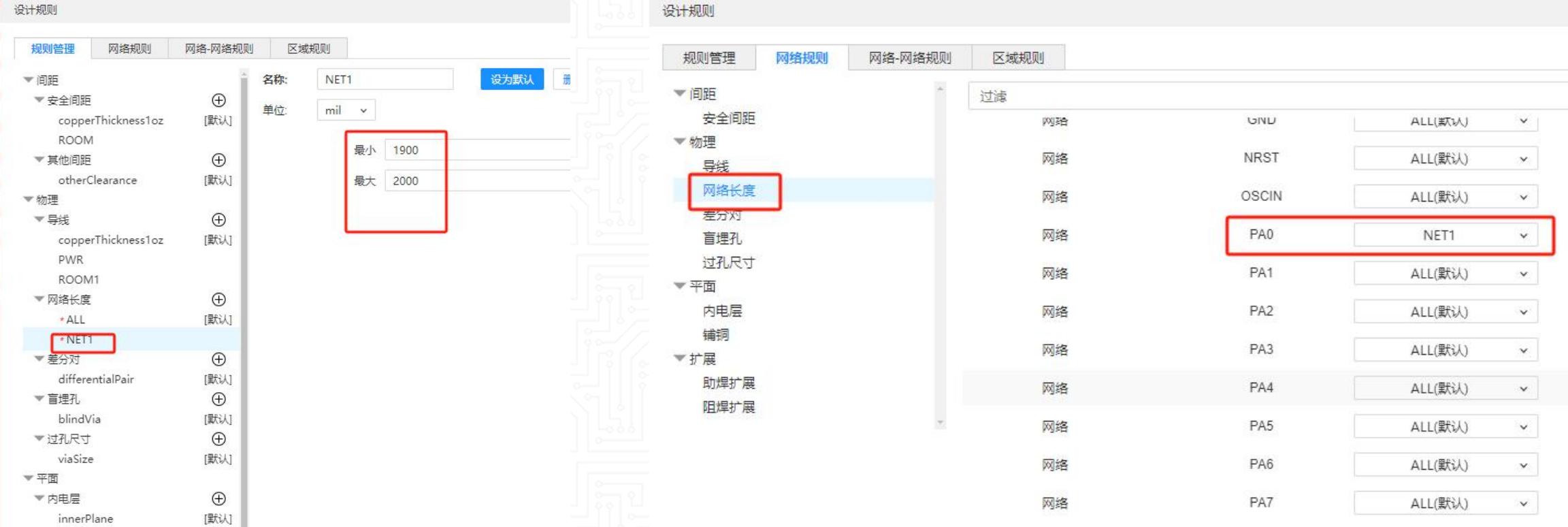


助焊（钢网）扩展规则，一般不需要外扩，通常设置0即可



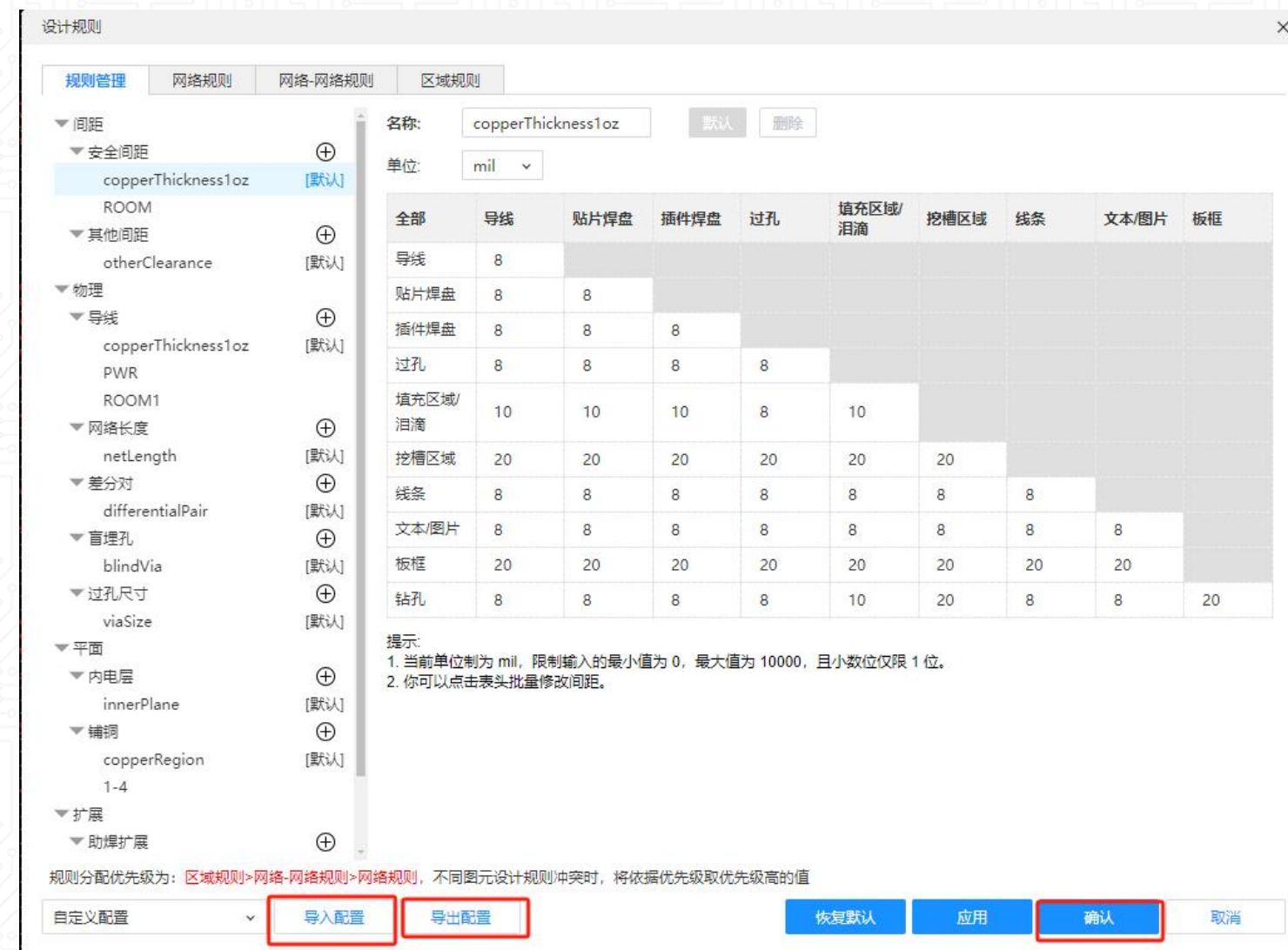
第65讲 网络长度规则的设置

通常想限制一根线的长度范围时可以采用此规则，例如一根导线希望他的长度在1900-2000之间，此时我们可以如下设置

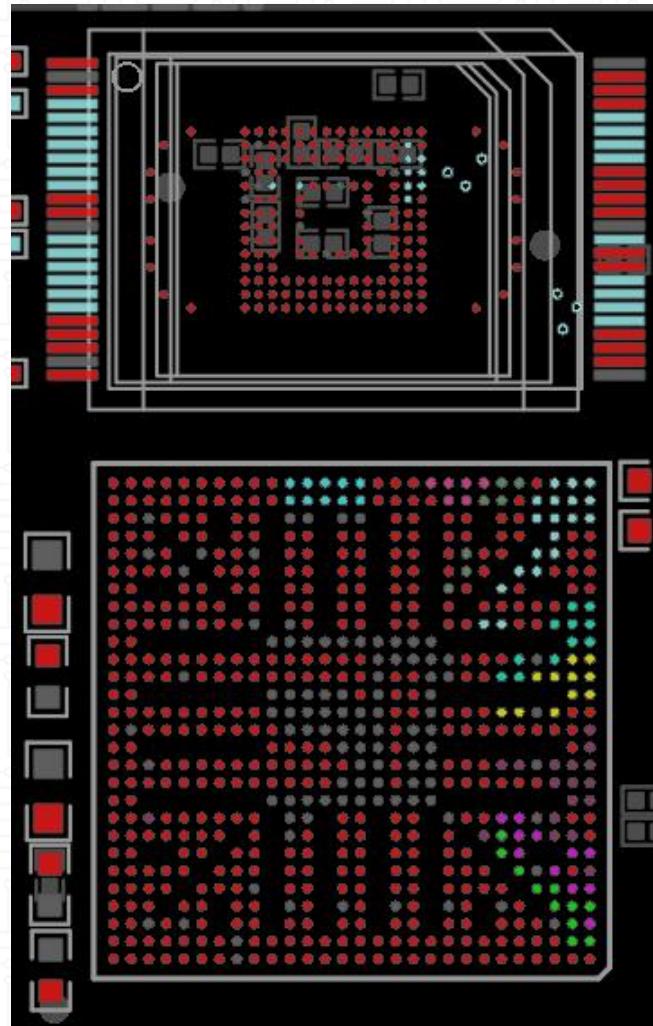


第66讲 PCB规则的导出以及导入

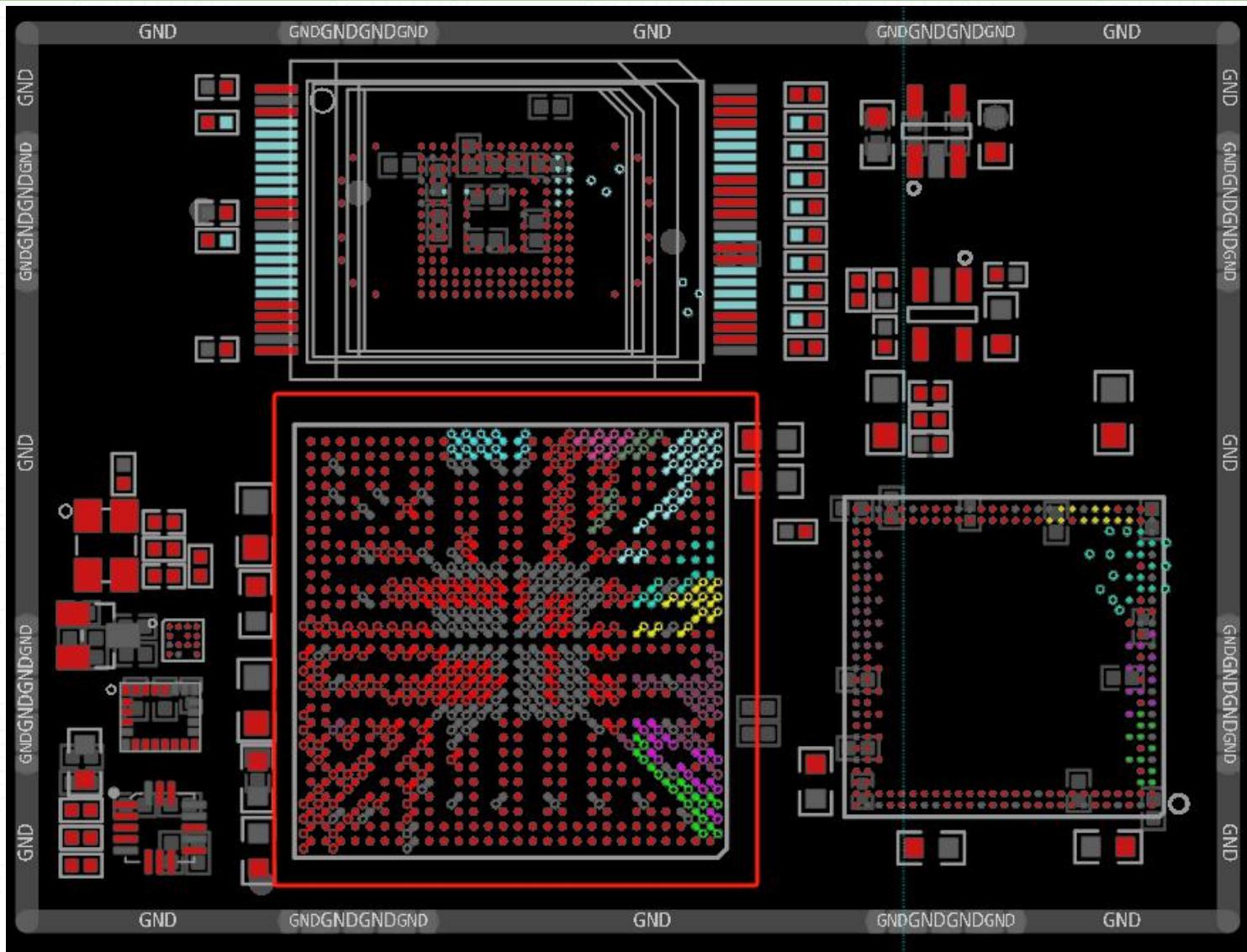
在某些特殊场景下需要对规则进行导出
导入的设置，此时可以请点击打开规则
管理器，点击导出配置，导出之后会有
一个一个规则文件，在需要导入规则的
PCB文件当中点击导入配置即可



第67讲 PCB扇孔 (IC及BGA扇孔) 及扇出规则的设置



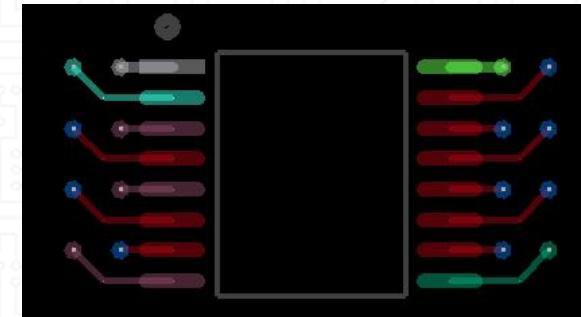
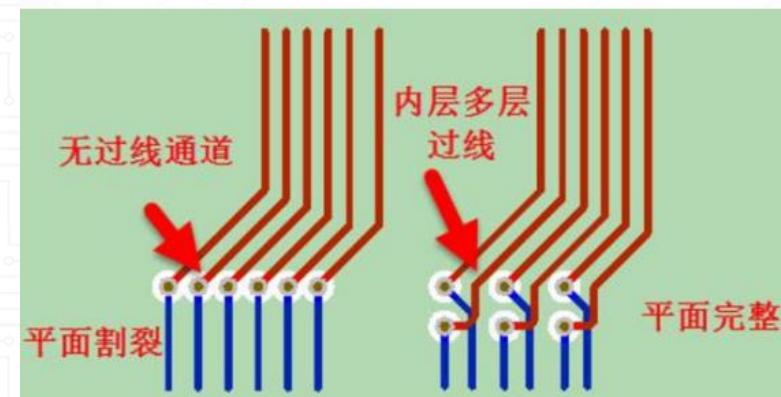
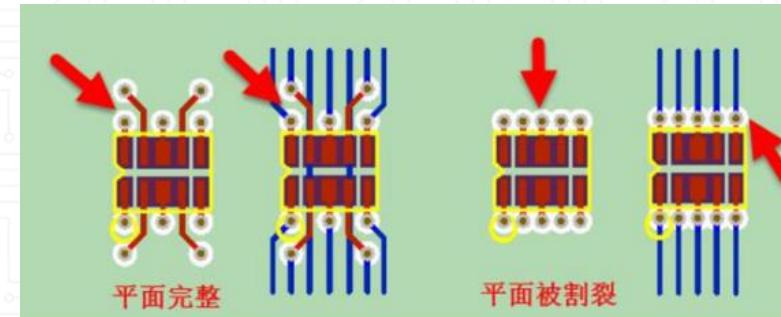
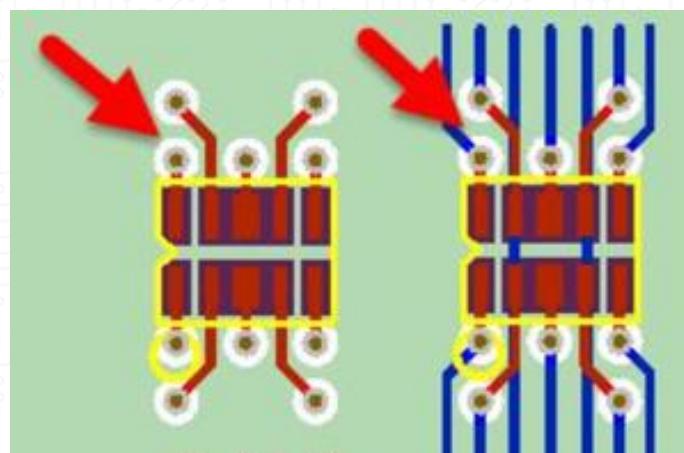
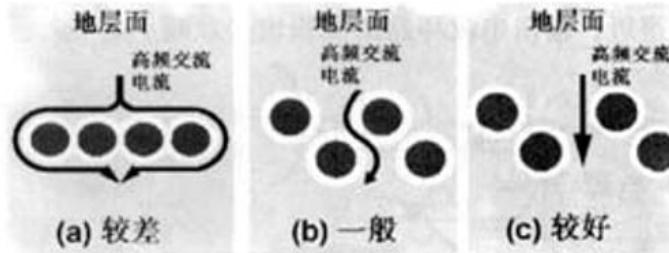
第67讲 PCB扇孔 (IC及BGA扇孔) 及扇出规则的设置



第67讲 PCB扇孔 (IC及BGA扇孔) 及扇出规则的设置

过孔扇出要考虑其间距，要求2个过孔之间保证能过一根信号线，防止过孔破坏地与电源的完整性。2个过孔之间的中心间距建议在1mm以上 (39.37mil)。

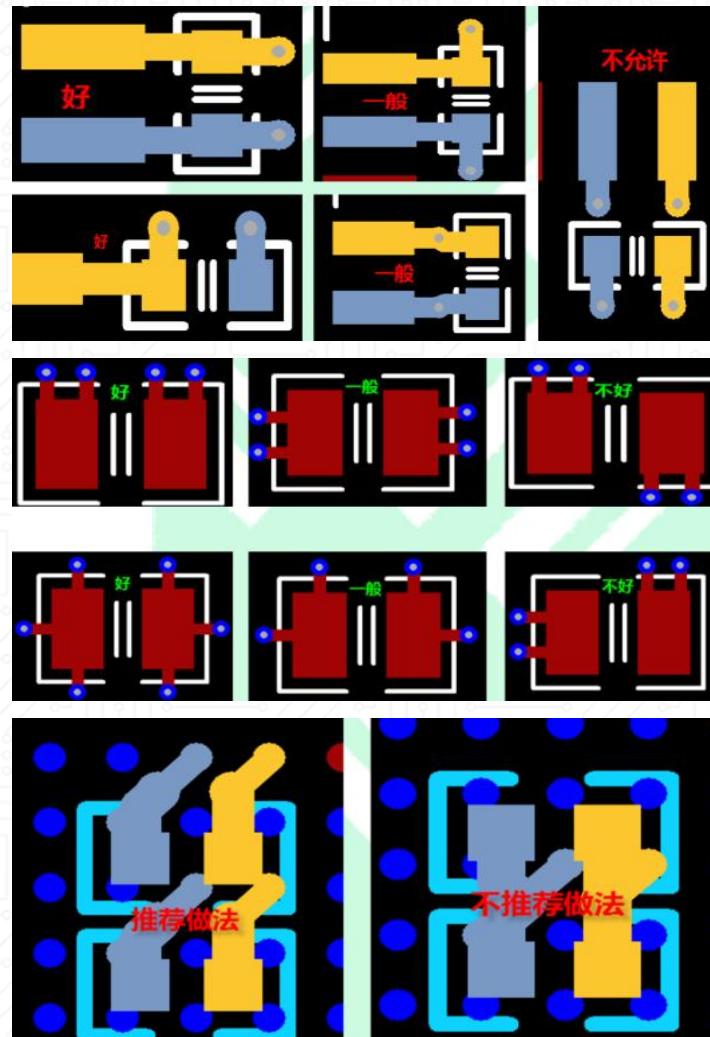
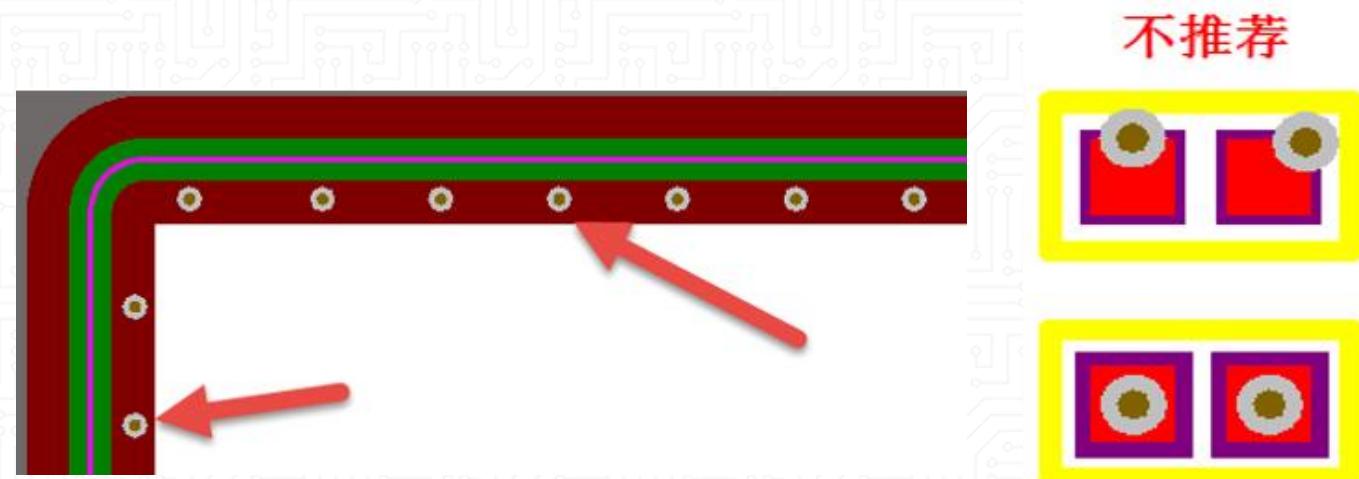
IC扇出优先选择外侧，有多排尽量调整地与电源的信号过孔扇出到管脚附近。左右2边过孔应保持在同一水平线上，以方便内层布线。



第67讲 PCB扇孔 (IC及BGA扇孔) 及扇出规则的设置

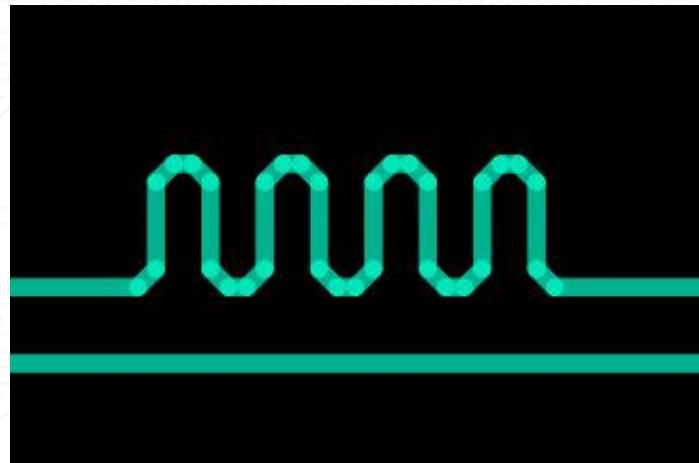
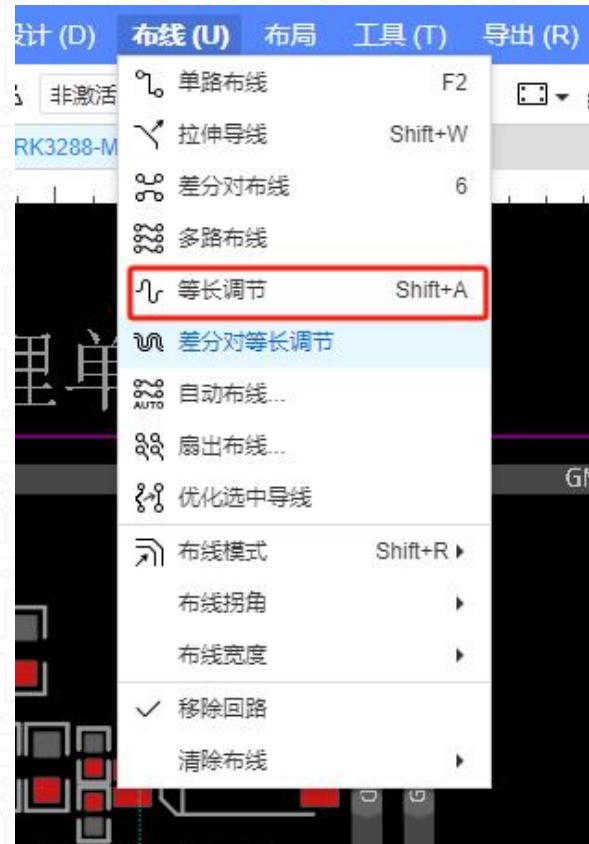
电容扇出应保证其到供电管脚环路最小。过孔避免打到盘上，以免造成焊接不良，增加生产成本。一定要打盘中孔应将孔打在管脚边缘，不能打到中心位置。

板边须沿着板框内缩的位置，打一圈GND过孔，过孔与过孔的距离在50-200mil左右。



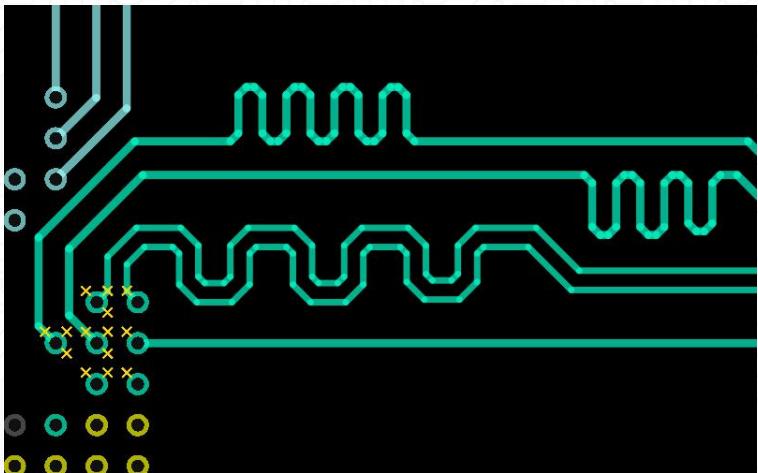
第68讲 单端蛇形走线及设置要求

蛇形走线需要满足3W要求，在等长时需要对参数进行设置



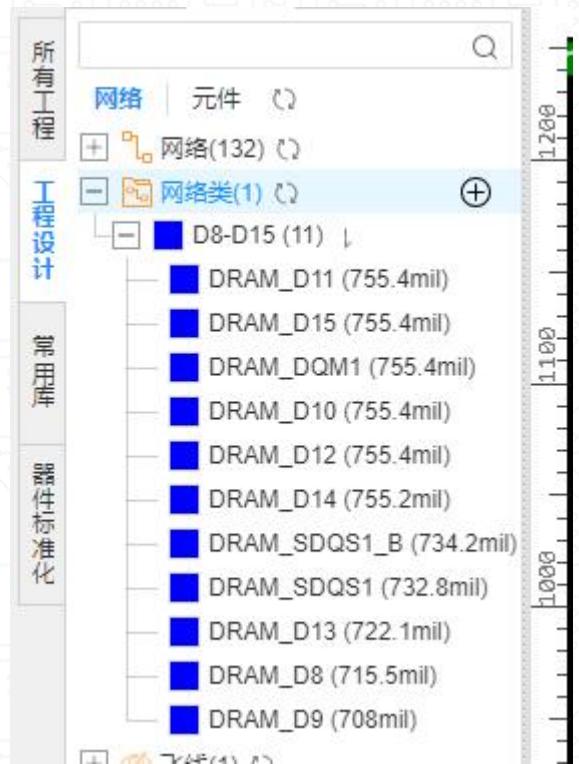
第69讲 差分蛇形走线及设置要求

差分蛇形走线需要满足15-20mil的间距要求，在等长时需要对参数进行设置

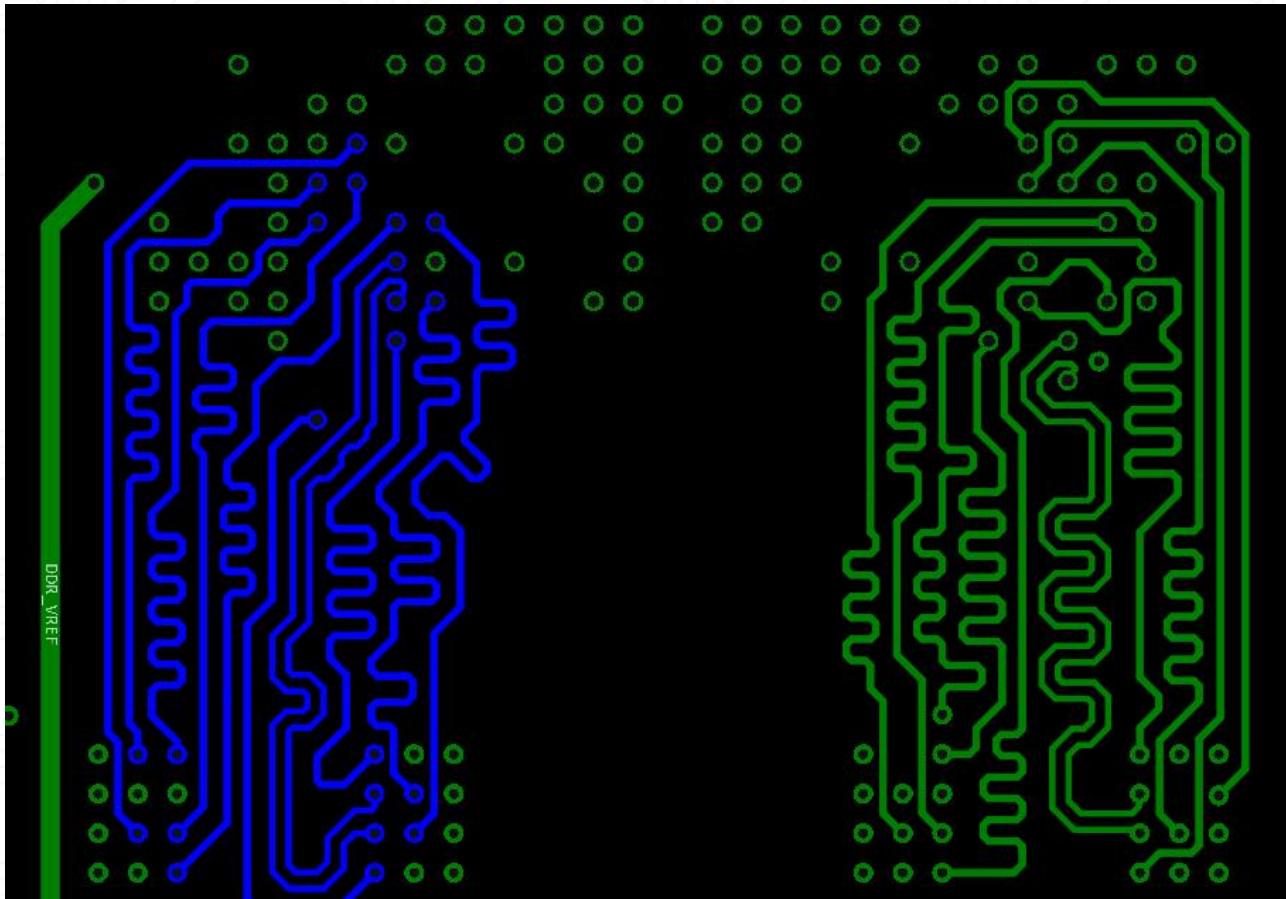


第70讲 点到点等长处理及等长技巧

所谓点对点等长比较典型的例子为DDR设计时数据线的连接，通俗来说此信号线就是从A连接到B，我们需要把A到B之间的这一组线进行等长，在进行等长处理时需要遵循最基本的规则例如3W原则，延时规则，线宽规则，蛇形线的设置等等。

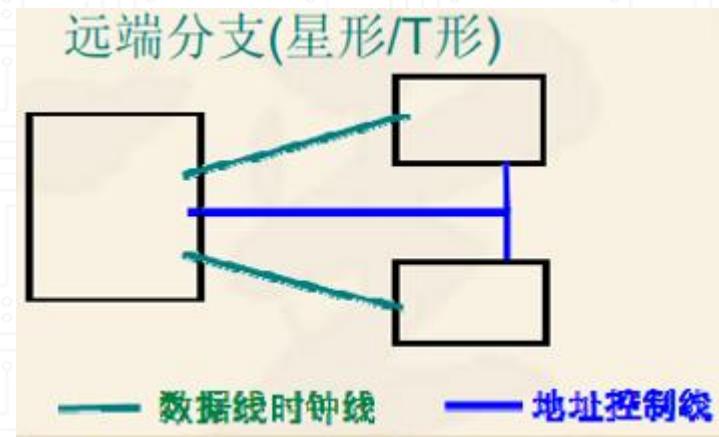


在左侧工程设计上在网络类选项中可以看到导线长度，按照等长要求把等长处理完即可

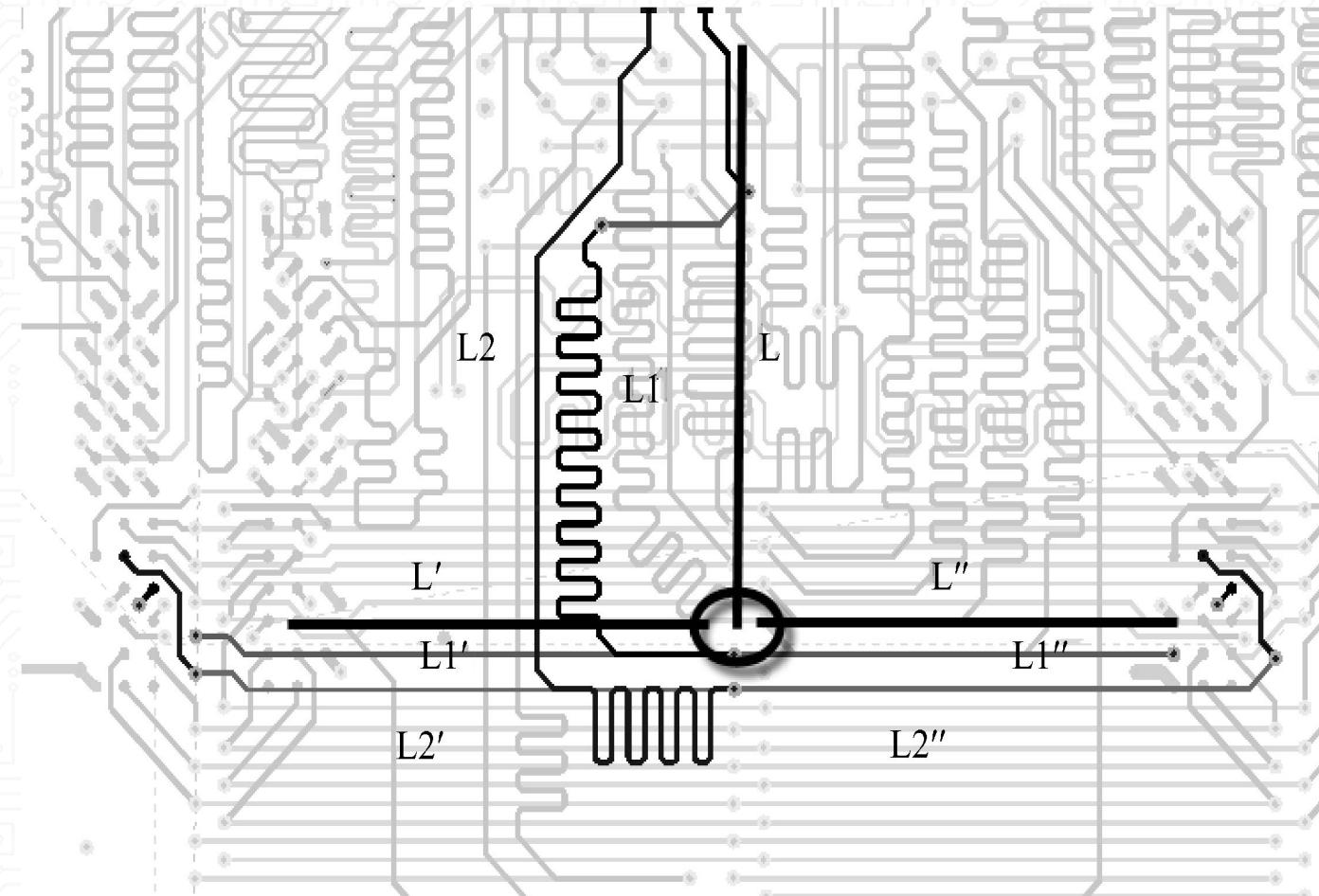


第71讲 点到多点等长T点处理方法

T形等长比较典型的例子有在进行DDR设计时T点拓扑结构的等长。

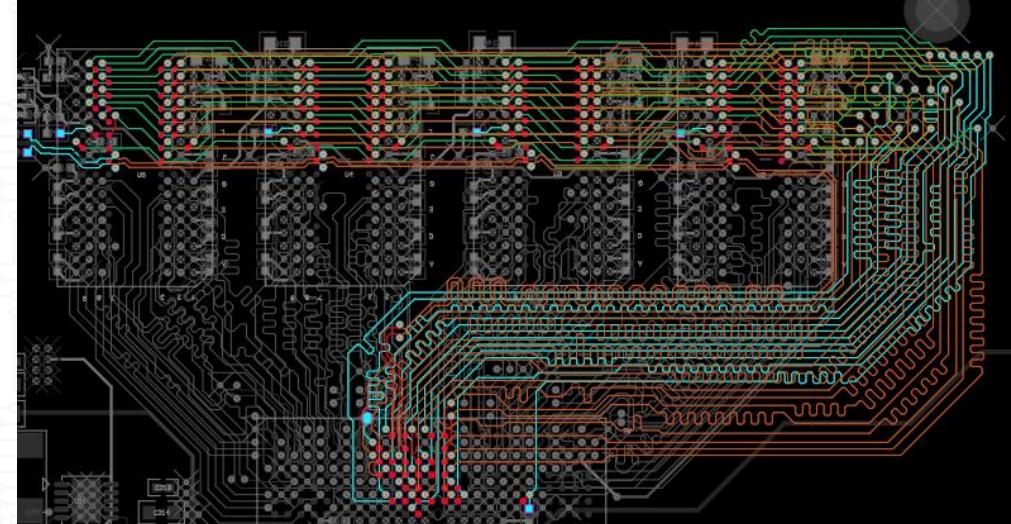
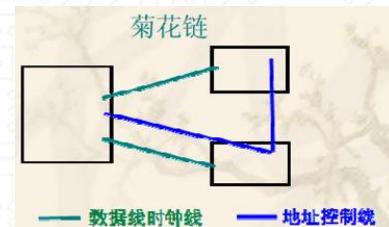
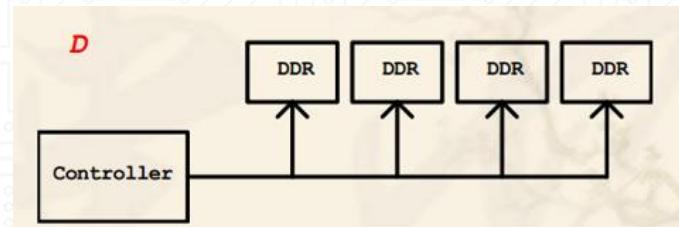


等长转换为点对点等长法，实现
 $L + L' = L + L'' = L_1 + L_1' = L_2 + L_2'$ ，即CPU
焊盘到每一片DDR焊盘的走线长度等
长



第72讲 点到多点等长菊花链处理方法

菊花链拓扑结构从CPU开始依次连接到各驱动端,我们在进行等长设计时只需要从CPU到第一片DDR开始进行等长,然后再对DDR到DDR之间的长度进行等长,后面还有3片4片DDR时可以直接复制之前等完长的部分即可。

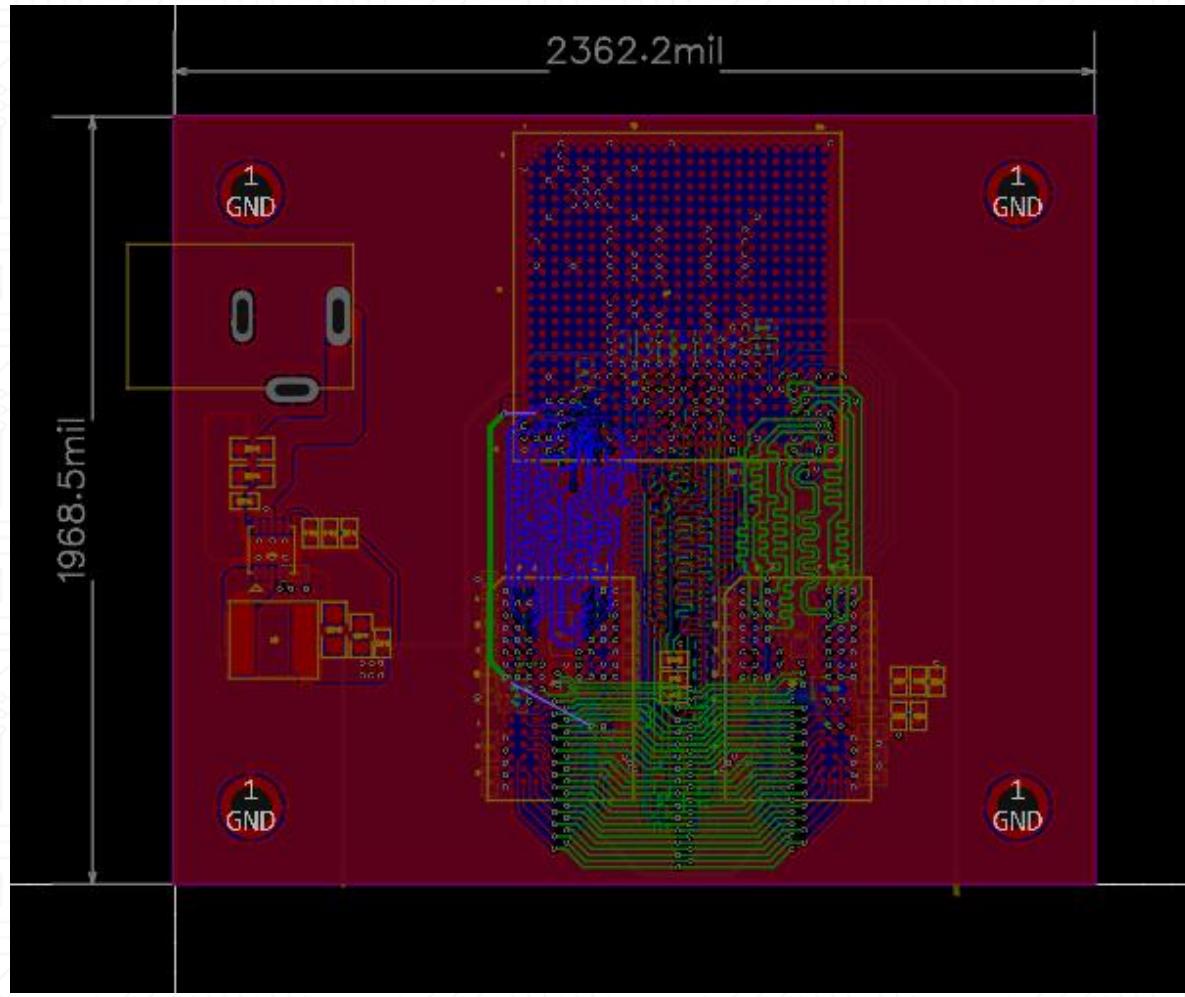
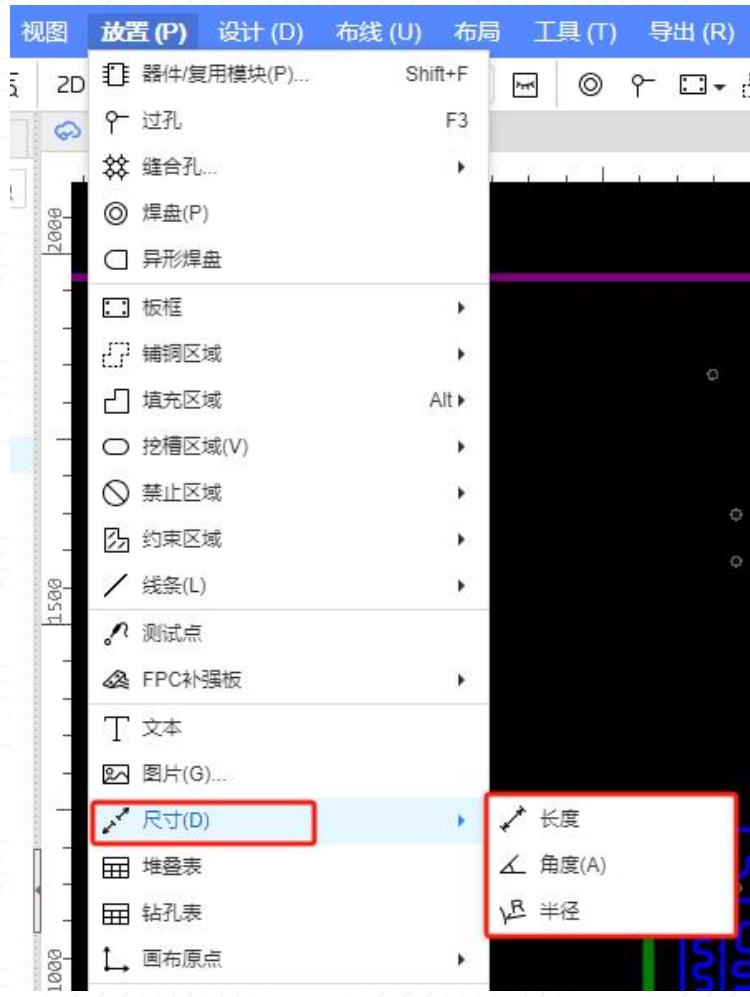


通过选择管教对的方式，可以选择同一网络中的一个pin脚到另一个pin脚的距离。选中之后建立匹配长度网络组之后即可开始等长

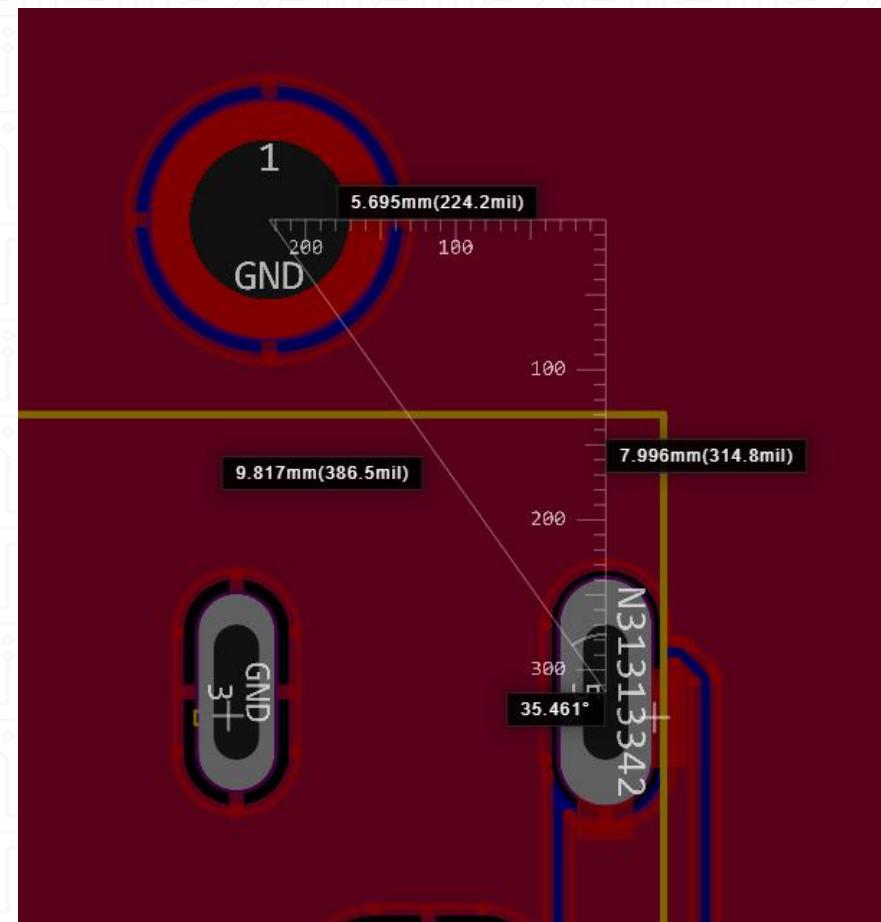
第73讲 PCB的DRC电气性能检查



第74讲 PCB尺寸标注



第75讲 PCB的测量距离



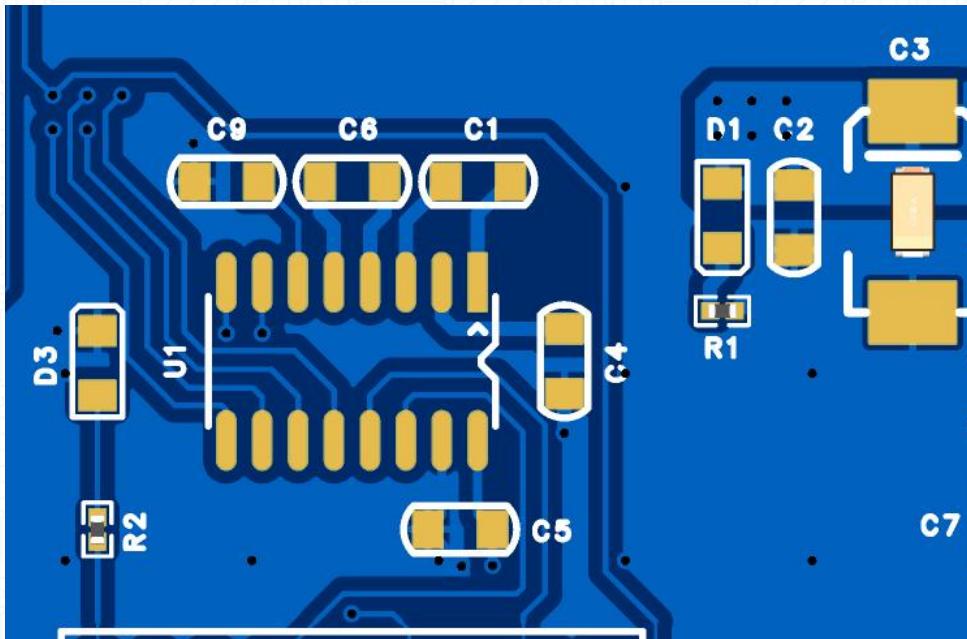
第76讲 位号丝印的调整与规范

丝印常用尺寸推荐：密度较高的板子可以采用线宽为5mil，尺寸为25mil

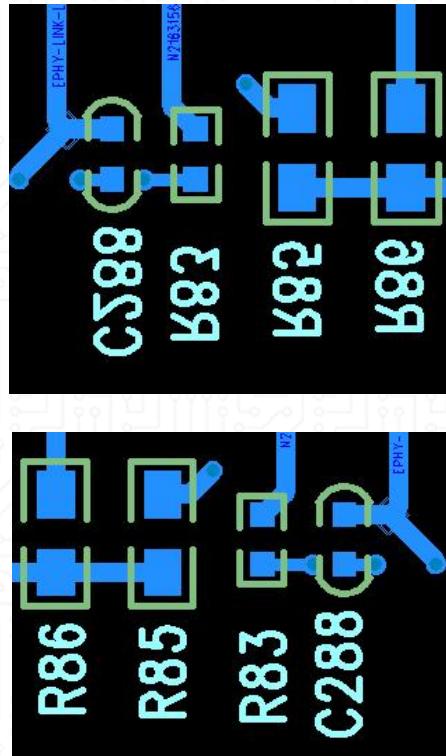
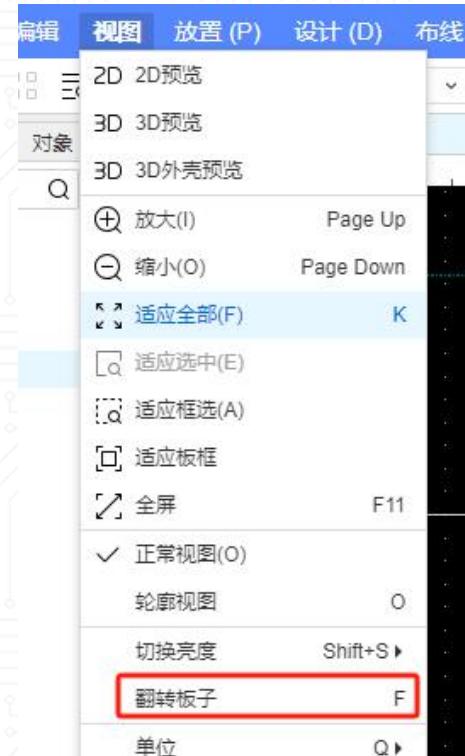
密度适中的板子可以采用线宽为6mil，尺寸为30mil

密度较低的板子可以采用线宽为8mil，尺寸为40mil

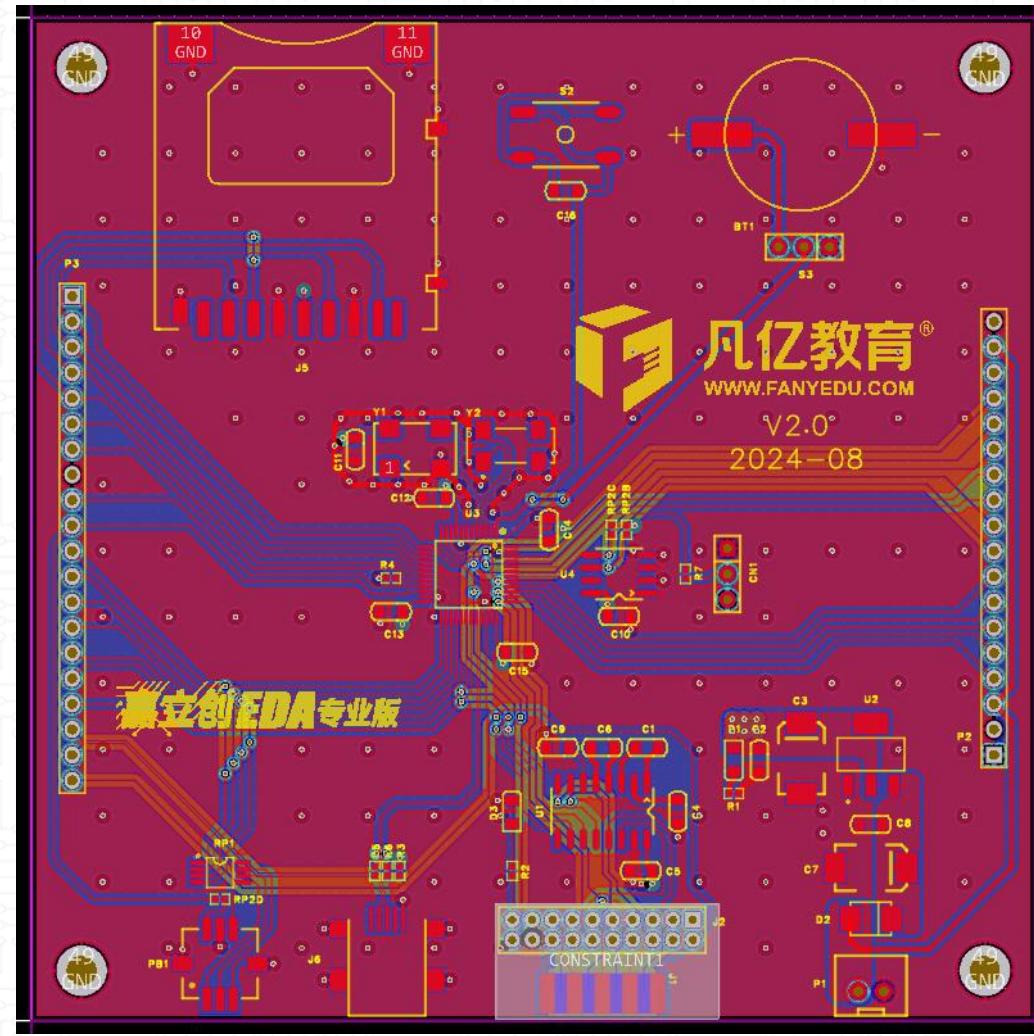
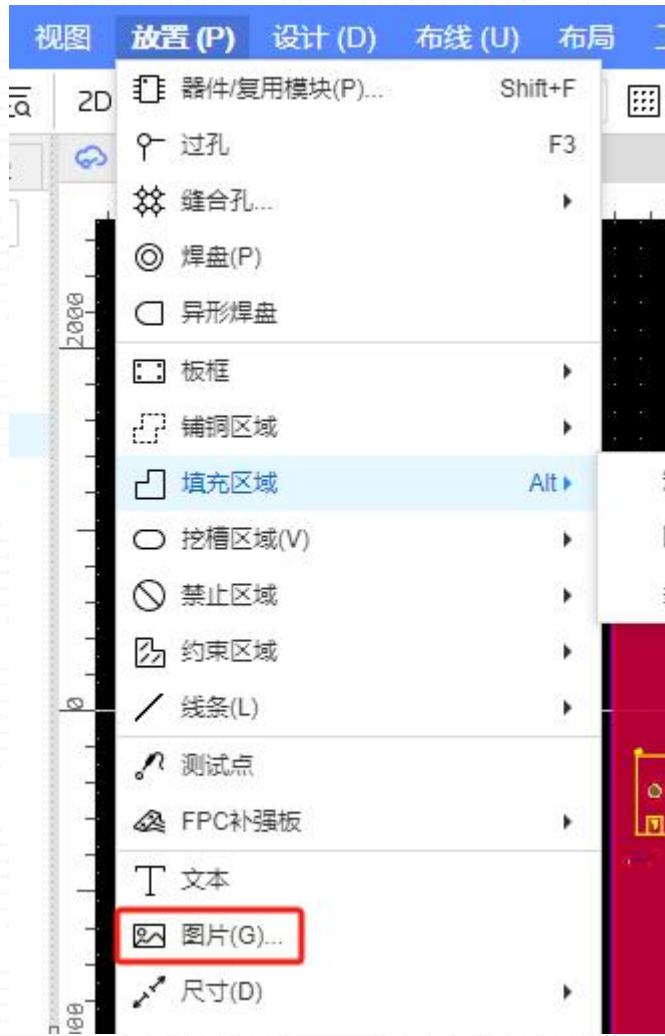
丝印方向应该要保持统一：推荐水平从左到右放置，垂直从下往上放置,如下图所示



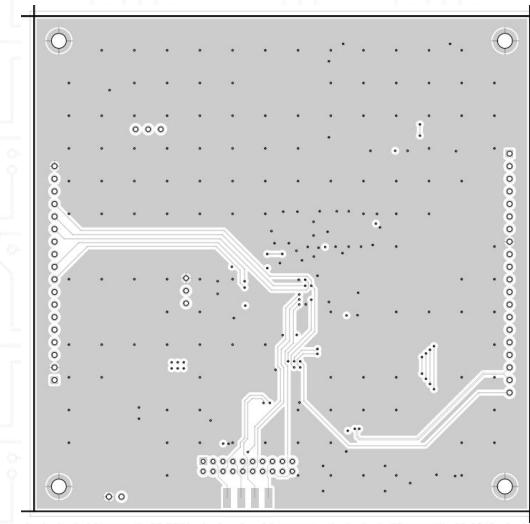
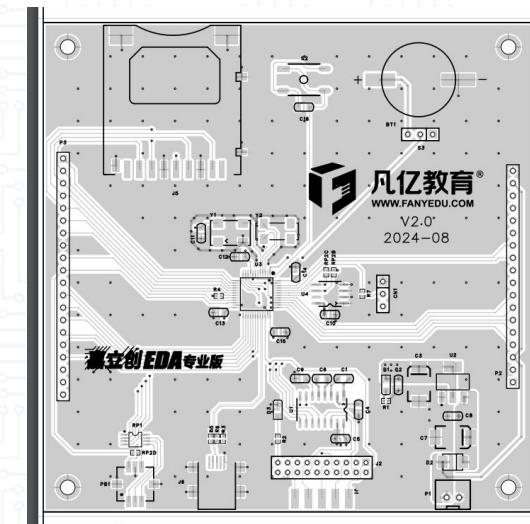
在处理底层丝印时，为了方便调整丝印，可以选择把板子镜像一下，丝印调整完成之后一定要记得镜像回来。



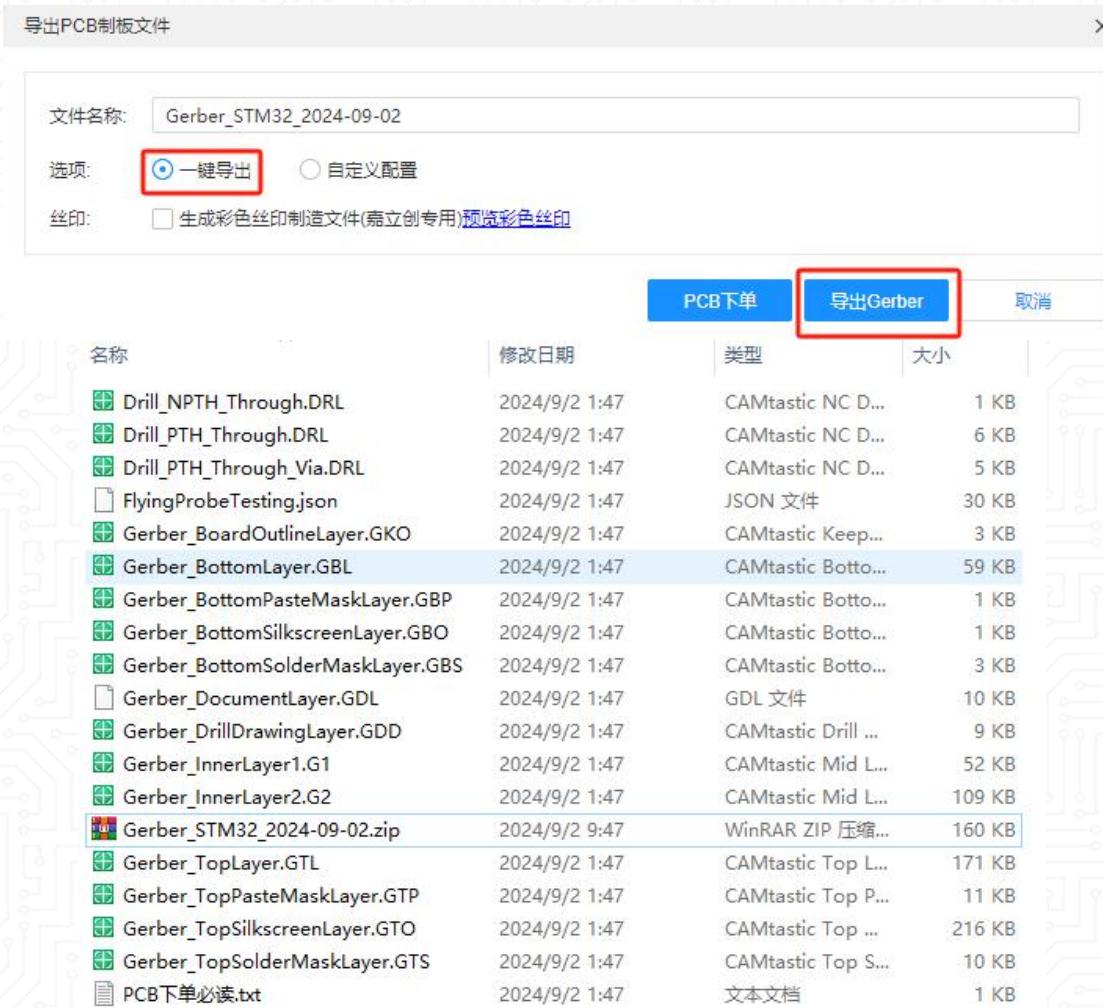
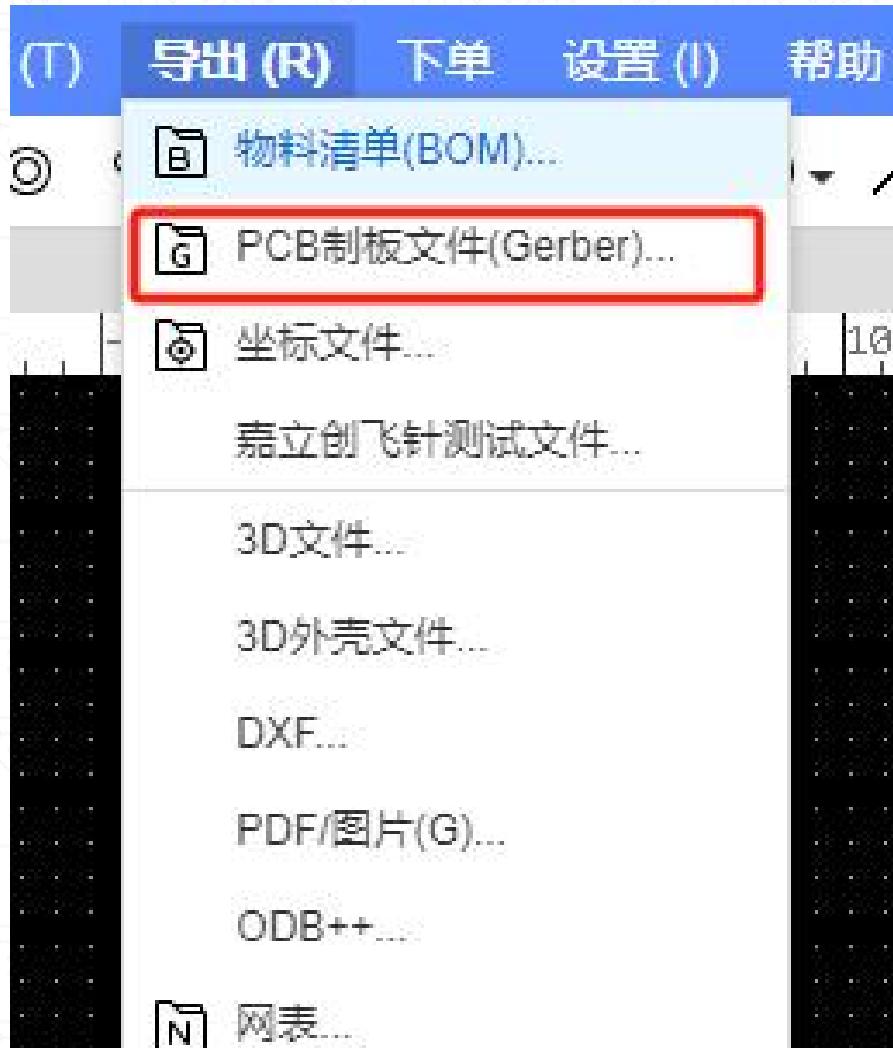
第77讲 PCB文件中的LOGO添加



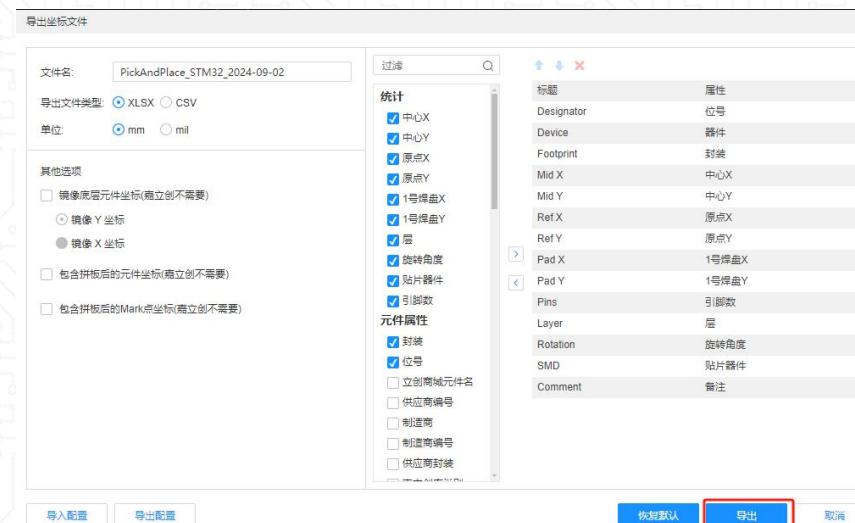
第78讲 PDF装配图的输出



第79讲 Gerber生产文件的输出

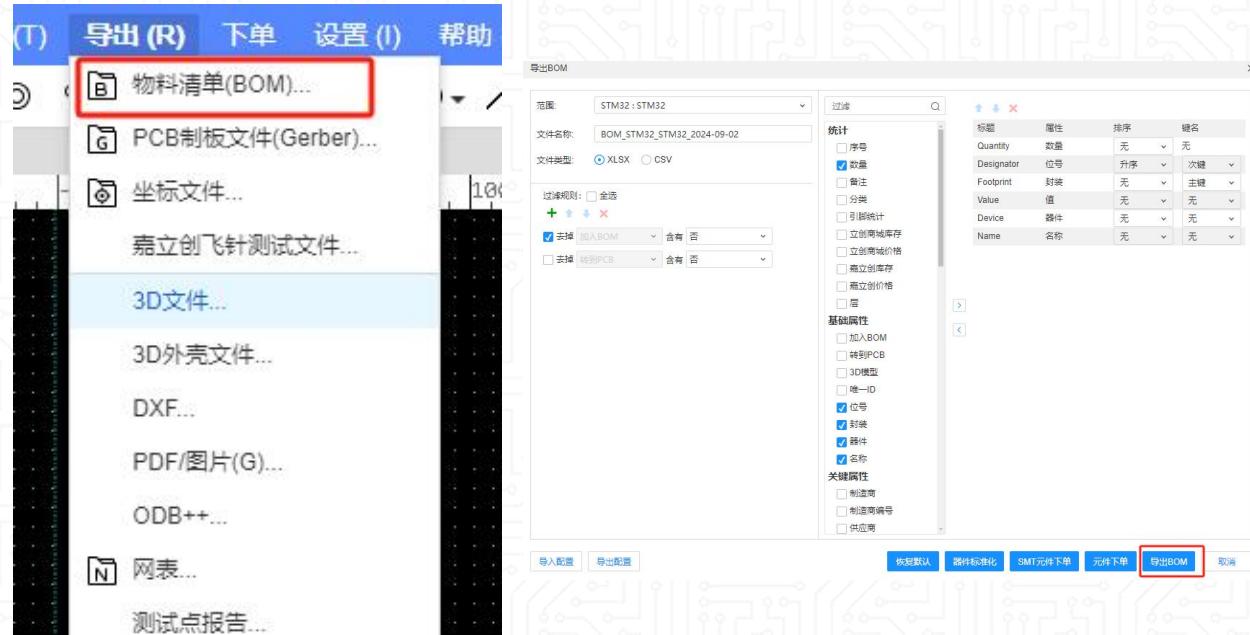


第79讲 Gerber生产文件的输出



A	B	C	D	E	F
Designator	Device	Footprint	Mid X	Mid Y	Ref X
U3	STM32F103C8T6	LQFP-48_L7.0-W7.0-P(43.561mm	44.513mm	43.561mm	
R7	RES	R0402	65.152mm	44.539mm	65.152mm
R4	RES	R0402	35.815mm	44.12mm	35.815mm
Y2	32.768K	85SMX	47.752mm	57.328mm	47.752mm
C12	CAP	0805C	40.132mm	52.121mm	40.132mm
CN1	BOOT	SIP3	69.342mm	44.539mm	69.342mm
S3	SW-BAT	SIP3	76.976mm	77.14mm	76.976mm
Y1	8M	X075	38.227mm	57.051mm	38.227mm
C11	CAP	0805C	32.258mm	56.947mm	32.258mm
S2	SW-RST	KEY_K06HT	53.213mm	88.314mm	53.213mm
U4	24C04	S0-8	58.547mm	44.539mm	58.547mm
RP2C	RES	R0402	57.785mm	48.946mm	57.785mm
RF2B	RES	R0402	59.309mm	48.946mm	59.309mm
C10	CAP	0805C	58.547mm	40.31mm	58.547mm
U1	MAX232AESE	S0-16	56.879mm	20.879mm	56.879mm
C1	CAP	0805C	61.341mm	27.229mm	61.341mm
C6	CAP	0805C	56.896mm	27.229mm	56.896mm
C5	CAP	0805C	60.706mm	14.939mm	60.706mm
C4	CAP	0805C	64.339mm	20.879mm	64.389mm
C9	CAP	0805C	52.451mm	27.229mm	52.451mm
PE1	JOY_5KEY	JOY-6	18.796mm	5.639mm	18.796mm
RF2D	RES	R0402	18.796mm	12.116mm	18.796mm
RP1	RES-1	MSOP-8_L3.0-W3.0-P0.18.796mm	18.796mm	14.783mm	18.796mm
J2	SWJ/RS232	IDC20_2_0	56.896mm	9.068mm	56.896mm
J1	DB9	DB9S	56.879mm	2.718mm	56.879mm
D3	GREEN_LED	LED_0805	47.879mm	20.816mm	47.879mm
R2	RES	R0402	47.879mm	14.94mm	47.879mm
DB9	DB9P	DB9P	56.896mm	14.94mm	56.896mm

第79讲 Gerber生产文件的输出



Quantity	Designator	Footprint	Value	Device	Name
1	BT1	CR1220_2		BATTERY	BATTERY
14	C1, C2, C4, C5, C6, C8, C9	0805C	104	CAP	104
2	C3, C7	7343	10uF, 100uF	CAP-1	10uF, 100uF
2	CN1, S3	SIP3		BOOT, SW-BAT	BOOT, SW-BAT
2	D1, D3	LED_0805		GREEN_LED	GREEN_LED
1	D2	SMB		BLUE_LED	BLUE_LED, GREEN_LED
1	J1	DB9S		DB9	DB9
1	J2	IDC20_2_0		SWJ/RS232	SWJ/RS232
1	J5	SD_MOLE		SD	SD
1	J6	MINI_USB		MINI-USB	MINI-USB
1	P1	XH2_54-2		POWER	POWER
1	P2	HDR1X18		PORT1	PORT1
1	P3	HDR1X20		PORT2	PORT2
1	PB1	JOY-6		JOY_5KEY	JOY_5KEY
10	R1, R2, R3, R4, R5, R6, R7	R0402	1K, 1K5, 10K, 22R, 100K	RES	1K, 1K5, 10K, 22R, 100K
1	RP1	MSOP-8_L3.0-W3.0-P0.10K		RES-1	10K
1	S2	KEY_KO6HT		SW-RST	SW-RST
1	U1	S0-16		MAX232AESE	MAX232AESE
1	U2	SOT223		LT1117	LT1117
1	U3	LQFP-48_L7.0-W7.0-P0		STM32F103C8T6	STM32F103C8T6
1	U4	S0-8		24C04	24C04
1	Y1	X075	8M	8M	8M
1	Y2	85SMX	32.768K		32.768K

第80讲 Gerber文件的整理与制板说明的制作

名称	修改日期	类型
ASM	2024/8/12 22:31	文件夹
CAM	2024/8/12 22:33	文件夹
LIB	2024/8/11 21:52	文件夹
PRJ	2024/8/28 14:22	文件夹
SMT	2024/8/12 22:37	文件夹
stm32pcb加工说明书.docx	2024/8/12 22:44	DOCX 文档

P C B 加工工艺要求说明书

1、 工艺基本信息

层数	4	板材类型	FR4
成品板厚	1.6MM	成品板厚公差	+ / - 1 0 %
成品尺寸	100mm*100mm	成品尺寸公差	+ / - 0 . 15 mm
P C B 验收标准	IPC II	翘曲度	0.75%
表面处理	有铅喷锡	过孔工艺	盖油
阻焊颜色	绿色	字符颜色	白色
压接器件尺寸公差 (+ / - 0.05 mm)	\		

2、 叠层信息

Finished Thickness(mm) : 1.6 ± 0.16

AccountThickness(mm) : 1.52

LAYER STACKING

TOP	PP(3313)	3.63	0.5oz +Plating	positive
GND02	Core	48.44	1oz	negative
PWR03	PP(3313)	3.63	1oz	positive
BOTTOM			0.5oz +Plating	positive

SINGLE IMPEDANCE:

layer	width(mil)	impedance(ohm)	ref layer
L1/4	5.5	50	L2/3

DIFFERENTIAL IMPEDANCE:

layer	width/space(mil)	impedance(ohm)	ref layer
L1/4	4.9/7	90	L2/3

第80讲 Gerber文件的整理与制板说明的制作

3、 阻抗信息

SINGLE IMPEDANCE:				
	Layer	width(mil)	impedance(ohm)	ref layer
	L1/L10	5.0	50	L2/9
	L3/L8	5.0	50	L2/4,L7/9
	L5	5.0	50	L4/6

DIFFERENTIAL IMPEDANCE:				
	Layer	width(mil)	impedance(ohm)	ref layer
	L1/L10	4.0/8.0	100	L2/9
	L3/L8	4.0/8.0	100	L2/4,L7/9
	L5	4.0/8.0	100	L4/6
	L1/L10	5.1/7.1	90	L2/9
	L3/L8	5.1/7.1	90	L2/4,L7/9
	L5	5.1/7.1	90	L4/6

4、 特殊阻抗控制

- ① 截图所示黄色单端信号控制 40 欧姆阻抗；
- ② 截图所示红色差分信号控制 80 欧姆阻抗。

TOP 层截图（参考 L2 层）



L3 层截图（参考 L2/L4 层）



L5 层截图（参考 L4/L6 层）

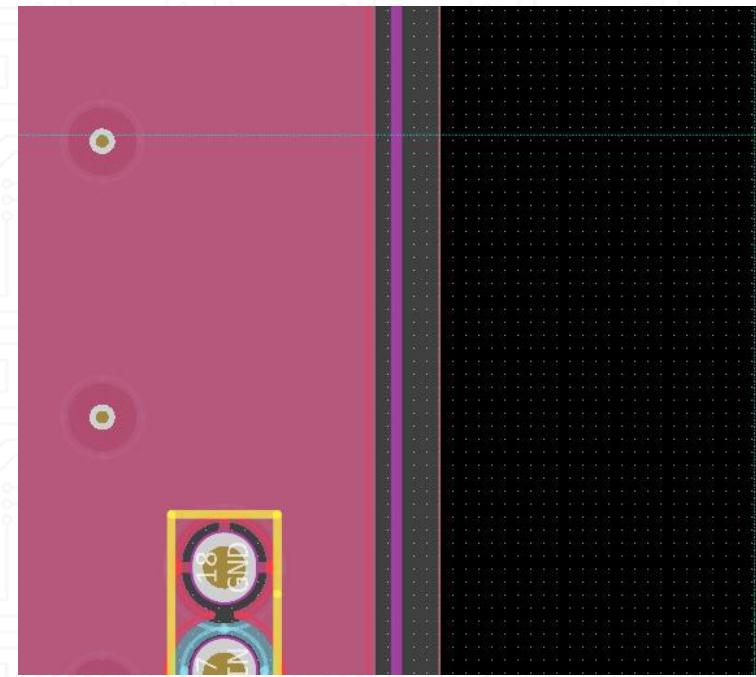
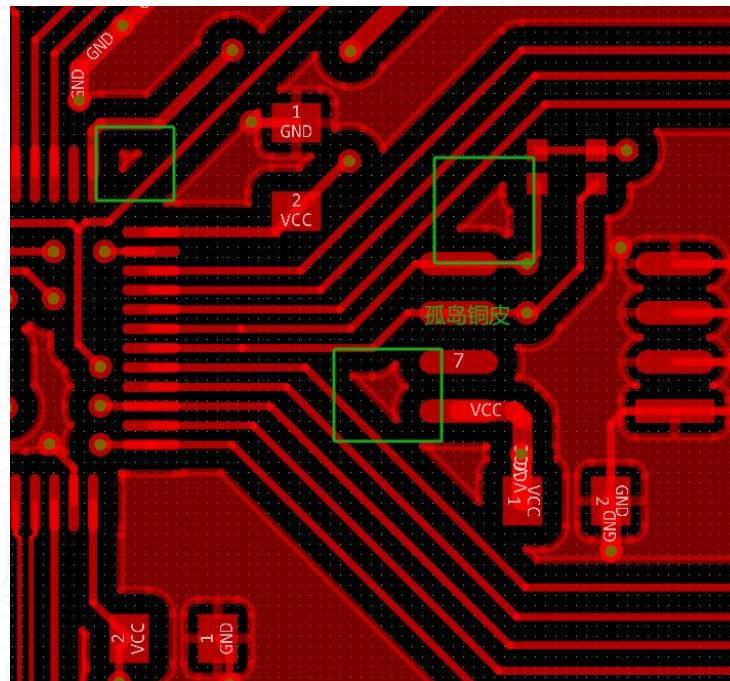


L8 层截图（参考 L7/L9 层）

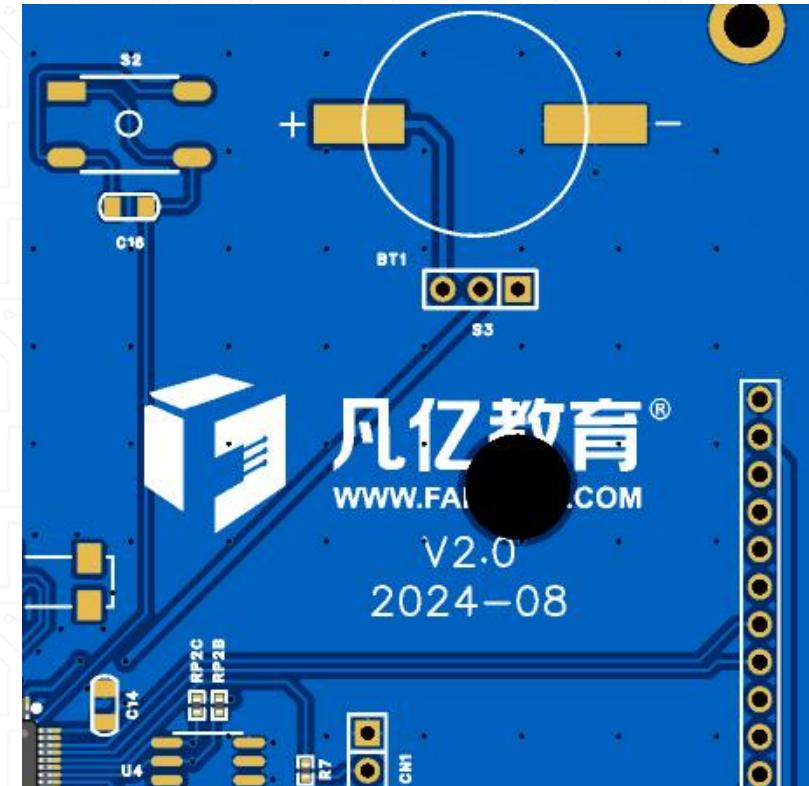
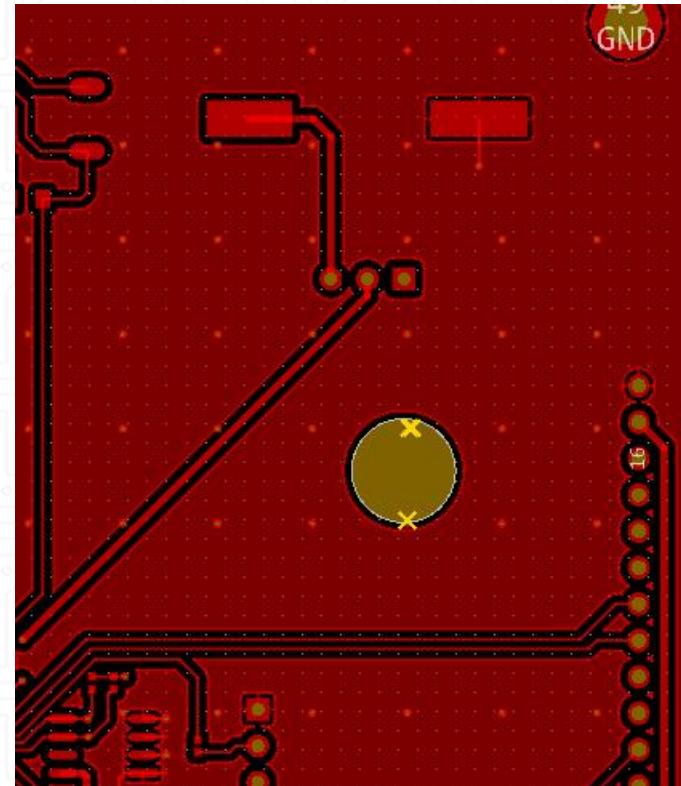
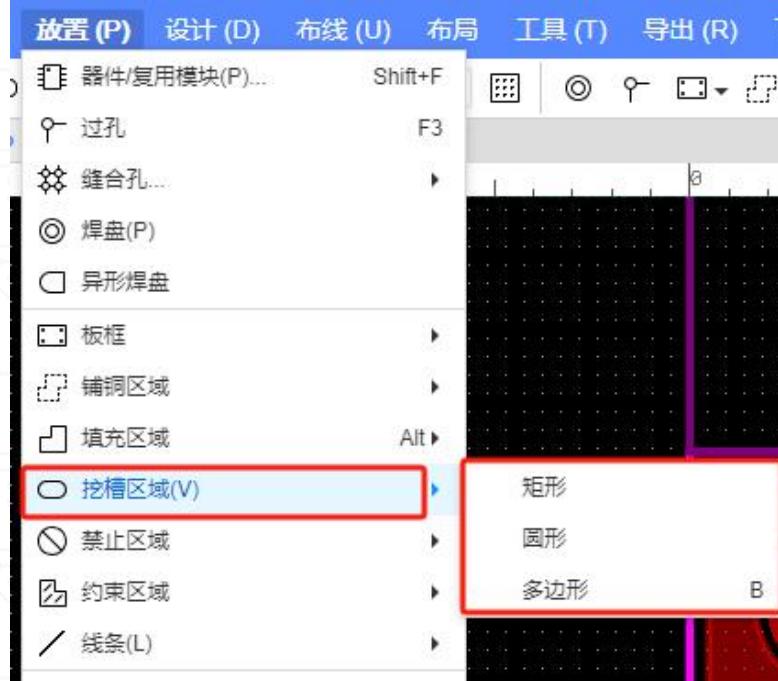


第81讲 孤铜移除的处理方法

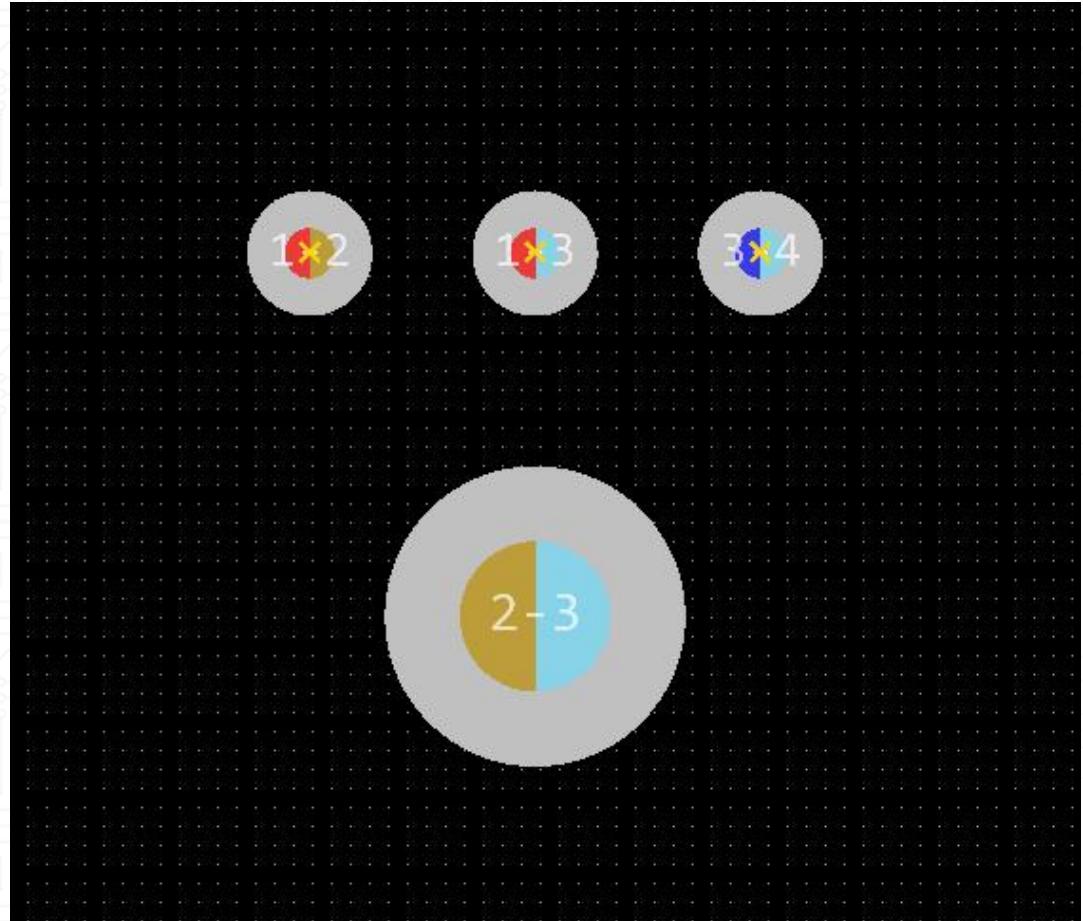
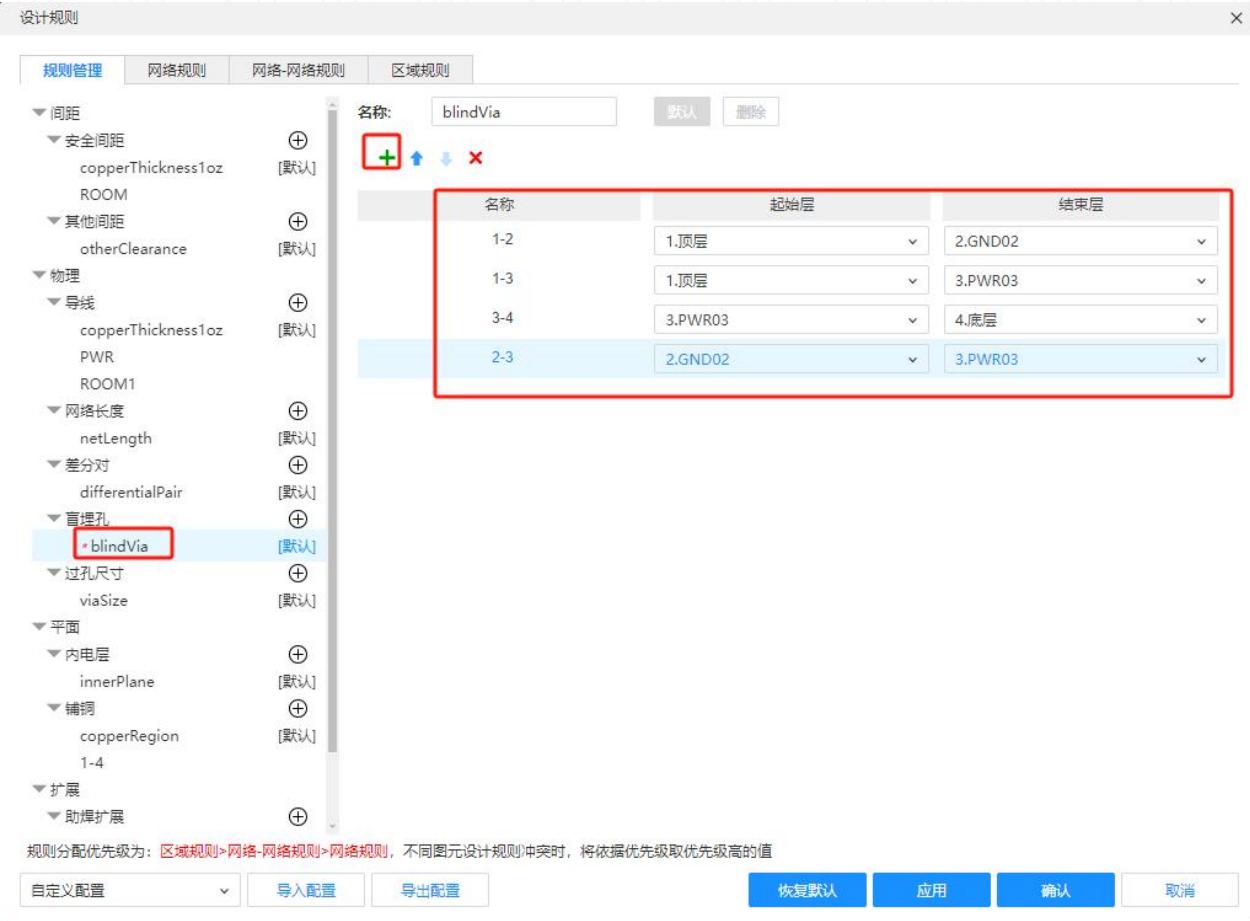
点击铜皮属性选项，保留孤岛选项点击否即可实现孤铜的移除。也可以通过挖铜命令进行消除



第82讲 PCB板框如何快速挖槽



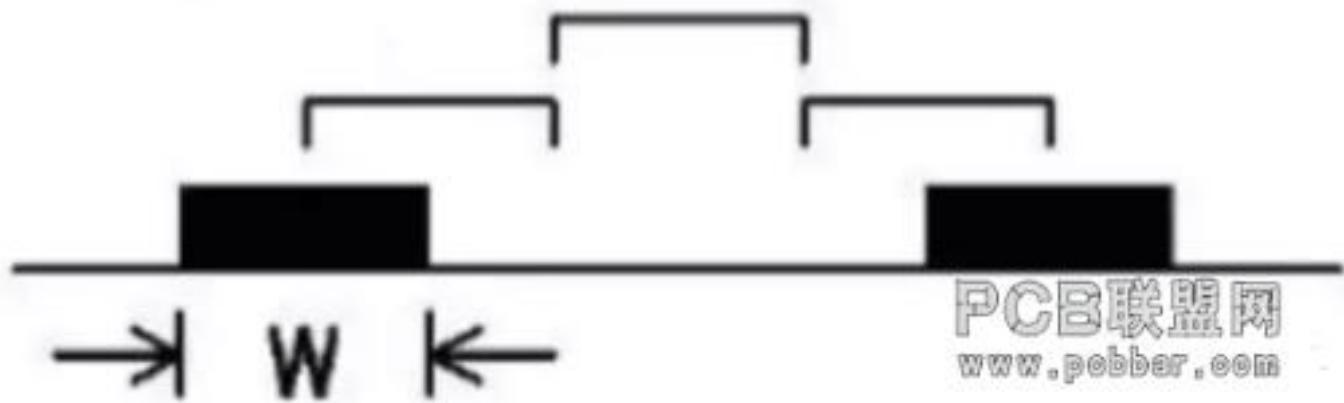
第83讲 埋盲孔的设置和放置



第84讲 高速信号3W规则的认识

3W原则：

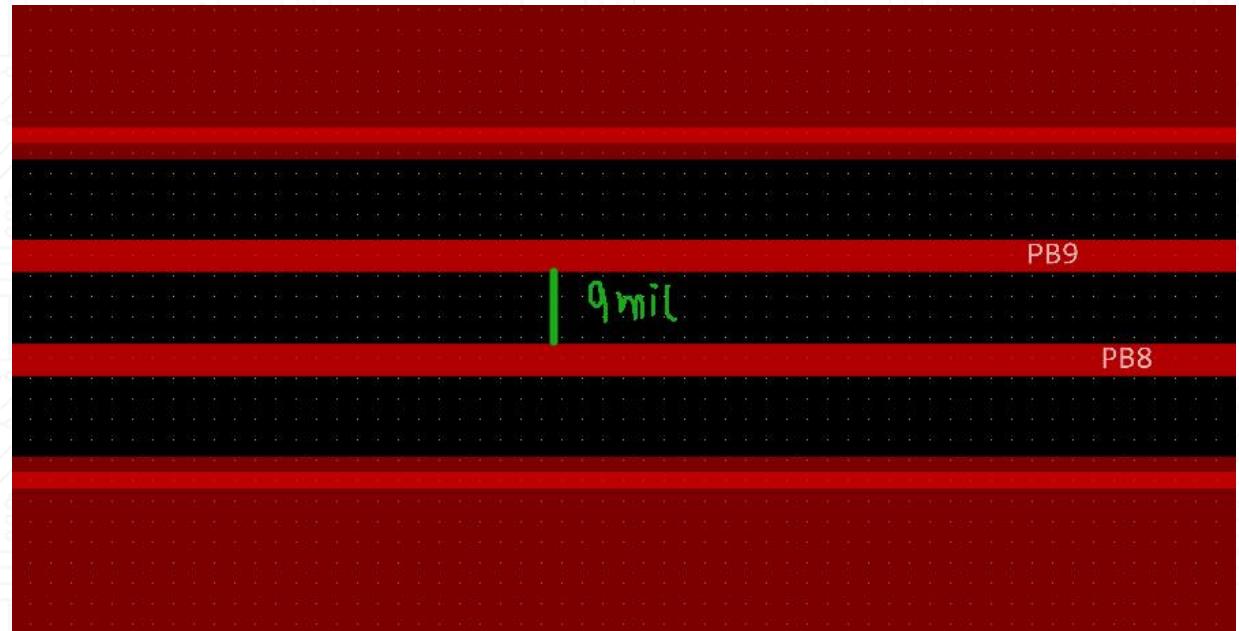
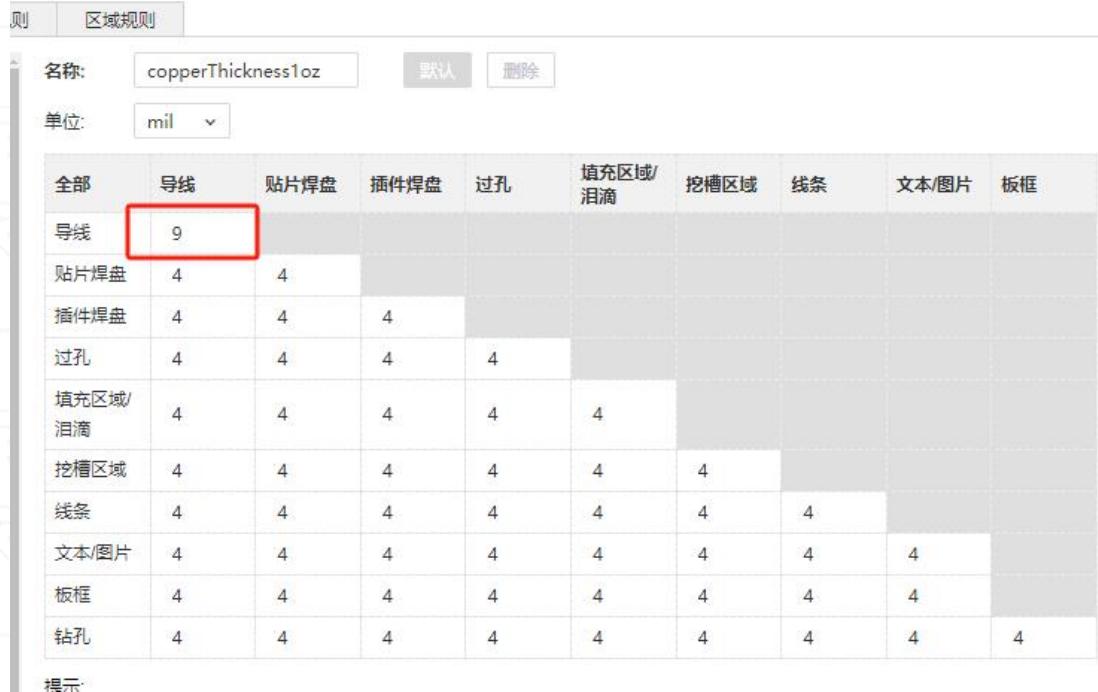
这里3W是线与线之间的距离保持3倍线宽。你说3H也可以。但是这里H指的是线宽度。不是介质厚度。是为了减少线间串扰，应保证线间距足够大，如果线中心距不少于3倍线宽时，则可保持70%的线间电场不互相干扰，称为3W规则。如要达到98%的电场不互相干扰，可使用10W规则。针对EMI。



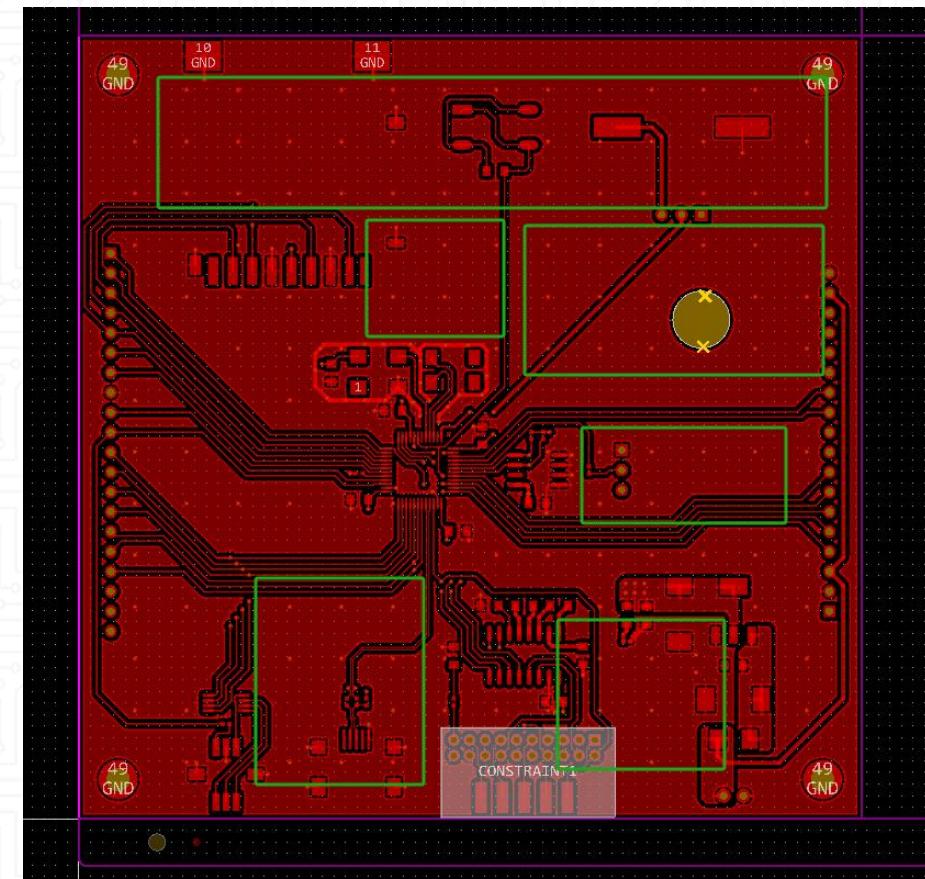
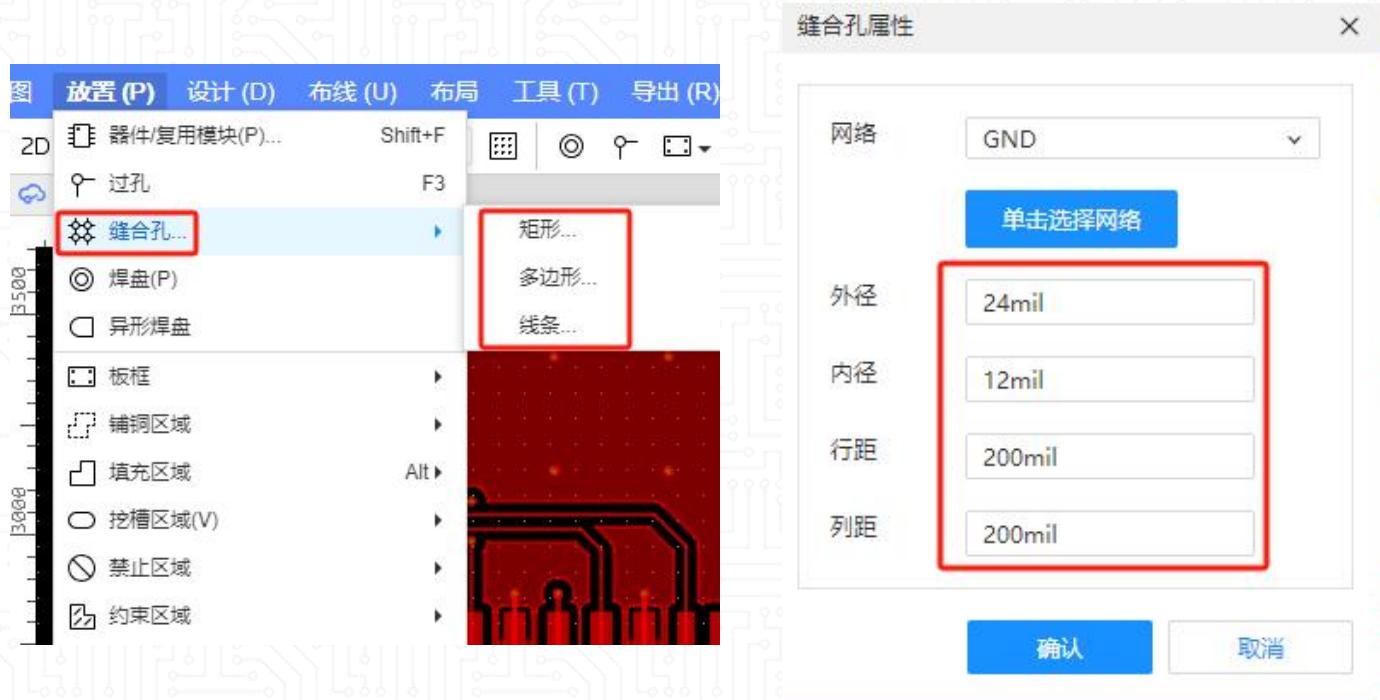
PCB联盟网
www.pebbar.com

第85讲 3W规则在PCB中的设置

3W原则，在PCB设计中很容易体现，保证走线与走线的中心间距为3倍的线宽即可，如走线的线宽为4.5mil，那么为了满足3W原则，在立创EDA当中设置线到线的规则为9mil即可，那么中心距是13.5mil



第86讲 缝合地过孔的放置



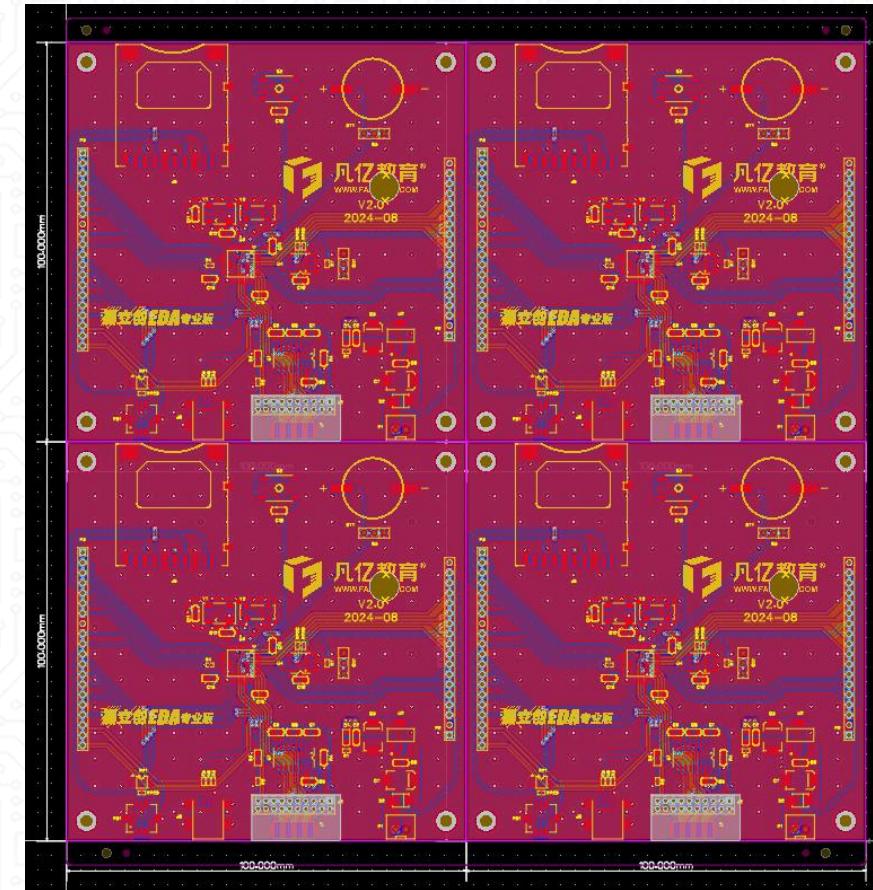
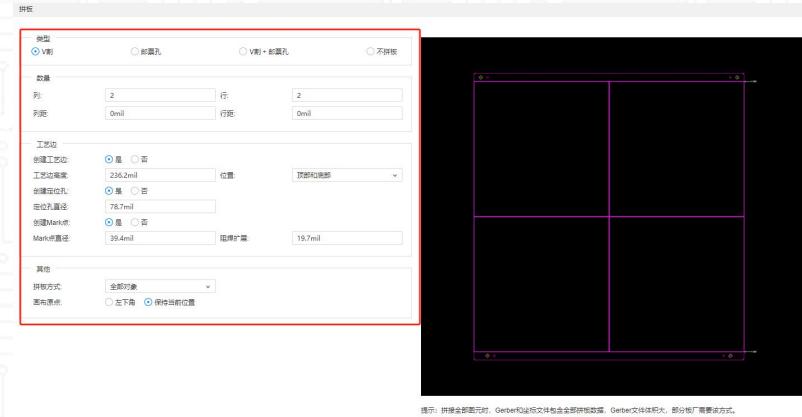
第87讲 钻孔表以及叠层结构表的放置



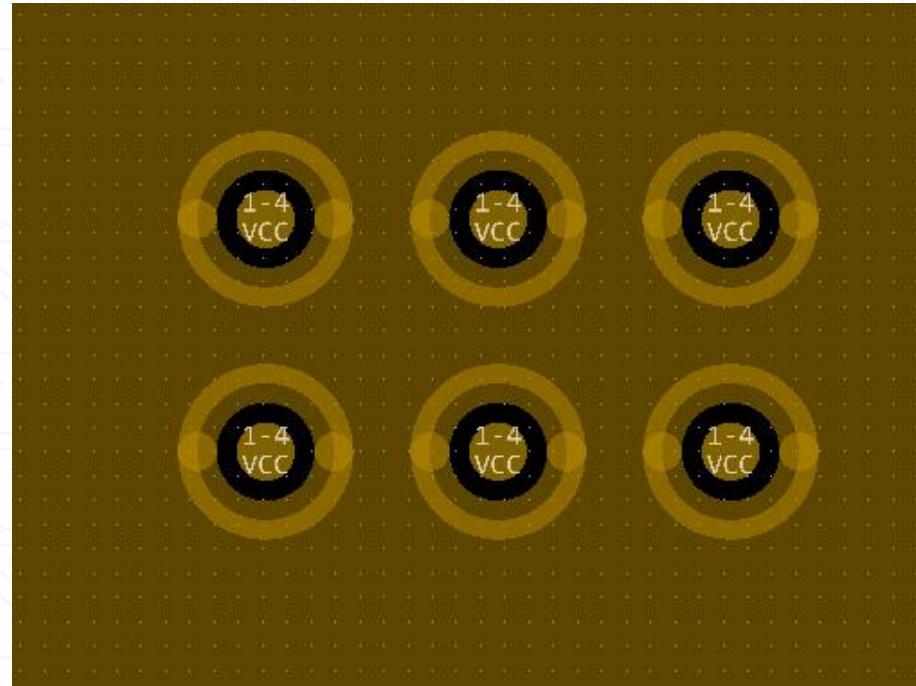
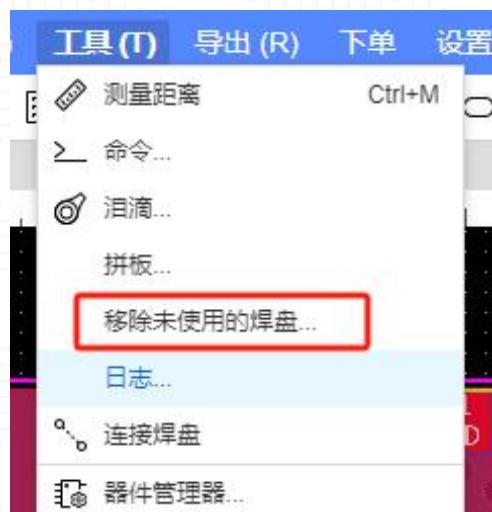
层	类型	材质	厚度(mm)	介电常数	损耗切线
顶层丝印层	TOP_SILK	-	0	0	0
顶层粘膏层	TOP_PASTE_MASK	-	0	0	0
顶层焊锡层	TOP_SOLDER_MASK	-	0	0	0
顶层	TOP	外层铜厚:0.035	0.035	0	0
GND01	SIGNAL	内层铜厚:0.015	0.21	0	0
GND02	SIGNAL	内层铜厚:0.015	0.015	0	0
GND03	SIGNAL	内层铜厚:0.015	1.065	0	0
PWR03	SIGNAL	内层铜厚:0.015	0.21	0	0
PWR04	SIGNAL	内层铜厚:0.015	0.015	0	0
底层	BOTTOM	外层铜厚:0.035	0.035	0	0
底层焊锡层	BOT_SOLDER_MASK	-	0	0	0
底层粘膏层	BOT_PASTE_MASK	-	0	0	0
底层丝印层	BOT_SILK	-	0	0	0

Mark	Count	Size	Plated	Shape	Via/Pad	Pad Shape	Layer Pair
□	4	118.1x118.1mil(3.000x3.000mm)	PTH	Round	Pad	Round	Top Layer-Bottom Layer
○	6	36.0x36.0mil(0.914x0.914mm)	PTH	Round	Pad	(Mixed)	Top Layer-Bottom Layer
▽	20	32.0x32.0mil(0.813x0.813mm)	PTH	Round	Pad	(Mixed)	Top Layer-Bottom Layer
★	40	40.0x40.0mil(1.016x1.016mm)	PTH	Round	Pad	(Mixed)	Top Layer-Bottom Layer
☒	231	12.0mil(0.305mm)	PTH	Round	Via	-	Top Layer-Bottom Layer

第88讲 PCB如何进行PCB设计拼版



第89讲 移除未使用的焊盘进行销盘处理



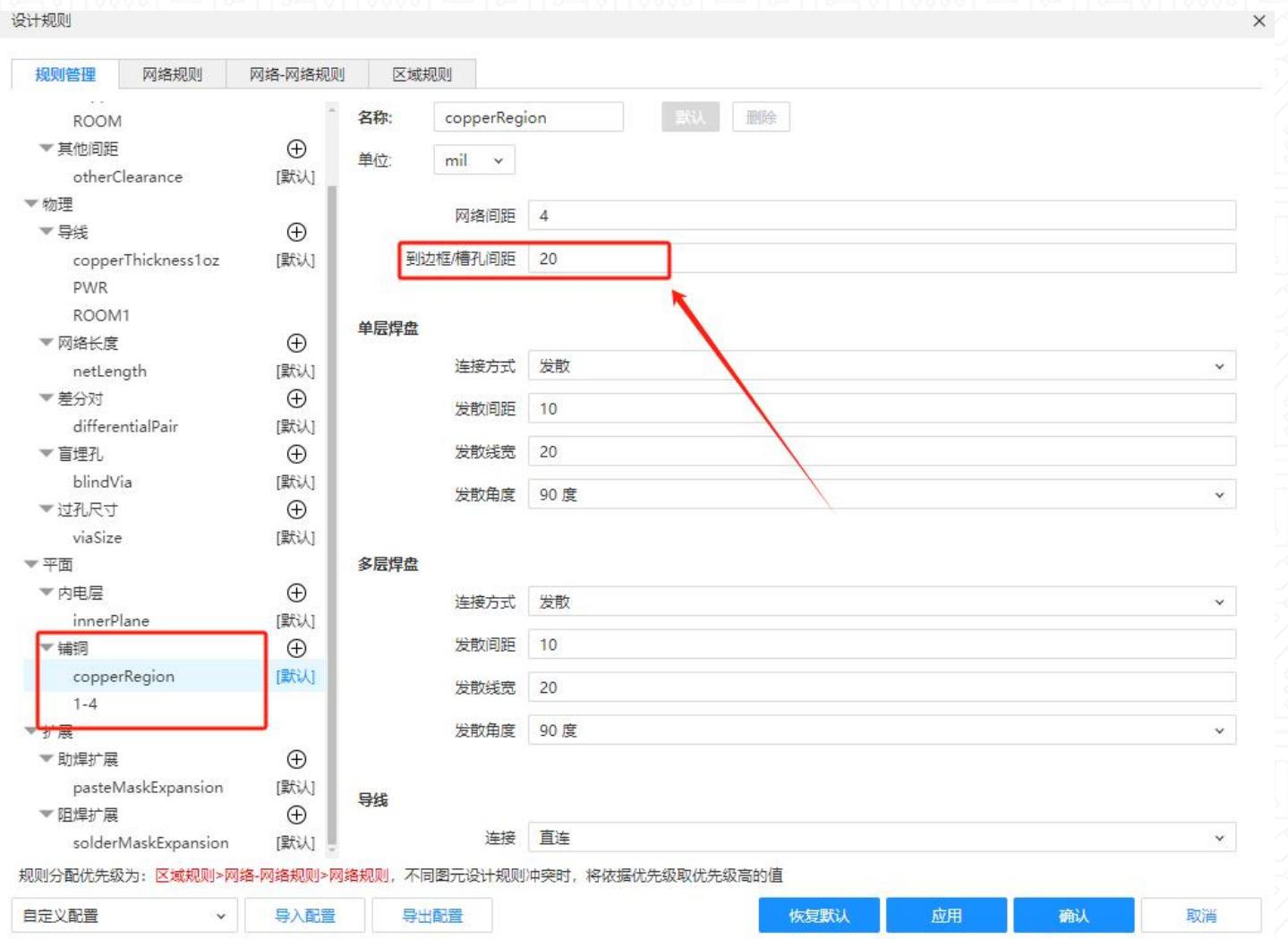
第90讲 如何查看整板焊盘数量



The screenshot shows the Altium Designer interface. On the left, a context menu is open from the 'PCB Information...' option in the 'PCB' menu. The main window displays a detailed report about the PCB, including its title, dimensions, and various component counts. A red box highlights the total pad count: '总计 266, 表贴 196, 金属化孔 70, 非金属化孔 0'. At the bottom right of the report window, there are three buttons: '导出' (Export), '复制' (Copy), and '取消' (Cancel).

工程标题	STM32
板子标题	STM32
PCB 标题	STM32
时间	2024-09-02 14:25:49
板子尺寸	3937mil x 3937mil
层	总计 24, 铜箔层 4
器件	24
封装	23
元件	总计 48, 顶层 48, 底层 0
焊盘	总计 266, 表贴 196, 金属化孔 70, 非金属化孔 0
网络	总计 74, 未布线 0
挖槽区域	1
过孔	总计 231, 通孔 231, 盲埋孔 0
铺铜区域	7
导线长度	115680.1mil

第91讲 大面积铺铜与板框间距的控制



为了保证生产, 通常所有元素需要离板边保持至少8mil的间距, 推荐保持20mil的间距, 小于此间距在生产上可能会存在困难

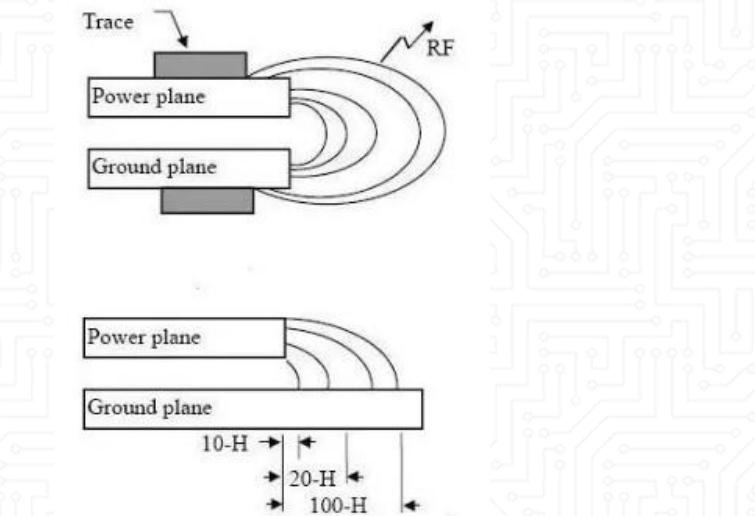
第92讲 20H规则的设置

是指电源层相对地层内缩20H的距离，当然也是为抑制边缘辐射效应。在板的边缘会向外辐射电磁干扰。将电源层内缩，使得电场只在接地层的范围内传导。有效的提高了emc。若内缩20H则可以将70%的电场限制在接地边沿内；内缩100H则可以将98%的电场限制在内。针对EMC

"20H规则"的采用是指要确保电源平面的边缘要比0V平面边缘至少缩入相当于两个平面间层距的20倍。这个规则经常被要求用来作为降低来自0V/电源平面结构的侧边射击发射技术（抑制边缘辐射效应）。20H规则仅在某些特定的条件下才会提供明显的效果。这些特定条件包括有

1. 在电源总线中电流波动的上升/下降时间要小于1ns。
2. 电源平面要处在PCB的内部层面上，并且与它相邻的上下两个层面都为0V平面。这两个与电源平面间层距的20倍。
3. 在所关心的任何频率上，电源总线结构不会产生谐振。
4. PCB的总层数至少为8层或更多。

若内缩20H则可以将70%的电场限制在接地边沿内；内缩100H则可以将98%的电场限制在内。



第92讲 20H规则的设置

设计规则

规则管理 网络规则 网络-网络规则 区域规则

名称: PWR [默认] 设为默认 删除
单位: mil

间距
安全间距 copperThickness1oz ROOM
其他间距 otherClearance
物理
导线 copperThickness1oz PWR ROOM1
网络长度 netLength
差分对 differentialPair
盲埋孔 blindVia
过孔尺寸 viaSize
平面 内电层 innerPlane
铺铜 copperRegion
PWR GND

单层焊盘
连接方式 发散
发散间距 10
发散线宽 10
发散角度 90 度

多层焊盘
连接方式 发散
发散间距 10
发散线宽 10
发散角度 90 度

导线
连接 直连

规则分配优先级为：区域规则>网络-网络规则>网络规则，不同图元设计规则冲突时，将依据优先级取优先级高的值

自定义配置 导入配置 导出配置 恢复默认 应用 确认

设计规则

规则管理 网络规则 网络-网络规则 区域规则

名称: GND [默认] 设为默认 删除
单位: mil

间距
安全间距 copperThickness1oz ROOM
其他间距 otherClearance
物理
导线 copperThickness1oz PWR ROOM1
网络长度 netLength
差分对 differentialPair
盲埋孔 blindVia
过孔尺寸 viaSize
平面 内电层 innerPlane
铺铜 copperRegion
PWR GND

单层焊盘
连接方式 发散
发散间距 10
发散线宽 10
发散角度 90 度

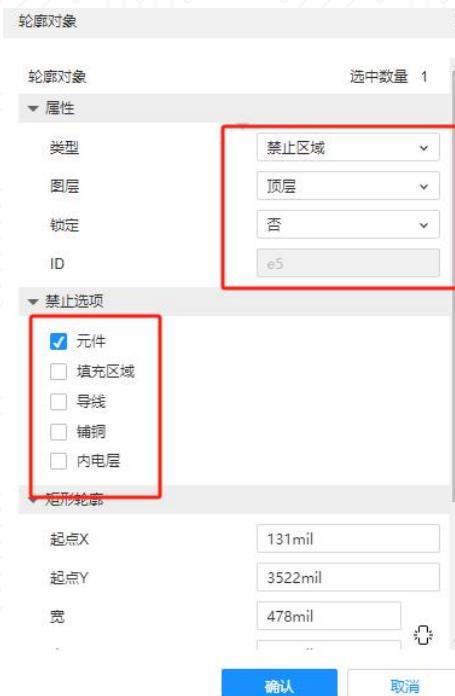
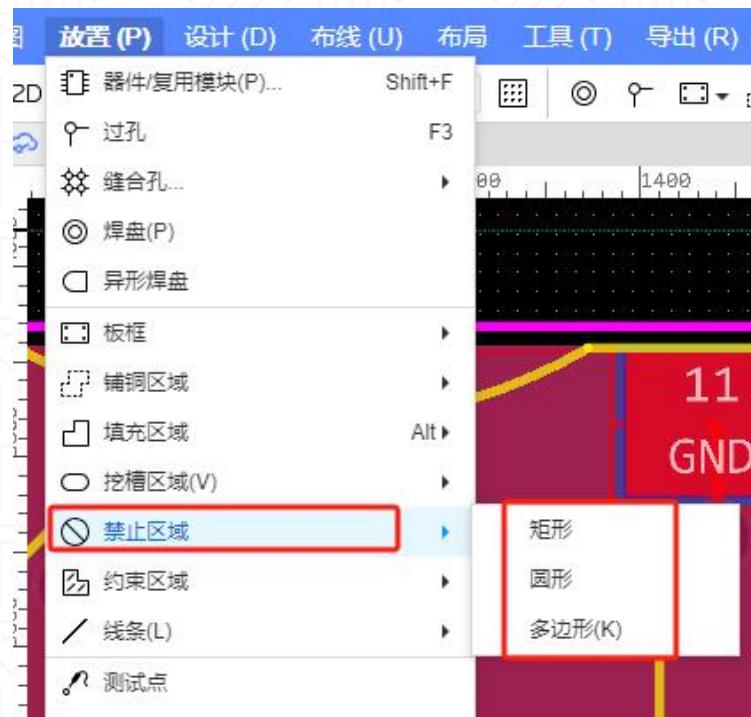
多层焊盘
连接方式 发散
发散间距 10
发散线宽 10
发散角度 90 度

导线
连接 直连

规则分配优先级为：区域规则>网络-网络规则>网络规则，不同图元设计规则冲突时，将依据优先级取优先级高的值

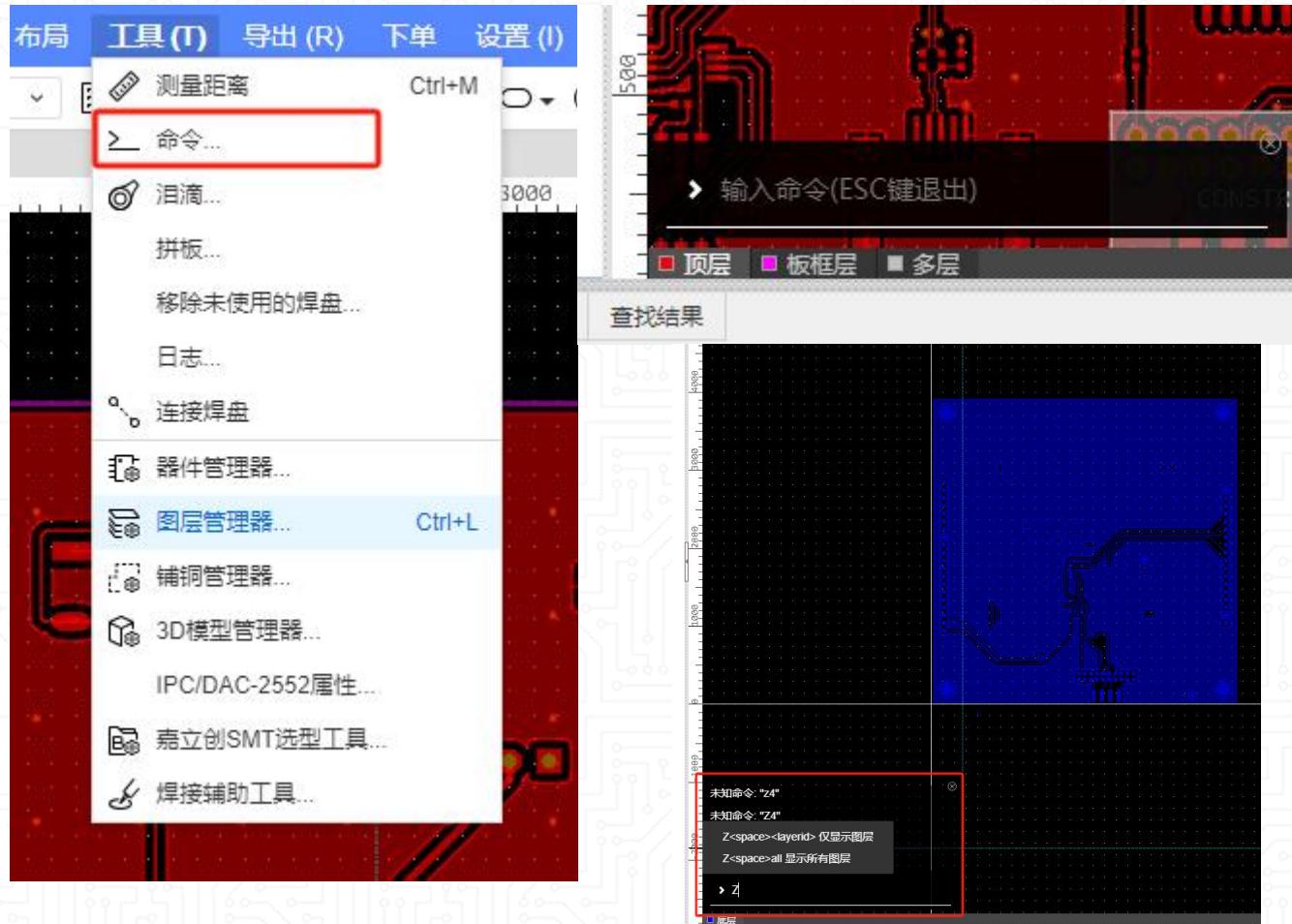
自定义配置 导入配置 导出配置 恢复默认 应用 确认

第93讲 禁止布线区域的放置



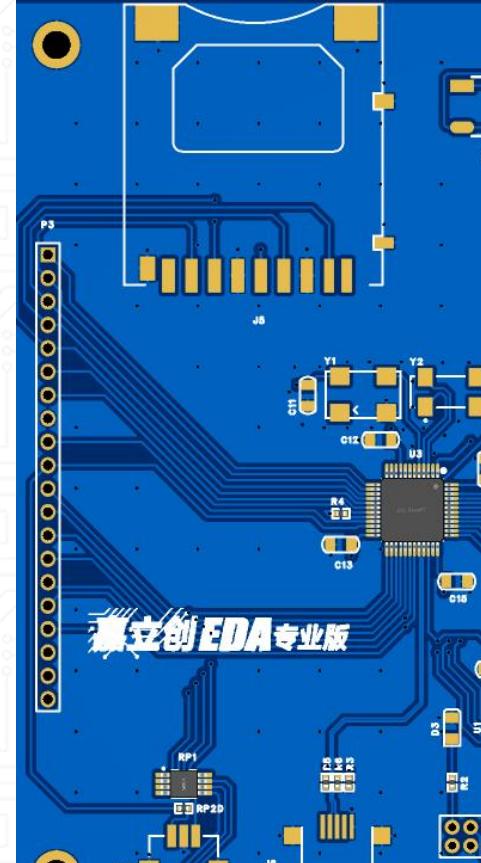
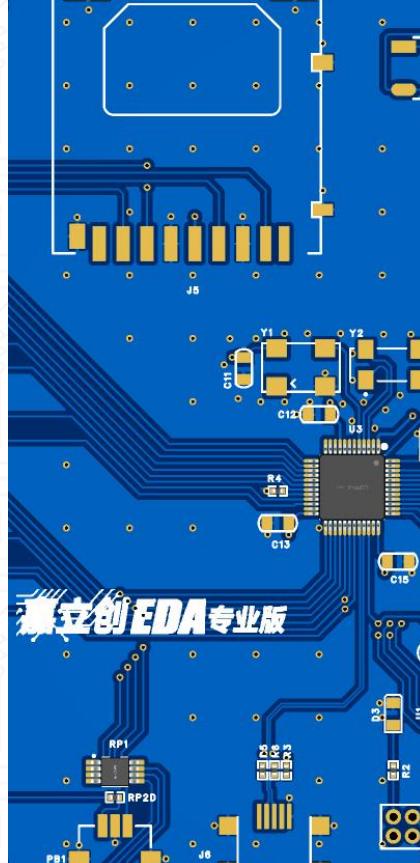
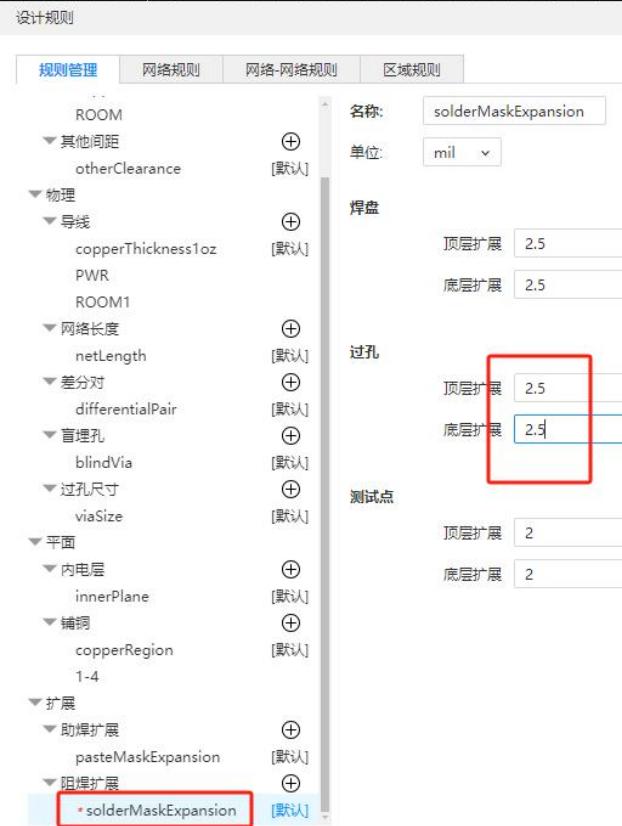
第94讲 嘉立创EDA命令窗口的调用以及使用

可以在此工具栏中进行快捷操作的执行，例如层切换可以采用Z+数字的形式实现快速切换

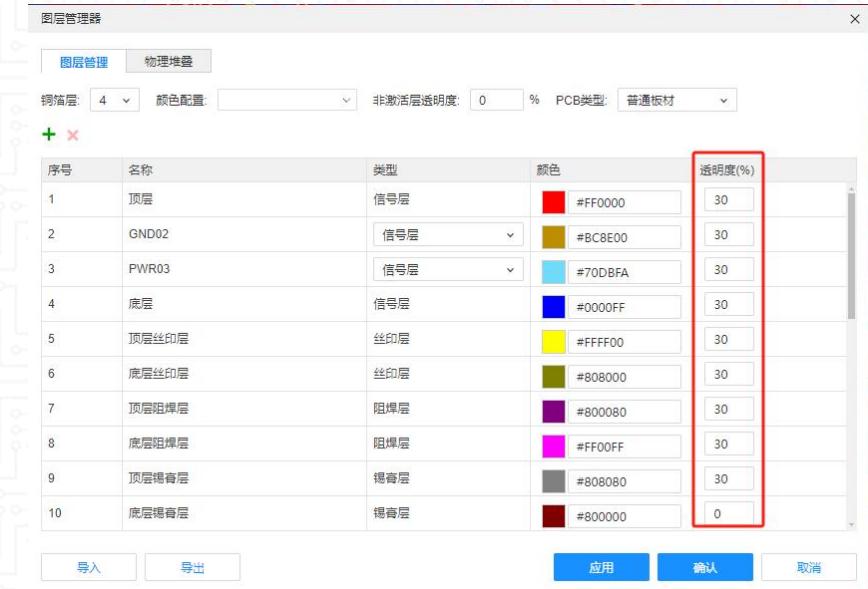
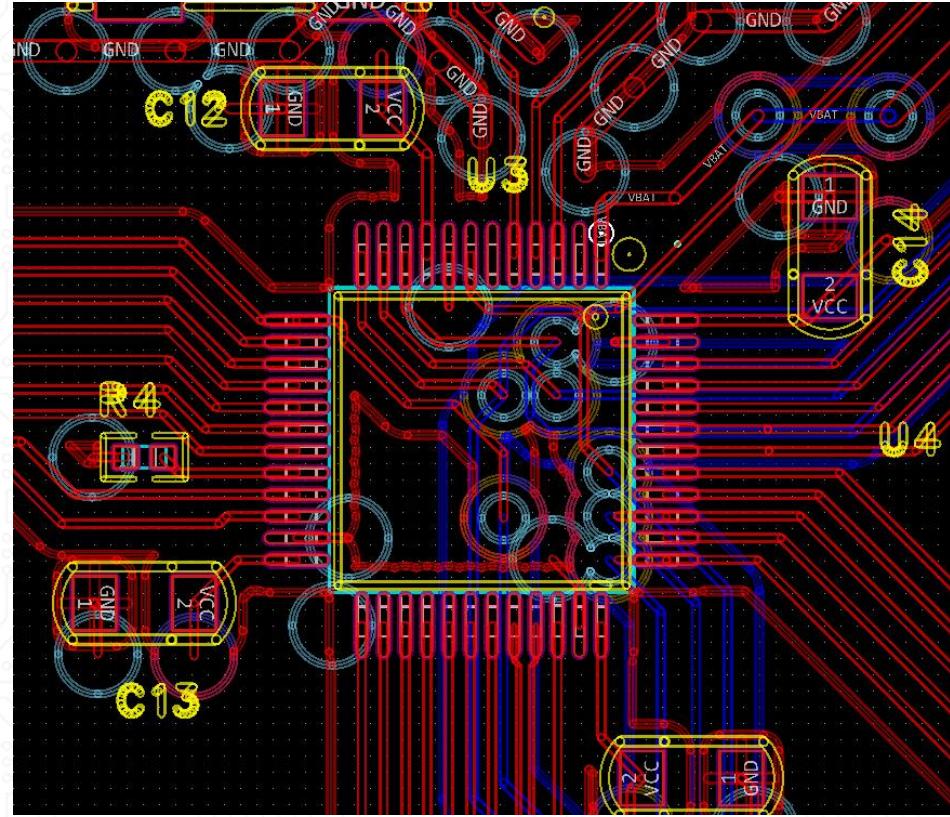
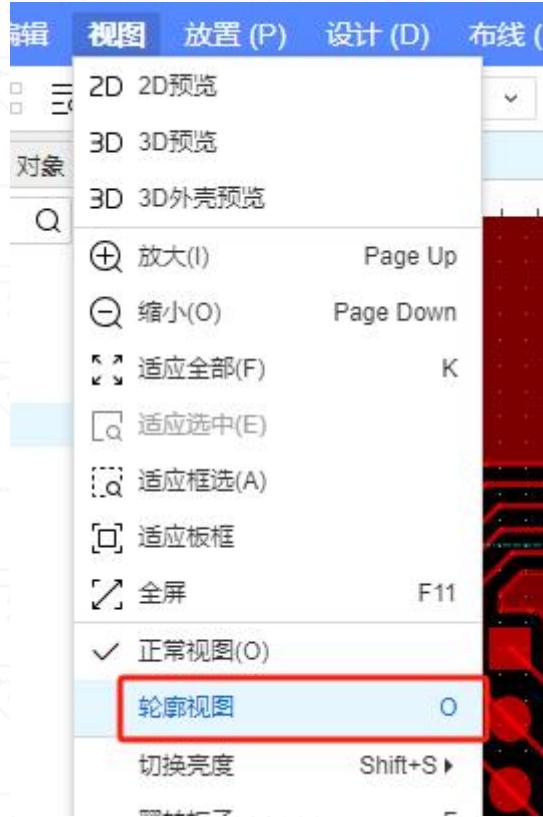


功能	快捷键	命令
放置引脚元素时显示引脚属性对话框	Tab	
选中对象时切换选中范围	Tab	
布线时修改线宽	Tab	
等长调节时增大间隙	Num+	
等长调节时减小间隙	Num-	
布线时切换常用线宽	Shift+W	
布线/放置过孔时切换常用过孔	Shift+V	
绝对坐标命令		X<space><x><space><y>
相对坐标命令		ix<space><x>
X方向相对坐标命令		ix<space><x>
Y方向相对坐标命令		iy<space><y>
换层		L<space><layerid>
仅显示图层		Z<space><layerid>
显示所有图层	Shift+L	Z<space>all
展开并修改属性	Enter	
查找元件		S<space><designator>
修改宽度		W<space><width>
显示实时线长和长度误差	Shift+G	

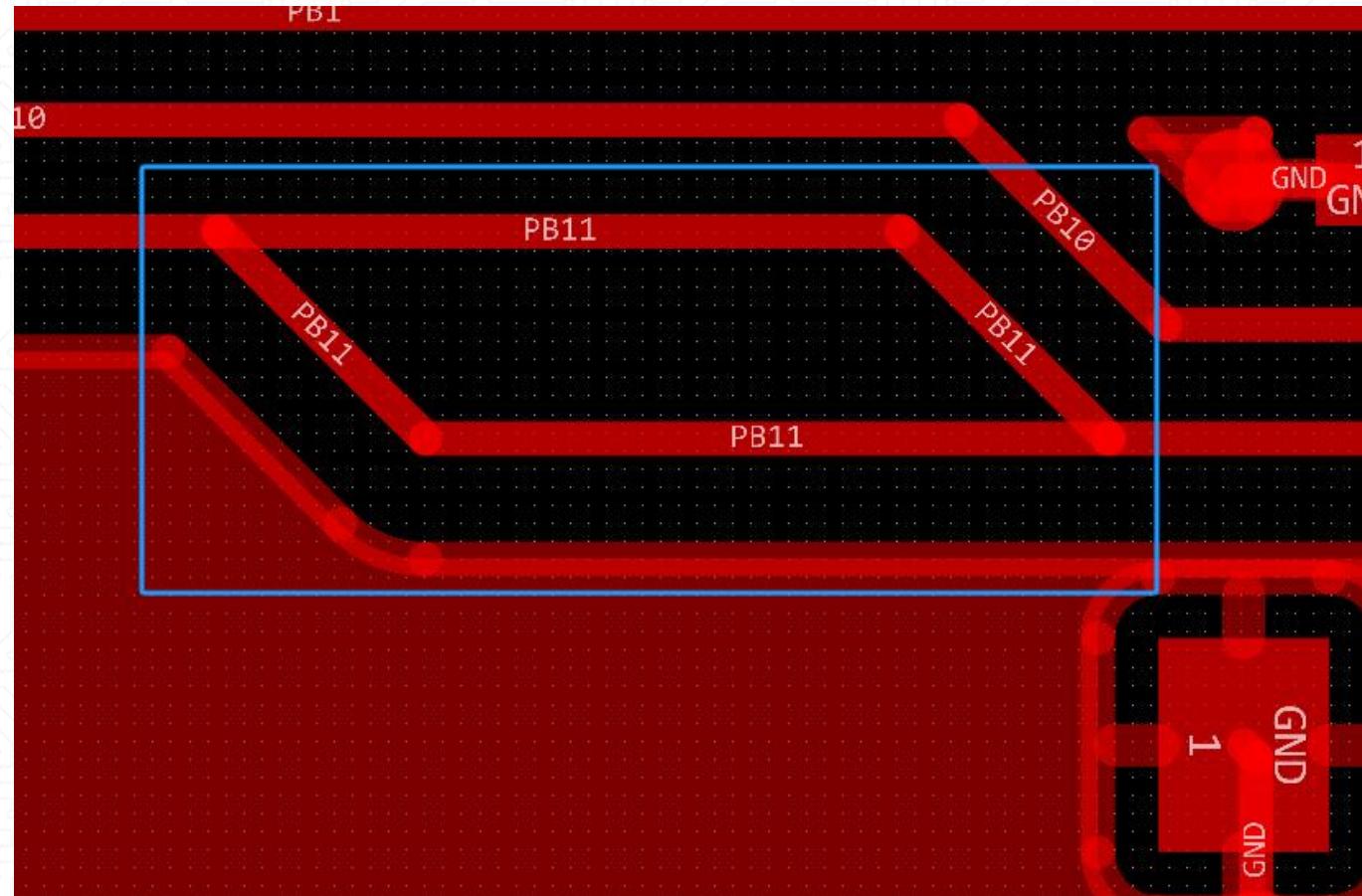
第95讲 过孔的盖油以及开窗的设置方法



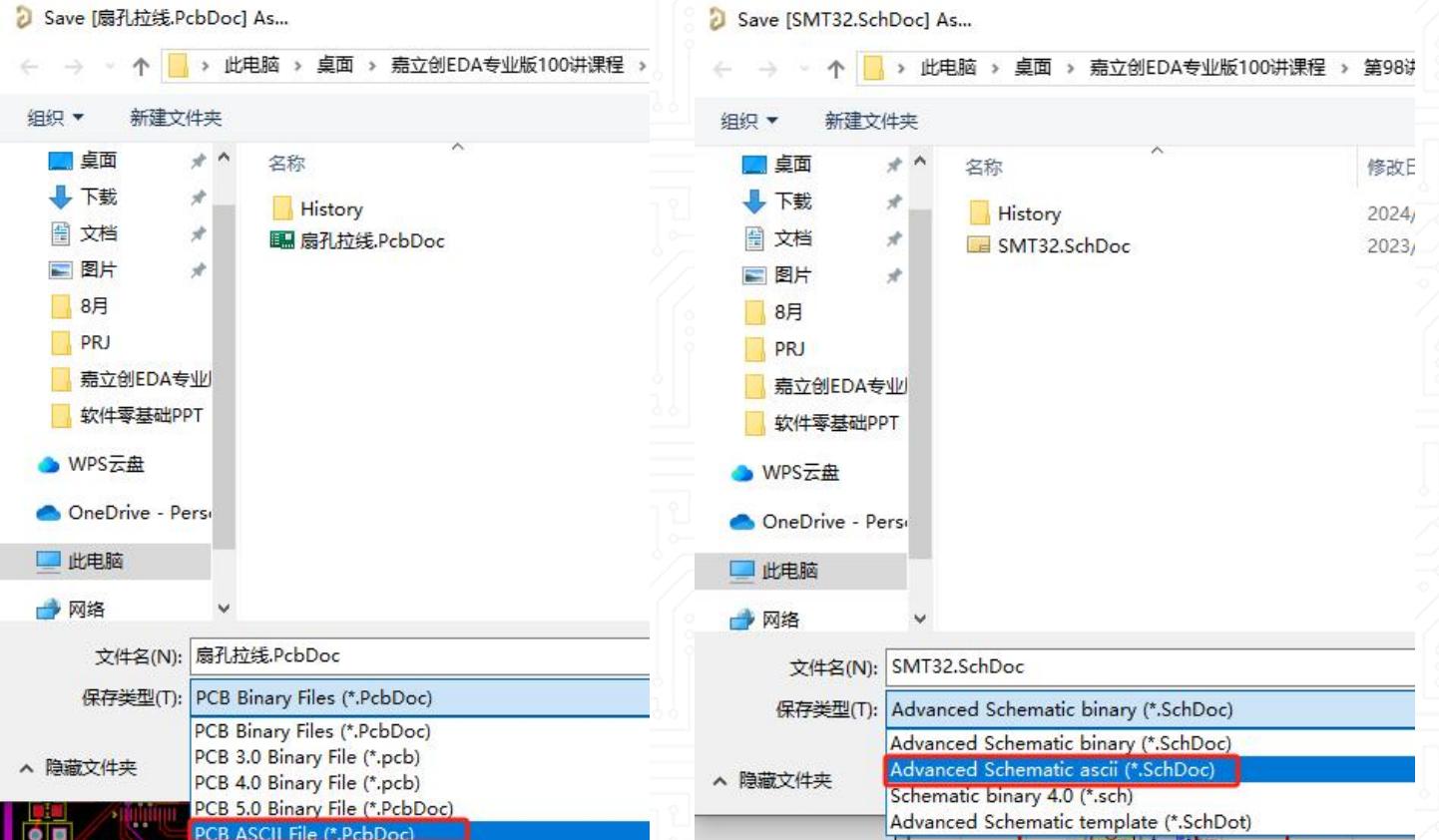
第96讲 层透明度的调节与透明模式的设置方法



第97讲 走线移除回路的介绍与设置

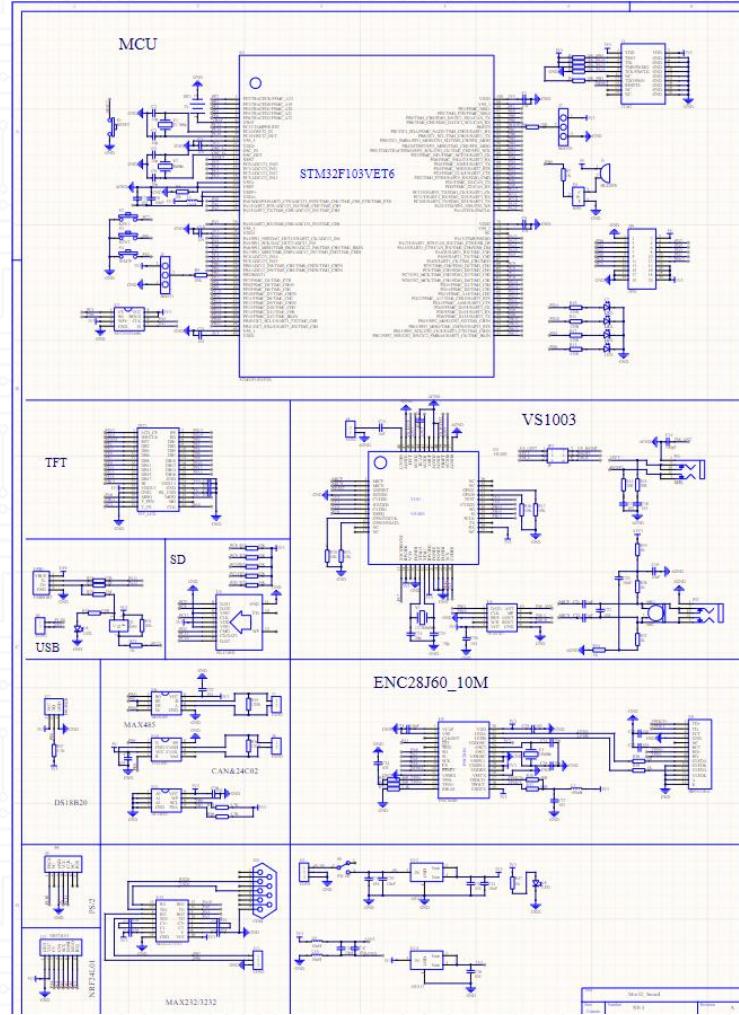
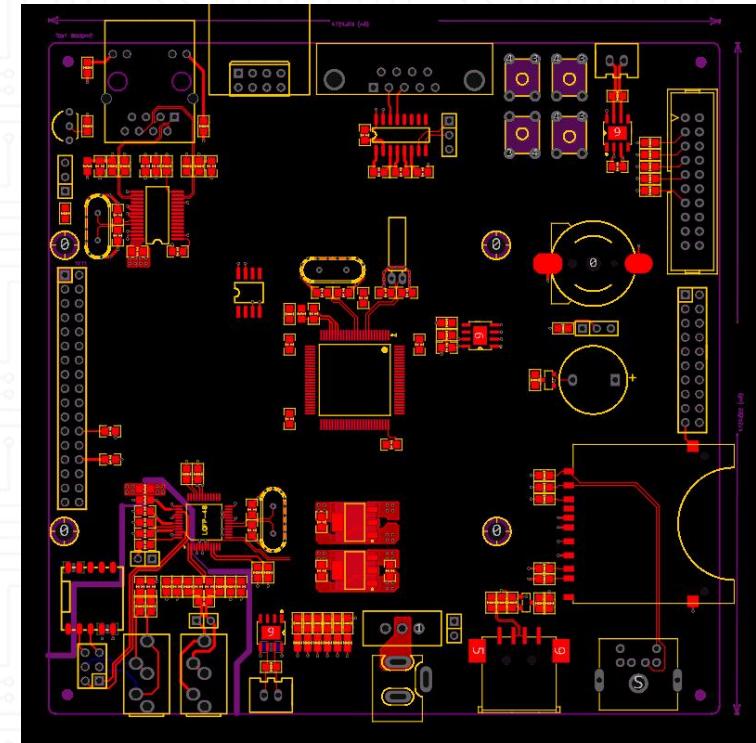
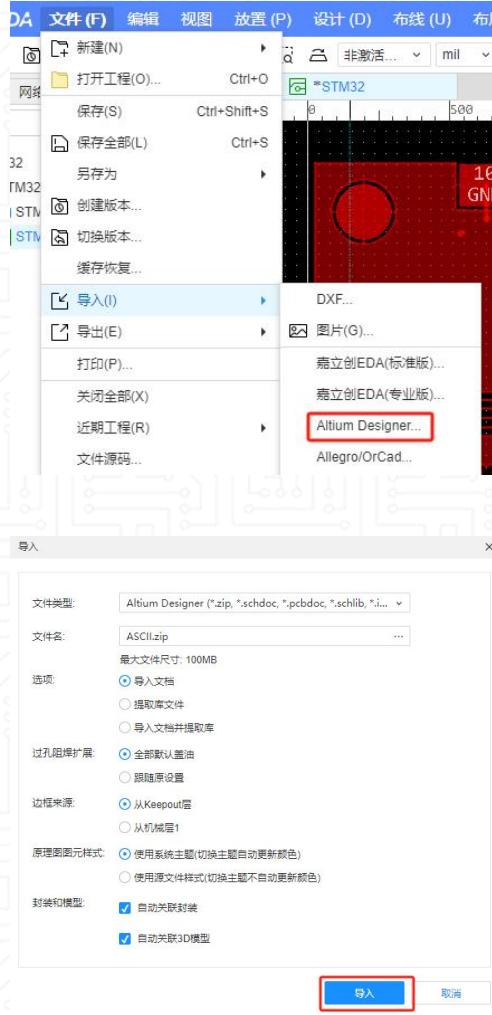


第98讲 altium文件与嘉立创EDA文件的转换

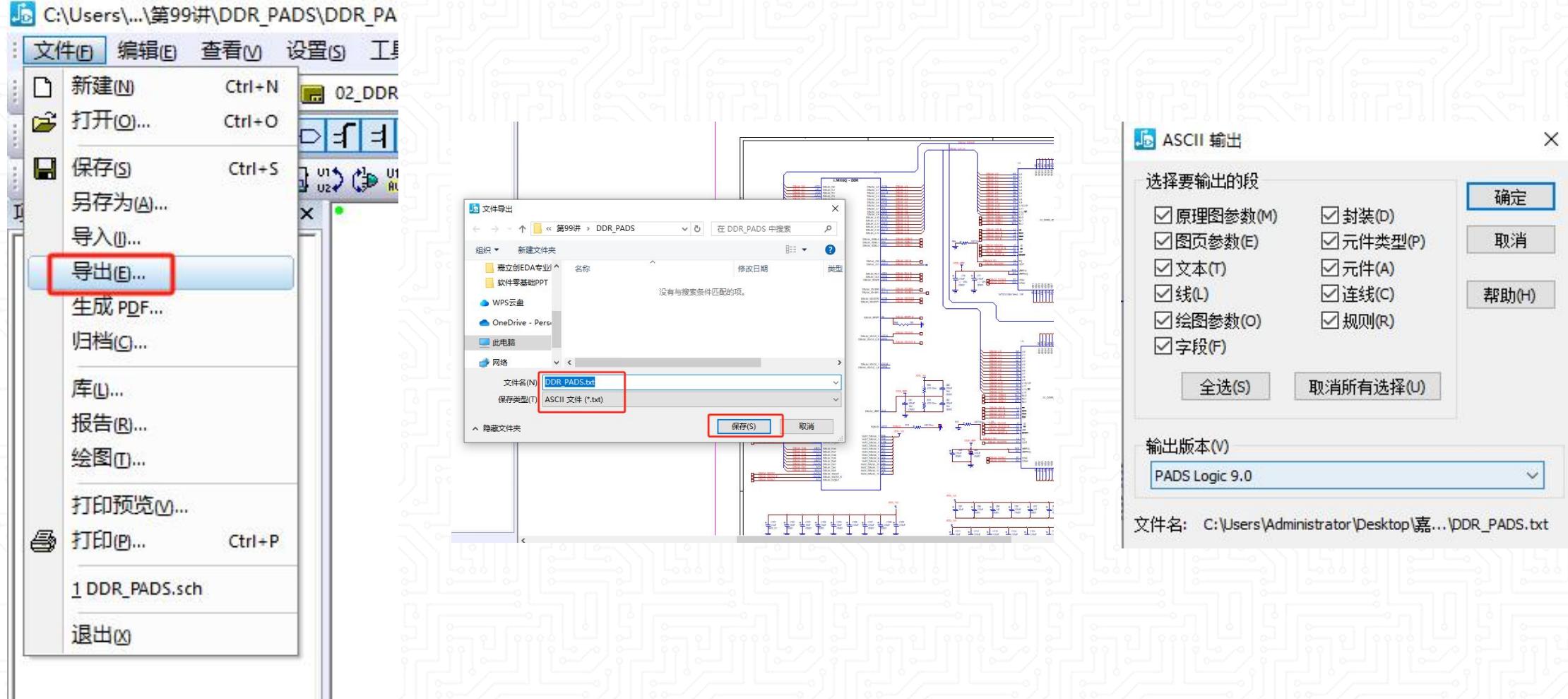


名称	修改日期
ASCII.zip	2024/8/5 21
SMT32.SchDoc	2024/8/5 21
扇孔拉线.PcbDoc	2024/8/5 21

第98讲 altium文件与嘉立创EDA文件的转换



第99讲pads文件与嘉立创EDA文件的转换

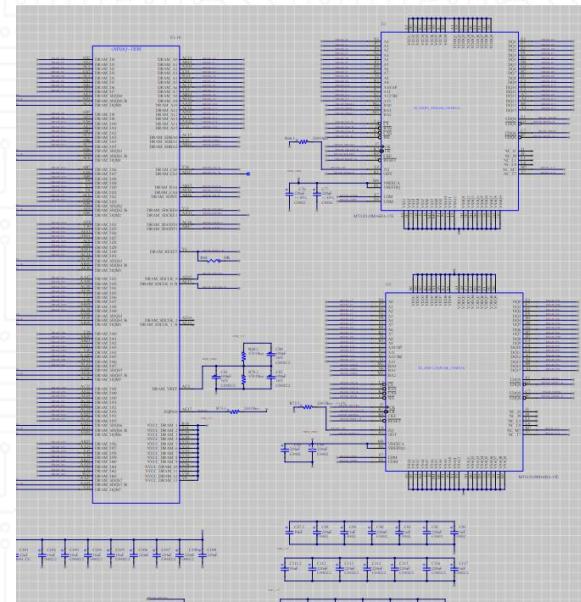
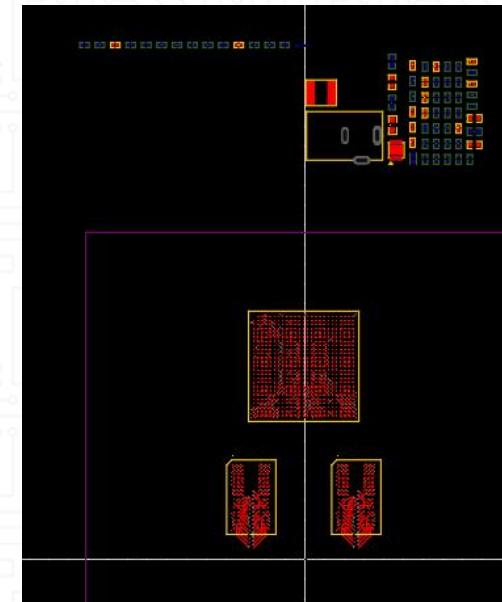


第99讲pads文件与嘉立创EDA文件的转换

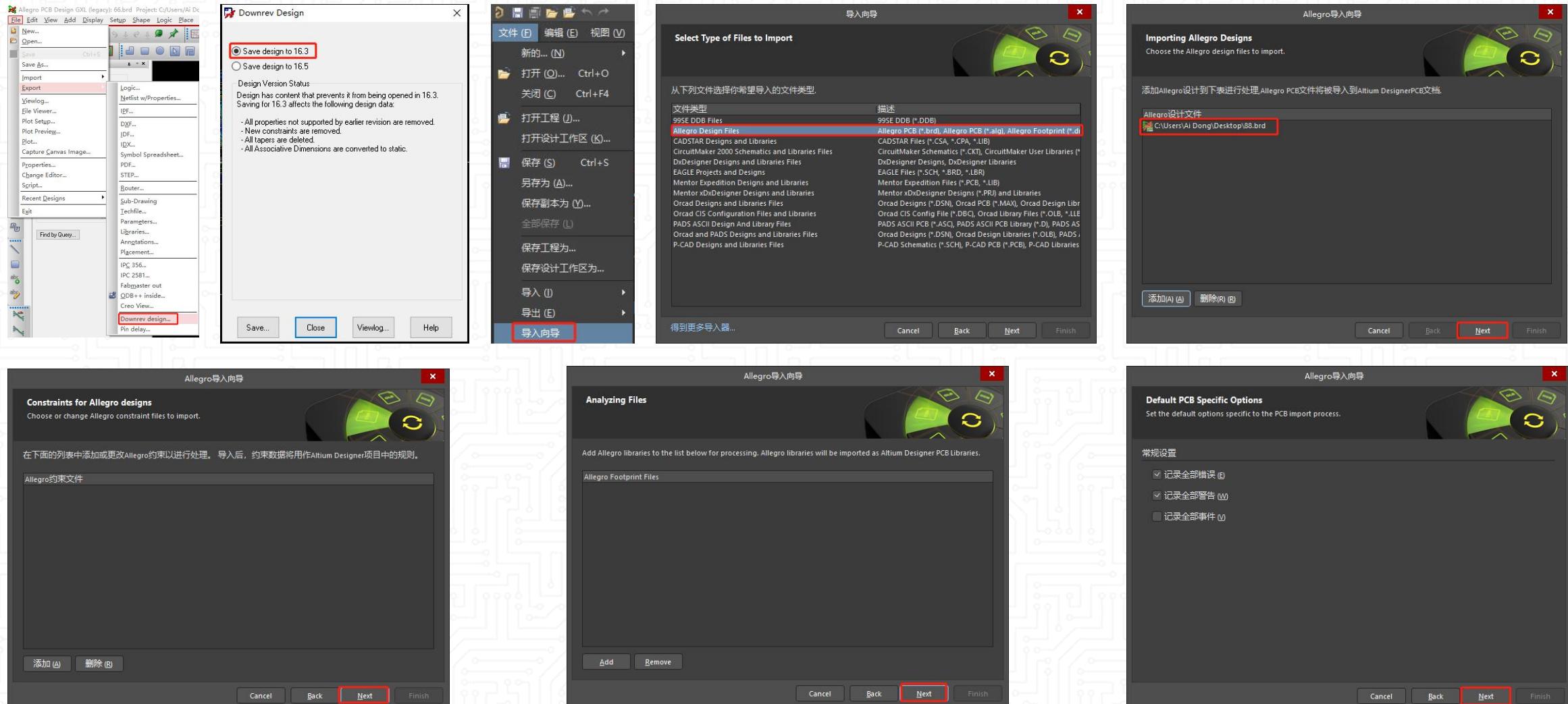


名称	修改日期
ASCII.zip	2024/8/5
DDR_PADS.asc	2024/8/5
DDR_PADS.txt	2024/8/5

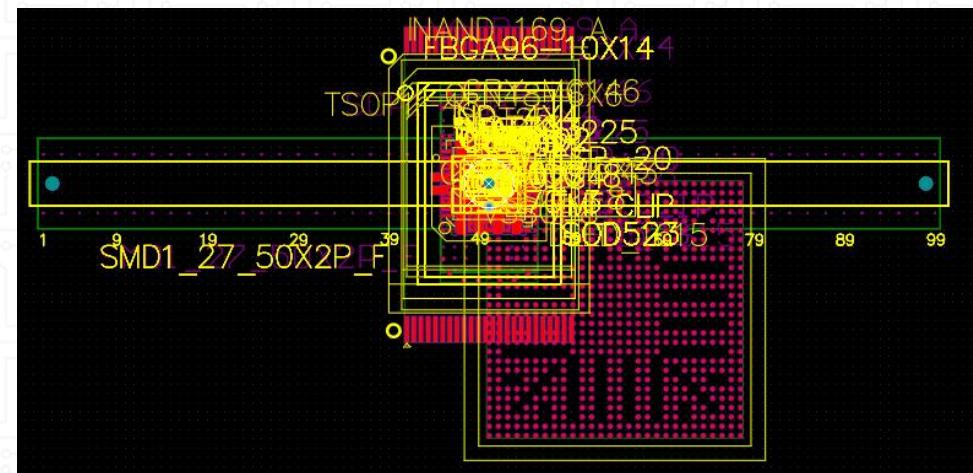
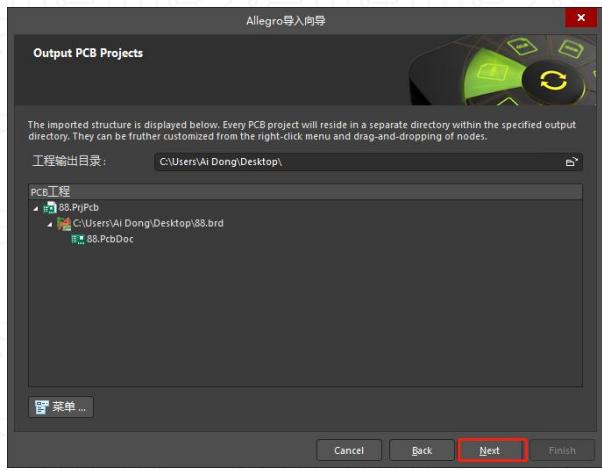
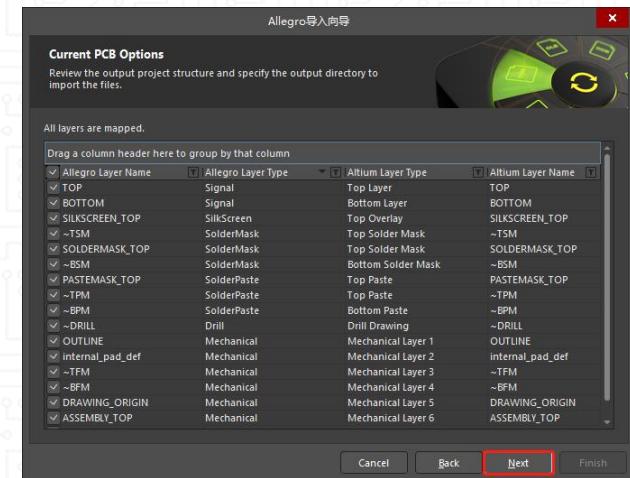
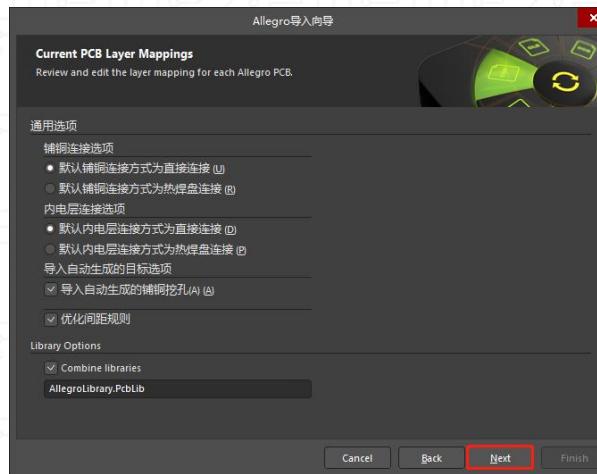
第99讲pads文件与嘉立创EDA文件的转换



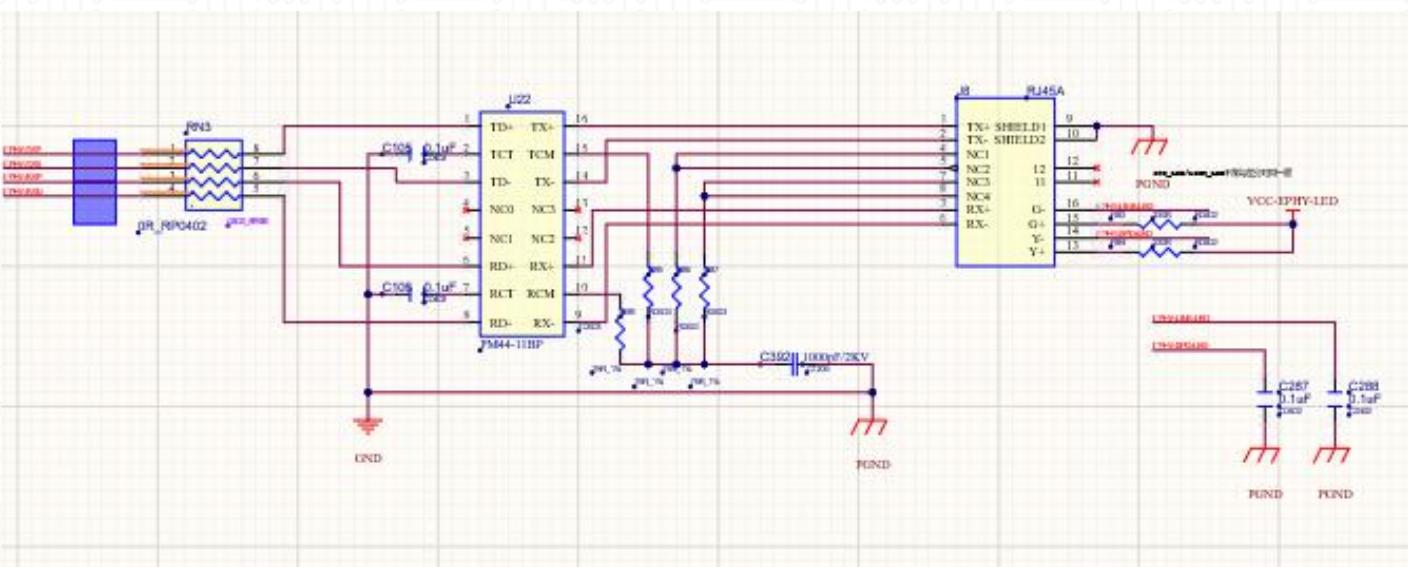
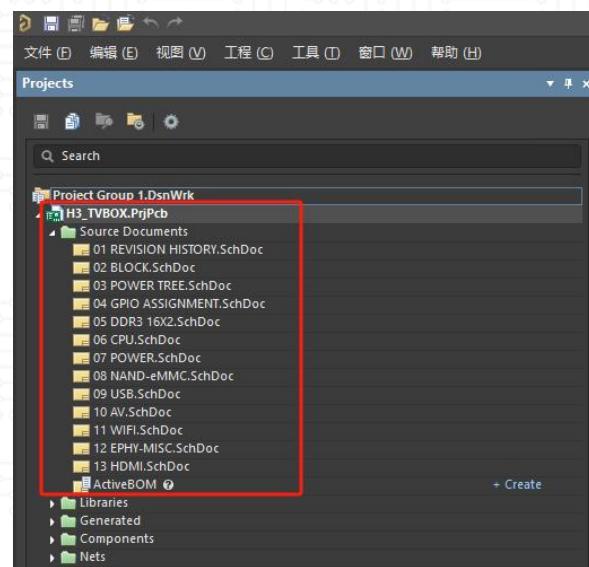
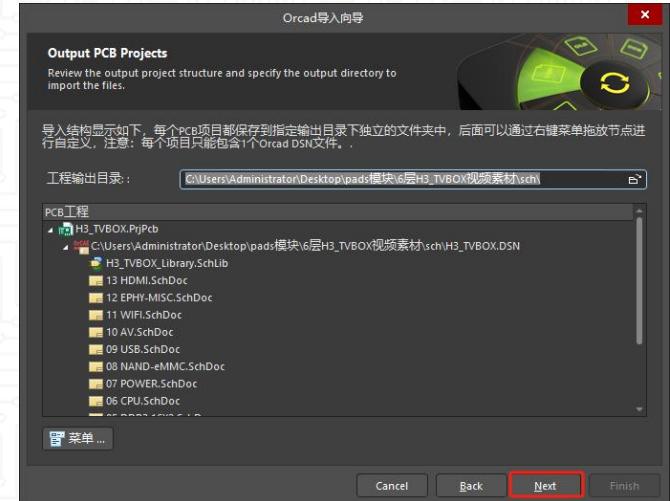
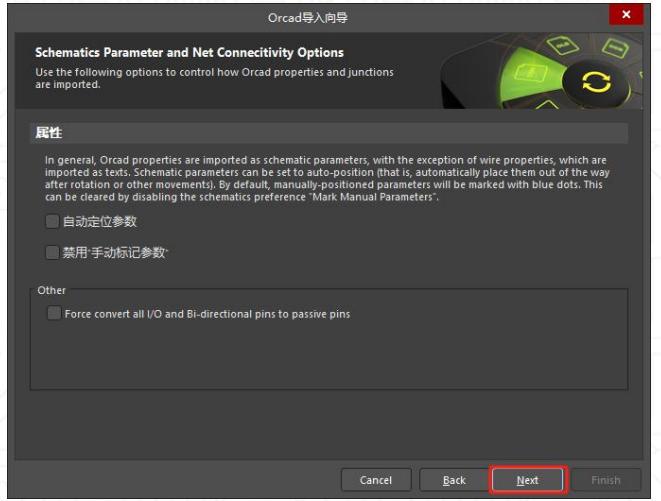
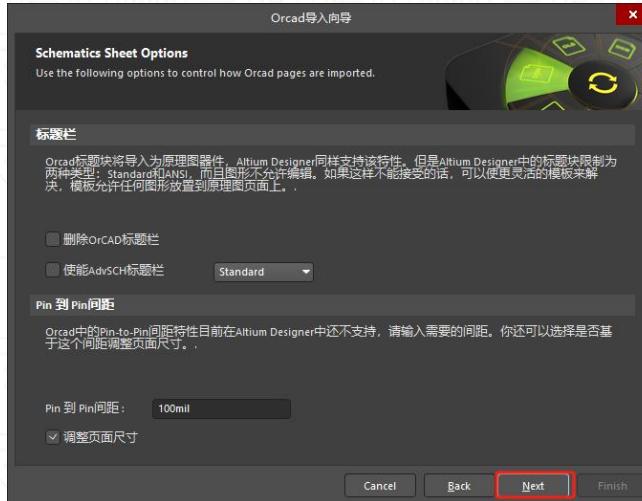
第100讲 allegro文件与嘉立创EDA文件的转换



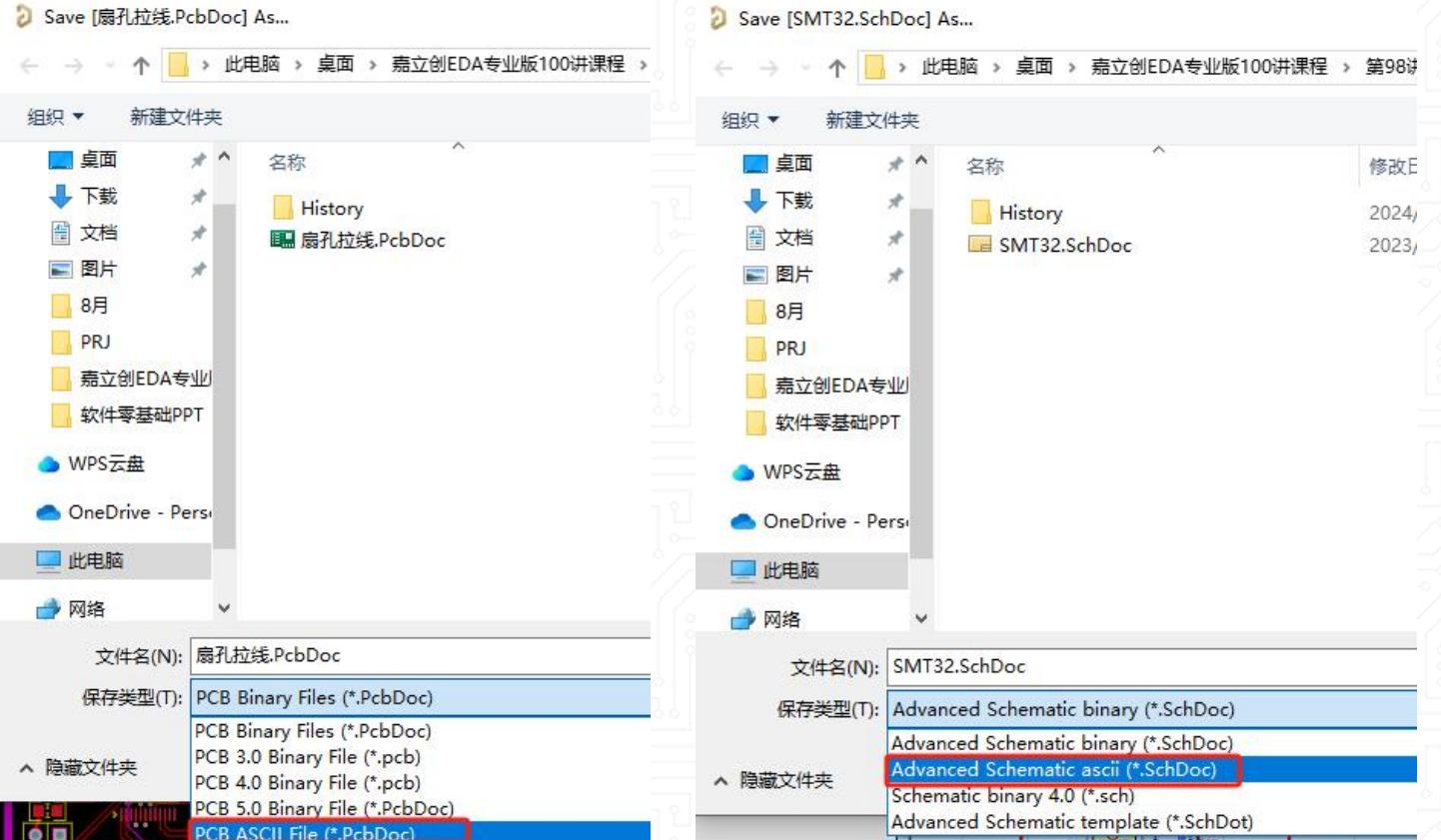
第100讲 allegro文件与嘉立创EDA文件的转换



第100讲 allegro文件与嘉立创EDA文件的转换



第100讲 allegro文件与嘉立创EDA文件的转换



名称	修改日期
ASCII.zip	2024/8/5 21
SMT32.SchDoc	2024/8/5 21
肩孔拉线.PcbDoc	2024/8/5 21

第100讲 allegro文件与嘉立创EDA文件的转换

