



Latches e Flip-Flops

Universidade Federal de Uberlândia
Faculdade de Computação
Prof. João Henrique de Souza Pereira

Créditos dos slides para o Prof. Dr. Daniel D. Abdala

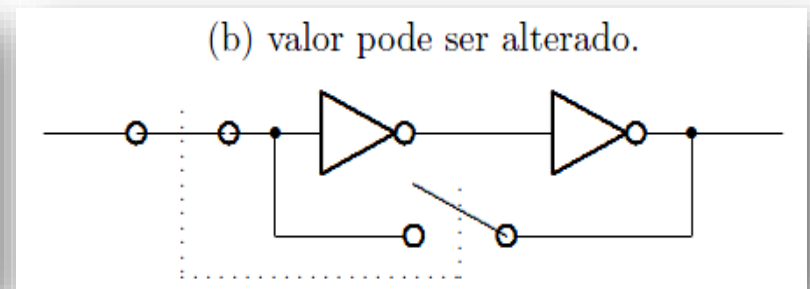
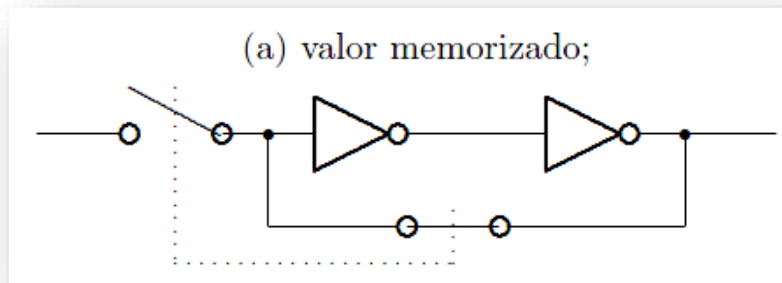
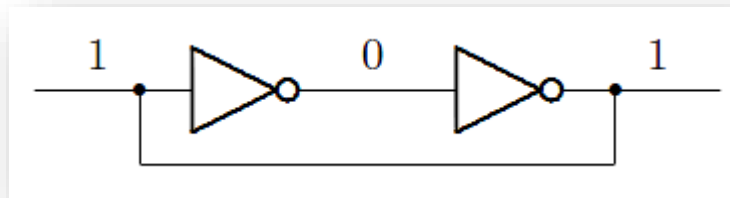
Na Aula Anterior ...

- Multiplexadores;
- Multiplexadores via buffers 3-state;
- Demultiplexadores;
- Demultiplexadores via buffers 3-state.

Nesta Aula

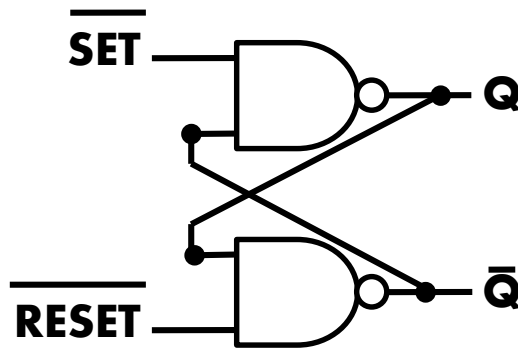
- Circuitos com memória;
- Latches;
- Flip-Flop tipo D;
- Flip-Flops tipo T;

Circuitos com Memória



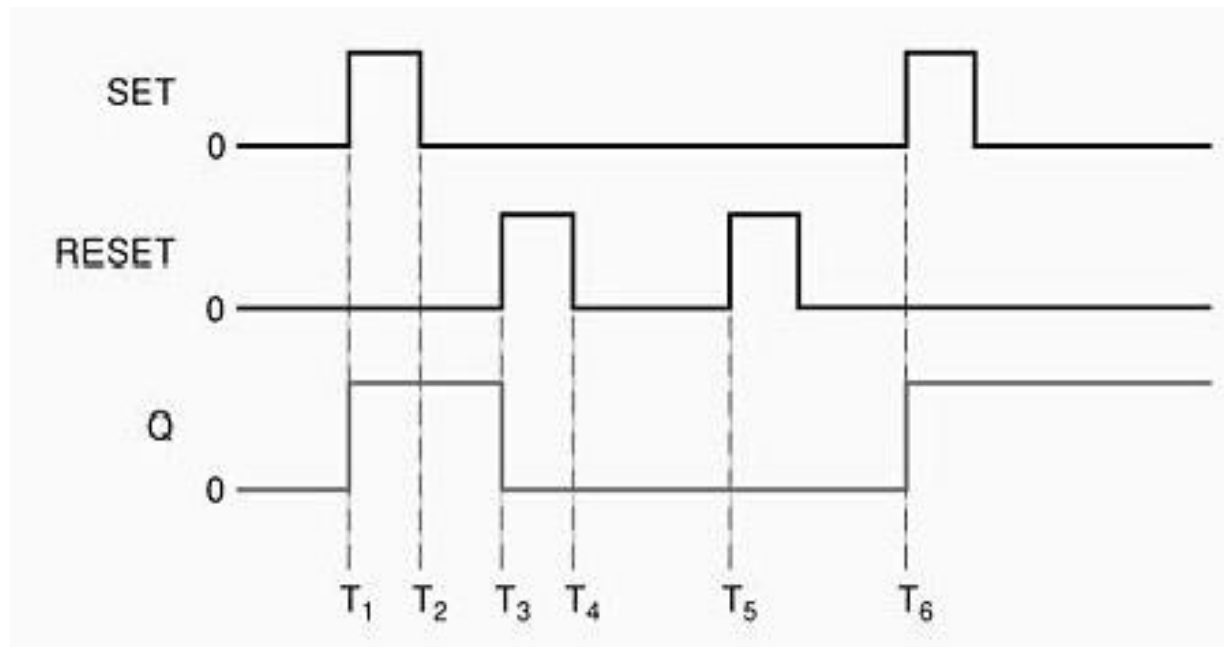
Latches

- Circuito “multivibrador biestável” “síncrono”;
- Entradas retroalimentadas;
- Saída depende do estado anterior;
- $\overline{S}=\overline{R}=0$ – estado não permitido!

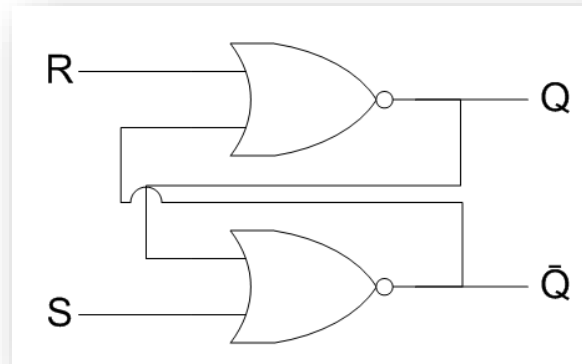
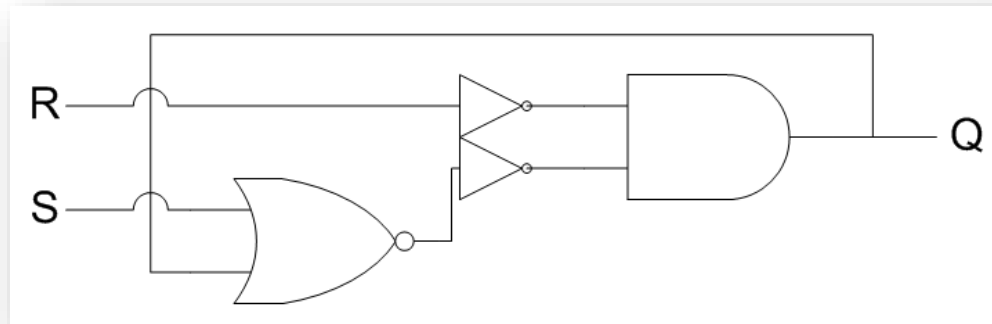


\overline{S}	\overline{R}	Q_a	Q_f
0	0	0	--
0	0	1	--
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

Diagrama de Tempo - Latches



Outros Tipos de Latches

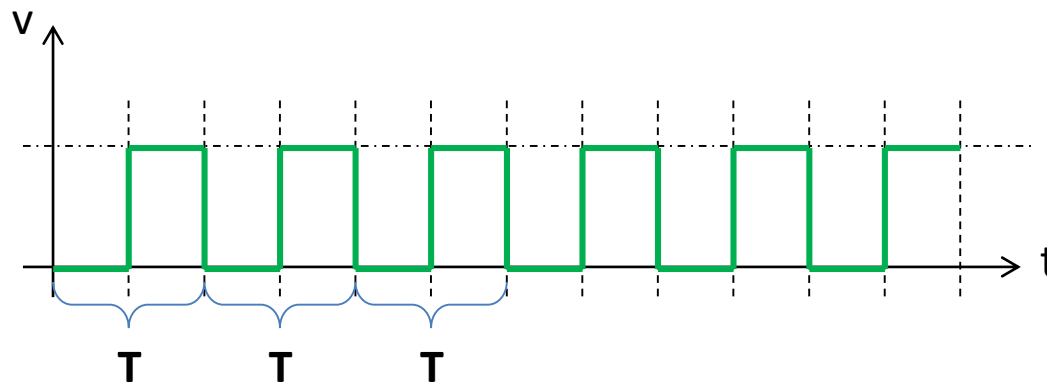


Assíncrono vs Síncrono

- Sistema Síncrono (latches):
 - As saídas dos circuitos lógicos podem mudar de estado a qualquer momento;
 - Projeto e análise complexo.
- Sistema Assíncrono (flip-flops):
 - O momento exato em que uma saída pode mudar é determinado por um “***signal de clock***”;
 - Eventos acontecem em momentos específicos e previsíveis.

Sinal de Clock

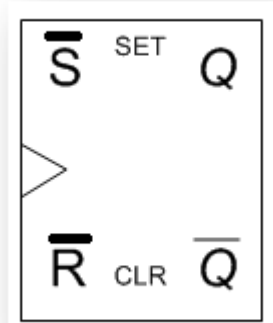
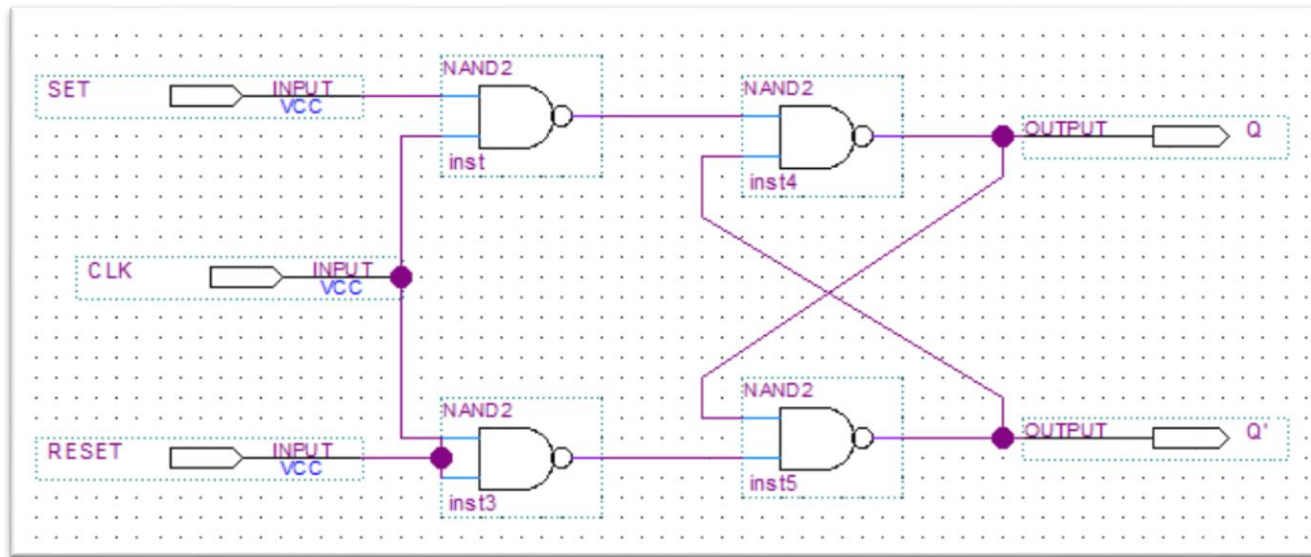
- Regular;
- Quadrado ($0 \rightarrow 1 \rightarrow 0 \rightarrow 1 \rightarrow 0 \rightarrow 1$);
- Distribuído por todo o sistema;
- Funciona como um “maestro” de sistemas digitais.



Período e Frequência

- Frequência “F” → Grandeza Física Ondulatória que quantifica o número de ocorrências de um evento em um determinado intervalo de tempo;
- $F = 1/T$
- Período “T” → tempo decorrido para que o sinal se repita;
- Ex: Um sinal de clock se repete a cada 1ms. Qual a sua frequência?
 - Resp: $T = 1\text{ms} = 1 \times 10^{-3}\text{s} \rightarrow F = 1/10^{-3}\text{Hz} = 10^3\text{Hz} = 1\text{KHz}$

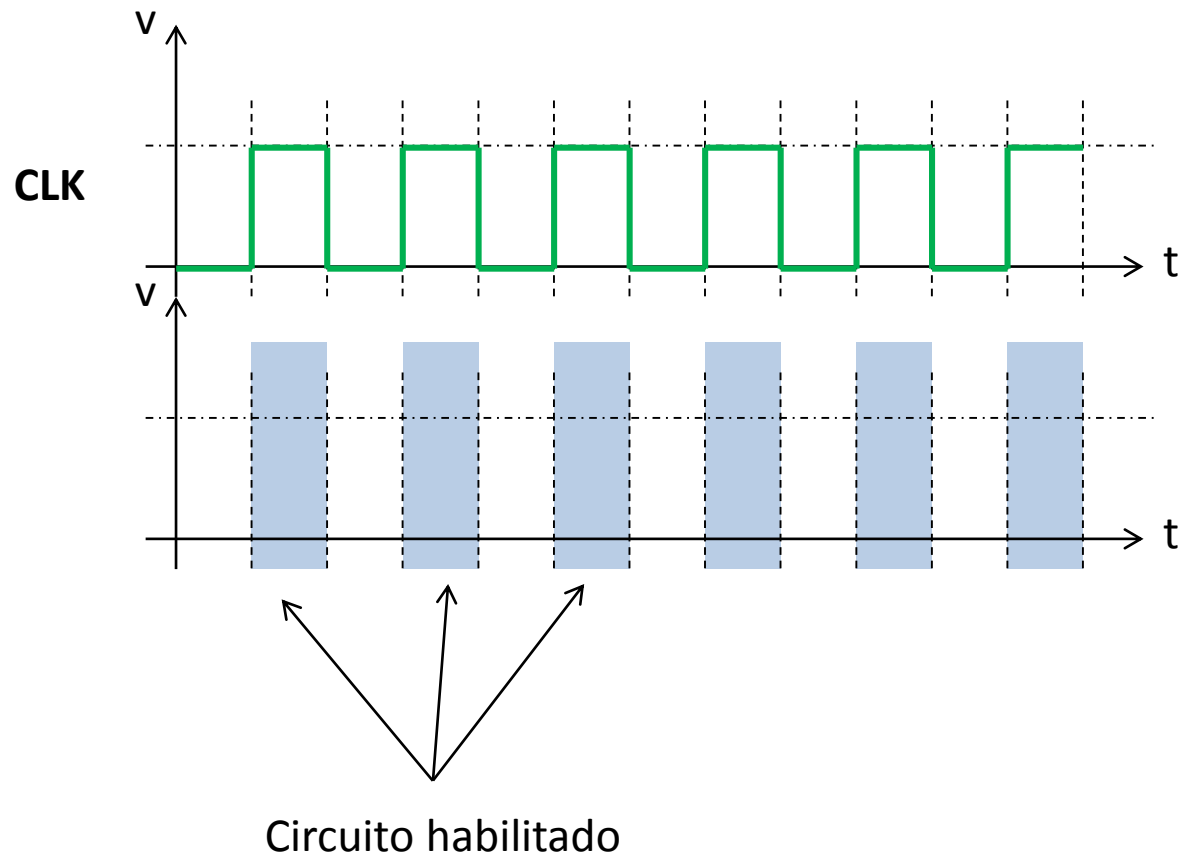
Flip-Flop RS controlado por clock



Análise FF-RS/CLK

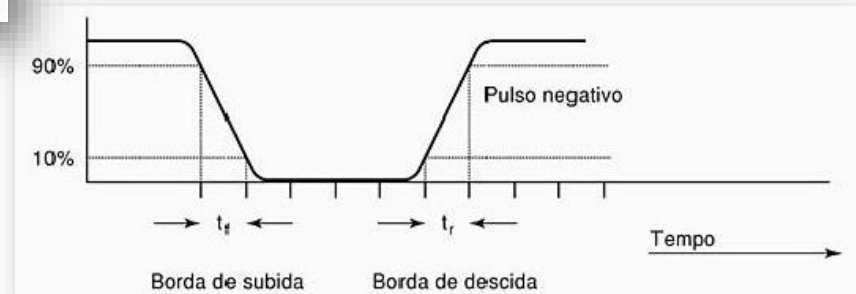
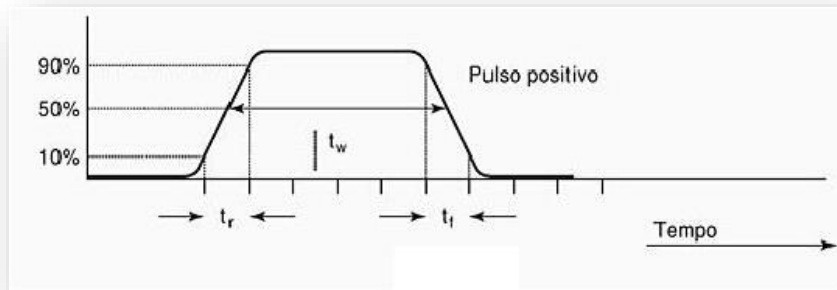
- Quando $CLK = 0$ as portas NAND da esquerda sempre produzirão saída 1. O latche-RS estará no estado estável e as saídas anteriores se manterão, independentemente das entradas R e S;
- Quando $CLK = 1$ o circuito passa a funcionar como um latche-RS normal;
- CLK funciona como uma chave. Apenas dita quando o circuito pode ou não funcionar;
- Estado não permitido, persiste.

Análise FF-RS/CLK



Controlando Eventos por Sinais de Pulso

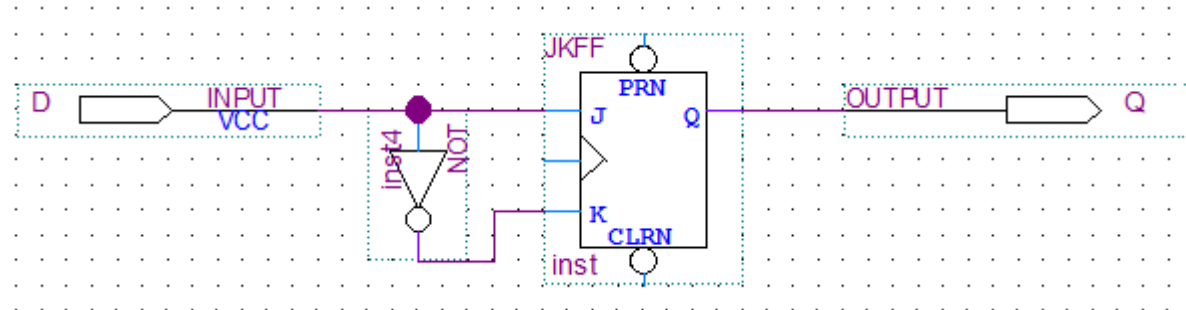
- Idealmente, é interessante que o estado de um circuito pudesse ser alterado em um instante atômico, e não durante um período, tal como visto no FF-RS/CLK.



Flip-Flop Tipo D

- $D \rightarrow \text{Data}$;
- Caso especial do Flip-Flop JK;
- Unidade básica de memória;

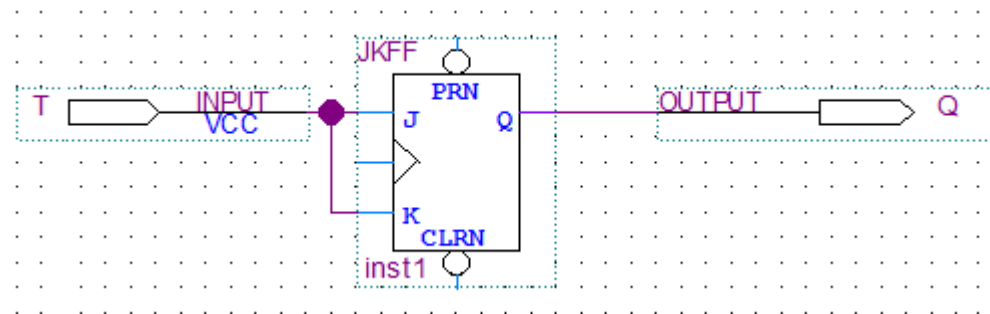
D	Q
0	0
1	1



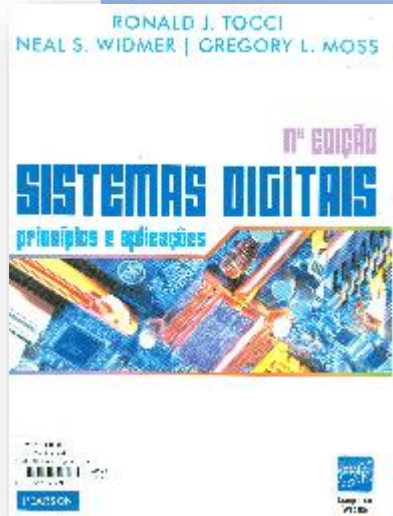
Flip-Flop Tipo T

- Inversor com memória;
- Muito utilizado para a criação de contadores;

T	Q
0	Qa
1	Qa'



Bibliografia Comentada



- TOCCI, R. J., WIDMER, N. S., MOSS, G. L. **Sistemas Digitais – Princípios e Aplicações.** 11ª Ed. Pearson Prentice Hall, São Paulo, S.P., 2011, Brasil.



- CAPUANO, F. G., IDOETA, I. V. **Elementos de Eletrônica Digital.** 40ª Ed. Editora Érica.
- São Paulo. S.P. 2008. Brasil.