



Simplificação de Funções Através de Diagramas de Veitch-Karnaugh

Universidade Federal de Uberlândia
Faculdade de Computação
Prof. João Henrique de Souza Pereira

Créditos dos slides para o Prof. Dr. Daniel D. Abdala

Na Aula Anterior ...

- Simplificação de funções via manipulação algébrica;
- Formas canônicas de funções lógicas
 - Soma de Produtos
 - Produto de Somas
- Obtenção de formas canônicas via manipulação algébrica;
- Obtenção de formas canônicas via tabela da verdade

Nesta Aula

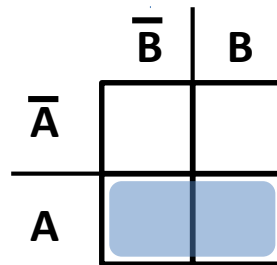
- Mapas de Veitch-Karnaugh para 2, 3, 4 e 5 variáveis;
- Agrupamento de elementos;
- Processo sistemático de simplificação.

Mapas de Veitch-Karnaugh

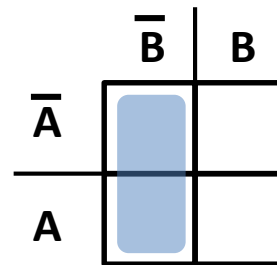
- Mapa-K;
- Forma sistemática para simplificação de funções lógicas;
- Entrada – função no formato SdP ou TV.

Mapa- $K_{(2)}$

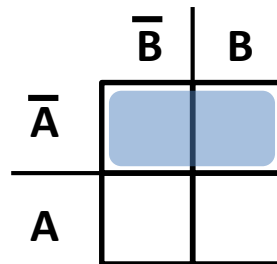
Região onde
 $A = 1$



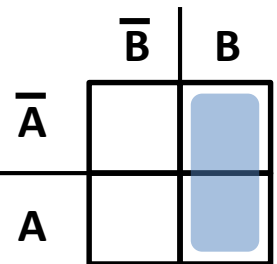
Região onde
 $B = 0$



Região onde
 $A = 0$



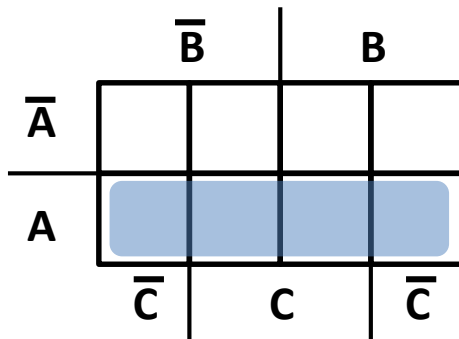
Região onde
 $B = 1$



Mapa-K₍₃₎

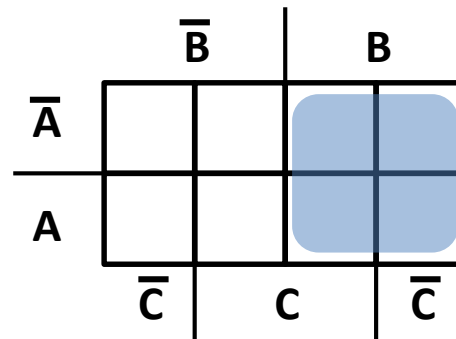
Região onde

$$A = 1$$



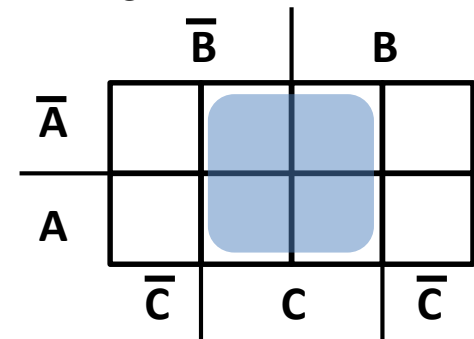
Região onde

$$B = 1$$



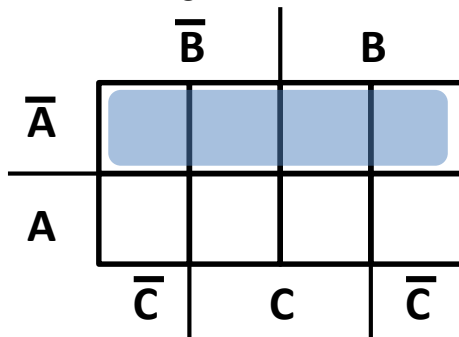
Região onde

$$C = 1$$



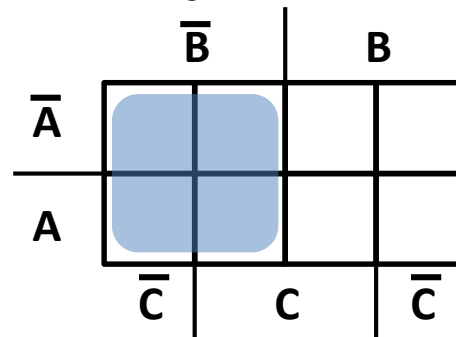
Região onde

$$A = 0$$



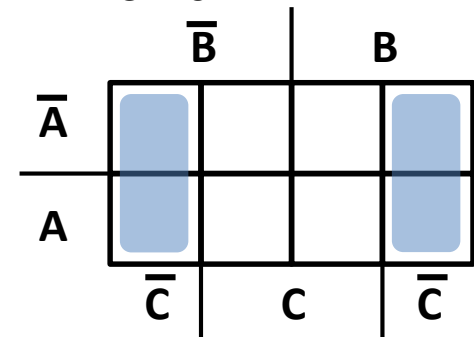
Região onde

$$B = 0$$

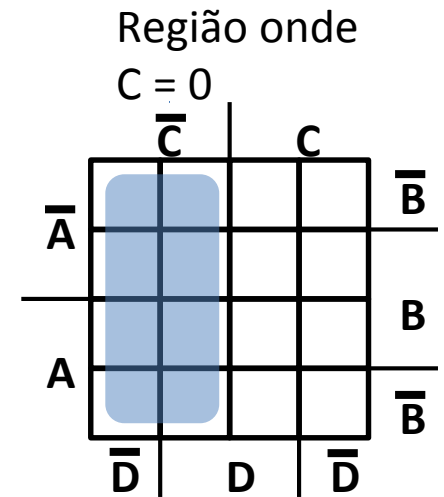
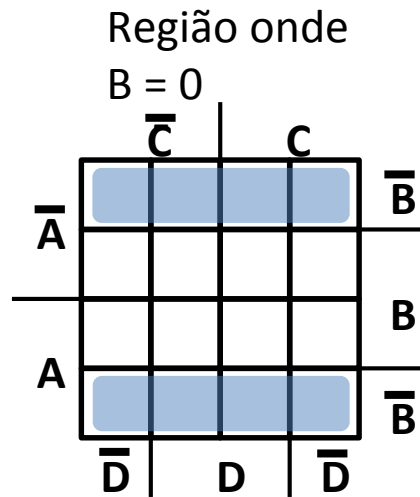
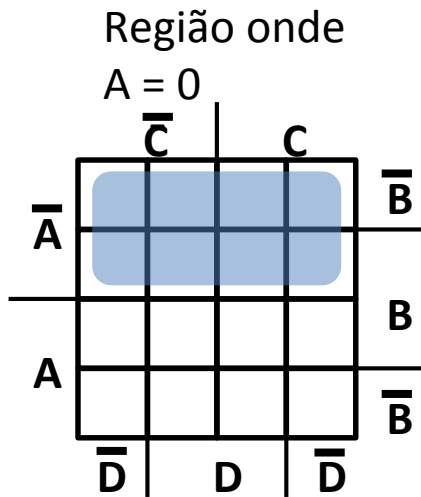
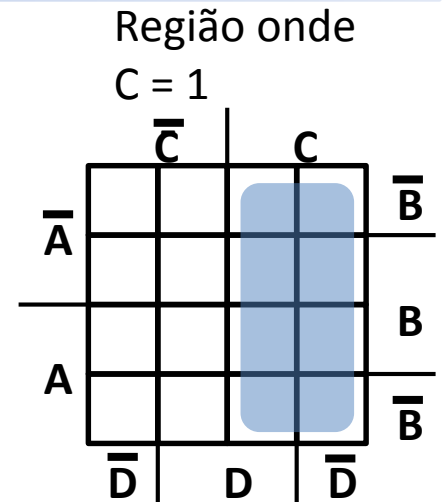
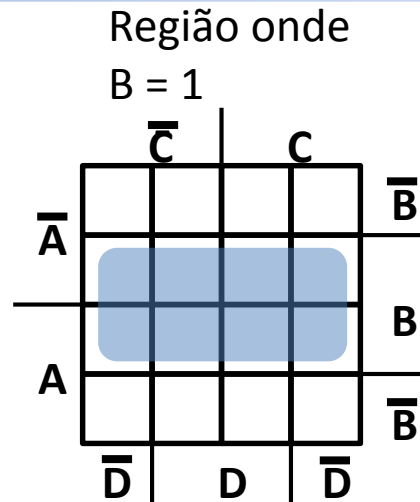
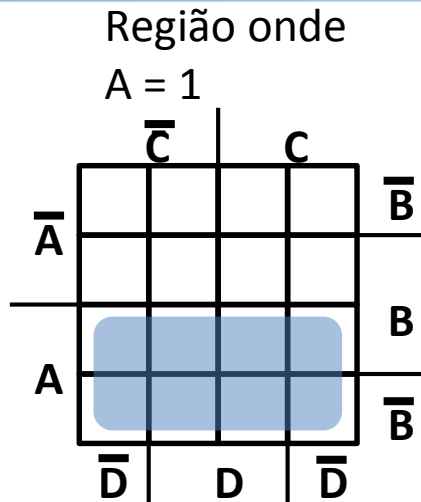


Região onde

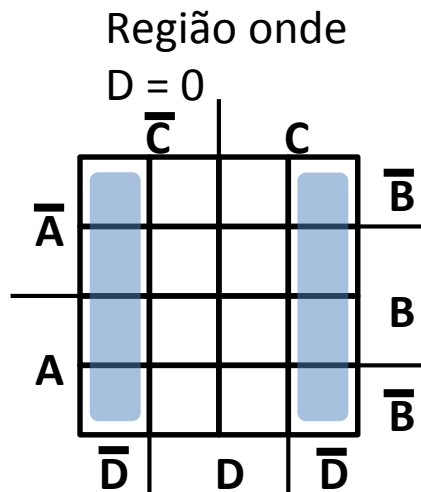
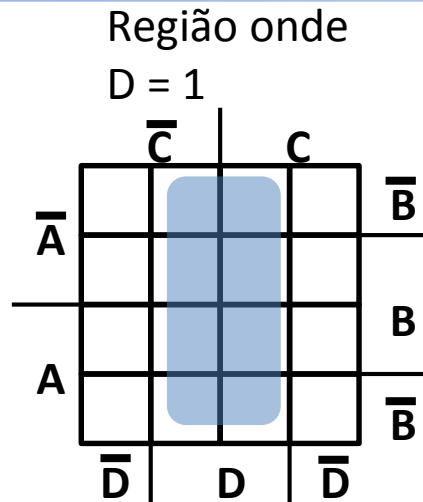
$$C = 0$$



Mapa- $K_{(4)}$



Mapa- $K_{(4)}$ cont...

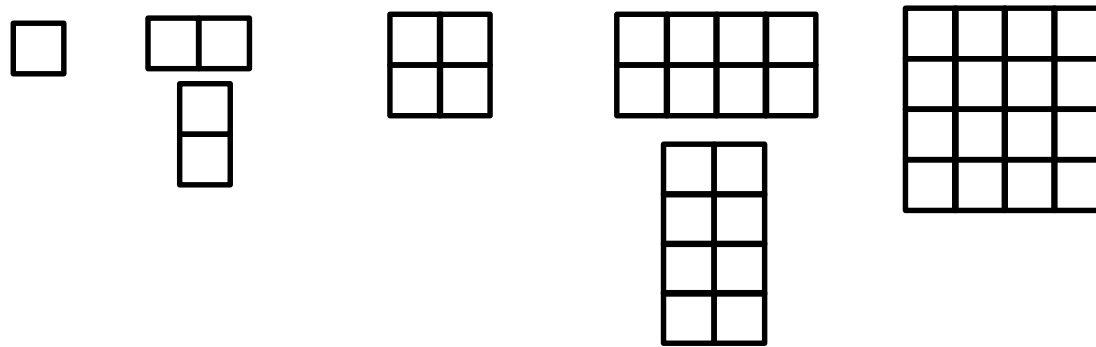


Passos para Simplificação Usando Mapa-K

- Passo 1: Colocar a função na forma de SdP
- Passo 2: Desenhar o mapa-K apropriado para o n° de variáveis;
- Passo 3: Mapear os termos da SdP que possuem saída “1” para o mapa-k
- Passo 4: Agrupar os “1”s do mapa de modo a utilizar todos eles;
- Passo 5: Para cada grupo, manter apenas as variáveis que não variam para nenhum dos “1”

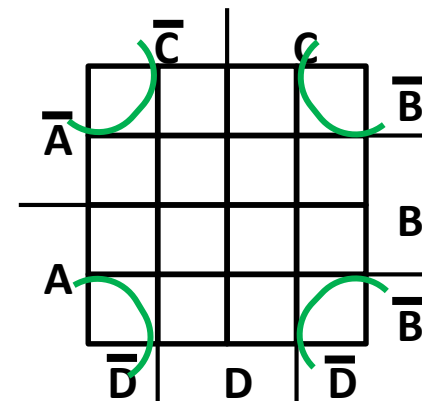
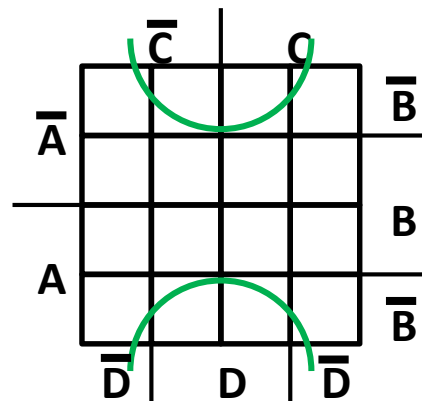
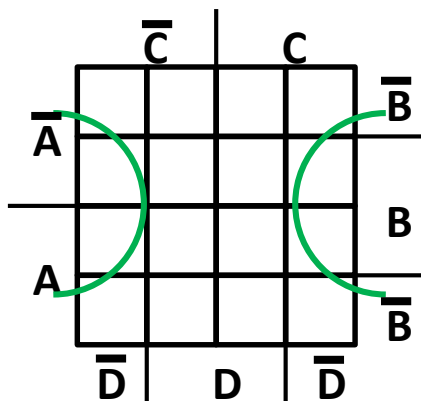
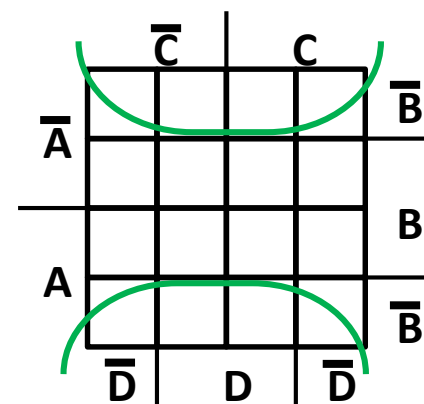
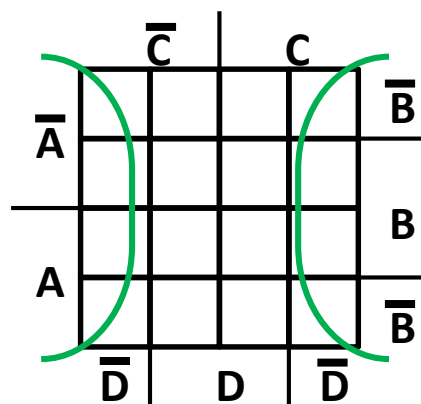
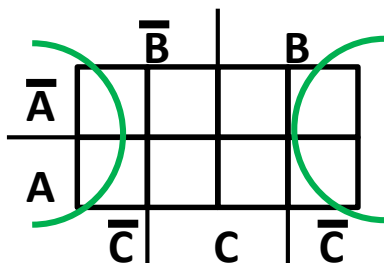
Agrupamento de Termos nos mapas-K

- Pegar o maior número de “1”s no mesmo grupo;



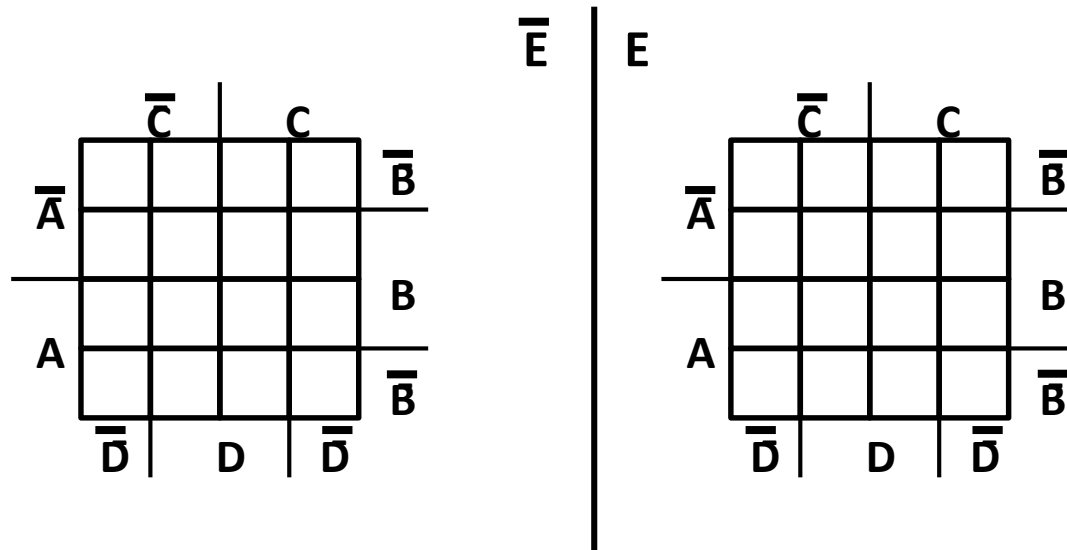
- Na realidade, agrupa-se, segundo a geometria acima visando juntar termos que possuem variáveis em comum.
- Note, no entanto, que os mapas-K se curvam sobre si mesmos. Desta forma é possível aplicar a mesma geometria considerando os mapas-K como espaços hipercurvos.

Agrupamento de Termos nos mapas-K



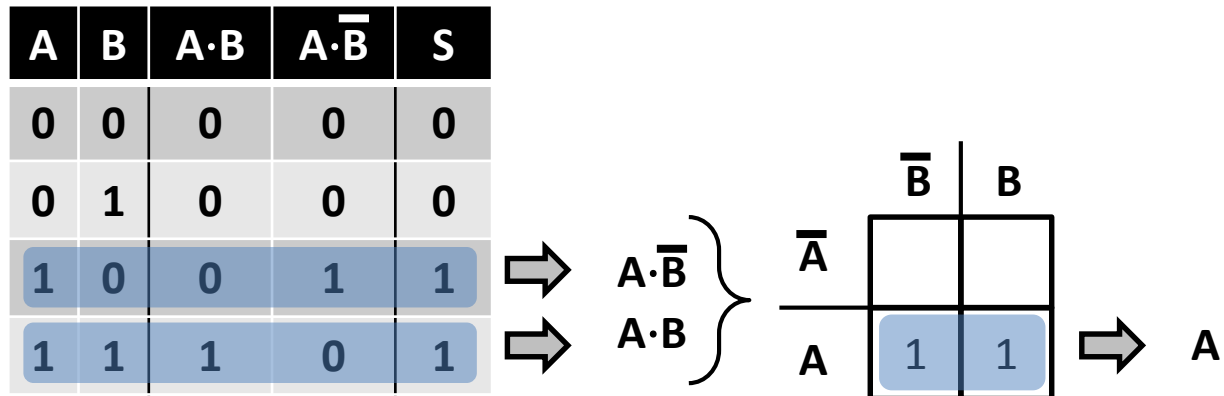
Mapa- $K_{(5)}$

- Mapa- $K_{(4)}$ “dobrado”



Exemplo Mapa-K₂

- $F(A,B) = A \cdot B + A \cdot \bar{B}$



Exemplo Mapa- K_3

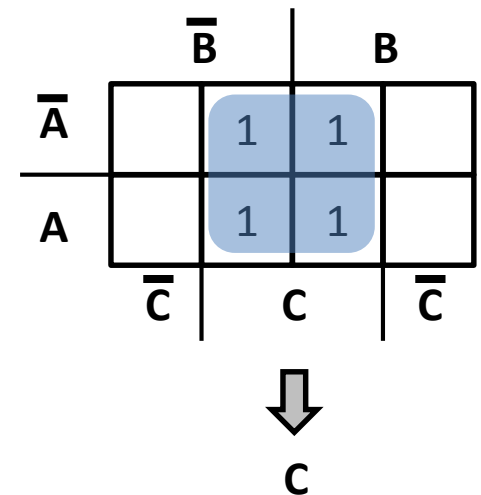
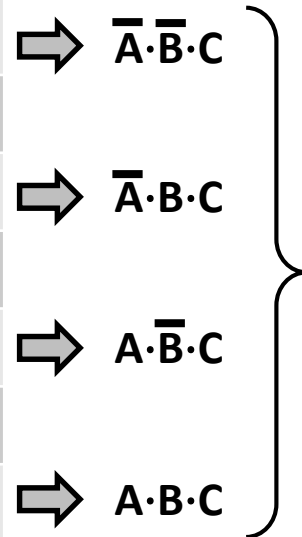
Exercício: Monte o Mapa de Karnaugh para a expressão:

- $F(A,B,C) = (\bar{A} \cdot C) + (A \cdot \bar{B} \cdot C) + (A \cdot B \cdot C)$

Exemplo Mapa-K₃

- $F(A,B,C) = (\bar{A} \cdot C) + (A \cdot \bar{B} \cdot C) + (A \cdot B \cdot C)$

A	B	C	$\bar{A} \cdot C$	$A \cdot \bar{B} \cdot C$	$A \cdot B \cdot C$	S
0	0	0	0	0	0	0
0	0	1	1	0	0	1
0	1	0	0	0	0	0
0	1	1	1	0	0	1
1	0	0	0	0	0	0
1	0	1	0	1	0	1
1	1	0	0	0	0	0
1	1	1	0	0	1	1



Representação Alternativa

- Há uma forma alternativa para representação;
- Mais fácil de mapear a partir da tabela verdade;
- Não requer a forma em soma de produto.

A	B	C	$\bar{A} \cdot C$	$A \cdot \bar{B} \cdot C$	$A \cdot B \cdot C$	S
0	0	0	0	0	0	0
0	0	1	1	0	0	1
0	1	0	0	0	0	0
0	1	1	1	0	0	1
1	0	0	0	0	0	0
1	0	1	0	1	0	1
1	1	0	0	0	0	0
1	1	1	0	0	1	1

⇒ $\bar{A} \cdot \bar{B} \cdot C$

⇒ $\bar{A} \cdot B \cdot C$

⇒ $A \cdot \bar{B} \cdot C$

⇒ $A \cdot B \cdot C$

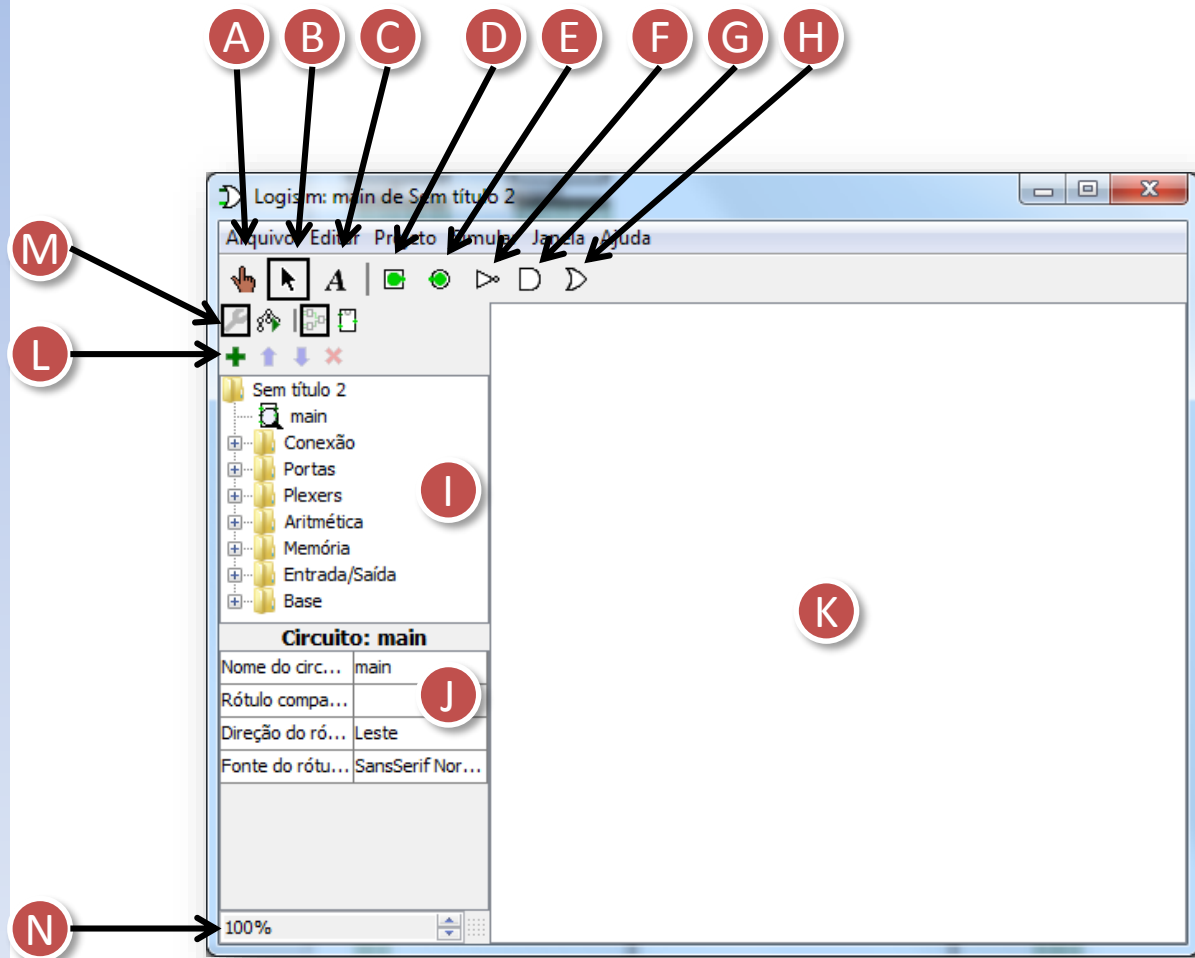
		BC			
A		00	01	11	10
0			1	1	
1			1	1	

⇒ C

LogiSim

- Ferramenta para simulação de Sistemas Digitais;
- Possível simular desde sistemas muito pequenos tal como uma porta lógica, quanto muito grandes, tais como um processador;
- <http://sourceforge.net/projects/circuit/>

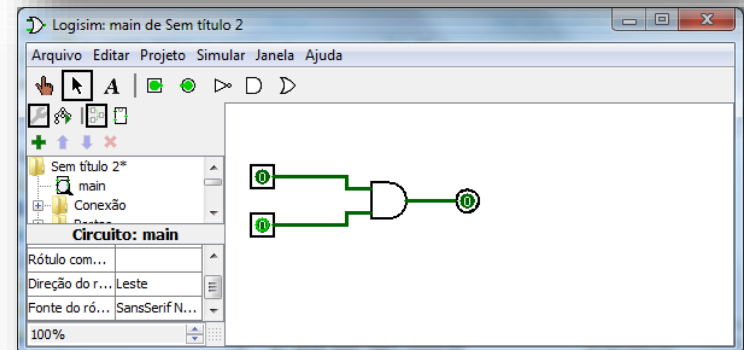
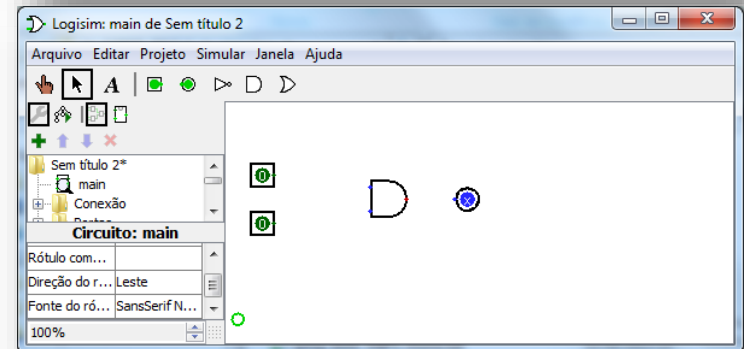
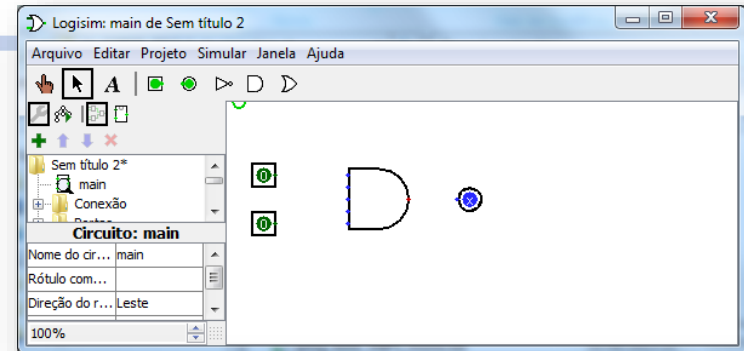
LogiSim: Ferramentas



- A. Alterar Valores
- B. Editar Conexões / Seleção
- C. Ferramenta de Texto
- D. Acrescentar entrada
- E. Acrescentar saída
- F. Acrescentar NOT
- G. Acrescentar AND
- H. Acrescentar OR
- I. Árvore de Bibliotecas
- J. Atributos
- K. Área de Projeto
- L. Adicionar/remover Subcircuitos
- M. Visões do circuito
- N. Zoom













Projetando um simples Circuito

- Selecione o objeto desejado e clique na posição desejada na área do projeto;
- Portas lógicas são adicionadas com cinco entradas e em tamanho grande por definição;
- Para ligar dois pontos basta clicar no ponto A e arrastar o mouse clicado até o ponto B.















Bibliotecas










Conexão

-  Distribuidor
-  Pino
-  Ponta de prova
-  Túnel
-  Resistor para ajuste
-  Clock
-  1 - Constante
-  Fonte
-  Terra
-  Transistor
-  Porta de Transmissão
-  Extensor de bits











Portas

-  Porta NOT
-  Buffer
-  Porta AND
-  Porta OR
-  Porta NAND
-  Porta NOR
-  Porta XOR
-  Porta XNOR
-  Paridade ímpar
-  Paridade par
-  Buffer controlado
-  Inversor controlado

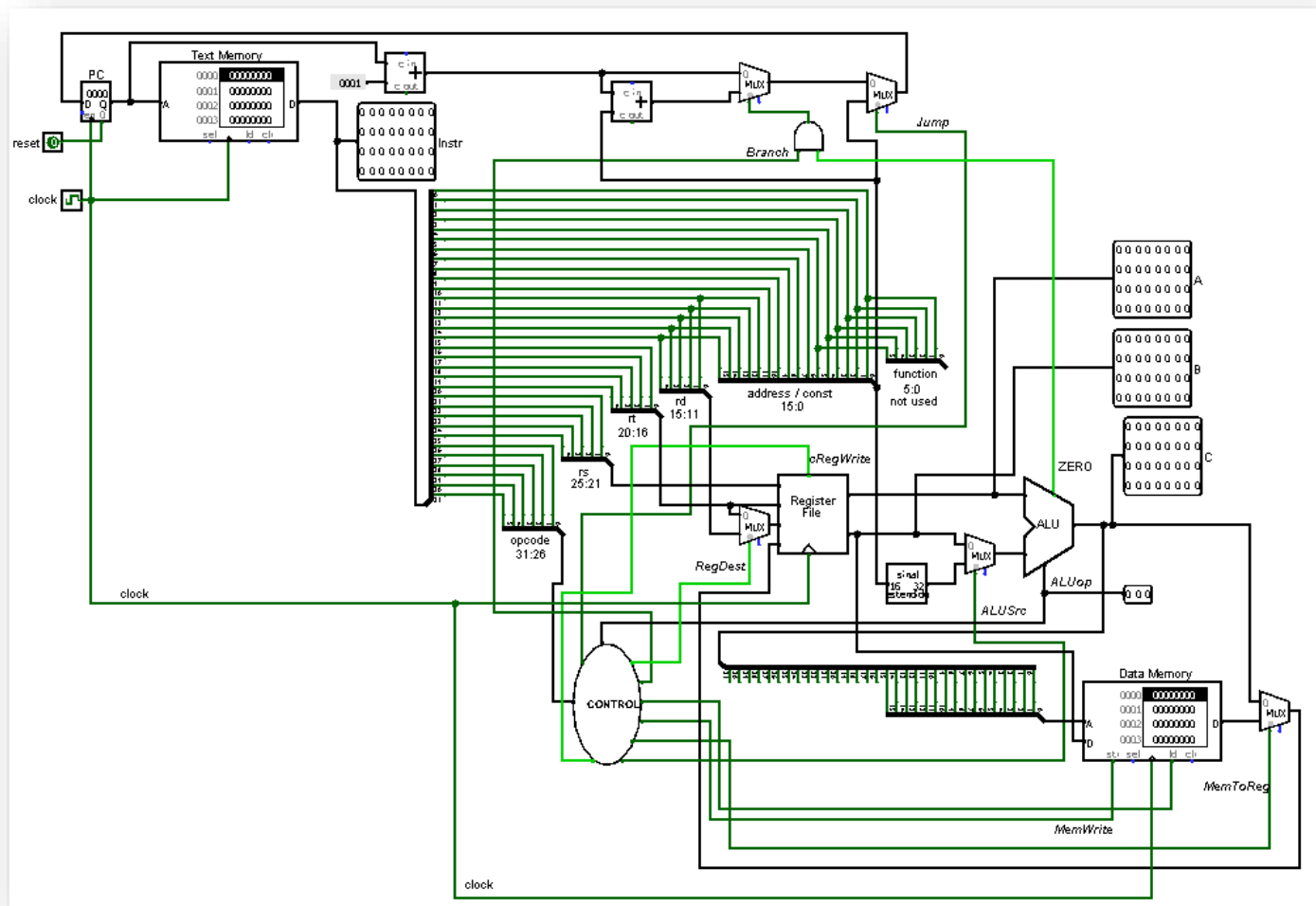
Aritmética

-  Somador
-  Subtrator
-  Multiplicador
-  Divisor
-  Negador
-  Comparador
-  Deslocador
-  Contador de bits
-  Indexador de bits

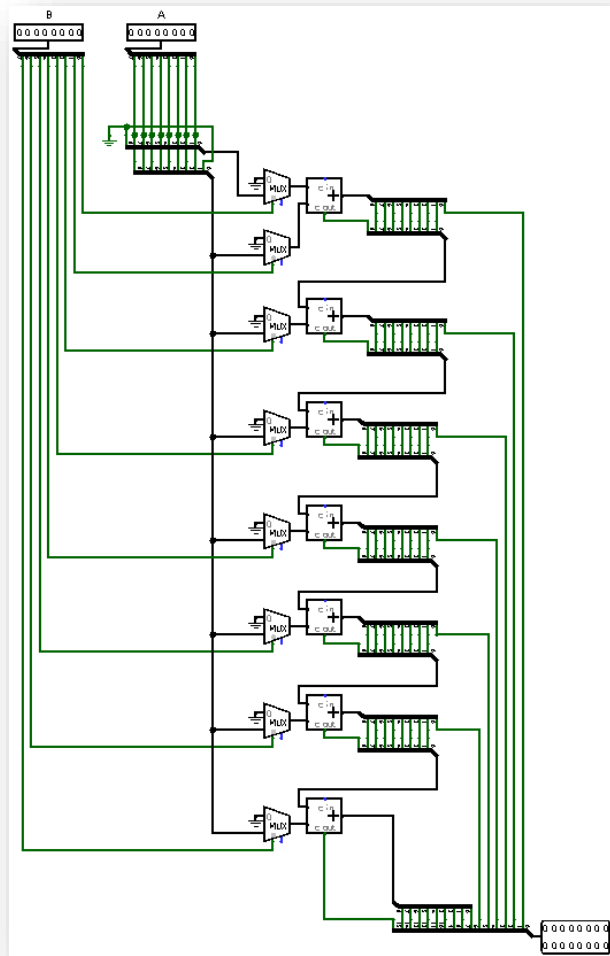
Memória

-  Flip-Flop tipo D
-  Flip-Flop tipo T
-  Flip-Flop tipo JK
-  Flip-Flop tipo SR
-  Registrador
-  Contador
-  Registrador de deslocamento
-  Gerador de valor aleatório
-  RAM
-  ROM

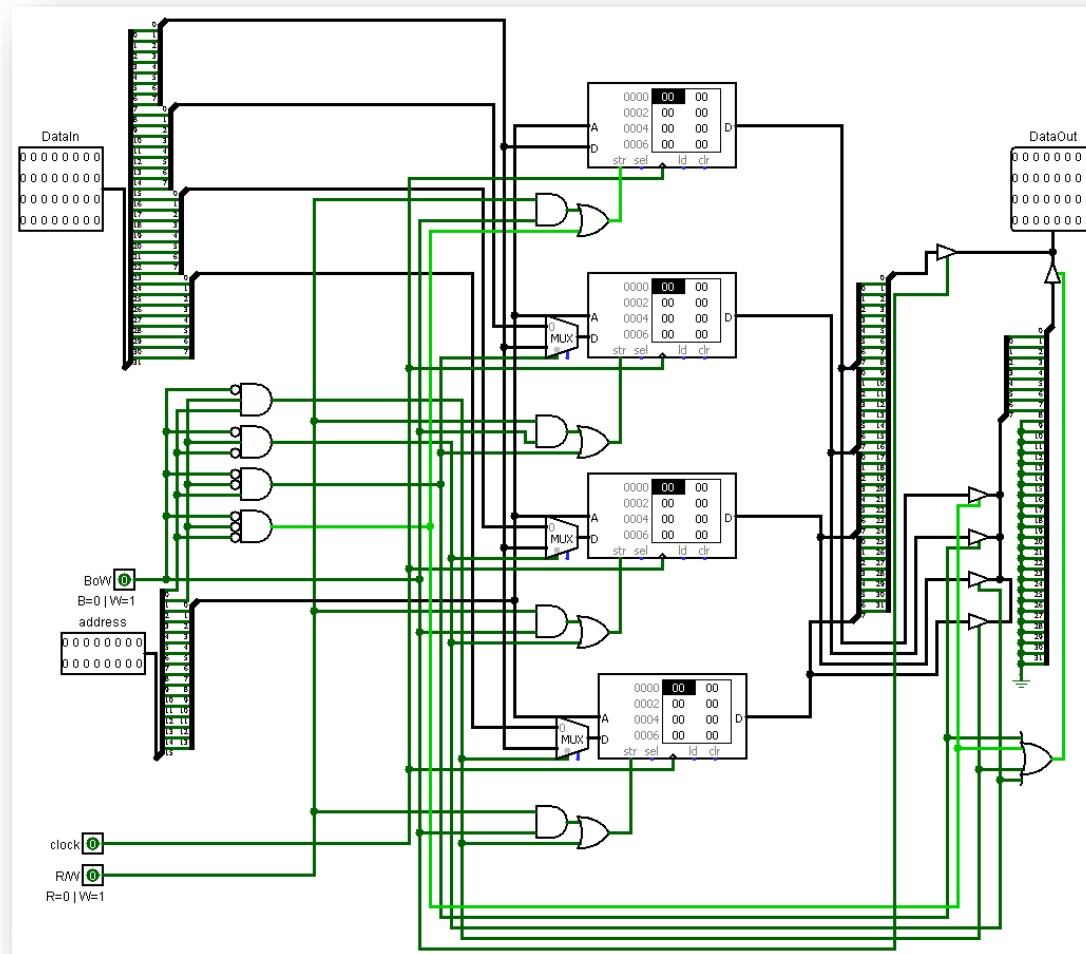
Exemplo: Processador MIPS



Exemplo: Multiplicador

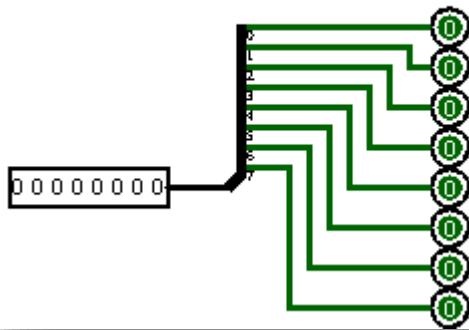


Exemplo: Banco de Memória

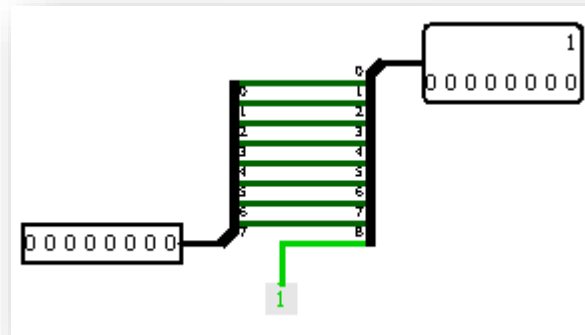
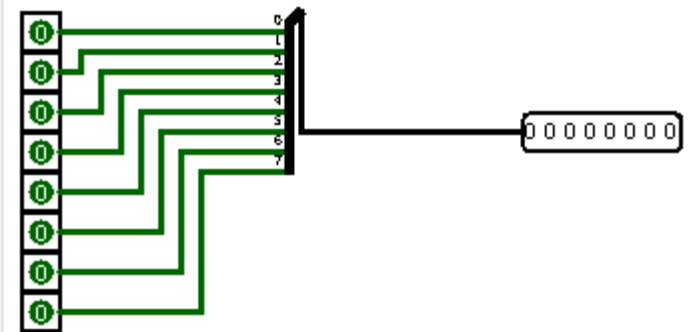


Barramentos e Distribuidores

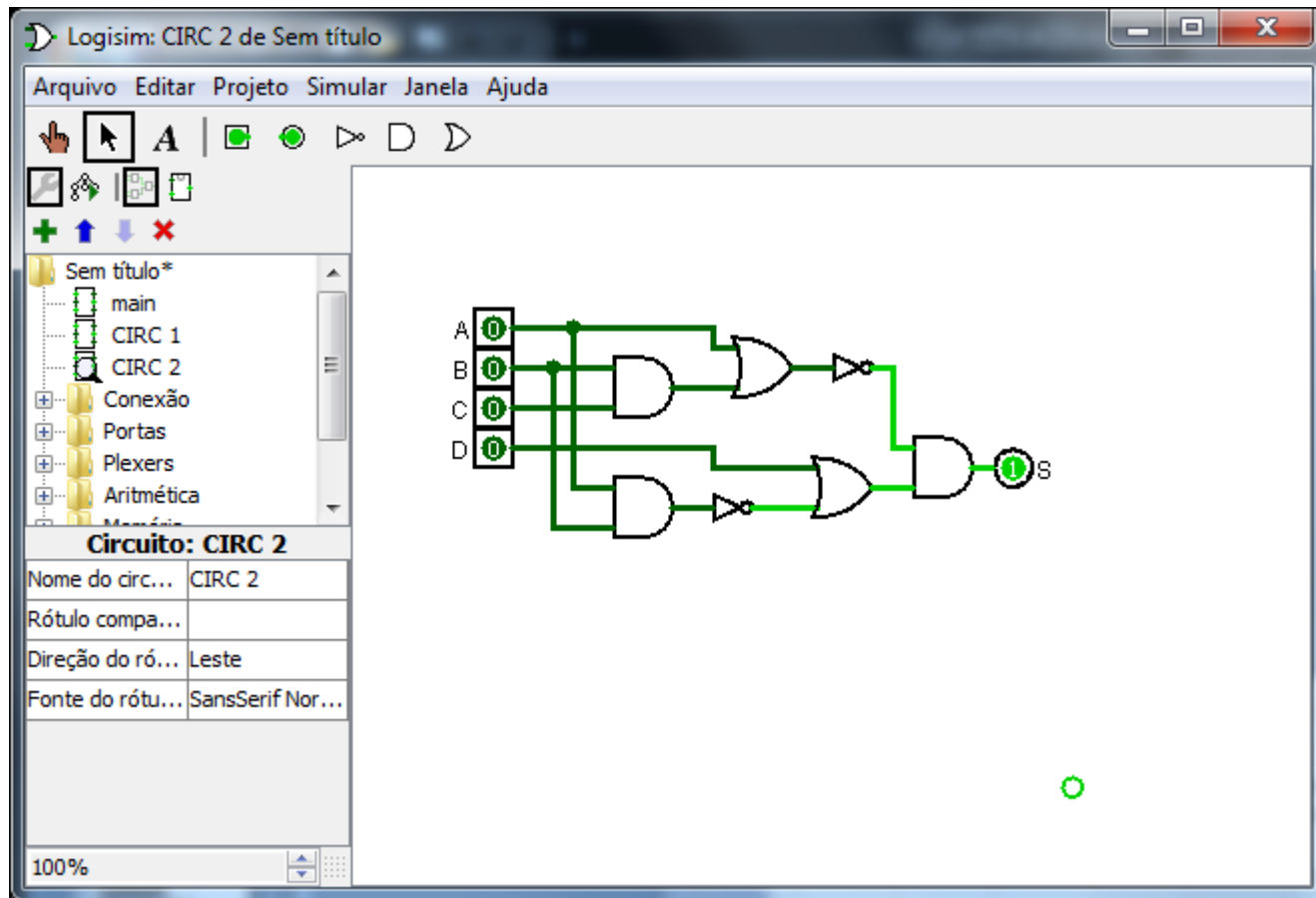
Distribuidor 8->(a,b,c,d,e,f,g,h,i)



Distribuidor (a,b,c,d,e,f,g,h,i)->8



Passo 1: Construa o Circuito a ser Simplificado



Expressão do Circuito

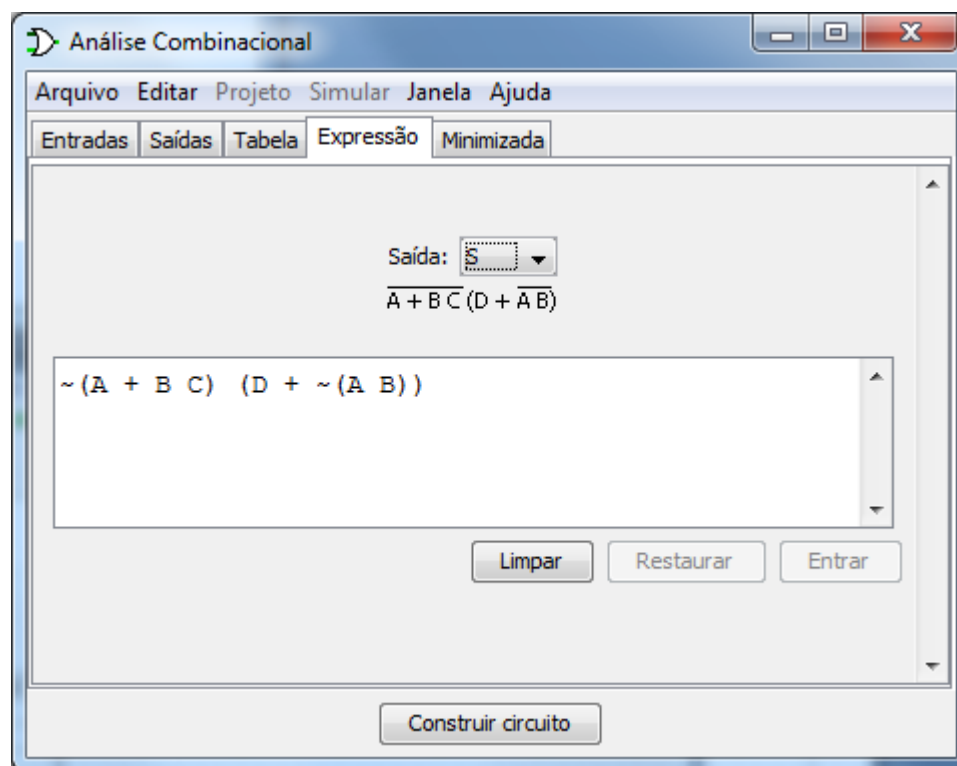
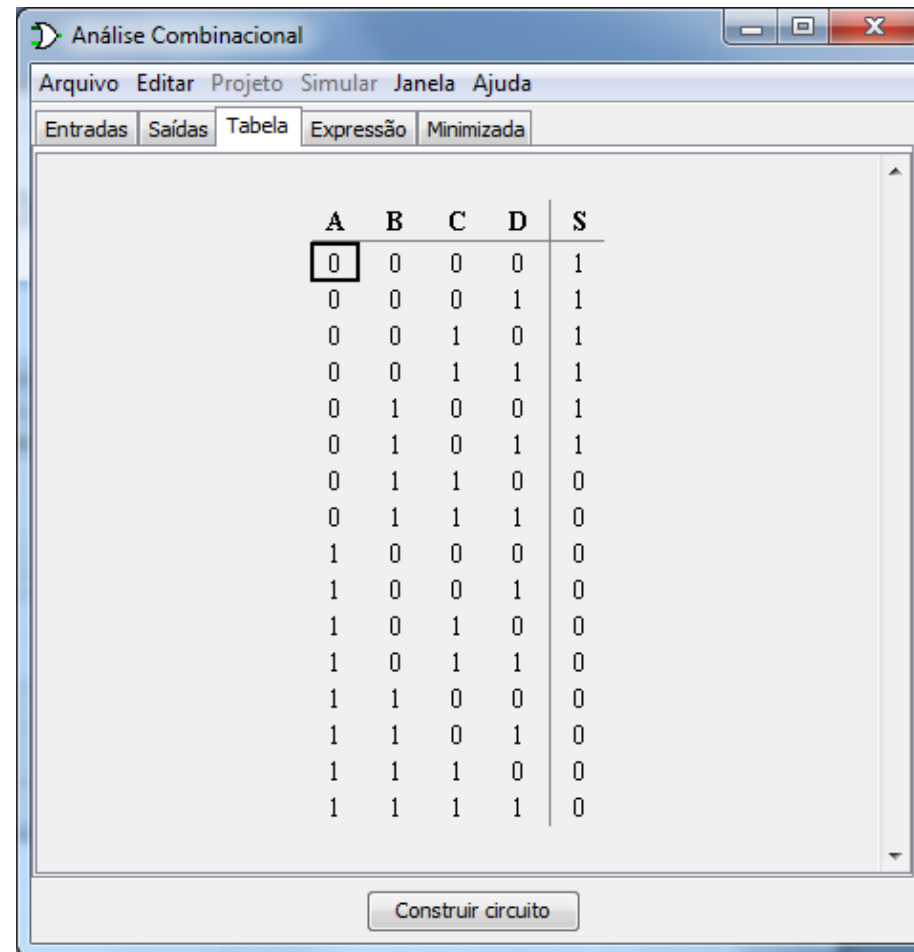


Tabela Verdade do Circuito



Análise Combinacional

Arquivo Editar Projeto Simular Janela Ajuda

Entradas Saídas Tabela Expressão Minimizada

A	B	C	D	S
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Construir circuito

Simplificação Via Mapa-K

Análise Combinacional

Arquivo Editar Projeto Simular Janela Ajuda

Entradas Saídas Tabela Expressão Minimizada

Saída: S

Formato: Soma de produtos

C, D

	00	01	11	10
00	1	1	1	1
01	1	1	0	0
11	0	0	0	0
10	0	0	0	0

A, B

$\bar{A}\bar{B} + \bar{A}C$

Tomar como expressão

Construir circuito

Análise Combinacional

Arquivo Editar Projeto Simular Janela Ajuda

Entradas Saídas Tabela Expressão Minimizada

Saída: S

Formato: Produto das somas

C, D

	00	01	11	10
00	1	1	1	1
01	1	1	0	0
11	0	0	0	0
10	0	0	0	0

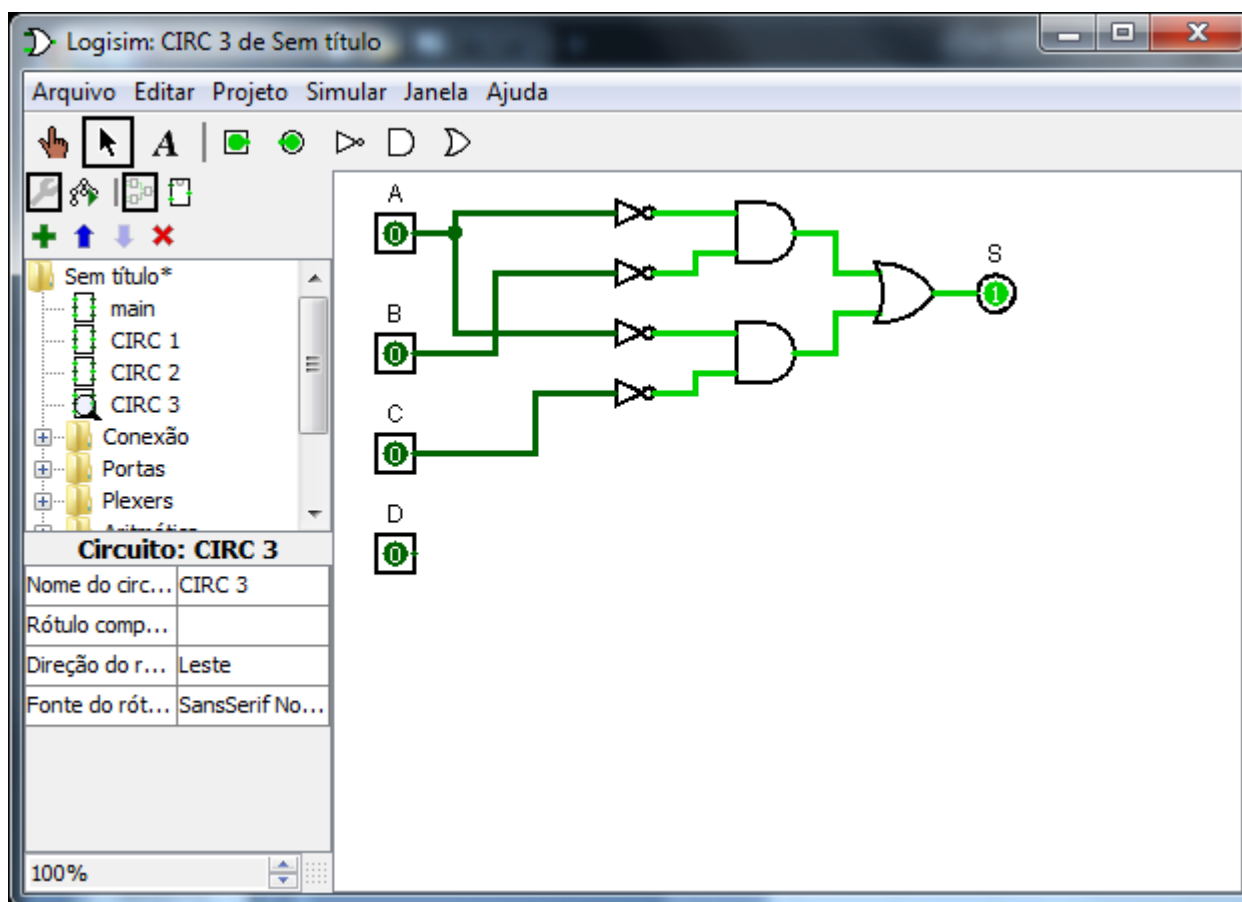
A, B

$(\bar{B} + \bar{C})\bar{A}$

Tomar como expressão

Construir circuito

Simplificação Via Mapa-K



Exercício

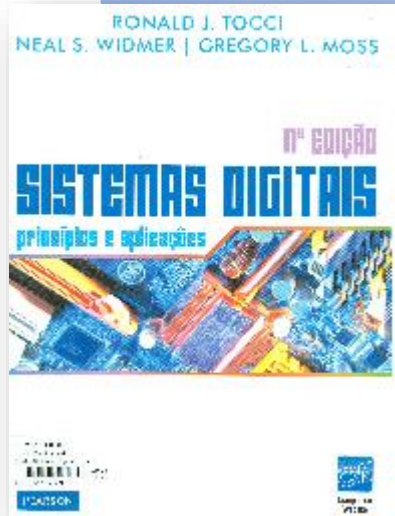
- Construa a tabela verdade e simplifique via diagrama de Veitch-Karnaugh a seguinte expressão:

$$F(A,B,C,D,E)=A\bar{B}\bar{D}+\bar{B}\bar{C}\bar{D}+\bar{B}\bar{C}\bar{E}+\bar{A}CDE+BDE$$

Pro Lar

- Leitura (Tocci): 4.5 (pp. 112 – 121)
- Leitura (Capuano): 4.9 – 4.9.3 (pp. 104-128)
- Exercícios (Tocci): $E = \{4.11 – 4.19\}$
- Exercícios (Capuano): $E = \{4.9.2.2, 4.9.3.2\}$

Bibliografia Comentada



- TOCCI, R. J., WIDMER, N. S., MOSS, G. L. **Sistemas Digitais – Princípios e Aplicações.** 11ª Ed. Pearson Prentice Hall, São Paulo, S.P., 2011, Brasil.



- CAPUANO, F. G., IDOETA, I. V. **Elementos de Eletrônica Digital.** 40ª Ed. Editora Érica.
- São Paulo. S.P. 2008. Brasil.