

# Übungsblatt 2 (praktisch) Schaltnetze, Flipflops und Register

Vorlesung: Technische Grundlagen der Informatik 1, Sommersemester 2020

Dozent: Dr.-Ing. Kristian Ehlers

Verwenden Sie für sämtliche in LogicCircuits zu realisierenden Schaltungen die für jede Aufgabe im Moodle vorgegebenen Templates. Laden Sie Ihre Lösungen anschließend wieder im Moodle hoch und evaluieren Sie diese.

## Ziel dieser Übung

In diesem Versuch werden die Kenntnisse über den Entwurf und Realisierungsformen von Schaltnetzen sowie der Aufbau bzw. das Verhalten von Flipflops und Registern vertieft. Zudem lassen wir die diskreten Transistoren hinter uns und benutzen ausschließlich Logikgatter der Serie 74xx.

Zuerst wird eine Schaltnetz anhand einer konkreten Problemstellung entworfen, unter bestimmten Bedingungen minimiert, mit <u>LogicCircuits</u> simuliert und letztlich mit Hilfe der Hardwarebeschreibungssprache VHDL beschrieben, um es auf einem FPGA zu realisieren. Der zweite Teil dieser Übung befasst sich mit dem Basis-Flipflop (RS-FF) und dem Entwurf eines flankengesteuerten D-FF. Anschließend wird ein Lauflicht auf Basis eines Schieberegisters aus D-FFs entworfen.

#### 1. Trip-Genie

Der Besitzer einer kleinen Firma, die einige Außenmitarbeiter (Vertreter) beschäftigt, die insgesamt die vier Städte Hooterville, Mayberry, Mt. Pilot und Siler City bereisen müssen, hat folgendes Problem.

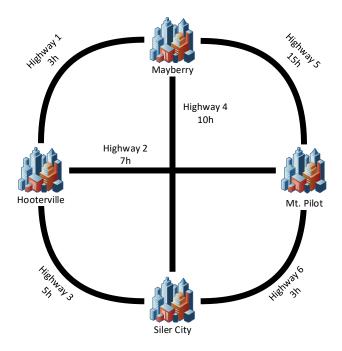


Abbildung 1: Die vier Städte und deren Verbindungshighways

Seine Vertreter wählen oft (zu oft) eine schlechte Route von Stadt zu Stadt aus und verbringen deswegen mehr Zeit auf der Straße als bei den Kunden. Er hat deswegen extra eine Karte angefertigt, die die Verbindungswege zwischen den Städten und die dafür nötigen Zeiten aufzeigt, vgl. Abbildung 1. Er möchte

nun ein kleines, tragbares Gerät, das jeder seiner Vertreter mitnehmen kann und ihm die schnellste



Abbildung 2: Grafischer Entwurf des TripGenie

Verbindung zwischen den Städten anzeigt. Dafür wurde sogar der grafische Entwurf aus Abbildung 2 angefertigt, der die Benutzungsoberfläche des Trip-Genie zeigt. Das Trip-Genie hat vier Schalter (einen für jede Stadt) und sechs LEDs (eine für jeden Highway). Der Vertreter schaltet zwei der vier Stadt-Schalter, um Start und Ziel seiner Reise anzuzeigen. Daraufhin aktiviert das Trip-Genie genau die LEDs für die Highways, welche auf der kürzesten Verbindung zwischen den beiden Städten liegen. Ihre Aufgabe besteht nun darin, die interne Schaltung des TripGenie zu realisieren.

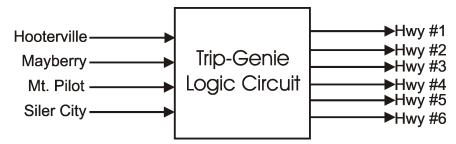


Abbildung 3: Eine High-Level-Darstellung des Trip-Genie mit seinen vier binären Ein- und sechs binären Ausgängen.

#### Aufgaben

- a) Entwerfen Sie ein Schaltnetz für die Realisierung des TripGenies in Form einer Wahrheitstafel. Als Eingaben dienen die Städte (H Hootervillw, M Mayberry, P Mt. Pilot, S Siler City) und als Ausgaben die einzelnen Highways ( $H_1,...,H_6$ ), was auch der High-Level-Darstellung aus Abbildung 3 entnommen werden kann.
- b) Leiten Sie die einzelnen Schaltfunktionen der Highways als disjunktive Minimalformen her.
- c) Leider stehen Ihnen nur vier 74LS08 (4xUND; entspricht insgesamt 16 UND) Bausteine sowie ein 74LS32 (4xODER) Baustein zur Verfügung. Formen Sie Ihre Schaltfunktionen unter Ausnutzung des Distributiv-Gesetzes und der Verwendung von Koppeltermen (Terme, die in mehreren Schaltfunktionen vorkommen) solange um, bis eine Realisierung des Schaltnetzes mit der gegebenen Hardware möglich ist.
- d) Entwerfen Sie einen Verdrahtungsplan für das Schaltnetz, indem Sie Abbildung 4 entsprechend ergänzen. Gehen Sie davon aus, dass Ihnen die Eingänge auch invertiert zur Verfügung stehen.
- e) Simulieren Sie die umgeformte Variante des TripGenie aus Teilaufgabe c) mit Hilfe von LogicCircuits.
- f) Ergänzen Sie den im Moodle in der Aufgabe gegebenen VHDL-Code um ihr Schaltnetz. Verwenden Sie dabei die gegebenen Strukturen sowie die case-when Direktive.

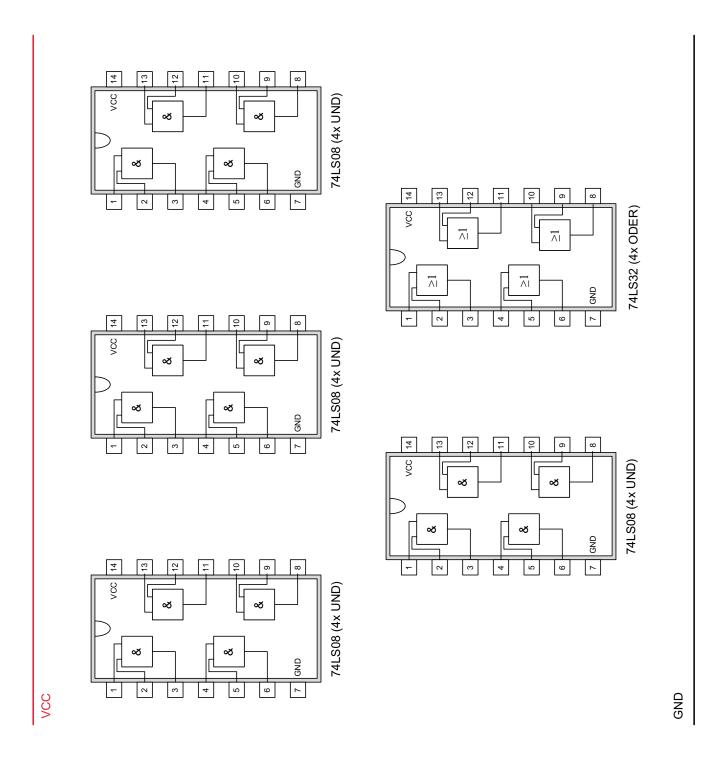


Abbildung 4: Verdrahtungsplan für das Schaltnetz

Auf Aufbau und Test mit den ICs sowie die Realisierung auf dem FPGA muss hier leider verzichtet werden, jedoch wird dies teilweise im Übungs-Meeting und im Video-Tutorial zu dieser Übung gezeigt werden.

## 2. Negativ einflankengesteuertes D-Flipflop

Sie haben in der Vorlesung bereits ein positiv einflankengesteuertes D-FF kennengelernt. In dieser Aufgabe sollen Sie nun ein negativ einflankengesteuertes D-FF aus NAND-Gattern aufbauen.

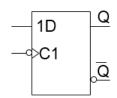


Abbildung 5: Negativ einflankengesteuertes D-Flipflop

#### Aufgaben

- a) Geben Sie die Schaltung eines negativ einflankengesteuerten D-FF an. Ihnen stehen acht NAND-Gatter (2x7400) sowie sechs NOT Gatter (1x7404) zur Verfügung.
- b) Simulieren und testen Sie die Schaltung in LogicCircuits.

Auf Aufbau und Test mit den ICs muss hier leider verzichtet werden, jedoch wird dies im Video-Tutorial zu dieser Übung gezeigt werden.

## 3. Lauflicht mit Schieberegister

Als Letztes soll in dieser Aufgabe ein Lauflicht realisiert werden. Ein Lauflicht ist eine Reihe an LEDs, bei denen mit jedem Takt die jeweils leuchtenden LEDs durch die Reihe "durchwandern" (Abbildung 6). Die LEDs sind an die Ausgänge eines Schieberegisters angeschlossen. Das Schieberegister besteht aus D-Flipflops und hält den aktuellen Zustand des Lauflichts. Mit jedem Takt wird das Schieberegister um 1 Bit geshifted (Ringshift).

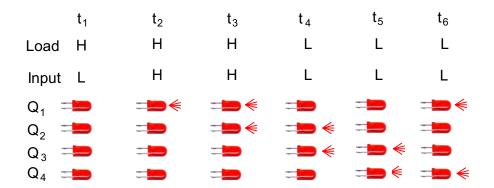


Abbildung 6: Beispielverhalten des Lauflichts

Das Lauflicht soll zwei Betriebsarten haben:

- LOAD = FALSE

Das Schieberegister führt bei jeder steigenden Taktflanke einen Ringshift rechts um 1 Bit durch.

LOAD = TRUE

Das 1. Flipflop (D1) des Schieberegsiters liest seinen Zustand vom Taster "Input". Alle anderen Flipflops führen wie in der vorigen Betriebsart einen Ringshift rechts durch.

Die Betriebsart soll durch einen Taster LOAD eingestellt werden können. Sehen Sie ferner einen Taster CLEAR zum Zurücksetzen aller Flipflops vor.

#### Aufgaben

- a) Simulieren und testen Sie das Lauflicht in <u>LogicCircuits</u>. Nutzen Sie folgende Bauteile:
  - Vier D-Flipflops
  - o Lampen zur Visualisierung des Lauflichts
  - o Taster für "LOAD", "INPUT", "CLEAR" und "CLK"
  - o Einen 2:1 MUX
- b) Zeichnen Sie einen Verdrahtungsplan in die gegebene Vorlage (Abbildung7). Ihnen stehen nur die abgebildeten Bausteine zur Verfügung.

\/+

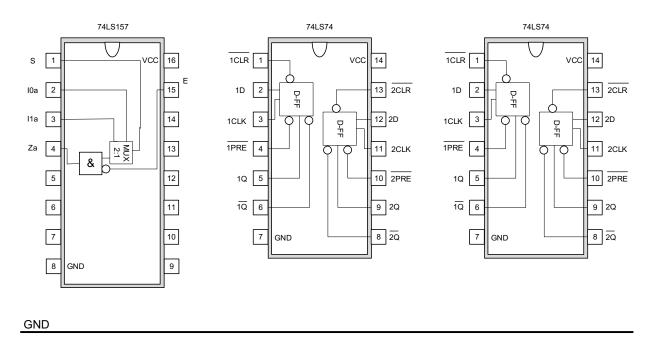


Abbildung7: Verdrahtungsplan für das Lauflicht

Auf Aufbau und Test mit den ICs muss hier leider verzichtet werden, jedoch wird dies im Video-Tutorial zu dieser Übung gezeigt werden.

#### Speicherung der Lösungen in den virtuellen Maschinen

Melden Sie sich auf der von uns für Sie bereitgestellten virtuellen Maschine an und legen Sie Ihre Lösungen in Ihrem home-Verzeichnis (unter Dieser PC) ab. Nur dort abgelegte Dateien werden dauerhaft gespeichert. Testen Sie weiterhin die Zusammenarbeit im Kollaborationsmodus (siehe Video-Tutorial zu der Nutzung des VM-Servers). Sollten Sie es nicht vor Ihrem Termin der ersten Praktischen Übung schaffen, laden Sie die Dateien bitte direkt zu Beginn des Zeitslots Ihrer ersten Praktischen Übung vor Ihrem Meeting mit dem Tutor hoch.