

Musterlösung Übungsblatt 6

RT-Ebene, Operations- und Steuerwerke

Vorlesung *Technische Grundlagen der Informatik 1*, Sommersemester 2020

Erstellt von Dr.-Ing. Kristian Ehlers

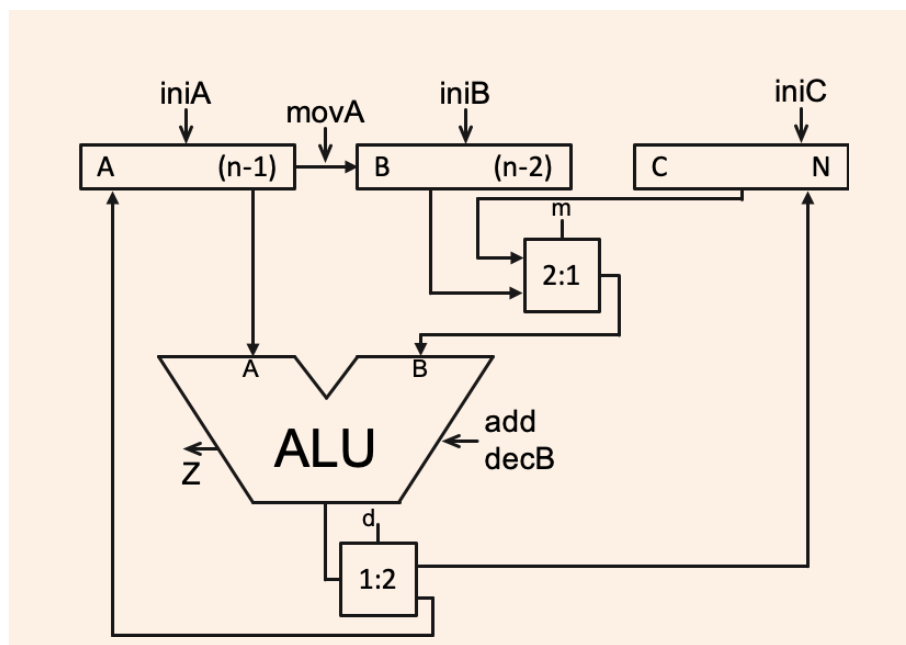
Aufgabe 1 Rechenwerk und Registransferebene

Die Fibonacci-Zahlen werden mit Hilfe der folgenden mathematischen Vorschrift gebildet:

$$a(1) = 1, a(2) = 1, a(n) = a(n-1) + a(n-2) \text{ für } n > 2$$

(a) Rechenwerk

Skizzieren Sie ein Rechenwerk, welches die Berechnung der Fibonacci-Zahlen ermöglicht. Es soll die drei Register A,B und C besitzen. Das Register A dient als Akkumulator und zum Speichern des Wertes $a(n)$ bzw. $a(n-1)$. Das Register B enthält den Wert $a(n-2)$ und C dient als Zähler. Geben Sie die notwendigen Rechenoperationen der ALU an.



(b) Abfolge von RT-Anweisungen

Geben Sie eine Abfolge von Registertransferdirektiven an, die die einzelnen Registerwerte initialisiert und anschließend die Berechnung der k -ten Fibonacci-Zahl vornimmt. Das Ergebnis sei im Anschluss im Akkumulator zu finden.

```
declare register A(7:0), B(7:0), C(7:0)

INIT: A <- 1, B <- 1, C <- N; # N ist Nummer der Fib-Zahl

      C <- C - 1; # Korrektur der Konstanten, da erste und
      C <- C - 1; # zweite Fib-Zahl fest auf 1 gesetzt sind
                # und N >= 3 gelten soll
LOOP: A <- A + B, B <- A;
      C <- C - 1;
      if (Z = 0) then # solange C nicht 0, zurück zur LOOP
        goto LOOP
      fi;
END:  goto END; # Endlosschleife
```

Zuordnung der Steuersignale zu den RT-Operationen:

```
declare register A(7:0), B(7:0), C(7:0)

INIT: A <- 1, B <- 1, C <- N; {iniA,iniB,iniC}

      C <- C - 1; {decB}

      C <- C - 1; {decB}

LOOP: A <- A + B, B <- A; {add,m,d,movA}
      C <- C - 1; {decB}
      if (Z = 0) then # solange C nicht 0, zurück zur LOOP
        goto LOOP
      fi;
END:  goto END; # Endlosschleife
```

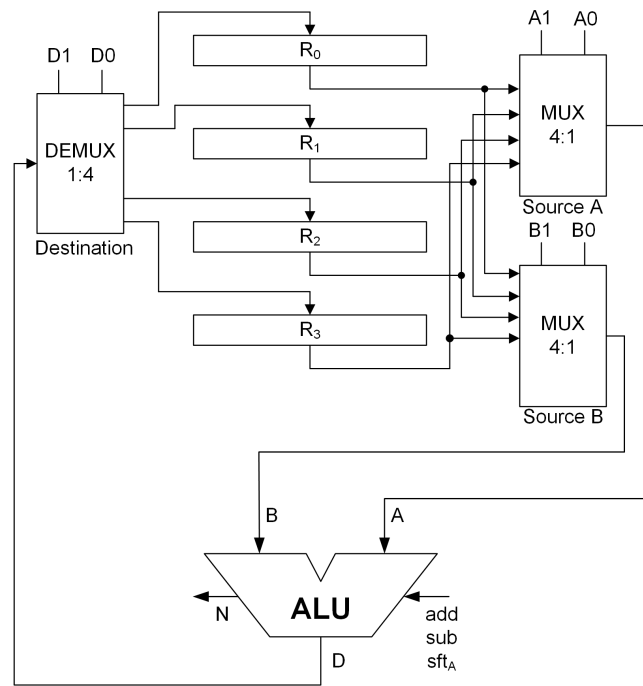


Abbildung 2.1: Operationswerk

Aufgabe 2 Operationswerk aus ALU und Register File

In dieser Aufgabe sollen Sie mithilfe des in Abbildung 2.1 gegebenen Operationswerkes verschiedene Rechenoperationen ausführen. Das Operationswerk besteht aus einer ALU, die je nach Steuersignal (add : $A + B$, sub : $B - A$, sft_A : $A \gg 1$) verschiedene Rechenoperationen mit den Operanden A und B (Register) ausführen kann, das Ergebnis in ein Register (D) schreibt und je nach Ergebnis der Operationen für einen Takt das Kriterium ($N = 1 \rightarrow$ Ergebnis war negativ) ausgibt. Die ALU ist direkt mit einem Registerfile verbunden.

(a) Realisierung von Rechenoperationen - Registertransfnotation

Geben Sie für die folgenden Gleichungen die sequenziell (in mehreren Takten) auszuführenden Registertransferoperationen an, um die entsprechenden Berechnungen auf dem Operationswerk zu realisieren. Nutzen Sie dafür die in der Vorlesung vorgestellte Registertransfnotation.

$$1. R_3 = 2 \cdot (R_0 - R_2) + R_1$$

$$R_3 \leftarrow R_0 - R_2;$$

$$R_3 \leftarrow R_3 + R_3;$$

$$R_3 \leftarrow R_3 + R_1;$$

$$2. R_1 = |R_0 - R_2|$$

$$R_1 \leftarrow R_0 - R_2;$$

if $R_1 < 0$ then

$$R_1 \leftarrow R_2 - R_0;$$

(b) Realisierung von Rechenoperationen - Kontrollsignale

Bestimmen Sie nun die Menge der notwendigen Kontrollsignale, um die einzelnen Registertransferoperationen auf dem Operationswerk auszuführen und ordnen Sie diese der Registertransferoperation zu.

$$1. R_3 = 2 \cdot (R_0 - R_2) + R_1$$

$$R_3 \leftarrow R_0 - R_2; \quad \{D_1, D_0, A_1, \text{sub}\}$$

$$R_3 \leftarrow R_3 + R_3; \quad \{D_1, D_0, A_1, A_0, B_1, B_0, \text{add}\}$$

$$R_3 \leftarrow R_3 + R_1; \quad \{D_1, D_0, A_0, A_1, B_0, \text{add}\}$$

$$2. R1 = |R0 - R2|$$

$R1 \leftarrow R0 - R2; \quad \{D0, A1, \text{sub}\}$

if ($R1 < 0$) then

$R1 \leftarrow R2 - R0; \quad \{D0, B1, \text{sub}\}$

Aufgabe 3 Steuerwerksentwurf

In dieser Aufgabe sollen Sie einige prinzipielle Möglichkeiten kennenlernen, Steuerwerke für das in Abbildung 2.1 gegebene Operationswerk zu erstellen.

(a) Steuerwerk - Zähler

Untersuchen Sie das Steuerwerk in Abbildung 3.2. Bei dieser sogenannten Zählersteuerung wird sequenziell mit dem Takt ein Zählwert erhöht und in Abhängigkeit vom Zählwert werden die Steuersignale durch einen Dekoder erzeugt. Somit kann ein sequenzieller Ablauf einzelner Operationen im Operationswerk realisiert werden. Ermitteln Sie für jeden Takt die erzeugten Steuersignale. Ordnen Sie jedem Takt eine Registertransferoperation zu. Welche Berechnung führt dieses Steuerwerk auf dem Operationswerk aus?

$\{D0, A0, \text{add}\} \quad R1 \leftarrow R0 + R1$

$\{D0, B0, A1, \text{add}\} \quad R1 \leftarrow R1 + R2$

$\{D0, B0, A1, A0, \text{add}\} \quad R1 \leftarrow R1 + R3$

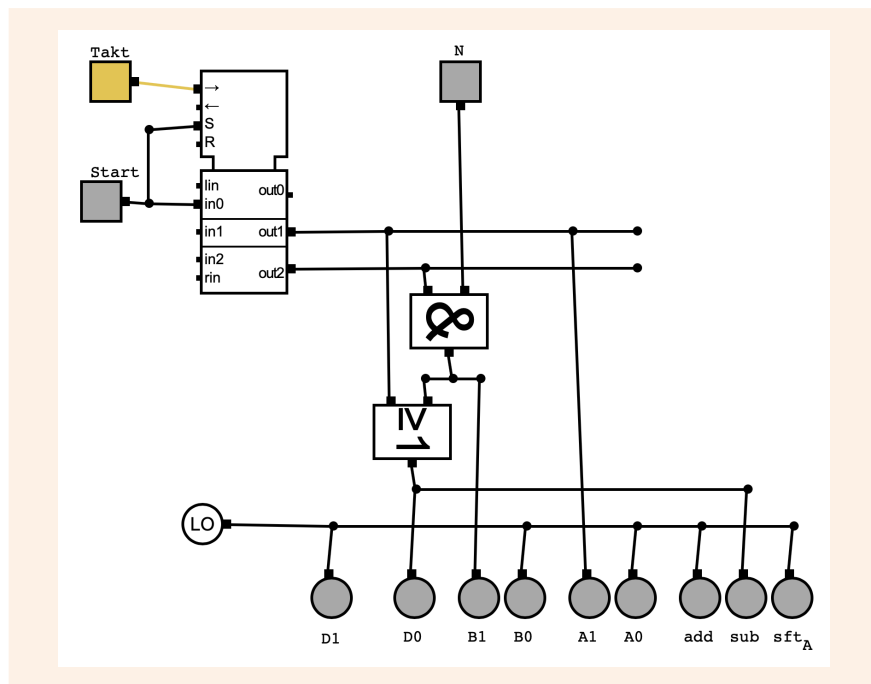
$\{D0, A0, \text{sft}_A\} \quad R1 \leftarrow R1 \gg 1$

$\{D0, A0, \text{sft}_A\} \quad R1 \leftarrow R1 \gg 1$

$(R0+R1+R2+R3)/4$

(b) Steuerwerk - Schieberegister

Im Vergleich zu der Zählersteuerung aus (a) kann man das Erzeugen der Steuersignale auch in Abhängigkeit von dem gesetzten Bit eines Schieberegisters realisieren. Man initialisiert dabei zu Beginn das Schieberegister mit dem Wert 1 und shiftet dieses Bit in jedem Takt unter Nachziehen einer 0 um eine Stelle nach links ($R \leftarrow R \ll 1$). Realisieren Sie in LogicCircuits ein Steuerwerk auf Basis eines Schieberegisters für die Berechnung des Absoluten Betrages aus Aufgabe 2. Dabei bilden neben dem Takt das Start-Signal und das Kriterium N die Eingabe und die Kontrollsignale die Ausgabe.



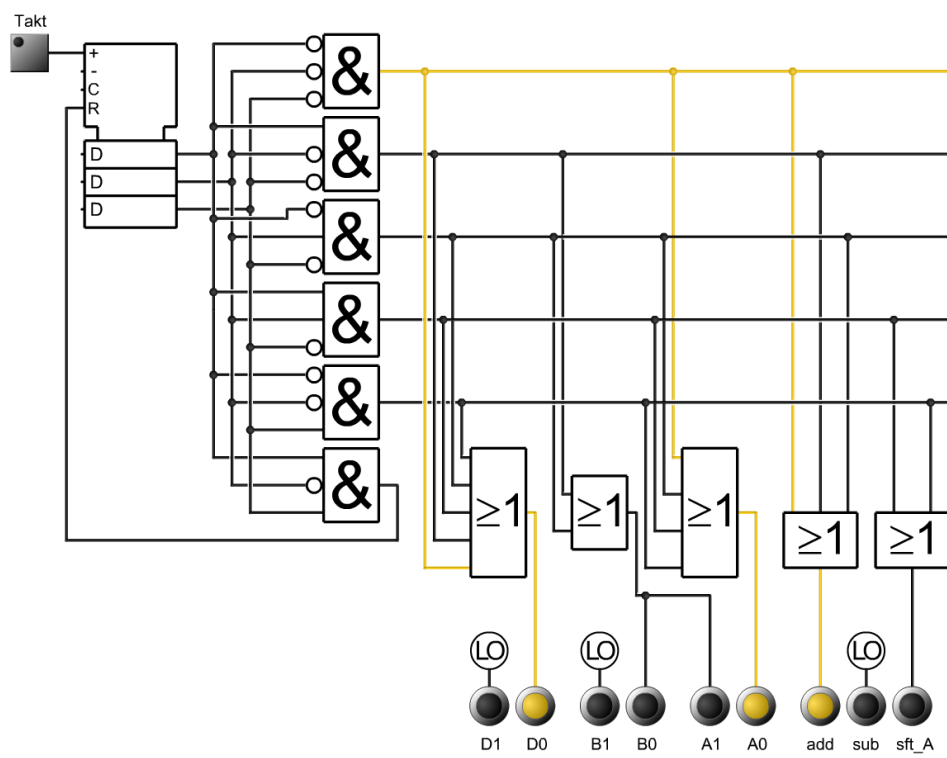


Abbildung 3.2: Steuerwerk mit Zählersteuerung