

**ΠΡΟΓΡΑΜΜΑ ΣΠΟΥΔΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ**

<b>Θεματική Ενότητα</b>	<b>ΠΛΗ 21: Ψηφιακά Συστήματα</b>
<b>Ακαδημαϊκό Έτος</b>	<b>2019 – 2020</b>
<b>Γραπτή Εργασία</b>	<b>#3</b>
<b>Ημερομηνία Παράδοσης</b>	<b>18 ΜΑΡΤΙΟΥ 2020</b>

**ΝΑ ΜΗΝ ΣΥΜΠΕΡΙΛΑΒΕΤΕ ΤΙΣ ΕΚΦΩΝΗΣΕΙΣ**

**Άσκηση 1 [ 15 μονάδες]**

Έστω οι δύο κάτωθι αριθμοί  $X$  και  $Y$  κινητής υποδιαστολής απλής ακρίβειας σε αναπαράσταση IEEE754:

$X = 0\text{-}01111101\text{-}010000000000000000000001$

$Y = 0\text{-}01111101\text{-}0000000000000000000000011$

Θεωρήστε ότι για την εκτέλεση του εκάστοτε πολλαπλασιασμού, πρόσθεσης και αφαίρεσης έχετε διαθέσιμα όσα ψηφία ακρίβειας χρειάζονται ενώ το αποτέλεσμα κάθε πράξης στρογγυλοποιείται και κανονικοποιείται σύμφωνα με το πρότυπο IEEE754 αμέσως μετά την εκτέλεσή της. Εκτελέστε σύμφωνα με το πρότυπο IEEE754 τις κάτωθι 2 ακολουθίες πράξεων:

$$Z_0 = ((X \cdot X) - (Y \cdot Y)), \quad Z_1 = ((X - Y)(X + Y))$$

Ισχύει ότι  $Z_0 = Z_1$  όπως απαιτούν τα μαθηματικά;

**Άσκηση 2 [ 8 μονάδες]**

Βρείτε ποιο είναι το πιο αργό στοιχείο του παρακάτω συστήματος για την εκτέλεση του παρακάτω προγράμματος: ο επεξεργαστής, ο δίαυλος μεταφοράς δεδομένων ή το υποσύστημα του σκληρού δίσκου;

- Το πρόγραμμα εκτελεί συνεχώς αναγνώσεις μπλοκ μεγέθους 64KB και απαιτεί 2 εκατομμύρια κύκλους για την επεξεργασία κάθε μπλοκ.
- Ο κύκλος ρολογιού είναι 2GHz.
- Η μέγιστη ταχύτητα μεταφοράς στον δίαυλο μνήμης είναι 64MB/sec
- Ο χρόνος προσπέλασης για κάθε μπλοκ είναι 9 ms ενώ η μέγιστη ταχύτητα μεταφοράς ανάγνωσης / εγγραφής που υποστηρίζεται από έναν ελεγκτή δίσκου και την αντίστοιχη μονάδα δίσκου είναι 64MB/sec.

**Σημείωση:** Όλες οι ταχύτητες μεταφοράς εκφράζονται σε δυνάμεις του 2 (π.χ 1MB =  $2^{20}$  Bytes).

**Άσκηση 3 [ 7 μονάδες]**

Ας υποθέσουμε ότι έχουμε δύο διαφορετικά συστήματα εισόδου/εξόδου (π.χ. FLASH drive) συνδεδεμένα με έναν επεξεργαστή. Το 1ο έχει ρυθμό μεταφοράς δεδομένων 5KB / second και έχει αρχική καθυστέρηση πρόσβασης 5 second. ενώ το 2ο έχει ρυθμό μεταφοράς δεδομένων 3 KB / second και έχει καθυστέρηση πρόσβασης 4 second. Αν έχουμε να μεταφέρουμε 3MB δεδομένων ποιο από τα δύο συστήματα είναι πιο γρήγορο και κατά ποιο ποσοστό; Αν έχουμε να μεταφέρουμε 3KB δεδομένων ποιο είναι πιο γρήγορο;

**Σημείωση:** Όλες οι ταχύτητες μεταφοράς εκφράζονται σε δυνάμεις του 2 (π.χ 1MB =  $2^{20}$  Bytes).

**Άσκηση 4 [ 15 μονάδες]**

Έστω μια κρυφή μνήμη 2-τρόπων συσχέτισης με χωρητικότητα 4 πλαίσια και μέγεθος του κάθε μπλοκ ίσο με 4 Bytes. Κάθε λέξη είναι 1 Byte. Έστω ότι η κρυφή μνήμη είναι αρχικά κενή και ότι χρησιμοποιεί πολιτική αντικατάστασης LRU. Θεωρήστε τις παρακάτω διευθύνσεις των 8-bits και καταγράψτε για κάθε μια την ετικέτα, την διεύθυνση του πλαισίου στην κρυφή μνήμη και την Διεύθυνση της λέξης μέσα στο πλαίσιο.

Time	0	1	2	3	4	5	6	7
Πρόσβαση	11001101	11110010	11111111	11001100	11011100	11101001	11111110	11101001
Ετικέτα								
Διεύθυνση Πλαισίου								
Διεύθυνση Λέξης στο Πλαίσιο								

Συμπληρώσετε τους πίνακες παρακάτω με την ετικέτα που αντιστοιχεί, το LRU bit και το αν είναι επιτυχία ή αποτυχία στη μορφή (Ετικέτα, LRU Bit, Hit Bit). Σημειώστε LRU bit = 1 εάν το μπλοκ είναι το λιγότερο πρόσφατα χρησιμοποιούμενο (least recently used), αλλιώς LRU bit = 0 και Hit Bit = 1 εάν έχουμε επιτυχία, αλλιώς Hit Bit = 0 .

Επίσης υπολογίσετε το συνολικό ποσοστό επιτυχίας για αυτές τις προσβάσεις

Πρόσβαση 0			
	Πλαίσιο 0		Πλαίσιο 1
Σύνολο 0			
Σύνολο 1			

Πρόσβαση 1			
	Πλαίσιο 0		Πλαίσιο 1
Σύνολο 0			
Σύνολο 1			

Πρόσβαση 2			
	Πλαίσιο 0		Πλαίσιο 1
Σύνολο 0			
Σύνολο 1			

Πρόσβαση 3			
	Πλαίσιο 0		Πλαίσιο 1
Σύνολο 0			
Σύνολο 1			

Πρόσβαση 4			
	Πλαίσιο 0		Πλαίσιο 1
Σύνολο 0			
Σύνολο 1			

Πρόσβαση 5			
	Πλαίσιο 0		Πλαίσιο 1
Σύνολο 0			
Σύνολο 1			

Πρόσβαση 6			
	Πλαίσιο 0		Πλαίσιο 1
Σύνολο 0			
Σύνολο 1			

Πρόσβαση 7			
	Πλαίσιο 0		Πλαίσιο 1
Σύνολο 0			
Σύνολο 1			

**Άσκηση 5 [ 20 μονάδες]**

Θεωρήστε ένα υπολογιστικό σύστημα το οποίο διαθέτει αρχιτεκτονική σωρού (Stack) για την εκτέλεση των πράξεων μεταξύ των διαφορετικών τελούμενων (υποστηρίζονται 2 τελούμενα ανά πράξη). Τα τελούμενα είναι όλα μεγέθους 32 Bits. Αν το κορυφαίο στοιχείο του σωρού είναι το  $P_{n-1}$  και το επόμενο είναι το  $P_{n-2}$  τότε μια πράξη με ένα τελεστή OPR ορίζεται συμβατικά ως  $P_{n-1} = P_{n-1} \text{ OPR } P_{n-2}$ .

Κάθε μεταφορά από και προς το σωρό (PUSH/POP) απαιτεί 4 κύκλους ρολογιού, κάθε πρόσθεση ή αφαίρεση (ADD/SUB) μεταξύ στοιχείων του σωρού απαιτεί 2 κύκλους ρολογιού ενώ κάθε πολλαπλασιασμός ή διαίρεση (MUL/DIV) 5 κύκλους ρολογιού. Το μέγεθος της κάθε θέσης μνήμης είναι ίσο με 8-bits και οι μεταφορές από και προς τη μνήμη γίνονται σε λέξεις των 32-bits.

A. Να σημειώσετε τα ενδιάμεσα αποτελέσματα και την τελική έκφραση που προκύπτει μετά την εκτέλεση του παρακάτω προγράμματος

```
PUSH C
PUSH B
MUL
PUSH B
PUSH C
PUSH C
PUSH A
MUL
SUB
POP A
PUSH A
DIV
ADD
PUSH A
MUL
PUSH A
MUL
POP D
```

B. Υπολογίστε το χρόνο εκτέλεσης του παραπάνω προγράμματος (ns), καθώς και το πλήθος θέσεων μνήμης που πρέπει να διαθέτει ο σωρός ώστε να μη δημιουργηθεί υπερχειλίση από τα δεδομένα του παραπάνω προγράμματος. Ποιο ποσοστό του συνολικού χρόνου εκτέλεσης απαιτούν οι εντολές PUSH/POP;

Γ. Χωρίς να πραγματοποιήσετε αλγεβρικές απλοποιήσεις/πράξεις στην έκφραση που προέκυψε να υλοποιήσετε ένα πρόγραμμα με το μικρότερο δυνατό χρονικό αποτύπωμα που θα μπορεί να εκτελεστεί στο παρακάτω σύστημα αρχιτεκτονικής καταχωρητή-καταχωρητή με δύο καταχωρητές R1,R2 των 32 bits.

Το σύστημα αυτό έχει την ίδια οργάνωση μνήμης με αυτό του ερωτήματος A (δηλαδή μέγεθος κάθε θέσης μνήμης 8 bit) ενώ υποστηρίζει εντολές αποθήκευσης και ανάκτησης δεδομένων από τη μνήμη (LOAD/STORE) σε κάθε ένα από τους παραπάνω καταχωρητές (με τη μορφή LOAD/STORE R , X όπου X η διεύθυνση μνήμης προέλευσης/προορισμού) και πράξεις της μορφής (R1= R1 OPR R2) όπου το πρώτο τελούμενο είναι υποχρεωτικά ο καταχωρητής R1 και το δεύτερο υποχρεωτικά ο R2. Οι πράξεις που υποστηρίζονται μεταξύ των καταχωρητών είναι οι ADD, SUB, MUL, DIV. Οι ADD,SUB απαιτούν 2 κύκλους

μηχανής ενώ οι MUL/DIV από 3 κύκλους μηχανής για την εκτέλεση τους. Τέλος οι λειτουργίες LOAD / STORE απαιτούν 5 κύκλους μηχανής.

Αρχικά θεωρήστε ότι όλα τα δεδομένα (A,B,C) είναι αποθηκευμένα στη μνήμη ενώ το τελικό αποτέλεσμα αποθηκεύεται επίσης στη μνήμη. Να δώσετε για κάθε εντολή τις τιμές των καταχωρητών και τα περιεχόμενα των θέσεων μνήμης που χρησιμοποιήσατε.

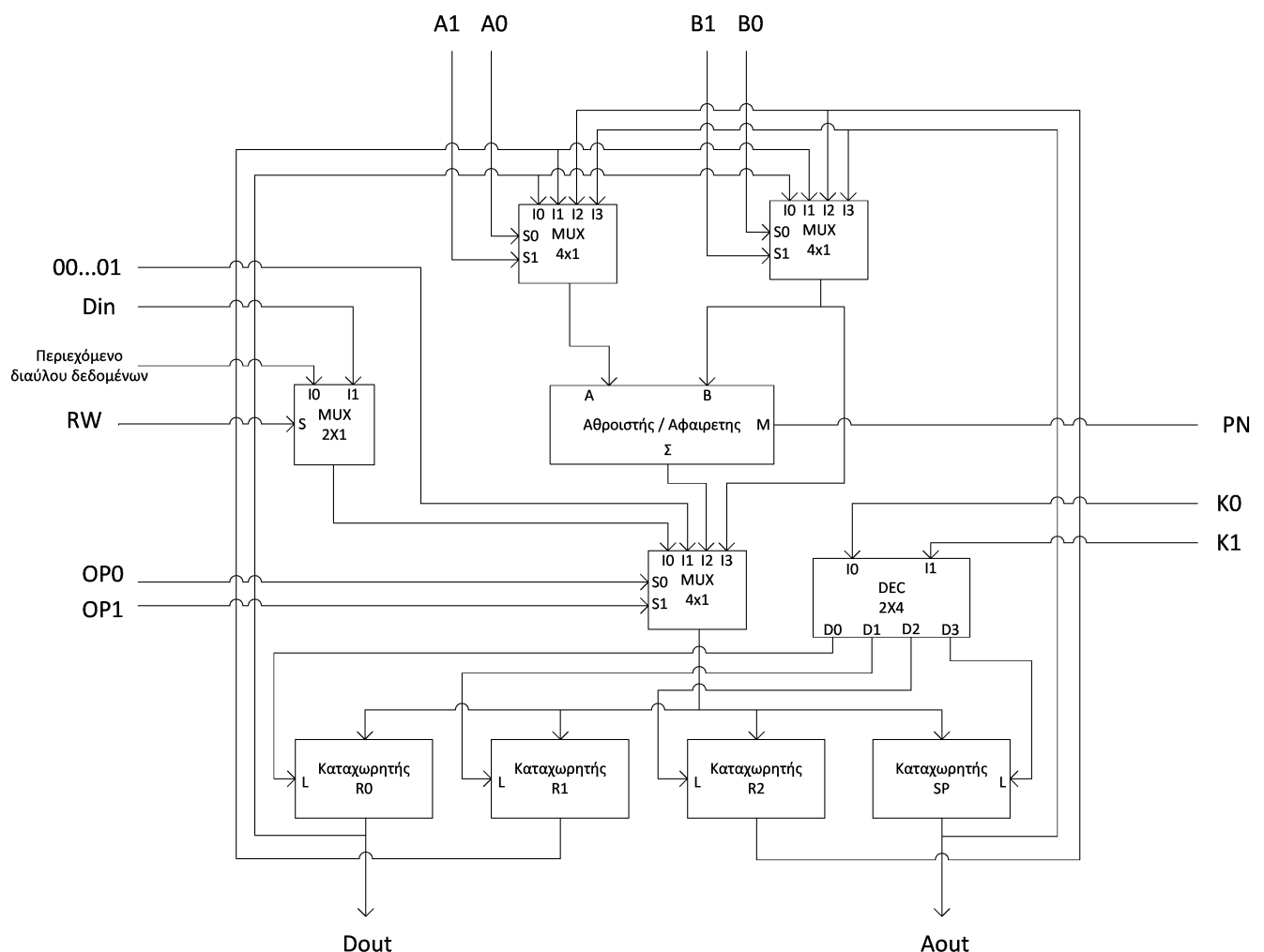
Δ. Να υπολογίσετε το χρόνο εκτέλεσης του προγράμματος που αναπτύξατε (ns). Ποιο ποσοστό του χρόνου εκτέλεσης απαιτούν οι εντολές LOAD/STORE;

Ε. Ποια αρχιτεκτονική θα επιλέγατε αν ως κριτήριο χρησιμοποιούσατε το χρόνο εκτέλεσης; Αν είχατε τη δυνατότητα να μεταβάλλετε το πλήθος κύκλων που απαιτεί η κάθε εντολή PUSH/POP, σε πόσους κύκλους ρολογιού θα έπρεπε να εκτελούνται αυτές οι εντολές ώστε οι χρόνοι εκτέλεσης στις δύο αρχιτεκτονικές να είναι ίσοι;

**Υπόδειξη:** Θεωρήστε ότι τα τελούμενα και τα αποτελέσματα δεν μπορούν να ξεπεράσουν τα 32 bit. Επίσης θεωρήστε ότι η συχνότητα λειτουργίας για την κάθε αρχιτεκτονική είναι 2.5 GHz.

#### Άσκηση 6 [ 20 μονάδες]

Σας δίνεται η παρακάτω υπομονάδα εκτέλεσης μικροεντολών με εισόδους τα σήματα ελέγχου A1, A0, B1, B0, OP1, OP0, K1, K0, PN, RW, εξωτερική είσοδο Din, και εξόδους Dout προς το δίαυλο δεδομένων και Aout προς το δίαυλο διευθύνσεων.



Για τα στοιχεία τη μονάδας αυτής ισχύουν τα εξής:

- Ο αθροιστής/αφαιρέτης εκτελεί την πράξη  $\Sigma=A+B$  εάν  $M=0$  και την πράξη  $\Sigma=A-B$  εάν  $M=1$
- Οι καταχωρητές R0, R1, R2 και SP φορτώνουν την είσοδό τους όταν  $L=1$  ενώ διατηρούν το περιεχόμενό τους όταν  $L=0$

1. Συμπληρώστε τον παρακάτω πίνακα με τις τιμές που θα πρέπει να λάβουν τα σήματα ελέγχου της υπομονάδας ώστε να εκτελεστεί η εκάστοτε μικρολειτουργία. Εάν η τιμή κάποιου σήματος ελέγχου είναι αδιάφορη σημειώστε X.

	A1	A0	B1	B0	OP1	OP0	K1	K0	PN	RW
SP ← SP+R2										
SP ← SP-R2										
R2 ← 0										
R2 ← 1										
R0 ← 2*R0										
SP ← Din										

2. Συμπληρώστε τον παρακάτω πίνακα με τις μικρολειτουργίες που θα πρέπει να εκτελεστούν ώστε να διεκπεραιωθεί κάθε μια από τις ζητούμενες σύνθετες λειτουργίες. Εάν η τιμή κάποιου σήματος ελέγχου είναι αδιάφορη σημειώστε X.

	ΜΙΚΡΟΛΕΙΤΟΥΡΓΙΑ	A1	A0	B1	B0	OP1	OP0	K1	K0	PN	RW
SP ← SP-1											
R0 ← Din+1											

3. Θεωρήστε ότι η υπομονάδα αυτή εξυπηρετεί αρχιτεκτονική σωρού και ότι

- 1) σε κάθε στιγμή στον δίαυλο διευθύνσεων υπάρχει η διεύθυνση στην οποία δείχνει η έξοδος Aout
- 2) όταν  $RW=0$  στο δίαυλο δεδομένων βρίσκεται το περιεχόμενο της διεύθυνσης στην οποία δείχνει η έξοδος Aout
- 3) όταν  $RW=1$  στο δίαυλο δεδομένων βρίσκεται το περιεχόμενο της εξόδου Dout, το οποίο και εγγράφεται στη θέση που δείχνει η έξοδος Aout

Έστω ότι **Y**, **Z** διευθύνσεις μνήμης. Με δεδομένο ότι κάθε ένας από τους παρακάτω πίνακες αναπαριστά την ανάλυση μιας εντολής σωρού σε μικρολειτουργίες: i) συμπληρώστε σε κάθε γραμμή των πινάκων την εκάστοτε μικρολειτουργία που επιτελείται και ii) αναγνωρίστε ποια εντολή σωρού αναπαριστά ο κάθε πίνακας. Όπου σημειώνεται X στους πίνακες σημαίνει ότι δε χρειάζεται να λάβετε υπ' όψη σας αυτή την είσοδο για τον καθορισμό της μικρολειτουργίας. Θεωρήστε ότι πριν και μετά την εκτέλεση κάθε μιας από τις εντολές η έξοδος Aout είναι ο δείκτης του σωρού.

ΜΙΚΡΟΛΕΙΤΟΥΡΓΙΑ	A1	A0	B1	B0	OP1	OP0	K1	K0	PN	RW	Din
	X	X	X	X	0	0	0	0	X	0	X
	X	X	X	X	0	0	0	1	X	1	Y
	X	X	1	1	1	1	0	0	X	0	X
	X	X	0	1	1	1	1	1	X	0	X
	X	X	0	0	1	1	0	1	X	0	X
	X	X	X	X	0	0	0	0	X	0	X
	X	X	0	1	1	1	1	1	X	1	X
	X	X	X	X	0	1	1	0	X	0	X
	0	1	1	0	1	0	1	1	0	0	X
ΕΝΤΟΛΗ											

ΜΙΚΡΟΛΕΙΤΟΥΡΓΙΑ	A1	A0	B1	B0	OP1	OP0	K1	K0	PN	RW	Din
	X	X	X	X	0	0	0	0	X	0	X
	X	X	X	X	0	1	1	0	X	0	X
	1	1	1	0	1	0	1	1	1	0	X
	X	X	X	X	0	0	0	1	X	0	X
	0	0	0	1	1	0	0	0	0	1	X
	1	1	1	0	1	0	1	1	0	0	X
ΕΝΤΟΛΗ											

ΜΙΚΡΟΛΕΙΤΟΥΡΓΙΑ	A1	A0	B1	B0	OP1	OP0	K1	K0	PN	RW	Din
	X	X	X	X	0	1	1	0	X	0	X
	1	1	1	0	1	0	1	1	1	0	X
	X	X	X	X	0	0	0	0	X	0	X
	X	X	1	1	1	1	1	0	X	0	X
	X	X	X	X	0	0	1	1	X	1	Z
	X	X	1	0	1	1	1	1	X	0	X
ΕΝΤΟΛΗ											

### Άσκηση 7 [ 15 μονάδες]

Ένας μικροεπεξεργαστής μπορεί να εκτελεί πράξεις μεταξύ αριθμών κινητής υποδιαστολής διπλής ακρίβειας (64 bit), πράξεις μεταξύ ακεραίων (16 bit) καθώς και μεταφορές από και προς τη μνήμη των αριθμών που εμπλέκονται στις πράξεις αυτές. Στατιστικά το 30% των εντολών που εκτελούνται αφορά πράξεις με αριθμούς διπλής ακρίβειας, το 35 % αφορά εντολές πράξεων μεταξύ ακεραίων ενώ το υπόλοιπο ποσοστό εντολές μεταφοράς από και προς τη μνήμη των παραπάνω αριθμών που εμπλέκονται στις πράξεις αυτές. Οι εντολές που αφορούν πράξεις μεταξύ αριθμών διπλής ακρίβειας απαιτούν 4 κύκλους μηχανής για να εκτελεστούν, οι εντολές που αφορούν πράξεις μεταξύ ακεραίων απαιτούν 2 κύκλους μηχανής ενώ οι εντολές που αφορούν μεταφορές από και προς τη μνήμη απαιτούν ένα κύκλο μηχανής για να εκτελεστούν. Αν η συχνότητα του επεξεργαστή είναι 2.5GHz και ο δίαυλος μεταφοράς δεδομένων από τον επεξεργαστή στη μνήμη (και αντίστροφα) είναι κατειλημμένος με τη

μεταφορά δεδομένων στο 70% του χρόνου που απαιτείται για την εκτέλεση του παραπάνω ενδεικτικού συνδυασμού εντολών, να υπολογίσετε

Α. το χρόνο που απαιτείται για την εκτέλεση μιας εντολής από κάθε μια από τις παραπάνω κατηγορίες

Β. το ρυθμό μεταγωγής δεδομένων του διαύλου επεξεργαστή μνήμης σε bits/s αν θεωρήσετε ότι για κάθε εντολή που εκτελεί πράξεις μεταξύ ακεραίων ή αριθμών διπλής ακρίβειας απαιτούνται δύο μεταφορές τελούμενων από τη μνήμη και η εγγραφή του αποτελέσματος στη μνήμη. Οι λειτουργίες ανάγνωσης και εγγραφής απαιτούν τον ίδιο χρόνο προσπέλασης στη μνήμη.

Γ. Για τη διατήρηση του παραπάνω ρυθμού το σύστημα πραγματοποιεί τις μεταφορές δεδομένων με χρήση διακοπών και της τεχνικής DMA η οποία μεταφέρει 512 ψηφιολέξεις/μεταφορά (1 ψηφιολέξη = 1Byte) και εισάγει καθυστέρηση 10 κύκλων / μεταφορά. Πόση καθυστέρηση σε κύκλους / second εισάγει η εξυπηρέτηση της ρουτίνας διακοπών αν θεωρήσουμε ότι η υλοποίηση της παραπάνω τεχνικής αντιστοιχεί στο ποσοστό κύκλων των εντολών μεταφοράς δεδομένων;

---

ΑΣΚΗΣΗ	ΜΟΝΑΔΕΣ	Ο βαθμός σας
1 <sup>η</sup>	15	
2 <sup>η</sup>	8	
3 <sup>η</sup>	7	
4 <sup>η</sup>	15	
5 <sup>η</sup>	20	
6 <sup>η</sup>	20	
7 <sup>η</sup>	15	
<b>ΣΥΝΟΛΟ</b>	<b>100</b>	
<b>Τελικός Βαθμός</b>		