

Departamento de eletrónica, telecomunicações e informática

Curso 8204 – Mestrado Integrado em Engenharia Eletrónica e de

Telecomunicações

Disciplina LSD

Ano 2018/19

Nome 1: Emanuel Pereira

Nmec 1: 93235

Nome 2: Catarina

Nmec 2: 93233

Grupo 2

Descrição do Trabalho:

O Trabalho é baseado num cronometro decrescente dividido em 3 fases, o valor é possível ser observado nos HEX5.HEX4:HEX3,HEX2.

Primeira Fase:

Nesta fase os displays apresentam os valores iniciais 59:99 e quando pressionada (uma vez) a tecla start(KEY(2)) começa a de contagem até parar no 00:00, a contagem é parada e acende O LEDG(8) alem disso existe o RESET que quando pressionado mete a contagem a 59:99, através de 4 decounters, uma control unit um bloco que converte Binario to BCD(desenvolvido na aula) e também um en_generator que tem como objetivo meter o clock como pretendemos;

Segunda Fase:

Nesta fase acontece o mesmo que em cima só que existe uma KEY(1) que serve como stop/start e não como start/stop com é pedido no enunciado alem disso o

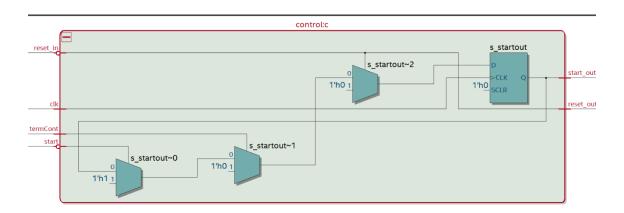
funcionamento é mesmo, foi utilizado um block stopPause e um debouncer(código retirado do moodle) e os outros blocos em cima mencionados.

Terceira Fase:

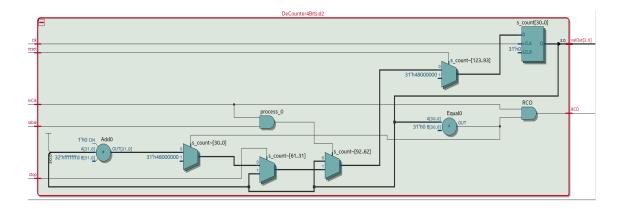
Nesta fase surgiu alguns imprevisto e erros de ligação a ideia passava por implementar um register que guardava o numero quando o start/stop era pressionado e continuava a contagem internamente depois quando era pressionado outra vez a contagem demonstrada era a contagem que estava internamente, alem disso o reset só acontece quando o contador está parado, alem disso nesta fase consegui o que se <u>pretende na fase2</u> mas com algumas falhas de ligação.

O trabalho foi realizado pelos dois membros indicados no início do documento de texto, sendo que o nº93235 contribui _80%_ e o nº93233 _20%_.

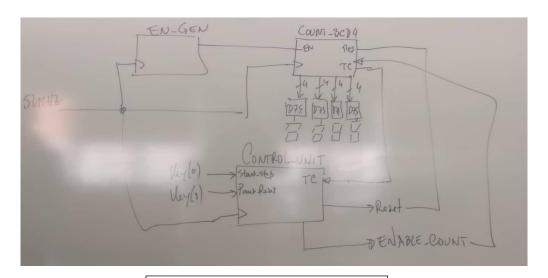
ANEXOS(bdf):



Unidade de Controlo (FASE3)



DECOUNTER (FASE3)



Estrutura de blocos em que me basei