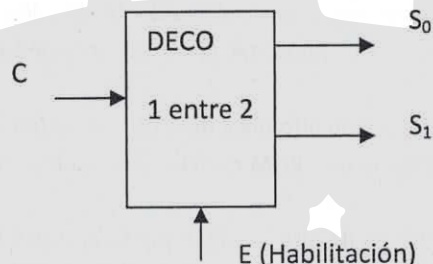


Tema B

Problema 1

- a) Explicar el funcionamiento de un Decodificador 1 entre 2, como el de la figura 1 por medio de una tabla de verdad. Tiene salidas activas por alto y habilitación activa por alto también. Respete la nomenclatura de entradas y salidas.

Figura 1:



- b) Encontrar su expresión lógica utilizando la nomenclatura de la figura 1. Minimice usando Karnaugh.
- c) Esquematice la implementación de un Decodificador 1 entre 4, (con salidas activas por alto y habilitación por alto) utilizando como módulo constructivo básico al Decodificador 1 entre 2, de la figura 1. De un diagrama de bloques del Decodificador 1 entre 4 resultante, indicando entradas y salidas. De una expresión lógica para sus salidas, que respete la nomenclatura de su diagrama de bloques, (Utilice notación similar a la figura 1). (No es necesario que sea mínima la expresión lógica).
- d) Esquematice la implementación de un Decodificador 1 entre 8, (con salidas activas por alto y habilitación por alto), utilizando como módulos constructivos básicos al Decodificador 1 entre 4 y al Decodificador 1 entre 2. De un diagrama de bloques del Decodificador 1 entre 8 resultante, indicando entradas y salidas. De una expresión lógica para sus salidas, que respete la nomenclatura de su diagrama de bloques, (Utilice notación similar a la figura 1). (No es necesario que sea mínima la expresión lógica).

Problema 2:

Dada la siguiente tabla de verdad, encuentre la expresión mínima utilizando mapas de Karnaugh. Implementar con el menor número de compuertas nand, (sólo nand). Esquematizar el circuito resultante.

Entradas				Salida
a	b	c	d	s
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	X
1	1	1	1	X

Problema 3:

- f) Dibuje el diagrama de bloques de alto nivel de una memoria ROM de 4x4, indicando entradas y salidas. En este punto se pide sólo un diagrama de bloque que indique cuáles son las entradas y salidas. ROM 4x4, significa que tiene 4 renglones internos, (4 direcciones), de 4 bits cada una.
- g) Bajando el nivel de abstracción, hasta el nivel donde se visualizan los fusibles, se pide un diagrama de bloques interno de la ROM del punto a), indicando los bloques constructivos principales.
- h) Utilizando el diagrama de bloques de alto nivel del punto a) como bloque constructivo básico, esquematice cómo implementaría una ROM de 4x8. (Cuatro registros internos de 8 bits cada uno).
- i) Utilizando el diagrama de bloques de alto nivel del punto a) como bloque constructivo básico, esquematice cómo implementaría una ROM de 8x8. (Ocho registros internos de 8 bits cada uno).
- j) Esquematice y explique cómo implementaría un decodificador 1 entre 8 como el del problema 1, con una ROM 8x8 como el del punto anterior. Indique que entradas serían útiles, cuáles estarían de más, cómo se conectarían las entradas que están de más.

Problema 4:

- c) Convierta los siguientes números en base 10 a complemento a 2, para una aritmética de 8 bits:

-53,

121

-118

68

Confeccione una tabla con los resultados.

- d) Convierta los siguientes números en base 10 a formato IEEE de punto flotante de simple precisión:

-105,75

+148,25

Confeccione una tabla con los resultados, indicando claramente exponente, signo, y mantisa, tal como se almacena en la computadora.

Problema 5:

Diseñe un secuencial que **detecte** la secuencia 2,1,2. Al Detectarla enciende un led. Para apagar un led se requiere un 0. Las entradas son números BCD codificados en binario. La salida es un bit (led). Antes de implementar, realice un diagrama de estados y una tabla de codificación de estados. Luego implemente con cualquier tecnología que desee. Muestre la implementación a nivel diagrama de bloques y muestre las ecuaciones de cada bloque combinacional, (no se pide dibujar los circuitos internos).