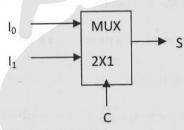
Tema A

Problema 1

a) Explicar el funcionamiento de un Multiplexor 2x1, de la figura 1 por medio de una tabla de verdad. Respete la nomenclatura de entradas y salidas.

Figura 1:



- Encontrar su expresión lógica utilizando la nomenclatura de la figura 1. Minimice usando Karnaugh.
- c) Esquematice la implementación de un Multiplexor 4x1, utilizando como módulo constructivo básico al multiplexor 2x1, de la figura 1. De un diagrama de bloques del multiplexor 4x1 resultante, indicando entradas y salidas. De una expresión lógica para su salida, que respete la nomenclatura de su diagrama de bloques, (Utilice notación similar a la figura 1). (No es necesario que sea mínima la expresión lógica).
- d) Esquematice la implementación de un Multiplexor 8x1, utilizando como módulos constructivos básicos al multiplexor 4x1 y al multiplexor 2x1. De un diagrama de bloques del multiplexor 8x1 resultante, indicando entradas y salidas. De una expresión lógica para su salida, que respete la nomenclatura de su diagrama de bloques , (Utilice notación similar a la figura 1). (No es necesario que sea mínima la expresión lógica).

Problema 2:

Dada la siguiente tabla de verdad, encuentre la expresión mínima utilizando mapas de Karnaugh. Implementar con el menor número de compuertas nand, (sólo nand). Esquematizar el circuito resultante.

	Entra	adas		Salida
а	b	C	d	S
0	0	0	0	X
0	0	0.00	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	X
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	DAVE 1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	X





Problema 3:

- a) Dibuje el diagrama de bloques de alto nivel de una memoria RAM de 4x4, indicando entradas y salidas. En este punto se pide sólo un diagrama de bloque que indique cuáles son las entradas y salidas. RAM 4x4, significa que tiene 4 registros internos, (4 direcciones), de 4 bits cada una, es decir, en cada registro hay 4 celdas básicas de RAM.
- b) Bajando el nivel de abstracción, hasta el nivel donde se visualizan las celdas básicas de RAM, se pide un diagrama de bloques interno de la RAM del punto a), indicando los bloques constructivos principales.
- c) Bajando aun más el nivel de abstracción dibuje una celda básica de memoria RAM.
- d) Utilizando el diagrama de bloques de alto nivel del punto a) como bloque constructivo básico, esquematice cómo implementaría una RAM de 4x8. (Cuatro registros internos de 8 bits cada uno).
- e) Utilizando el diagrama de bloques de alto nivel del punto a) como bloque constructivo básico, esquematice cómo implementaría una RAM de 8x8. (Ocho registros internos de 8 bits cada uno).

Problema 4:

a)	Convierta lo	s siguientes	números en	base 10 a	complemento	a 2, p	ara una	aritmética	de 8	bits:
----	--------------	--------------	------------	-----------	-------------	--------	---------	------------	------	-------

-48,

125

-120

81

Confeccione una tabla con los resultados.

b) Convierta los siguientes números en base 10 a formato IEEE de punto pflotante de simple precisión:

-125,75

+148,25

Confeccione una tabla con los resultados, indicando claramente exponente, signo, y mantisa, tal como se almacena en la computadora.

Problema 5:

Diseñe un secuencial que <u>genere</u> la secuencia 3,3,1,7, en forma permanente y repetitiva. La salida es un número de una cifra BCD (4bits). Antes de implementar, realice un diagrama de estados y una tabla de codificación de estados. Luego implemente con cualquier tecnología que desee. Muestre la implementación a nivel diagrama de bloques y muestre las ecuaciones de cada bloque combinacional, (no se pide dibujar los circuitos internos).



