

## 複数の周辺機器を制御する SPI/I<sup>2</sup>C バスライン

Oct 29,  
2007

要約: このアプリケーションノートでは、ほとんどのアナログ IC で使用される 2 つの一般的なシリアルディジタルインタフェース、SPI™すなわち 3 線式と I<sup>2</sup>C すなわち 2 線式を比較します。各シリアルインタフェースには、多くの設計に対して長所と短所があり、必要なデータレート、スペースの可用性、およびノイズの検討事項などの基準に応じて決まります。このアプリケーションノートでは、これら 2 つのシリアルインタフェースの違いについて考察し、例を挙げて各インタフェースについて詳しく説明します。

### はじめに

実世界の信号は常にアナログになりますが、現在、ますます多くのアナログ IC がディジタルインタフェースを経由して通信を行っています。シリアルインタフェースは、マスタ(シリアルクロックを提供)とスレーブ/周辺機器の間で通信を行います。今日、ほとんどのマイクロコントローラに見られる SPI (3 線式)と I<sup>2</sup>C (2 線式)のポートは、データの送受信によく使われる手段です。このようにマイクロコントローラは、複数のバスラインで通信を行い、アナログ-ディジタルコンバータ(ADC)、ディジタル-アナログコンバータ(DAC)、スマートバッテリー、ポートエクスパンダ、EEPROM、および温度センサなどの周辺機器を制御します。パラレルインタフェースを経由して送信されるデータとは異なり、シリアルデータは、通常は 2、3、または 4 つのデータライン/タイミングライン上で、連続して多数のビットが送信されます。パラレルインタフェースでは速さが長所ですが、シリアルインタフェースでは、制御ラインとデータラインがはるかに少ないという点が長所です。

### シリアルインタフェースの基本

シリアルインタフェースは、3 線、2 線、および単線の 3 種類で利用可能です。この記事では、3 線式と 2 線式のインタフェースを中心に取り上げます。シリアル周辺機器インタフェース(SPI)、キュー付きシリアル周辺機器インタフェース(QSPI™)、および MICROWIRE™ (または MICROWIRE PLUS™)規格は、3 線式インタフェースを通じて通信を行います。IC 間バス(I<sup>2</sup>C)およびシステムマネージメントバス(SMBus™)規格は、2 線式インタフェースを経由して通信を行います。どちらのタイプのシリアルインタフェースにもそれぞれ長所と短所があります。下記の表 1 を参照してください。

### 3 線式インタフェース

3 線式インタフェースは、チップセレクトライン(アクティブロー CS またはアクティブロー SS)、クロックライン(SCLK)、およびデータ入力/マスタ出力ライン(DIN または MOSI と呼びます)を使用します。これらのインタフェースには、データ出力/マスタ入力ライン(DOUT または MISO と呼びます)が含まれることもあるため、この場合には 4 線式インタフェースと呼ばれることもあります。わかりやすくするためにこの記事では、3 線式と 4 線式インタフェースの両方を 3 線式と呼びます。

3 線式インタフェースはより高いクロック周波数で動作し、プルアップ抵抗を必要としません。また、SPI/QSPI および MICROWIRE インタフェースはフルデュプレックス動作(データを同時に送受信することができます)も特徴としており、ノイズの多い環境で問題の発生が少なくなります。3 線式インタフェースは、レベルトリガではなくエッジトリガになります。

3 線式インタフェースの主な短所は、図 1 に示すように、スレーブがデジタイゼーション方式の構成でない限り、バス上の各スレーブに別々のアクティブロー CS ラインを必要とすることです(デジタイゼーションについては、以下で詳しく考察します)。また、3 線式インタフェースでは、データが正確に送信または受信されていることを示す肯定応答は送出されません。ソフトウェアの見地からは、3 線式インタフェースは、単一マスタ/単一スレーブのアプリケーションのための 2 線式インタフェースよりも簡単で効率的です。

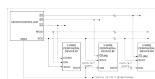


図 1. 3 線式インタフェースは、データ入力、データ出力、クロック、およびチップセレクトラインを利用します。

### 2 線式インタフェース

2 線式インタフェースは、データライン(SDA または SMBDATA)とクロックライン(SCL または SMBCLK)のみを使用します。1 つまたは 2 つのラインしか使用しないため、携帯電話や光ファイバアプリケーションなどのコンパクト設計に特に有効です。2 線式インタフェースによって、チップセレクト信号を必要とせずに、同じバス上の複数のスレーブを接続することも可能です。各スレーブはそれぞれ専用の固有アドレスを持つため、この設計が可能です。また、2 線式インタフェースは、正常な読出しが完了した後、アクノレッジビットを送信します。2 線式インタフェースには 1 つのデータラインしかないので、ハーフデュプレックスモードでのみ動作することができます(つまり、データをある一定のサイクルで送信または受信することは可能ですが、同時に送受信することはできません)。2 線式インタフェースはレベルでトリガされますが、データビットが不正確に識別された場合、ノイズの多い環境で問題が生じる可能性があります。

表 1. 3 線式/2 線式インタフェースの長所と短所

Interface	Advantages	Disadvantages
3-Wire: SPI, QSPI, and MICROWIRE PLUS	<ol style="list-style-type: none"> <li>1. Speed</li> <li>2. No pullup resistors required</li> <li>3. Full-duplex operation</li> <li>4. Noise immunity</li> </ol>	<ol style="list-style-type: none"> <li>1. Larger number of bus line connections</li> <li>2. Individual chip-select lines required to communicate with more than one slave at a time</li> <li>3. No acknowledgment of received data</li> </ol>
2-Wire: I <sup>2</sup> C and SMBus	<ol style="list-style-type: none"> <li>1. Fewer bus line connections</li> <li>2. Multiple devices share the same bus</li> <li>3. Received data is acknowledged</li> </ol>	<ol style="list-style-type: none"> <li>1. Speed: SMBus limited to 100kHz; I<sup>2</sup>C limited to 3.4MHz</li> <li>2. Half-duplex operation</li> <li>3. Open-drain bus lines require pullup resistors</li> <li>4. Reduced noise immunity</li> </ol>

マスタとスレーブは、シリアルインタフェース上で、複数のバスラインを経由して通信を行います。書込みサイクル時に、マスタは専用のクロックとデータ信号を使用してデータをスレーブに送信します。読出しサイクル時に、スレーブはデータをマスタに送信します。

#### SPI、QSPI、MICROWIRE の設計

Motorola®によって開発された SPI インタフェースは、MAXQ2000 などの一般的なプロセッサやマイクロコントローラで利用可能です。上述のとおり、SPI の設計には 2 つの制御ライン(アクティブロー CS および SCLK)と 2 つのデータライン(DIN/SDI および DOUT/SDO)が必要です。Motorola の SPI/QSPI 規格では、DIN/SDI データラインを MOSI (マスタアウトスレーブイン)と呼びます。したがって、DOUT/SDO データラインは MISO (マスタインスレーブアウト)であり、アクティブロー CS ラインは SS (スレーブセレクト)です。簡単でわかりやすくするため、この記事ではスレーブから見た 3 線式のデータラインについて説明します。つまり、DIN はスレーブのデータ入力で、DOUT はスレーブのデータ出力です。また、この記事では、3 線式バスラインをアクティブロー CS、SCLK、DIN、および DOUT と呼びます。マキシムの周辺機器がこれらのピン名称を使用しているからです。

ほとんどの SPI インタフェースには、スレーブがいつデータをサンプリングするかを決定する 2 つの構成ビット、クロック極性(CPOL)、およびクロック位相(CPHA)があります。CPOL は、切り替え中でないときに、SCLK がハイ(CPOL = 1)またはロー(CPOL = 0)でアイドルリングするかどうかを決定します。CPHA は、どの SCLK のエッジでデータがシフトインおよびシフトアウトされるかを決定します。CPOL = 0 の状態で、CPHA を 0 に設定すると、SCLK の立上りエッジでデータをスレーブにシフトします。CPHA を 1 に設定すると、SCLK の立下りエッジでデータをスレーブにシフトします。CPOL と CPHA の 2 つの状態によって、クロック極性およびクロック位相の 4 種類の組み合わせが可能です。つまり、各設定は他の 3 つの設定と互換性がありません。マスタおよびスレーブの両方とも、互いに通信するために CPOL および CPHA を同じ状態に設定する必要があります。

その最も基本的な形式では、SPI インタフェースは同時に 8 ビット(1 バイト)のデータを送信しますが、一部のマイクロコントローラは同時に 2 バイト以上を送信します。たとえば、MAXQ2000 のマイクロコントローラは、同時に 8 または 16 ビットを送信することができます。CPOL = 0、CPHA = 0 の状態では、ハイからローへのアクティブロー CS 遷移によって、マスタからスレーブに送信が開始されます。SCLK が全 8 サイクルの間にハイとローをパルス出力する間、アクティブロー CS はローで保持する必要があります。DIN データは、SCLK 立上りエッジでラッチされます。ローからハイへのアクティブロー CS 遷移の後、データバイトがスレーブにロードされます。データは、同じ 8 ビットサイクルの間、SCLK の立下りエッジでスレーブの DOUT ラインから利用可能です。図 2a は、CPHA = 1 のときの 3 線式 SPI のタイミングを示しています。図 2b は、CPHA = 0 のときの 3 線式 SPI のタイミングを示しています。

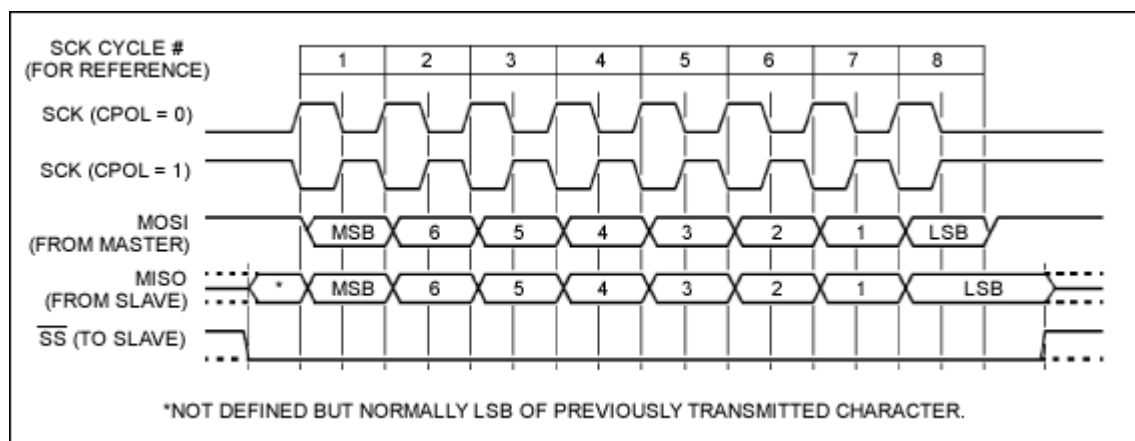


図 2a. 3 線式インタフェースのタイミング(CPHA = 1)。CPHA = 1、CPOL = 1 の状態で、3 線式インタフェースは、クロックの立上りエッジで周辺機器にデータを同期入力し、クロックの立下りエッジで周辺機器から

データを同期出力します。

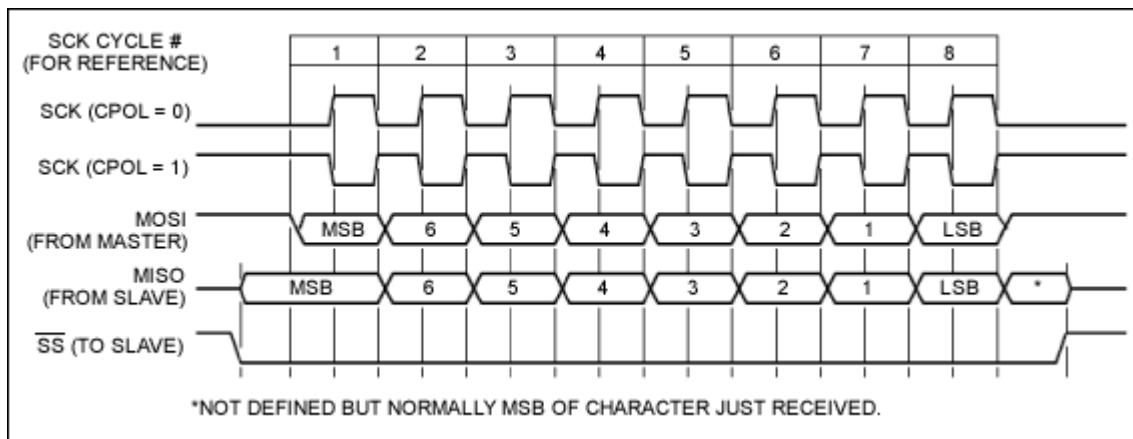


図 2b. 3 線式インタフェースのタイミング(CPHA = 0)。CPHA = 0、CPOL = 1 の状態で、3 線式インタフェースは、クロックの立下りエッジで周辺機器にデータを同期入力し、クロックの立上りエッジで周辺機器からデータを同期出力します。

バス上のすべての IC にはそれぞれのチップセレクトラインが必要となるため、アクティブロー CS のバスラインは、各スレーブのイネーブル信号として使用します。4 つのスレーブが同じバス上にある場合、適切なスレーブを選択するのに 4 つのチップセレクトラインが必要です。スレーブのアクティブロー CS ラインがハイ(非アクティブ)の場合、スレーブは SCLK の遷移を無視し、DOUT ラインをハイインピーダンス状態に保ちます。

一部の 3 線式インタフェース周辺機器は、デジタイゼーション接続と呼ばれる方式でプログラムすることができます。個別のアクティブロー CS ラインを各周辺機器に接続するのではなく、デジタイゼーション接続では、単一のアクティブロー CS と SCLK ラインによって直列に接続された複数の周辺機器を制御することが可能です。この方法で周辺機器をデジタイゼーション接続するには、3 線式インタフェースに DOUT ラインを組み込む必要があります。図 1 に示すように、周辺機器#1 の DOUT ラインは、周辺機器#2 などへの DIN ラインとなります。

SPI 規格は、最大データレートを指定しません。その代わりに周辺機器は、MHz 範囲の最大レートを(ほとんどの場合、MHz の範囲で)指定します。マイクロコントローラは、広範囲の SPI 速度に対応することができます。ただし、SPI バス上で通信を行うと、スレーブは、マスタの速度を遅くしたり正しいデータ転送に肯定応答したりすることはできません。

QSPI 規格は SPI 規格とほぼ同じです。実際のところ、周辺機器は、QSPI バスと SPI バスを区別することができません。ただし、SPI マスタとは異なり、QSPI マスタによって、プログラム可能なチップセレクトを用いたデータ転送が可能です。さらに、SPI デバイスが通常 8 ビットのみ転送するのに対し、これらの QSPI マスタは、同時に 8 ビット～16 ビットを転送することができます。連続して最大 16 データワード(最大 256 ビット)を転送するように、QSPI デバイスを構成することができます。この転送は、QSPI インタフェースによって完全に処理され、マイクロコントローラの介入を必要としません。SPI と同様、QSPI 規格は、最大データレートを指定しません。