# كيميا صداقتي

سوال 1 )

تعيين اندازه سايز ترانزيستورها

این کار در ابتدای کد بصورت پارامتری انجام شده

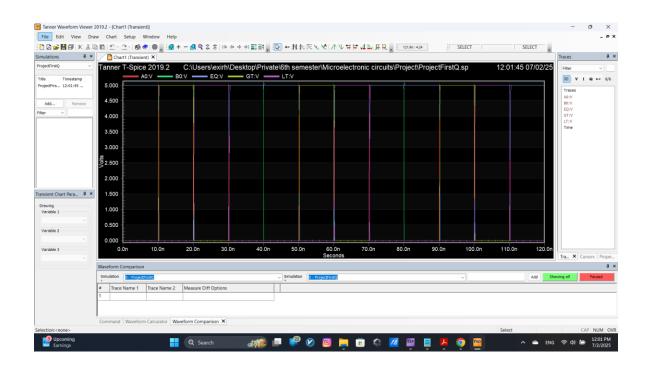
LSD = طول ترانزیستور ها , PMOS = WP عرض , NMOS = WN عرض

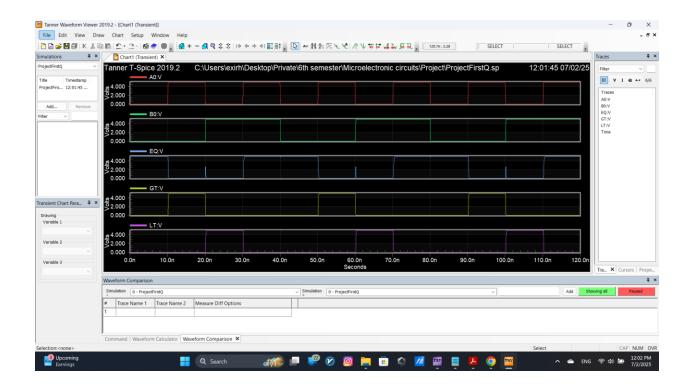
- .param SUPPLY=5.0
- .param WN=0.36u
- .param WP=0.72u
- .param LSD=0.18u

نمودار های شبیه سازی شده مدار

الف ) ورودی های اعمال شده

```
*VDD Vdd 0 5.0
VDD Vdd 0 'SUPPLY'
VA0 A0 gnd PULSE 'SUPPLY' 0 0ps 100PS 100PS 10NS 20NS
VB0 B0 gnd PULSE 'SUPPLY' 0 0ps 100ps 100ps 20ns 40ns
```





ب ) ورودی های اعمال شده

\*EXAMPLE FOR PART B
VAO AO gnd PULSE 'SUPPLY' 0 5ns 100ps 100ps 5ns 20ns
VBO BO gnd DC 'SUPPLY'

تعیین Tr،Tf،TPLH، TPHL و توان مصرفی برای خروجی LT

```
Measurement result summary
               = 1.0993f
  charge
                = -5.4965f
  energy
                = -45.8043n
  power
  tpdr
               = 101.0009p
               = 94.0784p
  tpdf
  tpd
               = 97.5397p
               = 87.2435p
  trise
  tfall
               = 81.1734p
```

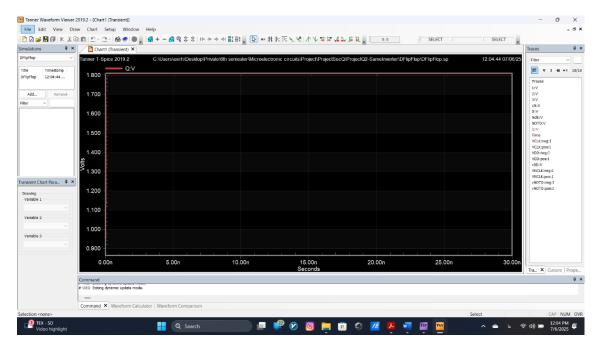
```
Measurement result summary
  charge
               = -59.3436a
               = 296.7179a
  energy
               = 2.4726n
  power
                    not found
  tpdr
               =
              =
                     not found
  tpdf
             = not found
= not found
= not found
  tpd
  trise
  tfall
```

## تعیین Tr ،Tf ،TPLH ،TPHL و توان مصرفی برای خروجی EQ

```
Measurement result summary
  charge = -3.4227f
  energy
              = 17.1137f
 power
              = 142.6143n
                  5.2245n
  tpdr
              =
             = -4.9733n
  tpdf
             = 125.5711p
  tpd
        = 197.8854p
= 85.2597p
  trise
  tfall
```

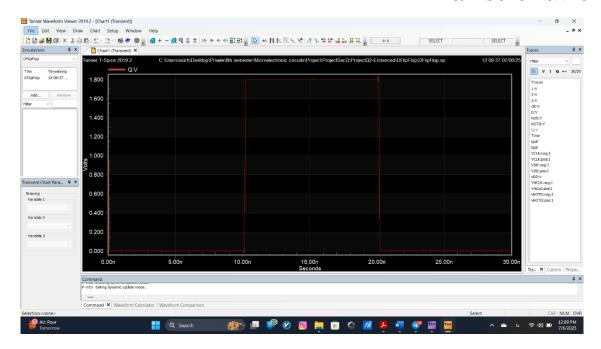
### سوال 2 )

### مشكل يكسان بودن سايز ترانزيستورها



در این مدار، اولین لبهی کلاک باعث میشود Q مقدار D را بگیرد اما به دلیل ضعیف بودن درایورهای میانی و خروجی) در لبههای بعدی کلاک، سیگنال جدید بهدرستی به خروجی منتقل نمیشود و مقدار Q تغییر نمیکند.

#### بعد از تغییر اندازه ترانزیستور ها



Measurement result summary

tpdr = -22.8531ptpdf = 5.0234n