

Proyecto 1. Función Booleana con compuertas NAND y NOR

Alumno:

- Barrera Peña Víctor Miguel

Grupo: 6

Ciudad universitaria, Ciudad de México

Introducción

Desarrollo

Ejemplo 2

Implementar la siguiente función booleana utilizando exclusivamente compuertas NAND

$$\begin{aligned} F &= (A+B) (C+D') \\ &= [(A+B) (C+D')]'' \\ &= [(A+B)' + (C+D')']' \\ &= [(A' \cdot B') + (C' \cdot D'')] ' \\ &= (A' \cdot B')' \cdot (C' \cdot D)' \\ &= [(A' \cdot B')' \cdot (C' \cdot D)']'' \end{aligned}$$

con nands y nors

NAND

Álgebra de Boole

Convertiremos al función original en una función únicamente compuesta sólo por NAND'S.

Forma objetivo $f = \overline{XY} = \overline{X} + \overline{Y}$

$$\begin{aligned} f(A, B, C, D) &= (A + B)(C + \overline{D}) \\ f &= \overline{\overline{(A + B)(C + \overline{D})}} \\ f &= \overline{(A + B) + C + \overline{D}} \\ f &= \overline{(A \cdot B) + (\overline{C} \cdot D)} \\ \therefore f &= \overline{(A \cdot B)} \cdot \overline{(\overline{C} \cdot D)} \end{aligned} \tag{1}$$

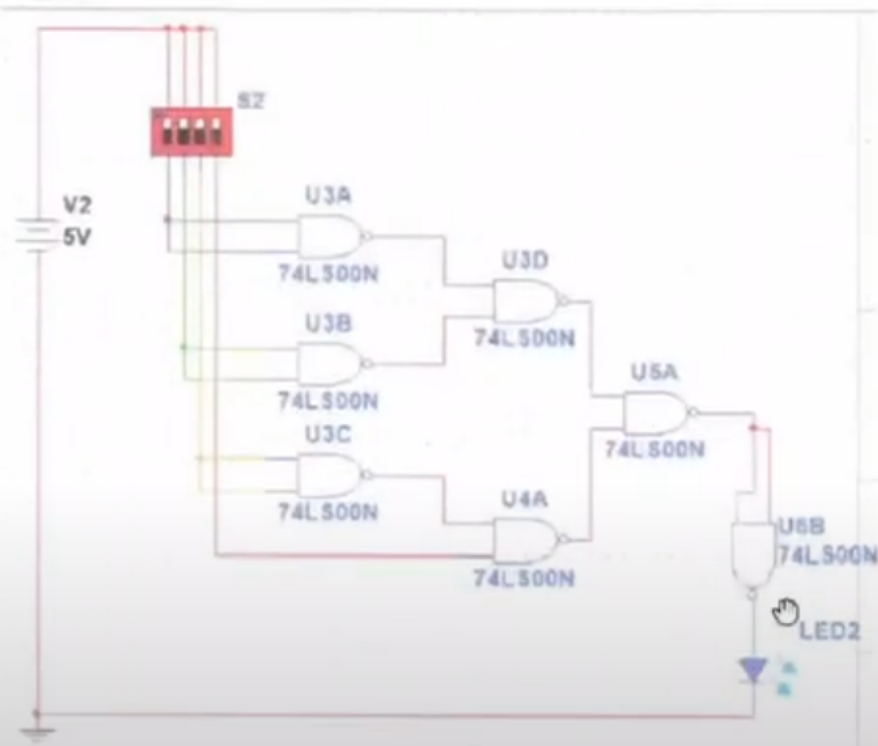
Función objetivo: $f = \overline{x \cdot y}$

$$\begin{aligned} f(A, B, C, D) &= (A + B)(C + \overline{D}) \\ &= \overline{\overline{(A + B)} \cdot \overline{(C + \overline{D})}} \\ &= \overline{(\overline{A + B}) \cdot (\overline{C + \overline{D}})} \\ &= \overline{(\overline{A} \cdot \overline{B}) \cdot (\overline{C} \cdot D)} \\ &= \overline{(\overline{A} \cdot \overline{B}) \cdot (\overline{C} \cdot D)} \\ &= (\overline{A} \cdot \overline{B}) \cdot (\overline{C} \cdot D) \end{aligned}$$

*Función expresada en compuertas NAND

Diagrama lógico

Diagrama Lógico:



*Diagrama funcionando en $f(1,1,1,1)=1$

Diagrama físico o patigrama

La función propuesta es la siguiente:

No. 3 / 10

A	B	C	D	$(A + B)(C + \overline{D})$	
0	0	0	0	0	
0	0	0	1	0	
0	0	1	0	0	
0	0	1	1	0	
0	1	0	0	1	
0	1	0	1	0	
0	1	1	0	1	
0	1	1	1	1	
1	0	0	0	1	
1	0	0	1	0	
1	0	1	0	1	
1	0	1	1	1	
1	1	0	0	1	
1	1	0	1	0	
1	1	1	0	1	
1	1	1	1	1	

DESARROLLO

La función propuesta es la siguiente:

$$f(A, B, C, D) = (A + B)(C + \overline{D})$$

con tabla de verdad:

A	B	C	D	f(A,B,C,D)
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1

x	y	z	w	v
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

Implementar dicha función usando exclusivamente compuertas NAND y compuertas NOR.

NOR

Álgebra de Boole

Función objetivo: $f = \overline{x + y}$

$$\begin{aligned}
 f(A, B, C, D) &= (A + B)(C + \overline{D}) \\
 &= \overline{\overline{(A + B)(C + \overline{D})}} \\
 &= \overline{\overline{(A + B)} + \overline{(C + \overline{D})}}
 \end{aligned}$$

*Función expresadas en compuertas NOR

Forma esperada $f = \overline{X + Y}$

Boole

$$\begin{aligned}
 f(A, B, C, D) &= (A + B)(C + \overline{D}) \\
 &= \overline{\overline{(A + B)(C + \overline{D})}} \\
 &= \overline{\overline{(A + B)} + \overline{C + \overline{D}}}
 \end{aligned} \tag{3}$$

Diagrama Lógico

)

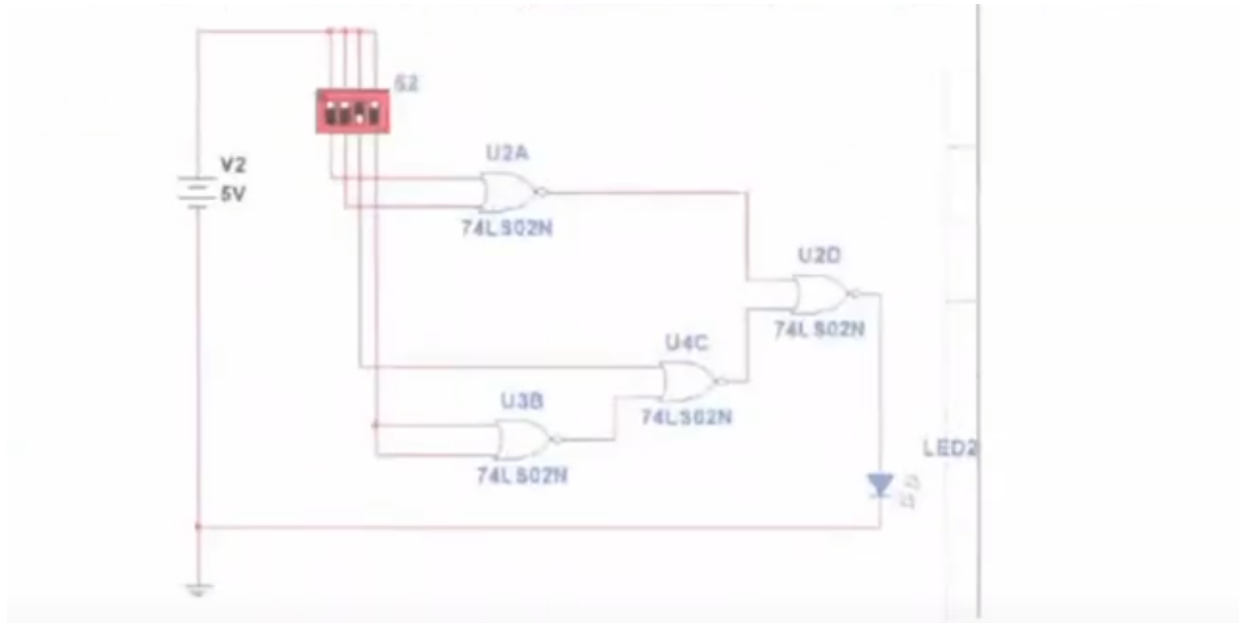
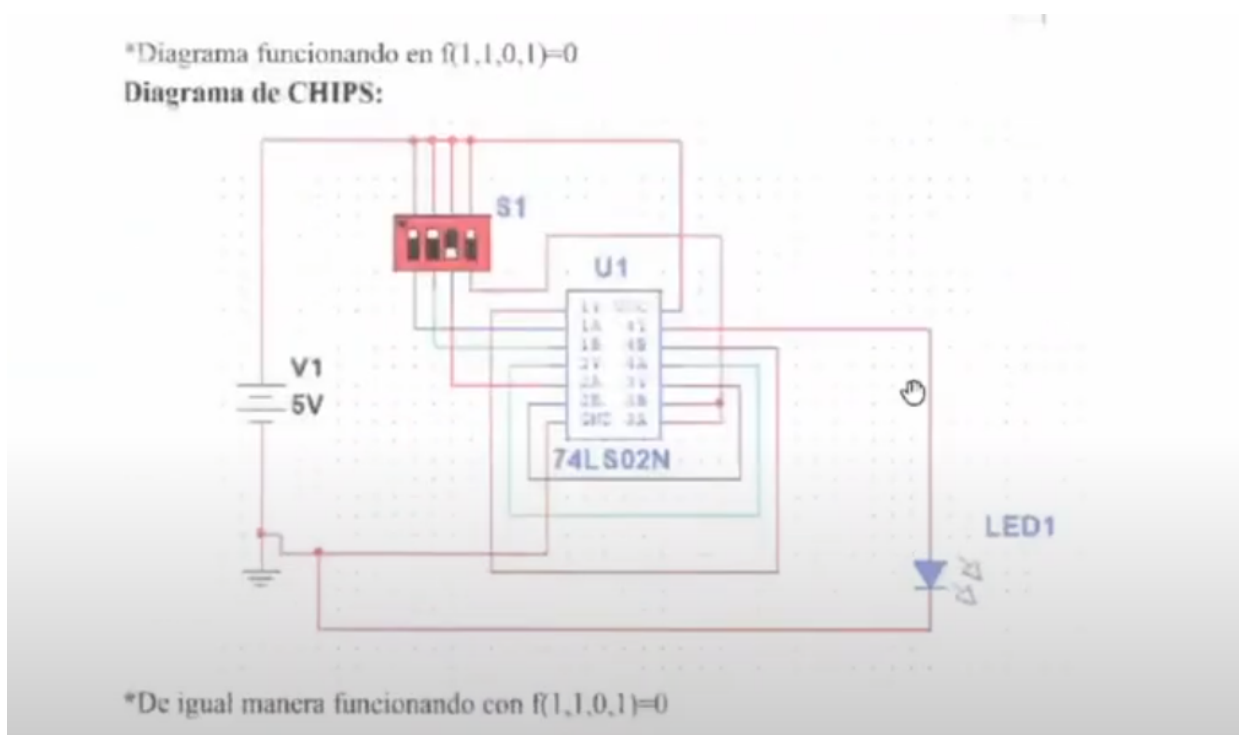


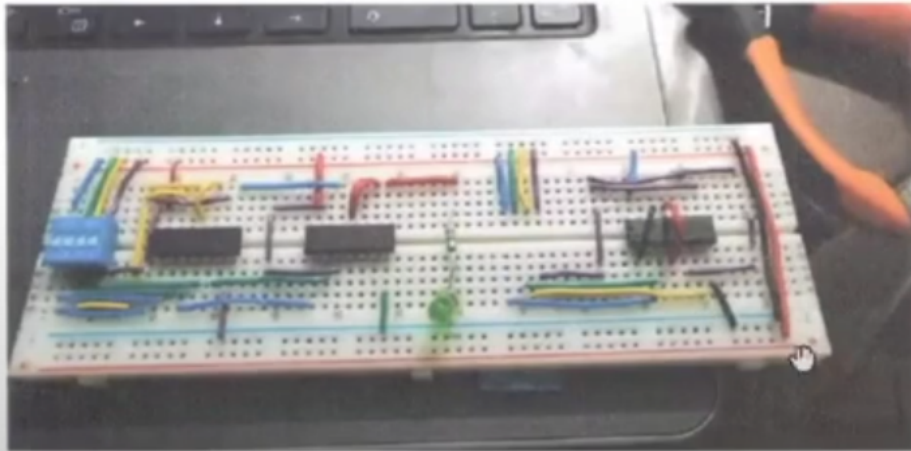
Diagrama físico o patigramas



Ensamblado Físico

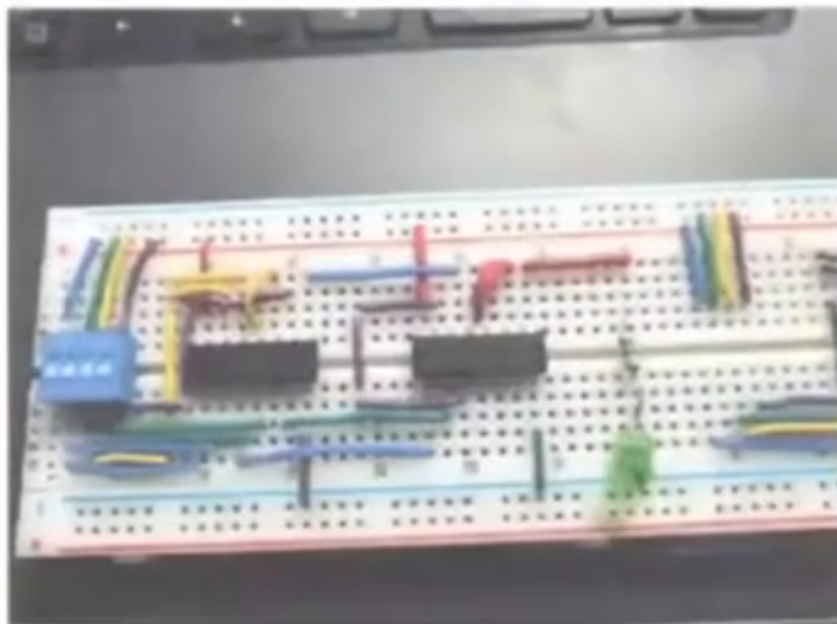
Compuertas nand tfl 7400 (nand)

Cada uno de los circuitos con compuertas NAND Y NOR queda ensamblado en una protoboard como se muestra en las siguiente imágenes

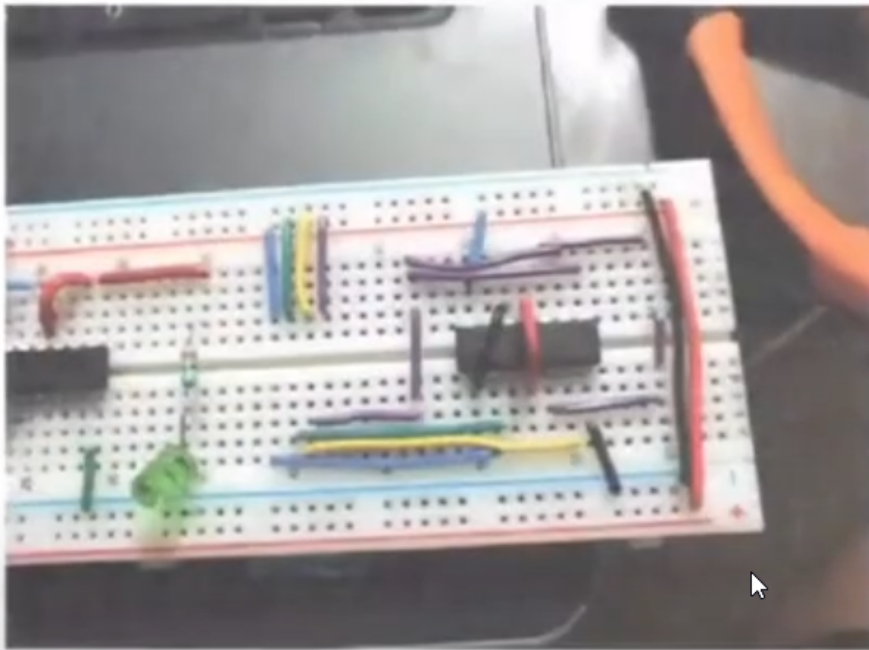


*Ambos circuitos ensamblados

*Ambos circuitos ensamblados



*Función con compuertas NAND, se utilizaron 7 compuertas en total



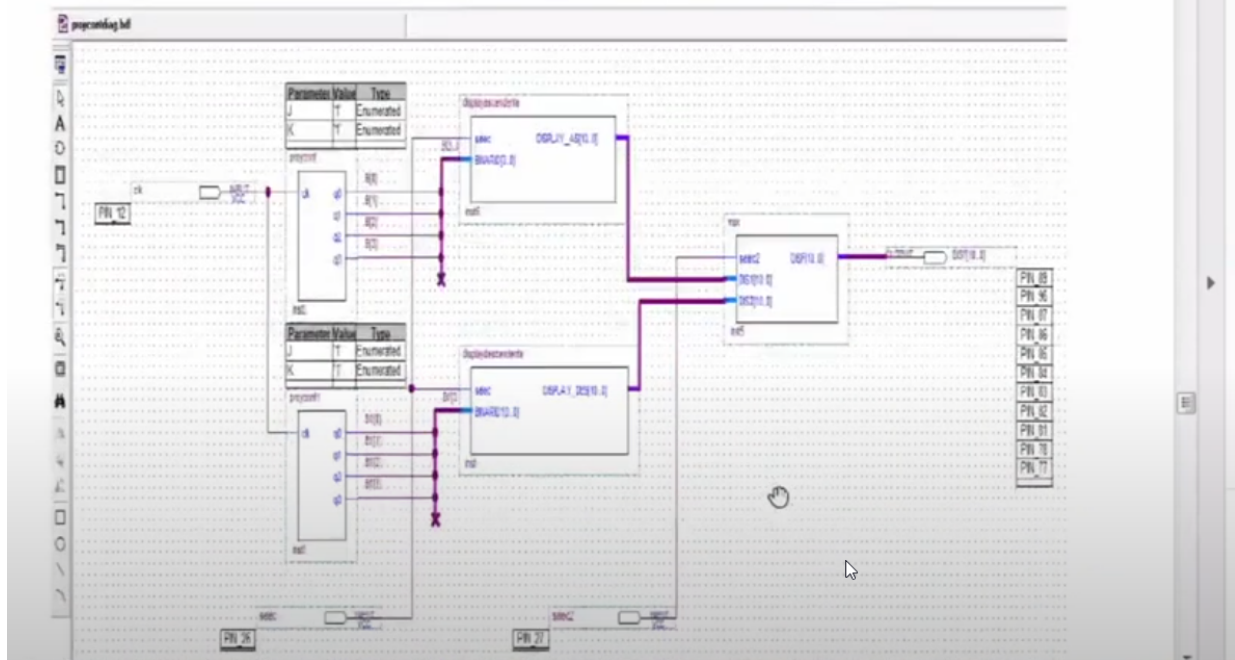
*Función con compuertas NOR, se utilizaron 4 compuertas en total

Codigo Quartus

```
1  LIBRARY IEEE;
2  USE IEEE.STD_LOGIC_1164.ALL;
3
4  ENTITY mux IS
5  PORT (selec2: IN STD_LOGIC;--selector para elegir si se quiere ascendente o descendente.
6        DIS1, DIS2: IN STD_LOGIC_VECTOR (10 downto 0);
7        DISF: OUT STD_LOGIC_VECTOR (10 downto 0));
8  END ENTITY;
9
10 ARCHITECTURE as_des OF mux IS
11     SIGNAL AUX2: STD_LOGIC;
12 BEGIN
13     PROCESS (selec2)
14     BEGIN
15         IF selec2 = '1' THEN--ascendente
16             DISF<=DIS1;
17
18         ELSE--sino descendente
19             DISF<=DIS2;
20         END IF;
21     END PROCESS;
22
23 END ARCHITECTURE;
```

Diagrama de bloques

Así quedando de la siguiente manera el diagrama de bloques implementado:

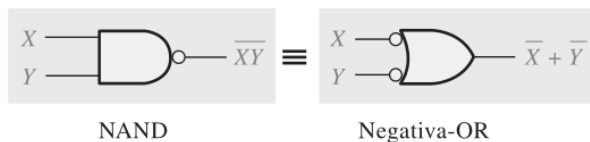


Conclusión

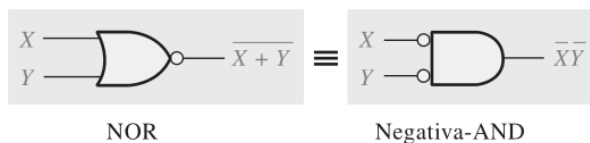
Barrera Peña Victor Miguel

Anexo

Pasar entre compuertas



Entradas		Salida	
X	Y	\overline{XY}	$\overline{X} + \overline{Y}$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0



Entradas		Salida	
X	Y	$\overline{X + Y}$	$\overline{X} \overline{Y}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0

Booleana NAND's

- | | |
|---------------------------|----------------------------------|
| 1. $A + 0 = A$ | 7. $A \cdot A = A$ |
| 2. $A + 1 = 1$ | 8. $A \cdot \overline{A} = 0$ |
| 3. $A \cdot 0 = 0$ | 9. $\overline{\overline{A}} = A$ |
| 4. $A \cdot 1 = A$ | 10. $A + AB = A$ |
| 5. $A + A = A$ | 11. $A + \overline{A}B = A + B$ |
| 6. $A + \overline{A} = 1$ | 12. $(A + B)(A + C) = A + BC$ |

A , B o C pueden representar una sola variable o una combinación de variables.

Reglas álgebra de Boole

	Adición	Producto
1	$a + 0 = a$	$a \cdot a = a$
2	$a + 1 = 1$	$a \cdot 1 = a$
3	$a + 1 = 1$	$a \cdot 0 = 0$
4	$a + a = a$	$a \cdot a = a$
5	$a + b = b + a$	$a \cdot b = b \cdot a$
6	$a + (b + c) = (a + b) + c$	$a \cdot (b \cdot c) = (a \cdot b) \cdot c$
7	$a + (b \cdot c) = (a + b) \cdot (a + c)$	$a \cdot (b + c) = a \cdot b + a \cdot c$
8	$a + a \cdot b = a$	$a \cdot (a + b) = a$
9	$\overline{(a + b)} = \overline{a} \cdot \overline{b}$	$\overline{(a \cdot b)} = \overline{a} + \overline{b}$