

```

1 {
2   'nombre': 'Barrera Peña Víctor Miguel',
3   'tipo': 'Tarea',
4   'no': '32',
5   'grupo': '6',
6   'materia': '1645 Diseño Digital Moderno',
7   'semestre': '2022-1',
8   'enunciado': 'Pasar de una implementación de nand a nor, el caso general',
9   'fecha': '08-10-2021'
10 }

```

## Problema

Tenemos que pasar de nor a nand o viceversa

Primero veamos la nor

**Ejemplo 3**  
Implementar la siguiente función booleana utilizando exclusivamente compuertas NOR

$$F = (A+B)(C+D)'$$

$$= [(A+B)(C+D)]''$$

$$= [(A+B)' + (C+D)']'$$

X	Y	NOR
0	0	1
0	1	0
1	0	0
1	1	0

Logic circuit diagram showing inputs A, B, C, D connected to NOR gates to implement the function  $F = [(A+B)' + (C+D)']'$ . The circuit uses three NOR gates: two to compute  $(A+B)'$  and  $(C+D)'$ , and a third to compute the final output  $F$ .

Ahora veamos la puerta nand

The screenshot shows a Zoom meeting window with a PowerPoint presentation titled 'TEMAS 1, 2, 3, 4 - PowerPoint'. The slide displays a logic circuit diagram and a truth table. The circuit uses four inputs A, B, C, and D. It consists of two NAND gates: the first takes inputs A and B to produce (A'B')', and the second takes inputs C and D to produce (C'D)'. These two outputs are then fed into a third NAND gate to produce the final output ((A'B')'(C'D'))'. The truth table, written in red, shows the output is 1 for all input combinations except (0,0,0,0). Handwritten red notes include 'A+B' and 'C+D' near the first two NAND gates, and 'A+B+C+D' at the bottom right.

La deducción es simple aplicamos de morgan desde afuera hasta que se propague a las variables iniciales

$$\begin{aligned} & [(A + B)' + (C + D)']', \text{ con compuertas NOR ,aplicamos de Morgan} \\ & (\overline{A + B})' \cdot (\overline{C + D})', \text{ aplicamos de Morgan} \\ & (A' \cdot B')' \cdot (C' D')', \text{ Esta es la funci3n con compuertas NAND} \end{aligned} \quad (1)$$

Vemos que lo 3nico que tenemos que hacer para pasar de NOR => NAND es aplicar de Morgan hasta que esa propagaci3n llegue a las variables, para hacerlo de NAND => NOR es aplicar de Morgan pero al rev3s, es decir que las variables se nieguen ,el operador se intercambie y los dos operandos + el operador se nieguen todo entre parent3sis, se termina el proceso hasta que la negaci3n llegue al par3ntesis m3s externo.