Práctica 2. DISEÑO DE REGISTROS DE CORRIMIENTO EN CASCADA

OBJETIVO:

Demostrar a los estudiantes que las declaraciones secuenciales requieren de un orden para Demostrar a los estructuras de ser ejecutadas. Diseñar registros de corrimiento en cascada utilizando las estructuras de control if-then-else o case dentro de un proceso.

Utilizando un FPGA y 8 displays de 7 segmentos, diseñar un sistema digital que despliegue un mensaje que se desplace en los displays.

La figura 2.1 muestra el diagrama de bloques del sistema registros de corrimiento en cascada.

DIAGRAMA DE BLOQUES:

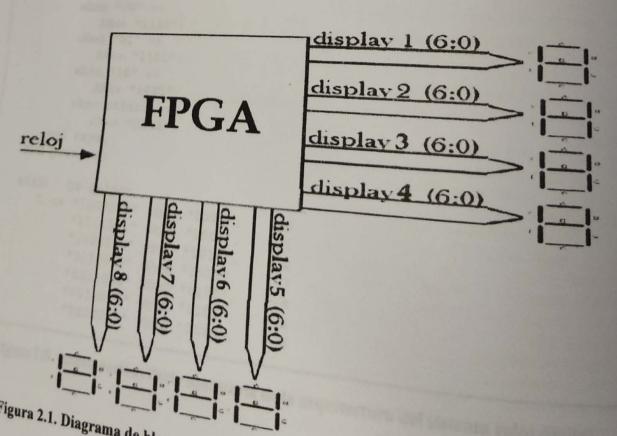


Figura 2.1. Diagrama de bloques del sistema registros de corrimiento en cascada. [2]

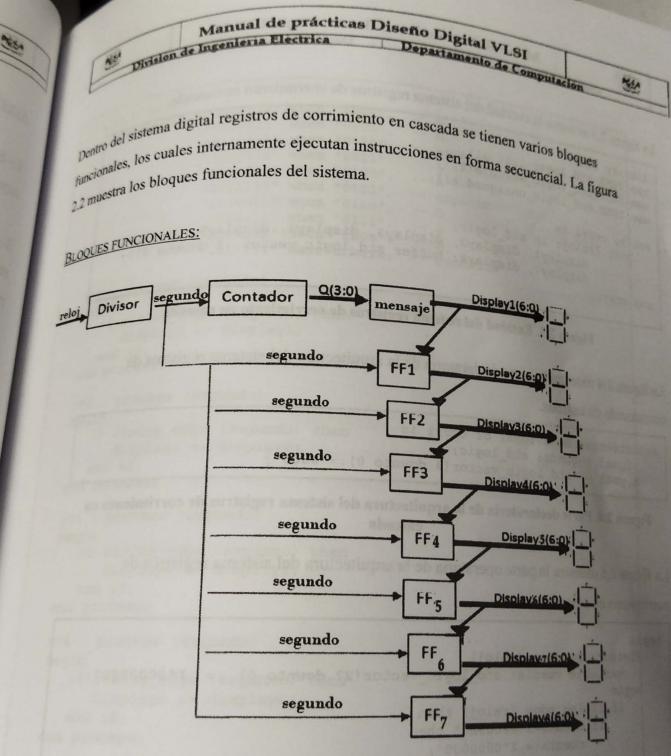


Figura 2.2. Diagrama de bloques funcionales del sistema registros de corrimiento en cascada

