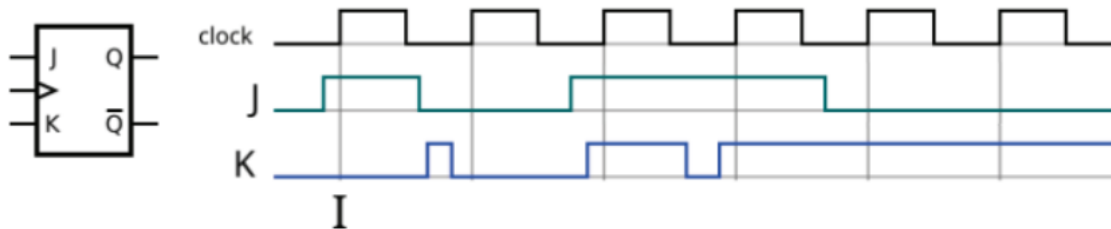


Trabalho 2

Aluno:

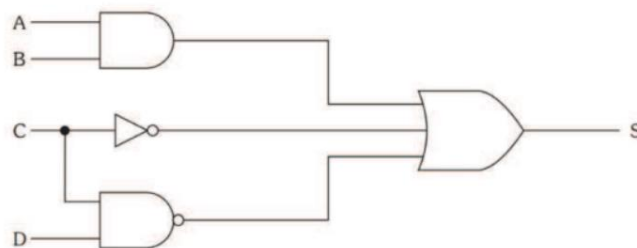
- 1) Em um circuito lógico flip-flop JK é inserido uma sequência de sinais para as entradas J e K, conjuntamente com um sinal de clock, conforme figura abaixo. Considere que nos patamares altos as curvas representam o número lógico 1 e nos patamares baixos, representam 0. Inicialmente a saída Q estava no estado 0.



A partir do instante I, qual é a sequência correta por ciclo de clock para a saída q?

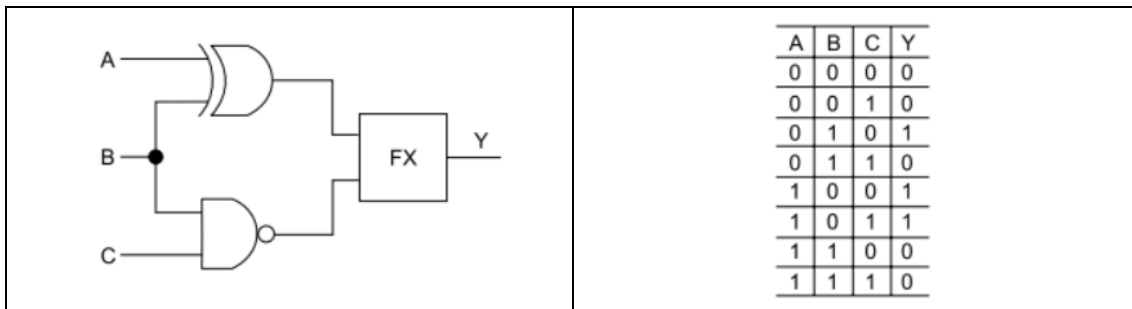
- a) 001011
- b) 110100
- c) 101000
- d) 111100
- e) 110011

- 2) O circuito digital da figura a seguir possui quatro entradas lógicas A, B, C e D, e apenas uma saída lógica S.



Qual é a expressão característica deste circuito? Explique a sua resposta.

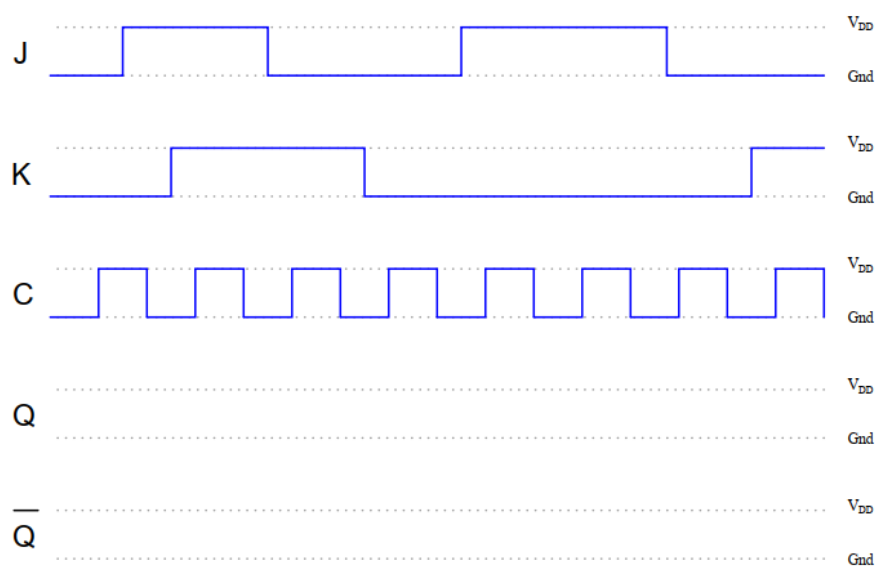
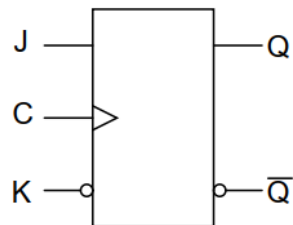
- a) $A.B + C + \overline{(C.D)}$
 - b) $A.B + C + (C.D)$
 - c) $(A + B). \bar{C}. \overline{(C + D)}$
 - d) $(A + B). C. (C + D)$
 - e) $\overline{(A + B)}. (C.D)$
- 3) Considere o circuito lógico combinacional e sua respectiva Tabela-Verdade, mostrado na figura abaixo:



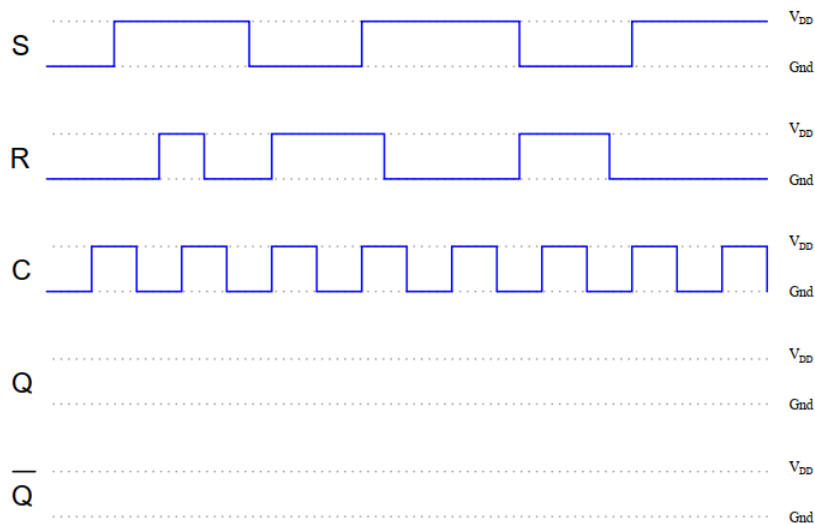
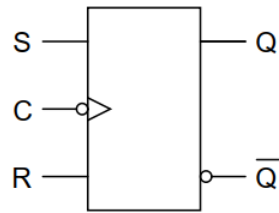
A função FX corresponde a uma porta lógica do tipo:

- a) OU exclusivo
- b) OU
- c) E
- d) Não E
- e) Não OU

4) Determine a forma de onda nas saídas do flip-flop abaixo. Considere Q inicial = 0.



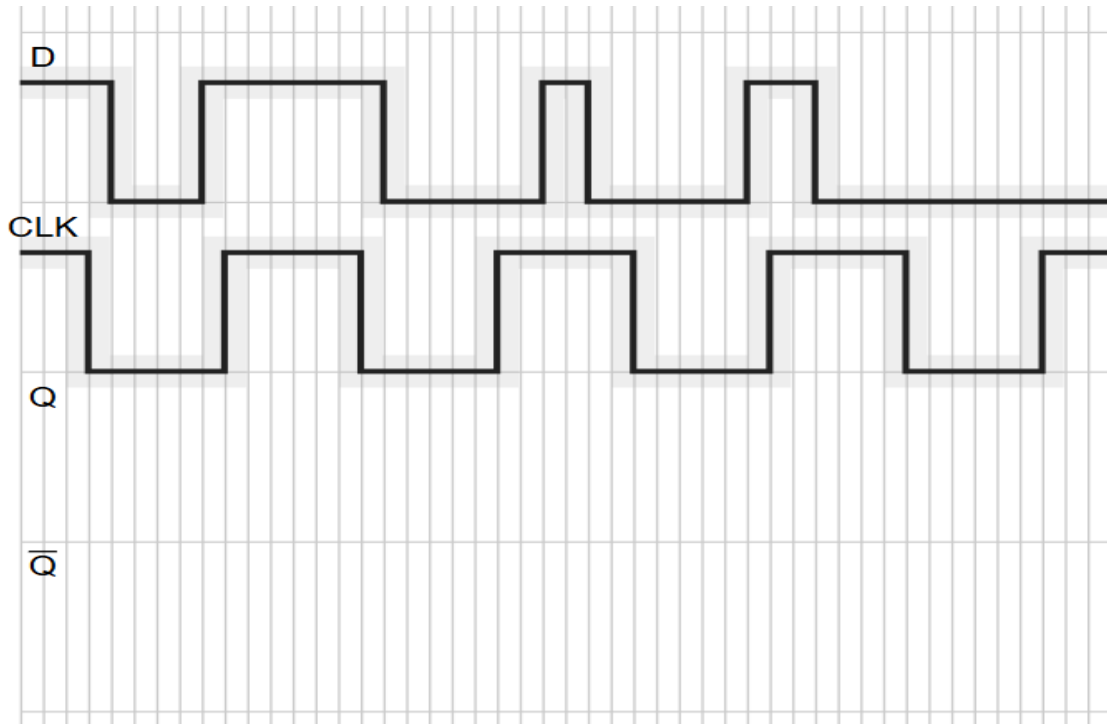
5) Determine a forma de onda nas saídas do flip-flop abaixo. Considere Q inicial = 0.



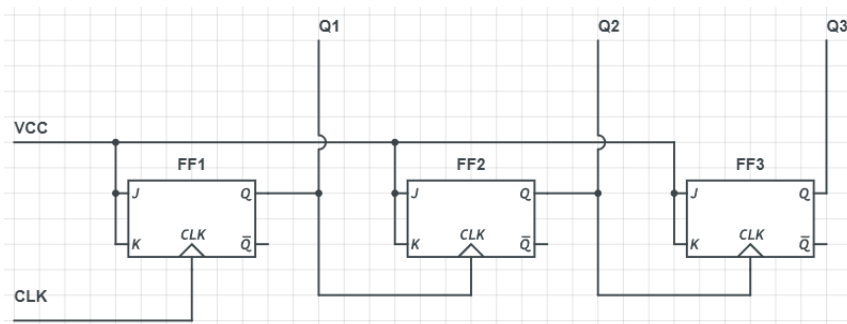
6) Ao analisar um módulo computacional, constatou-se que trabalha com 2 bits de entrada paralela (X_0 e X_1) e um bit de saída (S). Os bits X_0 e X_1 eram utilizados para representar números inteiros de 0 a 3, onde X_0 é LSB e X_1 é o MSB. Determine a função booleana deste circuito sabendo que a saída S fica em nível alto quando os bits são diferentes entre si. Justifique sua resposta.

- a) $S = X_0 + X_1$
- b) $S = X_0 \odot X_1$
- c) $S = (X_0 + X_1) \cdot \overline{X_0}$
- d) $S = X_0 \oplus X_1$
- e) $S = X_0 + \overline{X_1}$

- 7) Sabendo dos sinais na entrada de um flip flop tipo D, desenhe a saída Q e \bar{Q} dado o diagrama abaixo:



- 8) Se a frequência da variável clock do circuito abaixo for igual a 160kHz, então as frequências Q1, Q2 e Q3 serão, respectivamente, iguais a:



- a) 20kHz, 40kHz e 80kHz
 - b) 640kHz, 480kHz e 320kHz
 - c) 80kHz, 40kHz e 20kHz
 - d) 140kHz, 120kHz e 100kHz
 - e) 320kHz, 480kHz e 640kHz
- 9) Utilizando o simulador Falstad, implemente um contador até 1999, utilizando uma lógica de comparação, pare o contador em 936.
- 10) Utilizando o simulador Falstad, implemente um contador cíclico de 8 bits.

OBS: nas questões 9 e 10, salvar cada arquivo gerado, compactar com o restante do trabalho em um único arquivo .zip. O arquivo deve ser nomeado com o nome completo do aluno.