Logotipo, nome da empresa

O conteúdo gerado por IA pode estar incorreto.

**UNIVERSIDADE REGIONAL DE BLUMENAU CENTRO DE CIÊNCIAS EXATAS E NATURAIS SISTEMAS DE INFORMAÇÃO**

**Fabio Henrique Couto**

**BLUMENAU**

**2025**

**ARQUITETURA DE COMPUTADORES – Trabalho 2**

Em um circuito lógico filp-flop JK é inserido uma sequência de sinais para as entradas J e K, conjuntamente com um sinal de clock, conforme figura abaixo. Considere que nos patamares altos as curvas representam o número lógico 1 e nos patamares baixos, representam 0. Inicialmente a saída Q estava no estado 0.

Gráfico

O conteúdo gerado por IA pode estar incorreto.

A partir do instante I, qual é a sequência correta por ciclo de clock para a saída q?

a) 001011

b) 110100

c) 101000

d) 111100

e) 110011

2) O circuito digital da figura a seguir possui quatro entradas lógicas A, B, C e D, e apenas uma saída lógica S. Qual é a expressão característica deste circuito?

Diagrama

O conteúdo gerado por IA pode estar incorreto.

Texto

O conteúdo gerado por IA pode estar incorreto.

3) Considere o circuito lógico combinacional e sua respectiva Tabela-Verdade, mostrado na figura abaixo:

Diagrama

O conteúdo gerado por IA pode estar incorreto.

A função FX corresponde a uma porta lógica do tipo:

a) OU exclusivo

b) OU

c) E

d) Não E

e) Não OU

Forma, Seta

O conteúdo gerado por IA pode estar incorreto.

4) Determine a forma de onda nas saídas do flip-flop abaixo. Considere Q inicial = 0.

Diagrama

O conteúdo gerado por IA pode estar incorreto.

5) Determine a forma de onda nas saídas do flip-flop abaixo. Considere Q inicial = 0.

Diagrama

O conteúdo gerado por IA pode estar incorreto.

6) Ao analisar um módulo computacional, constatou-se que trabalha com 2 bits de entrada paralela (X0 e X1) e um bit de saída (S). Os bits X0 e X1 eram utilizados para representar números inteiros de 0 a 3, onde X0 é LSB e X1 é o MSB. Determine a função booleana deste circuito sabendo que a saída S fica em nível alto quando os bits são diferentes entre si. Justifique sua resposta.

a) 𝑆 = 𝑋0 + 𝑋1

b) 𝑆 = 𝑋0 ⨀ 𝑋1

c) 𝑆 = (𝑋0 + 𝑋1). ̅𝑋̅̅0̅

d) 𝑆 = 𝑋0 ⨁ 𝑋1

e) 𝑆 = 𝑋0 + ̅𝑋̅̅1

Justificativa: A saída S deve ser 1 somente quando os bits forem diferentes. A operação XOR retorna 1 exatamente nesse caso.

7) Sabendo dos sinais na entrada de um flip flop tipo D, desenhe a saída Q e 𝑄̅ dado o diagrama abaixo:

Gráfico

O conteúdo gerado por IA pode estar incorreto.

8) Se a frequência da variável clock do circuito abaixo for igual a 160kHz, então as frequências Q1, Q2 e Q3 serão, respectivamente, iguais a:

Diagrama

O conteúdo gerado por IA pode estar incorreto.

a) 20kHZ, 40KHz e 80kHz

b) 640kHZ, 480KHz e 320kHz

c) 80kHZ, 40KHz e 20kHz

d) 140kHZ, 120KHz e 100kHz

e) 320kHZ, 480KHz e 640kHz

9) Utilizando o simulador Falstad, implemente um contador até 1999, utilizando uma lógica de comparação, pare o contador em 936.

Diagrama, Esquemático

O conteúdo gerado por IA pode estar incorreto.

Uma imagem contendo relógio

O conteúdo gerado por IA pode estar incorreto.

10) Utilizando o simulador Falstad, implemente um contador cíclico de 8 bits.

Interface gráfica do usuário, Diagrama

O conteúdo gerado por IA pode estar incorreto.