

<b>Тест начат</b>	четверг, 16 марта 2023, 13:45
<b>Состояние</b>	Завершены
<b>Завершен</b>	четверг, 16 марта 2023, 13:55
<b>Прошло времени</b>	9 мин. 55 сек.
<b>Баллы</b>	6,05/10,00
<b>Оценка</b>	<b>1,21</b> из 2,00 ( <b>60,5%</b> )

#### Вопрос 1

Выполнен

Баллов: 0,80 из 1,00

Укажите все регистры параметров DMA-пересылок, которые используются при пересылках по любому DMA-каналу (т.е. минимальный набор регистров, которые используются в любых DMA-пересылках)

- ☒ a. регистр счетчика Sx
- ☒ b. регистр адреса буфера во внутренней памяти Ix
- ☒ c. регистр модификатора адреса буфера во внутренней памяти IMx
- ☒ d. регистр модификатора адреса буфера во внешней памяти EMx
- ☒ e. регистр параметров DMA-пересылки DMACx
- ☐ f. регистр счетчика пересылок во внешнюю память ECx
- ☐ g. регистр DAx для 2D-DMA
- ☒ h. регистр общего назначения GPx
- ☐ i. регистр указателя цепочки CPx
- ☐ j. регистр адреса буфера во внешней памяти Elx
- ☐ k. регистр DBx для 2D-DMA

## Вопрос 2

Выполнен

Баллов: 1,00 из 1,00

Выберите все утверждения, справедливые для последовательных портов процессоров SHARC ADSP

- ☐ a. длина слов, которые можно передавать через последовательный порт, фиксирована и равна 32 битам
- ☒ b. последовательный порт реализует синхронный интерфейс передачи данных
- ☐ c. последовательный порт всегда пересылает данные со скоростью один бит за один процессорный такт
- ☒ d. последовательный порт реализует последовательный интерфейс передачи данных
- ☐ e. в случае, если при приеме данных через последовательный порт, программа пользователя не успела освободить буферный регистр RX, то пересылка через последовательный порт приостанавливается до освобождения буферного регистра RX
- ☒ f. взаимодействие программы пользователя (или DMA-контроллера) с последовательным портом для пересылки данных осуществляется через буферные регистры RX и TX
- ☒ g. если последовательный порт работает одновременно и на прием, и на передачу данных, то скорости передачи и приема данных должны быть одинаковыми
- ☒ h. функционирование приемной и передающей частей порта осуществляется независимо друг от друга

## Вопрос 3

Выполнен

Баллов: 0,00 из 1,00

Расположите указанные способы ввода данных через последовательный порт по увеличению времени, необходимого для считывания поступившего слова данных из буферного регистра порта в регистр данных процессорного ядра (сначала - наиболее "реактивный" способ)

ввод данных с прерыванием по поступлению очередного отсчета в порт

ввод данных с прерыванием от DMA-контроллера

ввод данных с постоянным опросом состояния порта

## Вопрос 4

Выполнен

Баллов: 1,00 из 1,00

Несколько DMA-каналов могут одновременно генерировать запрос на обслуживание (т.е. на использование шины для обмена данными с внутренней памятью). Расположите указанные DMA-каналы - источники запросов - в порядке убывания их приоритета друг относительно друга (сначала - канал, который имеет максимальный приоритет из всех приведенных)

DMA-канал для пересылки данных из регистра RX0 во внутреннюю память

DMA-канал для пересылки данных из внутренней памяти в регистр TX1

DMA-канал для пересылки данных между внутренней памятью и регистром LBUF2

DMA-канал для пересылки данных между внутренней памятью и регистром LBUF3

**Вопрос 5**

Выполнен

Баллов: 0,00 из 1,00

Тактовая частота процессора 60 МГц. Через последовательный порт с АЦП принимаются 20-разрядные слова. В младшие 16 битов регистра делителя частоты приемной части порта RDIV записано значение 15. Запишите частоту дискретизации сигнала, приему которого соответствуют эти параметры.

Ответ укажите в виде одного числа, в Герцах, без указания единиц измерения, например: 1200

Ответ:

**Вопрос 6**

Выполнен

Баллов: 1,00 из 1,00

Что означает установленный в 1 бит переполнения (overflow) ROVF в регистре управления приемной части порта SRTCTLx?

- ☐ a. при завершении приема очередного слова в приемном регистре сдвига буферный регистр RX еще занят (содержит предыдущее значение). Обмен данными между процессором и внешним устройством приостановлен. Последовательность принятых данных корректна
- ☐ b. при завершении приема очередного слова в приемном регистре сдвига буферный регистр RX свободен. Обмен данными между процессором и внешним устройством не прерывался. Последовательность принятых данных некорректна
- ☐ c. при завершении приема очередного слова в приемном регистре сдвига буферный регистр RX еще занят (содержит предыдущее значение). Обмен данными между процессором и внешним устройством приостановлен. Последовательность принятых данных некорректна
- ☒ d. при завершении приема очередного слова в приемном регистре сдвига буферный регистр RX еще занят (содержит предыдущее значение). Обмен данными между процессором и внешним устройством не прерывался. Последовательность принятых данных некорректна

**Вопрос 7**

Выполнен

Баллов: 0,75 из 1,00

Выберите все утверждения, справедливые для линк-портов процессора SHAR ADSP.

- ☐ a. линк-порт реализует асинхронный интерфейс передачи данных
- ☒ b. связь между линк-портом и линк-буфером задается программно
- ☒ c. линк-порт реализует синхронный интерфейс передачи данных
- ☒ d. каждый линк-порт может работать и на передачу, и на прием данных (но не одновременно), направление пересылки задается в параметрах порта
- ☒ e. через линк-порт можно передавать слова разрядностью от 8 до 48 битов. Длина слова задается в параметрах порта
- ☐ f. скорость передачи данных через линк-порт задается с помощью делителя тактовой частоты процессора
- ☒ g. для организации пересылки через линк-порт нужно последовательно инициализировать два регистра: LCOM и LCTL
- ☐ h. если линк-порт работает на прием данных, то при заполненности буферного регистра порта пересылка приостанавливается до его освобождения

**Вопрос 8**

Выполнен

Баллов: 0,00 из 1,00

Каким образом, можно "закольцевать" передачу данных через два линк-порта, например, в целях отладки?

- ☒ a. установить флаг, отвечающий за закольцовывание (loopback), в регистре управления пересылкой через линк-буфер
- ☐ b. назначить одному двум разным линк-портам один и тот же номер буферного регистра LBUFx
- ☐ c. назначить одному двум разным буферным регистрам LBUFx один и тот же номер линк-порта
- ☐ d. линк-порты не позволяют "закольцевать" пересылку данных

**Вопрос 9**

Выполнен

Баллов: 0,50 из 1,00

Выберите все способы, с помощью которых можно инициализировать и запустить DMA-пересылку для передачи данных через последовательный порт SPORT0 в SHARC ADSP.

- ☒ a. в программном коде явно инициализировать регистр CP0 адресом TCB-блока и затем включить передачу через последовательный порт SPORT0
- ☐ b. в программном коде явно установить в 1 бит SPORT0\_TX в регистре управление MODE1
- ☒ c. в программном коде явно инициализировать значения регистров II0, IM0, C0 и затем включить передачу через последовательный порт SPORT0
- ☐ d. в программном коде явно инициализировать значения регистров II2, IM2, C2 и затем включить передачу через последовательный порт SPORT0
- ☒ e. в программном коде явно инициализировать регистр CP2 адресом TCB-блока и затем включить передачу через последовательный порт SPORT0

**Вопрос 10**

Выполнен

Баллов: 1,00 из 1,00

Выберите все направления пересылки данных, поддерживаемые DMA-контроллером SHARC ADSP

- ☒ a. между внутренней памятью и LPORT
- ☒ b. между внешней памятью и LPORT
- ☒ c. между внутренней памятью и внешней памятью
- ☒ d. между двумя участками внутренней памяти
- ☒ e. между внешней памятью и SPORT
- ☐ f. между внутренней памятью и регистровым файлом
- ☒ g. между внутренней памятью и SPORT

