

**Тест начат** Четверг, 9 марта 2023, 14:51

**Состояние** Завершены

**Завершен** Четверг, 9 марта 2023, 15:04

**Прошло  
времени** 13 мин. 16 сек.

**Баллы** 6,50/12,00

**Оценка** 1,08 из 2,00 (54%)

Вопрос **1**

Выполнен

Баллов: 1,00 из 1,00

Реализован алгоритм, предполагающий поэлементную (sample-based) обработку сигнала.

Выполнение полного цикла обработки прерывания при поступлении очередного отсчета (пробуждение из спящего режима и переход на обработчик, выполнение обработчика, возврат из обработчика, переход в спящий режим) занимает 100 тактов. Тактовая частота процессора - 50 МГц. Какая допустима максимальная частота дискретизации сигнала, чтобы процессор гарантированно успевал выполнить полный цикл обработки до поступления следующего отсчета?

Ответ укажите в виде одного числа в Герцах, без указания единицы измерения.

Ответ:

500000

Вопрос **2**

Выполнен

Баллов: 0,33 из 1,00

Выберите все корректные утверждения, касающиеся обработки прерываний в SHARC ADSP

- ☐ a. Вложенные прерывания не поддерживаются
- ☐ b. Таблица векторов прерываний содержит адреса обработчиков прерываний
- ☐ c. Регистр указателя временной маски IMASKP содержит адрес последнего вызванного обработчика прерывания
- ☐ d. Временная маска прерывания формируется по значениям регистров IMASK и IMASKP
- ☒ e. Таблица векторов прерываний содержит обработчики прерываний
- ☐ f. Включения бита глобального разрешения прерываний IRPTEN (в регистре MODE1) недостаточно для того, чтобы процессор мог вызвать обработчик прерывания
- ☒ g. Регистры ASTAT и MODE1 сохраняются в стеке статуса Программного секвенсора при вызове любого обработчика прерывания
- ☒ h. Один обработчик прерываний никогда не может занимать более 4-х слов в памяти. Если он занимает больше 4-х слов, то обязательно нужно передать управление в другую область памяти, где хранится остальная часть обработчика

Вопрос **3**

Выполнен

Баллов: 1,00 из 1,00

Выберите все утверждения, корректные для команды DO.. UNTIL... в процессоре SHARC ADSP

- ☒ a. инициализирует сразу три аппаратных стека значениями, обеспечивающими выполнение цикла
- ☒ b. является первой командой тела цикла
- ☒ c. выполняется только один раз
- ☐ d. используется только для задания цикла по счетчику
- ☒ e. в зависимости от выполнения или невыполнения условия, указанного после UNTIL может сразу передать управление на первую инструкцию за телом цикла (т.е. реализовать обход цикла, если условие не выполняется)
- ☐ f. проверяет выполнение условия выхода из цикла
- ☒ g. используется для задания как цикла по счетчику, так и цикла по условию
- ☐ h. определяет условие продолжения цикла

Вопрос **4**

Выполнен

Баллов: 0,00 из 1,00

Реализован алгоритм, предполагающий покадровую (frame-based) обработку сигнала. Размер кадра (количество отсчетов на один кадр) - 100.

Выполнение полного цикла обработки прерывания при поступлении очередного отсчета (пробуждение из спящего режима и переход на обработчик, выполнение обработчика, возврат из обработчика, переход в спящий режим) занимает 50 тактов.

Выполнение полного цикла обработки прерывания с реализацией алгоритма обработки кадра (при накоплении полного кадра) занимает 5000 тактов.

Тактовая частота процессора - 50 МГц. Какая допустима максимальная частота дискретизации сигнала, чтобы процессор гарантированно успевал выполнить обработку данных?

Ответ укажите в виде одного числа в Герцах, без указания единицы измерения.

Ответ:

5000



Вопрос **5**

Выполнен

Баллов: 1,00 из 1,00

Когда проверяется условие выхода из цикла для циклов длиной 3 и более инструкций?

- ☐ a. в начале процессорного такта, соответствующего выполнению последней инструкции тела цикла
- ☒ b. в начале процессорного такта, соответствующего выполнению третьей с конца инструкции тела цикла
- ☐ c. в конце процессорного такта, соответствующего выполнению последней инструкции тела цикла
- ☐ d. момент выполнения проверки зависит от типа цикла (по счетчику или по арифметическому условию)
- ☐ e. в конце процессорного такта, соответствующего выполнению второй с конца инструкции тела цикла
- ☐ f. в начале процессорного такта, соответствующего выполнению второй с конца инструкции тела цикла
- ☐ g. в конце процессорного такта, соответствующего выполнению третьей с конца инструкции тела цикла

Вопрос **6**

Выполнен

Баллов: 0,50 из 1,00

Выберите все корректные утверждения, связанные с ограничениями на организацию циклов в SHARC ADSP.

- ☐ a. при принудительном выходе из вложенного цикла осуществляется выход сразу и из внешнего цикла
- ☐ b. получение бесконечного цикла возможно только в случае цикла по условию
- ☐ c. последние 3 инструкции тела цикла не могут содержать никакие команды, связанные с переходами, вызовами, возвратами, иначе будет ошибка компиляции
- ☐ d. потеря производительности при выполнении циклов возможны только для циклов по условию
- ☒ e. если нужно досрочно прерывать выполнение цикла, то нужно из тела цикла выполнить команду перехода на внешнюю инструкцию с модификатором (LA)



Вопрос **7**

Выполнен

Баллов: 1,00 из 1,00

Выберите все утверждения, справедливые для команд перехода (вызова, возврата) в SHARC ADSP

- ☒ a. задержанный переход задается с помощью указания (db) в конце инструкции
- ☒ b. при вызове подпрограммы адрес возврата сохраняется в стеке статуса
- ☒ c. задержанный переход (вызов, возврат) и обычный переход выполняются одинаковое количество тактов
- ☒ d. при возврате из подпрограммы адрес возврата указывается в инструкции
- ☒ e. количество тактов, в течение которых выполняется переход (вызов, возврат), определяется количеством ступеней конвейера процессора
- ☒ f. способ возврата из подпрограммы (задержанный или обычный) должен совпадать со способом вызова подпрограммы (задержанный или обычный)
- ☒ g. есть ограничения на то, какие две инструкции могут быть записаны непосредственно после команды задержанного перехода (и выполнены до передачи управления на новый адрес)

Вопрос **8**

Выполнен

Баллов: 0,00 из 1,00

В программе организованы два вложенных цикла. Где можно посмотреть количество оставшихся итераций внешнего цикла, если в данный момент процессор "находится" внутри вложенного цикла?

- ☐ a. ни в одном из регистров процессора
- ☐ b. в ином регистре процессора
- ☐ c. в регистре CURLCNTR
- ☒ d. в регистре LCNTR



Вопрос **9**

Выполнен

Баллов: 1,00 из 1,00

Выберите все виды алгоритмических конструкций (виды последовательностей выполнения команд), для выполнения которых в системе команд SHARC ADSP предусмотрены специальные инструкции

- ☒ a. возврат из подпрограммы
- ☒ b. выполнение перехода
- ☒ c. вызов процесса
- ☒ d. возврат из процесса
- ☒ e. задание параметров цикла
- ☒ f. вызов обработчика прерывания
- ☒ g. вызов подпрограммы
- ☒ h. возврат из обработчика прерывания
- ☐ i. выборка следующей инструкции по порядку (линейная последовательность)
- ☐ j. проверка условия выхода из цикла и возврат (при необходимости) к началу цикла

Вопрос **10**

Выполнен

Баллов: 0,67 из 1,00

Выберите все действия, которые выполняются при обнулении регистра TCOUNT процессора SHARC ADSP

- ☐ a. регистра TCOUNT уменьшается на 1 каждый процессорный цикл (если инструкция выполняется больше одного такта, то за время выполнения одной инструкции таймер декрементируется несколько раз)
- ☒ b. в регистр TCOUNT загружается значение из регистра TPERIOD
- ☒ c. генерируются одновременно два сигнала прерывания – прерывание от таймера низкого уровня и прерывание от таймера высокого уровня
- ☐ d. запуск таймера осуществляется при размаскировании прерывания от таймеров регистре IMASK
- ☐ e. генерируется один сигнал прерывания – прерывание от таймера
- ☐ f. регистра TCOUNT уменьшается на 1 при выполнении каждой инструкции программы



Вопрос **11**

Выполнен

Баллов: 0,00 из 1,00

В каком случае возможно получение бесконечного цикла? (укажите все варианты)

- ☒ a. при инициализации счетчика цикла нулевым значением или отрицательным значением (для цикла по счетчику длиной 1 или 2 инструкции)
- ☐ b. при формировании нужного значения флагов во время выполнения той же инструкции, в которой они проверяются программным секвенсором (для цикла по условию любой длины)
- ☒ c. при инициализации счетчика цикла нулевым значением или отрицательным значением (для цикла по счетчику любой длины)
- ☒ d. при формировании нужного значения флагов непосредственно перед выполнением инструкции, в которой они проверяются программным секвенсором (для цикла по условию любой длины)
- ☐ e. при формировании нужного значения флагов после выполнения той же инструкции, в которой они проверяются программным секвенсором (для цикла по условию любой длины)

Вопрос **12**

Выполнен

Баллов: 0,00 из 1,00

При выполнении программы были последовательно выполнены три инструкции с вычислительными операциями: первая - с операцией ALU, вторая - с операцией Умножителя, третья - с операцией Сдвигателя. Если в ходе выполнения любой из этих операций произошло переполнение, то нам нужно вызвать процедуру с именем ERROR. Выберите вариант(ы), обеспечивающий правильную реализацию указанного сценария обработки.

- ☐ a. после каждой из вычислительных операций нужно поместить команду условного вызова подпрограммы (с проверкой флага переполнения для соответствующего вычислительного устройства)
- ☐ b. после всех вычислительных операций нужно поместить одну команду условного вызова подпрограммы (с проверкой флага переполнения, который является общим для всех вычислительных устройств процессора)
- ☒ c. после всех вычислительных операций нужно поместить одну команду условного вызова подпрограммы с комбинацией по "И" мнемоник, обеспечивающих проверку флагов переполнения для каждого вычислительного устройства)
- ☐ d. данный сценарий реализовать невозможно
- ☐ e. сразу после всех вычислительных операций нужно в произвольном порядке поместить три команды условного вызова подпрограммы (в каждой - с проверкой флага переполнения для одного из вычислительных устройств)

◀ Тест-1.2.1

Перейти на...

Тест-1.2.3 ▶

