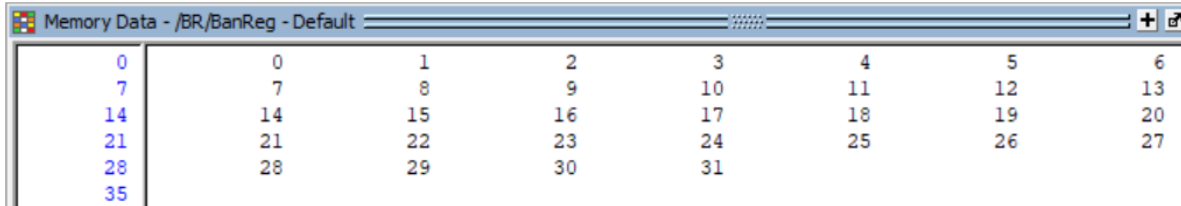


Reporte de código en verilog Fase 1

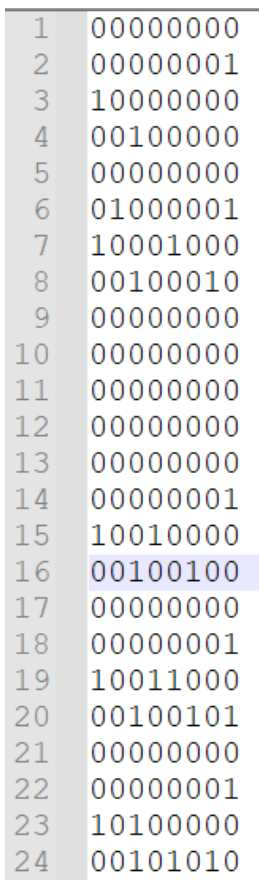
Durante la fase 1 se pidió un módulo que fuera capaz de realizar instrucciones de tipo R, para comprobar su correcto funcionamiento, a continuación, se muestra la forma en que trabaja nuestro módulo.



0	0	1	2	3	4	5	6
7	7	8	9	10	11	12	13
14	14	15	16	17	18	19	20
21	21	22	23	24	25	26	27
28	28	29	30	31			
35							

Figura 1

En la figura 1 podemos ver los datos precargados del banco de registros, estos datos servirán como operadores para las operaciones de tipo R.



1	00000000
2	00000001
3	10000000
4	00100000
5	00000000
6	01000001
7	10001000
8	00100010
9	00000000
10	00000000
11	00000000
12	00000000
13	00000000
14	00000001
15	10010000
16	00100100
17	00000000
18	00000001
19	10011000
20	00100101
21	00000000
22	00000001
23	10100000
24	00101010

Figura 2

En la figura 2 tenemos las instrucciones que se van a realizar. La primera es una suma de los registros 0 y 1, el resultado se almacena en la dirección 16, la próxima instrucción es una resta de los registros 2 y 1, el resultado se almacena en la dirección 17, la próxima es Nop, se almacena un 0 en la dirección 0, luego sigue

una instrucción AND entre los registros 0 y 1 y el resultado se almacena en la dirección 18, después una instrucción or entre los registros 0 y 1, el resultado se almacena en la dirección 19, por último tenemos una operación slt con los registros 0 y 1, el resultado se almacena en la dirección 20.

Operación	Rs y dato	Rt y dato	Rd	Resultado
100000(suma)	00000 (0)	00001 (1)	10000 = 16	1
100010(resta)	00010 (2)	00001 (1)	10001 = 17	1
000000(Nop)	00000 (0)	00001 (1)	00000 = 0	0
100100(and)	00000(0)	00001 (1)	10010 = 18	0
100101(or)	00000(0)	00001 (1)	10011 = 19	1
101010(slt)	00000(0)	00001 (1)	10100 = 20	1

Tabla 1

En la tabla 1 podemos observar cuales son los resultados esperados de todas las operaciones que describí anteriormente.

0	0	1	2	3	4	5	6
7	7	8	9	10	11	12	13
14	14	15	1	1	0	1	1
21	21	22	23	24	25	26	27
28	28	29	30	31			
35							

Figura 3

En la figura 3 podemos ver los nuevos datos almacenados en el banco de registros, los cuales coinciden con los resultados esperados para cada una de las operaciones.

Conclusión

El código de la fase 1 fue sencillo de llevar a cabo, al menos para mí porque en la última tarea ya habíamos implementado algunos de los módulos que usamos para esta primera fase, sólo hay que tener cuidado al momento de interconectar los módulos, como por ejemplo, usar cables con nombres que te brinden información sobre el módulo del que vienen y en algunos casos sobre el módulo al que van, al menos eso fue lo que yo hice para facilitar el trabajo y hacerlo menos confuso.