

Manuskript Pulsbreitenmodulator für ET RF Power-Amplifier

Dipl.-Ing. Rüdiger Möller

DJ1MR

V1.1

06.01.2018

Motivation

Der in [1] veröffentlichte Beitrag zu einem Pulsbreitenmodulator für Hüllkurven PAs nach dem EER Prinzip stellt mit seinem Hoch- und Niedervoltteil eine komplexe Schaltungslösung dar, die sowohl beim Aufbau als auch beim Abgleich sehr viel Erfahrungen erfordert. Die Zahl der Abgleichelemente ist in dieser Lösung nicht unerheblich. Vorteil der vorgestellten Lösung war aber die Unabhängigkeit vom eingesetzten Transceiver-Typ. Beim Autor entstand nach nunmehr drei jähriger Erfahrung mit der in 2014 vorgestellten PWM-Lösung, der Wunsch, die Schaltung in Verbindung mit einem Hermes-Transceiver wesentlich zu vereinfachen und eine Lösung sowohl für Mosfet PAs mit einer Betriebsspannung von 50 Volt (für LDMOS PAs) und Mosfet-PAs mit Betriebsspannungen von bis zu 150 Volt bereitzustellen. Weiterhin sollte die neue Lösung keinerlei Abgleichelemente mehr enthalten und somit den leichteren Nachbau ermöglichen. Für die Switching-Mosfets wurde nach neueren Mosfet-Technologien gesucht, die thermisch wesentlich stabiler sind und kleinere Eingangskapazitäten aufweisen, um die nötige Gate-Treiberleistung weiter reduzieren zu können.

Die hier vorgestellte neue PWM-Lösung ist insbesondere für das durch den Autor in [2] vorgestellte Envelope-Tracking PA Projekt geeignet. In diesem Projekt wurde mit einer Betriebsspannung von 105 Volt gearbeitet.

Envelope Tracking Verfahren ET

Beim Envelope Tracking Verfahren erfolgt die Ansteuerung des PWM Modulators nicht mehr mit der original gleichgerichteten Hüllkurve, sondern mit einer modifizierten, geschapten Hüllkurve. Die Modifikation der Hüllkurve erfolgt in der Gestalt, dass bei keinem oder sehr geringem SSB-Signal die Betriebsspannung nicht Null Volt, sondern oberhalb der jeweils eingesetzten Mosfetkiespannung, z.B. bei 10 Volt, liegt. Dies hat den Vorteil, dass die Ausgangsmosfets nicht in dem Triodenbereich betrieben werden müssen und damit ungewollte Verzerrungen, u.a. verursacht durch die hohen nichtlinearen Kapazitäten, entstehen. Mit wachsender Aussteuerung wird dann auch die Betriebsspannung im Rhythmus der SSB-Hüllkurve erhöht, d.h. die Spannungsversorgungskennlinie nähert sich der linearen Betriebsspannungssteuerung, wie bei dem EER und H-EER Verfahren üblich, an.

In Abbildung 1 zeigt mit der grünen Kurve die angestrebte Betriebsspannungsmodulationskurve. Die Spannungssteuerkennlinie hat also einen diskontinuierlichen Anstieg, der durch zwei Werte gekennzeichnet ist.

Copyright: All rights reserved by Rüdiger Möller, DJ1MR

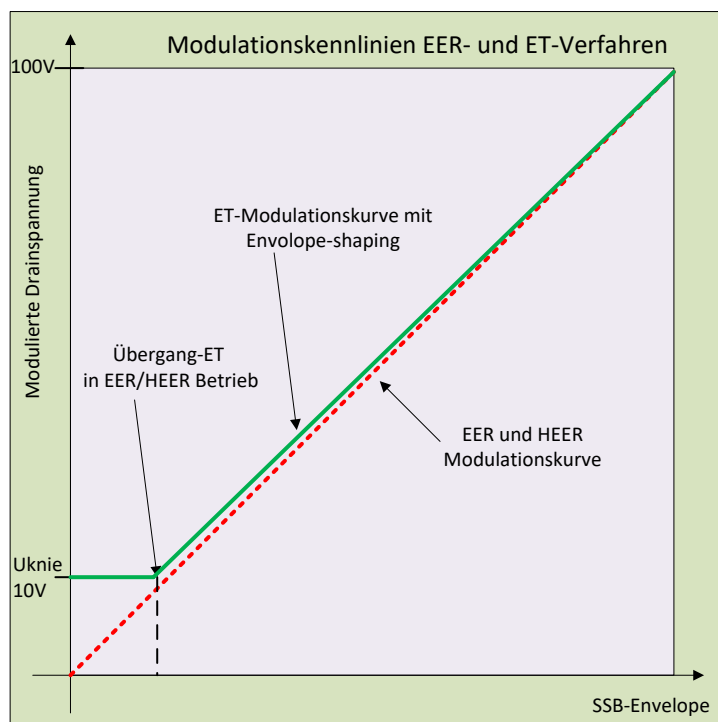


Abbildung 1: Modulierte Drainspannung als Funktion der SSB-Eingangsleistung

Man muss in jedem Bereich dafür sorgen, dass immer hinreichend Betriebsspannung zur Verfügung steht, um die geforderte Augenblicksleistung bereitstellen zu können.

Schaltungsbeschreibungen des Pulsbreitenmodulators

Im Folgenden wird die neue Pulsbreitenmodulator-Lösung für Hüllkurven PAs beschrieben. Sie ermöglicht es in Verbindung mit dem Hermes-Transceiver, die variable Betriebsspannung für die Endstufen bereitzustellen. Abbildung 2 zeigt den prinzipiellen Aufbau des Leistungsteils. Man erkennt sehr schnell, dass die Schaltungsanordnung einem Step-Down Wandler (Buck-Konverter oder Class-S Modulator genannt) nach [3] ähnelt und tatsächlich auch so funktioniert. Das über die Hermes-Aufsteckplatine bereitgestellte PWM Signal steuert das Gate des Transistors T1. Bei High-Pegel leitet T1 und lädt C1 über L1 auf. Dabei gilt, je länger T1 leitend ist, desto größer wird die Spannung über C1. In der Sperrphase von T1 (Low-Pegel am Gate) übernimmt die Freilaufdiode D1 den Energieabfluss aus L1, die Ihre Spannungspolarität schlagartig umdreht. Der Ausgangsstrom kann damit auch in der Sperrphase von T1 aufrechterhalten werden. Voraussetzung dafür ist, dass die während der Leitphase von T1 gespeicherte Energie in L1 ausreicht. Man spricht dann von einem „nichtlückenden“ Betrieb. Reicht der Energieinhalt von L1 nicht aus, dann wird C1 durch den Lastwiderstand mehr oder weniger entladen. Es kann zu einer Unterbrechung des Stromflusses (UDD=Null Volt) kommen, was einen sogenannten „lückenden“ Betrieb nach sich zieht. Die ganze Prozedur ähnelt sehr den Prinzipien in Schaltnetzteilen. Der wesentliche Unterschied besteht darin, dass bei Schaltnetzteilen durch eine „Rückwärtsregelung“ die Pulsbreite für T1 so verändert wird, dass immer eine konstante Ausgangsspannung zur Verfügung steht. Dies ist hier aber nicht gewollt, denn die Ausgangsspannung soll dem Verlauf der SSB-Hüllkurve proportional folgen können.

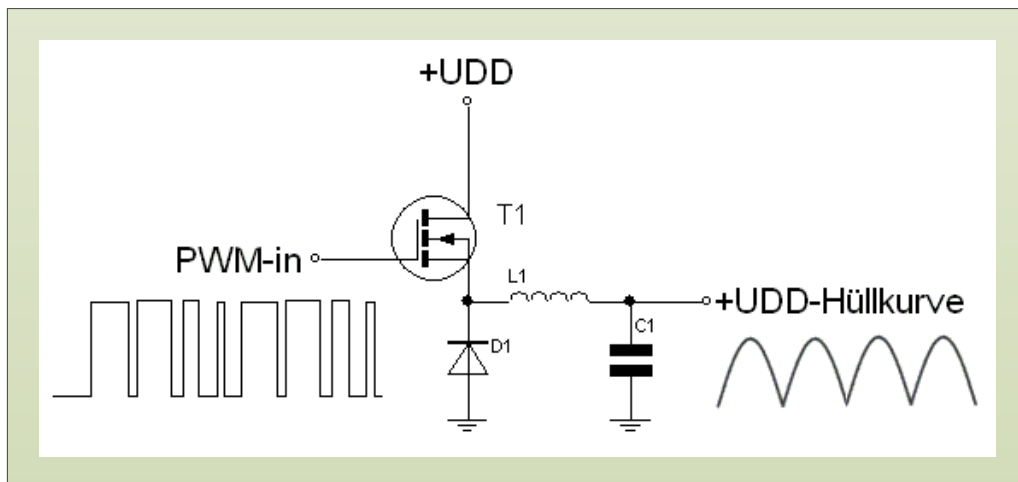


Abbildung 2: Ansteuerung des Buck-Konverters (Class-S Modulator) mit PWM Signal aus dem Hermes-Transceiver.

Abbildung 3 zeigt für eine Zweitonaussteuerung das vom Hermes-Board generierte digitale PWM-Signal. Bei einer Switching-Frequenz von 240 KHz (fest im Altera FPGA des Hermes-Boards vorgegeben) beträgt die Periodendauer ca. 4,16 μ S.

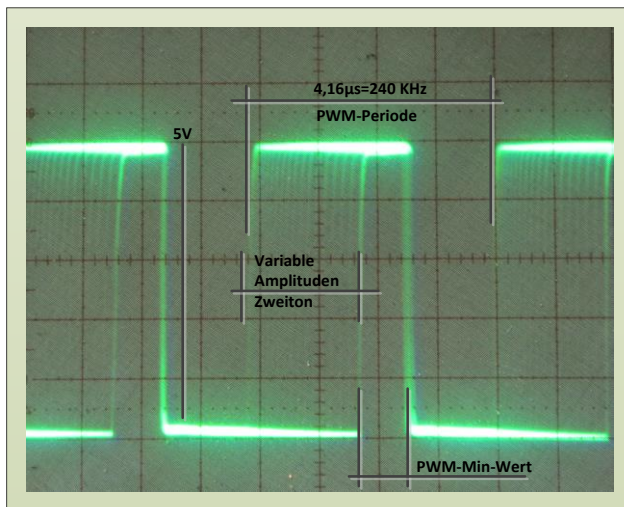


Abbildung 3: PWM Steuersignal aus dem Hermestransceiver für einen Zweiton.

Deutlich zu erkennen ist, der für die minimale Betriebsspannung eingestellte feste Wert mit $PWM_{min}=100$. Während dieser Zeitspanne ist die Betriebsspannung konstant und beträgt ca. 10 Volt (Mosfetknie-spannung). Der genaue Wert kann sehr fein eingestellt werden und ist abhängig vom eingesetzten Mosfettyp in der PA. Die variablen Amplituden kann man im „verschliffenen“ Darstellungsbereich von Abbildung 3 erahnen. Die mit dieser PWM-Einstellung generierte modulierte Betriebsspannung ist in Abbildung 4 dargestellt.

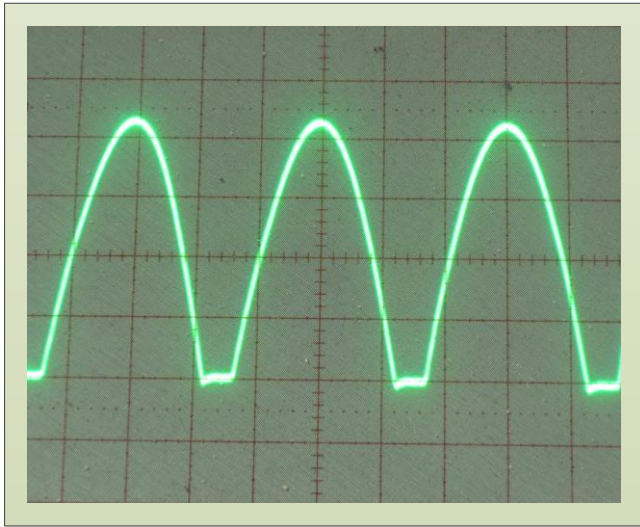


Abbildung 4: modulierter Betriebsspannungsverlauf für einen Zweiton mit Begrenzung des Minimalwertes.

PWM Leistungsteil

Der PWM Leistungsteil hat die Aufgabe, das vom Hermes-Board generierte PWM Signal in eine im Takte der Hüllkurve modulierte Betriebsspannung für die PA Endstufe bereitzustellen.

Das von der Aufsteckplatine [siehe auch in 2] kommende digitale PWM-Signal gemäß Abbildung 3 hat einen Amplitudenpegel von ca. 5 Volt und wird im Eingangstreiber IC vom Typ MCP14E11 auf einen Ausgangspegel von 12 Volt verstärkt und an seinen zwei Ausgängen 5 und 7 um 180° phasenverschoben dem Low- und High-Side Driver IC vom Typ UCC27714 der Firma TEXAS INSTRUMENTS zugeführt. In Abbildung 5 sind die steilflankigen regenerierten 12 Volt PWM Impulse dargestellt.

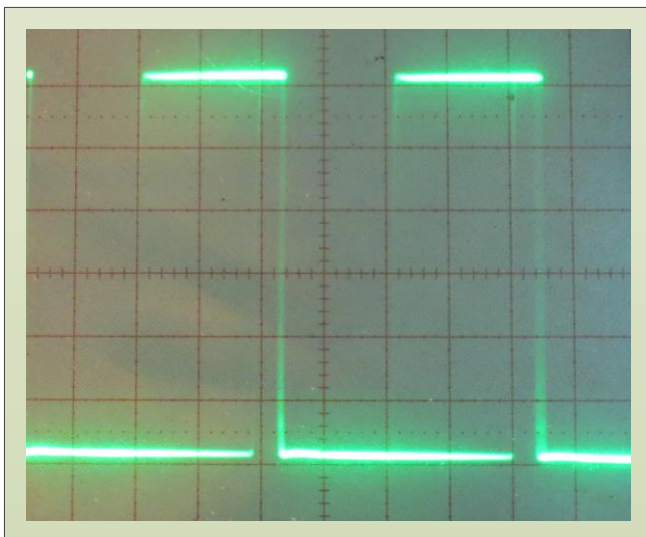
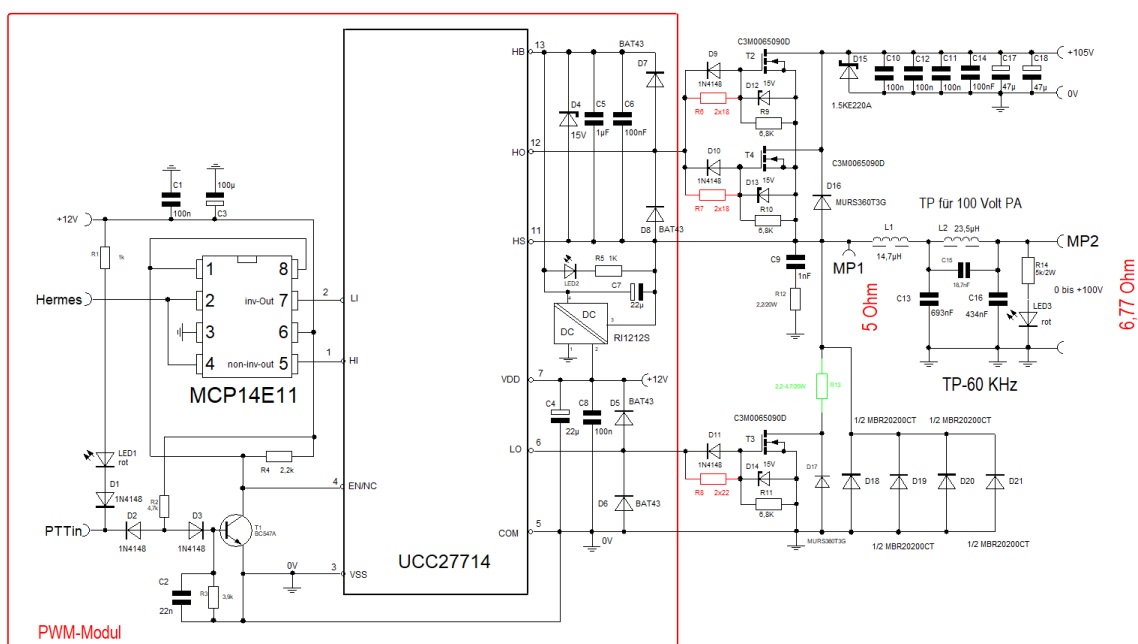


Abbildung 5: steilflankige 12 Volt PWM-Impulse hinter dem Eingangstreiber.

Abbildung 6 zeigt den vollständigen Schaltplan der neuen PWM Lösung. Der Autor hat sich gegenüber der in 2014 im FA veröffentlichten Lösung mit einem High-Low-Side Driver IR2113

PWM-30-12-2017



Im IC selbst gibt es einen sogenannten High-Voltage Level Shifter, der die Gateansteuerimpulse für die High Side im Floating-Modus am Ausgang HO (Pin 12) bereitstellt. Abbildung 7 zeigt die Prinzipschaltung des UCC27714.

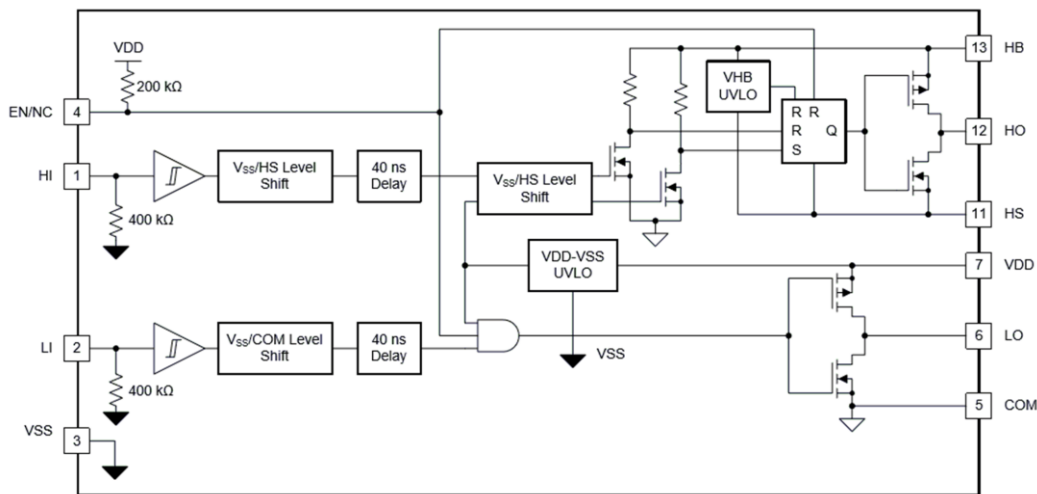


Abbildung 7: Blockschaltbild des UCC27714 (Quelle TI Datenblatt UCC27714, [6])

Die Ausgänge HO und LO sind jeweils mit einer komplementären Mosfetendstufe ausgestattet und ermöglichen deshalb sowohl im Quell- und Senke-Betrieb den gleichen maximalen Ausgangsstrom. Auf der High- und Low-Side Seite gibt es einen sogenannten „under voltage-lockout (UVLO) protection“ feature, welches die Ausgänge HO und LO unabhängig vom Status der Eingänge „HI“ und „LI“ deaktiviert, wenn entweder die Spannung an VDD ($V_{VDD(off)}$, Pin 7) oder/und die Spannung zwischen HB und HS ($V_{VHB(off)}$, Pin13-Pin11) den minimalen Spannungswert ($V_{VDD(off)}$) von 4 Volt unterschreitet.

Das Ausgangssignal für die High-Side Steuerimpulse HO am Pin 12 schaltet zwischen HB und HS mit einer maximalen Amplitude von ca. 12 Volt. Die Spannungspotentiale an HB und HS hängen unmittelbar vom Switching-Zustand von T2 und T4 ab. Bei den angestrebten maximalen Duty Cycle Werten von >90 % ist es sinnvoll, für die Spannungsversorgung der High-Side auf einen DC/DC-Wandler zurückzugreifen. Als DC/DC- Wandler wird hier der Typ RI1212S der Firma Recom-International mit galvanischer Trennung bis zu Spannungen von 1000 Volt eingesetzt. Seine Isolationskapazität liegt zwischen 30 und 85 pF und ist damit hinreichend klein, um die Primär- und Sekundärseite zu entkoppeln.

Die Dioden D4 bis D8 unterstützen den Schutz der Ausgänge vor Spannungsspitzen. Neben 15 Volt Z-Dioden kommen an dieser Stelle schnelle Schottky-Dioden vom Typ BAT43 zum Einsatz. Die Gatewiderstände R6 bis R8 sollen ein zu heftiges Überspringen der steilflankigen Schaltimpulse, oft auch „Klingeln“ genannt, minimieren. Es kommt an dieser Stelle auf kurze, induktivitätsarme Verbindungen zwischen den Ausgängen des UCC27714 und den Gate-Anschlüssen der Schalter-Mosfets an. Der genaue Wert dieser Widerstände ist u.a. auch von den eingesetzten Mosfettypen abhängig. Die Dioden D9 bis D11 sollen das Ausschalten der Mosfets beschleunigen, so dass es zwischen T2 und T4 in Bezug zu T3 zu keiner nennenswerten Einschaltphasenüberlappung kommt. Der Widerstand R13 begrenzt zusätzlich den Strom während dieser kurzen Überlappungsphasen. Sein Wert liegt bei der 50 Volt LDMOS Variante bei ca. 2,2 Ohm und bei der 100 Volt Variante bei 4,7 Ohm. Eine Totzeitschaltung ist in diesem Buck-Converter im Gegensatz zu einer Vollbrückenschaltung nicht erforderlich.

Den zentralen Punkt (MP1) im PWM Leistungsteil bilden die Verbindungen zwischen L1, den Source-Anschlüssen der Mosfets T2 und T4, dem PIN 11 (HS) und den Katoden der Freilaufdioden D18 bis D21. Die Impulse an diesem Punkt (MP1) sind bei aktivem PTTin Eingang und anliegendem Envelope-Signal aus dem Hermes-Transceiver in Abbildung 8 zu sehen.

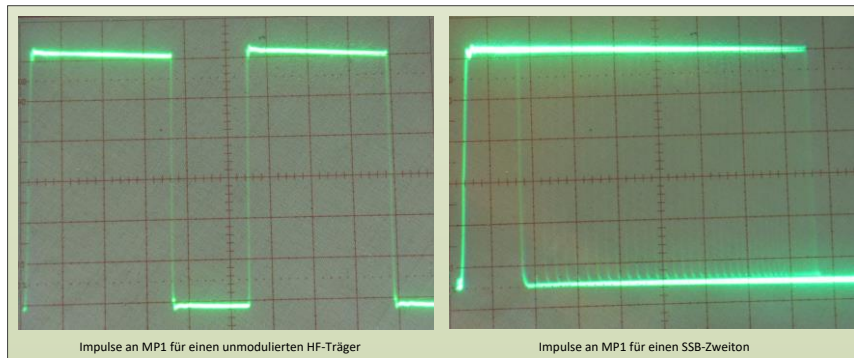


Abbildung 8: PWM Impulse am Messpunkt MP1 mit einer Amplitude von 100 Volt für einen festen HF-Träger und einen SSB-Zweitton

Es ist sehr wichtig, starke Überschwinger an diesem Punkt zu vermeiden. Die Gründe dafür liegen zum einen in dem notwendigen Überspannungsschutz und zum anderen an die Anforderungen zu Modulationspräzision, insbesondere bei kleinen Ausgangsspannungswerten. Zur Unterstützung der Überschwungungsdämpfung wurde das Snupper-Netzwerk bestehend aus C9, R12 eingefügt. Darüber hinaus ist durch das Leiterplattenlayout eine induktionsarme Verschaltung zu realisieren. Es sind Switching-Mosfets mit möglichst kleinen Gehäuseinduktivitätswerten einzusetzen. Die Summe aller drei Maßnahmen bringt eine wirksame Unterdrückung der Überschwüngen an den an dieser Stelle vorhandenen steilflankigen 100 Volt Impulsen. Der Treiber IC hat laut Datenblatt eine Spannungsfestigkeit von 600 Volt, die Freilaufdioden MBR 20200CT von 200 Volt und die ausgewählten Mosfets vom Typ C3M0065090D von bis zu 900 Volt. Die Freilaufdioden sind, wie die Switching-Mosfets auch, effektiv zu kühlen. Für die Switching-Mosfets wurden wie eingangs bereits angedeutet leistungsstarke Mosfets in Silicon-Carbide-Technologie der Firma CREE ausgewählt. Diese können einen Dauerstrom von jeweils 36 Ampere liefern und haben ein $R_{DS(on)}$ Wert von ca. 65 mOhm. Hervorzuheben ist bei den hier eingesetzten Silicon-Carbide Mosfets gegenüber den „normalen“ Schaltermosfets die bessere thermische Stabilität, wovon sich der Autor überzeugen konnte. Da auf der High-Side Seite jeweils zwei Mosfets vorgesehen sind, wäre theoretisch ein maximaler Ausgangsstrom von 72 Ampere möglich. Bei einer 1 KW LDMOS PA mit 50 Volt Betriebsspannung ist mit einem maximalen Spitzenstrom von 30 bis 35 Ampere zu rechnen. Für das vom Autor in den FA Heften 5 und 6 2017 vorgestellte 100 Volt PA Projekt erreicht der maximale Spitzenstrom Werte von bis zu 15 Ampere. In diesem Fall muss auf der High-Side nur ein Mosfet bestückt werden. Ein Blick in das Datenblatt dieses Mosfet-Types verrät eine maximale Eingangskapazität am Gate von 660 pF. Dies ist für Mosfets dieser Leistungsklasse extrem günstig. Dadurch können die in der Lösung aus 2014 eingesetzten Zwischen-Treiber IC entfallen. Der Mosfet-Typ C3M0065090D hat aber auch Nachteile gegenüber den Schaltermosfets der Firma IXYS. Der Drain-Anschluss liegt auf der metallenen Rückseite des TO 247-3 Gehäuses, was eine Isolierung mittels Glimmerisolationsscheiben zum Kühlkörper

erfordert. Neben dem C3M0065090D im TO147-3 Package gibt es von der Firma CREE auch den gleichen Mosfet-Typ in einem 7L-D2PAK Package. Abbildung 9 stellt beide Package-Formen gegenüber.



Abbildung 9: Zwei unterschiedliche Package-Ausführungen des C3M0065090 Mosfets (Quelle: CREE Datenblatt, [5])

Der Mosfet im 7L-D2PAK Gehäuse ist wie in Abbildung 10 dargestellt beschaltet. Deutlich erkennbar wird, dass zur Verringerung der Source-Anschlussinduktivität 5 Pins parallel beschaltet sind. Zusätzlich wird der Eingangskreis an PIN 2 induktivitätsmäßig entkoppelt.

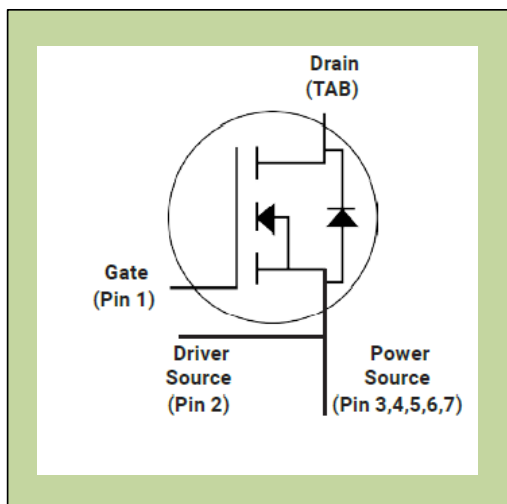


Abbildung 10: Beschaltung des J-Mosfets im 7L-D2PAK Gehäuse (Quelle: CREE Datenblatt, [5])

Der Drain-Anschluss besitzt gar keine Anschlussbeine, sondern ist direkt mit der metallenen Rückseite des Gehäuses verbunden. Die Vorteile dieser Maßnahme liegen klar auf der Hand. Die Höhe der induzierten Spannung auf einem Leiterzug oder Anschlussbein hängt von der jeweiligen Größe der Induktivität und der Änderungsgeschwindigkeit des Stromes (di/dt) ab. Allgemein gilt:

$$U_{ind} = 1/T \cdot \int (L \cdot di/dt), \text{ Zeitgrenzen } t=0 \text{ bis } T$$

Wie oben schon gezeigt, fließen bei einer 50 Volt LDMOS PA in der Spitze ca. 30 bis 35 Ampere. Jeder Millimeter Anschlussbein- und Leiterzuglänge wirkt sich extrem nachteilig auf die Funktion der Schaltung aus. Zusätzlich sind steiflankige Impulse zu erwarten, welches ein großes di/dt nach sich zieht. Der Autor empfiehlt deshalb für die 50 Volt Variante die Package-Form 7L-D2PAK einzusetzen. Für die 100 Volt Variante reicht die Mosfet-Variante im TO147-3 Gehäuse.

Der untere Low-Side Driver-Strang im UCC27714 wäre für einen einfachen Buck-Konverter eigentlich nicht erforderlich, wie es das Prinzipschaltbild in Abbildung 2 ja auch zeigt. Er wird in diesem Fall als Ansteuerkanal für den Tail-Biter Mosfet T3 benutzt. T3 schaltet gegenphasig zu T2 und T4. Über den Widerstand R13 sorgt er beim Ausschalten von T2 und T4 für einen steiflankigen Abfall des Signals am zentralen Punkt M1 des PWM. Dies hat den Vorteil, dass die Linearität der PWM Anordnung bei kleinen Ausgangsspannungen, die wiederum sehr schmale kurze Impulse von ca. 100 ns erfordern, wesentlich verbessert wird. Die minimale Ausgangsspannung des PWM liegt bei ca. 0,5 Volt. Bei einer maximalen Spannung von 100 Volt bedeutet dies einen linearen Dynamikbereich von 200 und logarithmisch von 43 dBu. Das angestrebte Ziel der PA Entwicklung lag bei 40 dBu Dynamikumfang, was durch den Einsatz des Tail-BiterMosfets gut erreicht wurde. Abbildung 11 zeigt den Einfluss des Tail-BiterMosfets auf die fallende Flanke der schmalen Ausgangsimpulse.

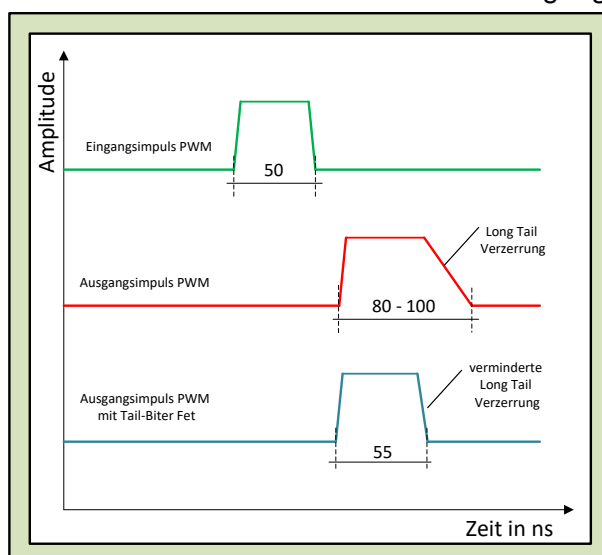


Abbildung 11: Wirkung des Tail-BiterMosfets auf die Ausgangsimpulsform

PWM-Ausgangstiefpass

Das vom Hermes-Transceiver gelieferte digitale PWM Signal enthält die in Abbildung 12 dargestellten spektralen Signalanteile. Die Seitenbänder gruppieren sich jeweils um die 240 KHz PWM-Switching Frequenz und deren Harmonischen mit einer Bandbreite von ca. 60 KHz. Die blaue Kurve in der Abbildung 12 zeigt das ursprüngliche 3 KHz breite Nutzband des SSB-Signals, welches sich aber in einem digitalen PWM Signal um den Faktor 8 bis 10 auf ca. 25 bis 30 KHz verbreitert (grüne Kurve). Diesem Umstand muss man bei der Auslegung der PWM Bandbreite und des Ausgangstiefpasses berücksichtigen.

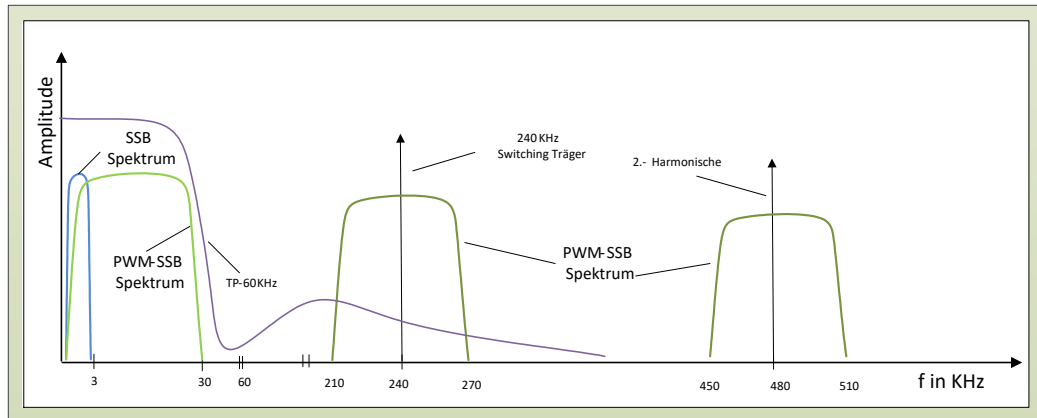


Abbildung 12: Spektrale Anteile im PWM Signal, Störbeeinflussung im SSB-Nutzband

Dazu ist es erforderlich, die höheren PWM Signalanteile vom SSB-Nutzspektrum zu trennen und die Störanteile auf mindestens 40 dB unter dem Nutzsignal zu filtern. Im Gesamtschaltbild des PWM gemäß Abbildung 6 übernimmt dies der 60 KHz Ausgangstiefpass. Bei der Dimensionierung der Bauelementewerte des Ausgangstiefpasses wurde das Programm RFSim99 [4] herangezogen. Bei einer angestrebten maximalen Ausgangsleistung von einem Kilowatt und einer maximalen Betriebsspannung von 100 Volt fließt ein maximaler Spitzenstrom von ca. 15 Ampere. Daraus resultiert für den dynamischen Innenwiderstand der ET-Endstufe ein Wert von ca. 6,66 Ohm. Da der Tiefpass aus 4 Elementen besteht, sind Eingangs- und Ausgangs-Impedanz nicht gleich. Um am Ausgang einen Z-Wert von 6,66 Ohm zu erreichen, ist bei dieser Anordnung mit einem Eingangs-Z-Wert von 5 Ohm zu rechnen. Abbildung 13 zeigt die mit dem Programm RFSim99 gefundenen Werte für eine 100 Volt 1KW PA (links) und eine 50 Volt 1KW LDMOS PA (rechts). Es wird sehr deutlich, dass der TP für die 50 Volt PA sehr niederohmig sein muss, um den für 1 KW notwendigen Ausgangsstrom für eine 50 Volt LDMOS PA von ca. 30 Ampere und mehr liefern zu können. Die Spannungs- und Stromverhältnisse sind bei einer 100 Volt PA wesentlich günstiger.

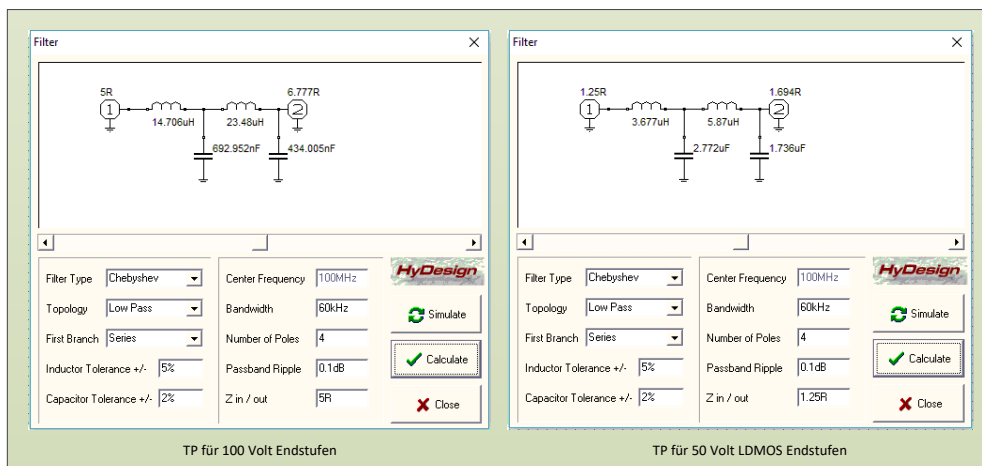


Abbildung 13: Ermittlung der Bauelemente-Werte für den Ausgangstiefpass des PWM mittels RFSim99

Ergänzt wird das 4 polige Tiefpassfilter noch um einen Cauer-Pol, dessen Resonanzfrequenz bei 240 KHz liegt. Diese Maßnahme steigert die Filterwirkung des Tiefpasses zusätzlich bei der vorgesehenen Switching-Frequenz des PWM. Mit über 60 dB Dämpfung der 240 KHz Switching Frequenz und des unteren Seitenbandes wird eine gute Unterdrückung der Oberwellen des PWM-Signals erreicht.

Ein vierpoliger 60 KHz Chebyshev-Tiefpass (violette Kurve in Abbildung 12) hat eine durchschnittliche Gruppenlaufzeit von ca. 7 μ s. Diese zusätzliche Verzögerung wird mit der digitalen Delay-Line in der Power SDR Software ausgeglichen. Abbildung 14 zeigt die entsprechenden Einstellungen in der Power SDR Software.

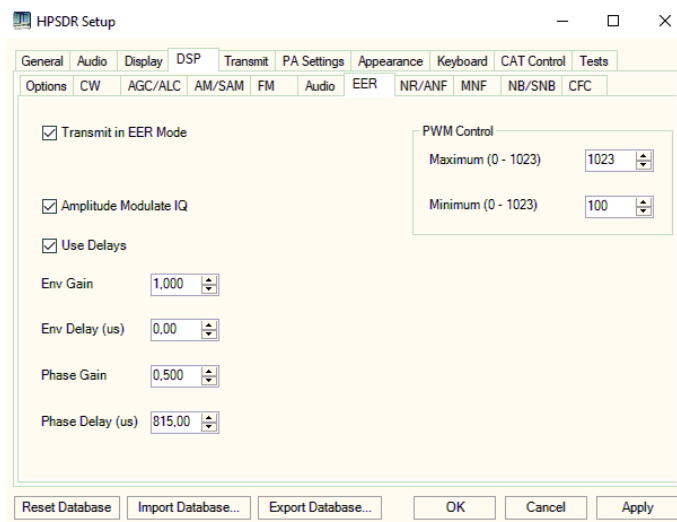


Abbildung 14: Mit dem Wert im Feld „Phase Delay“ wird die Laufzeit des PWM-Tiefpasses mit ausgeglichen.

Ca. 808 μ s benötigen der PC und der Hermes-FPGA und 7 μ s bringt der Tiefpass des PWM mit ein, so dass sich insgesamt ein Delay-Line Wert von 815 μ s ergibt. Dieser Wert kann in der Praxis je nach PC-System geringfügig abweichen. Man überprüft den für das jeweilige System notwendigen Verzögerungswert für das Phasensignal mittels eines Zweistrahloszillographen. Abbildung 15 zeigt dies für einen SSB-Zweitton von 1,2 KHz. Das Envelope-Signal des PWM

und das Phasensignal der SSB müssen exakt zeitsynchron zueinander liegen. Abweichungen um 1 bis 2 μ s sind tolerierbar.

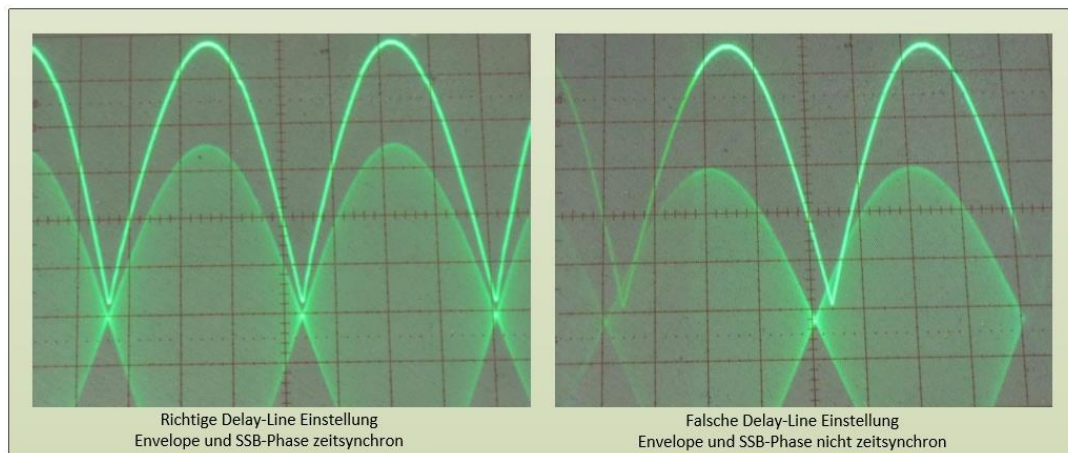


Abbildung 15: Zeitsynchronität zwischen Envelope- und Phasen-Signal der Zweiton SSB

Für das hier favorisierte Envelope-Tracking Verfahren ist es aus den bereits genannten Gründen sinnvoll, die minimale untere Betriebsspannung auf den Kniespannungswert der PA Endstufenmosfets einzustellen. Wählt man zum Beispiel für die PWMmin Einstellung einen Wert von 100, dann ergibt sich für die PWM-Ausgangsspannung der in Abbildung 16 bereitgestellte PA-Spannungsverlauf.

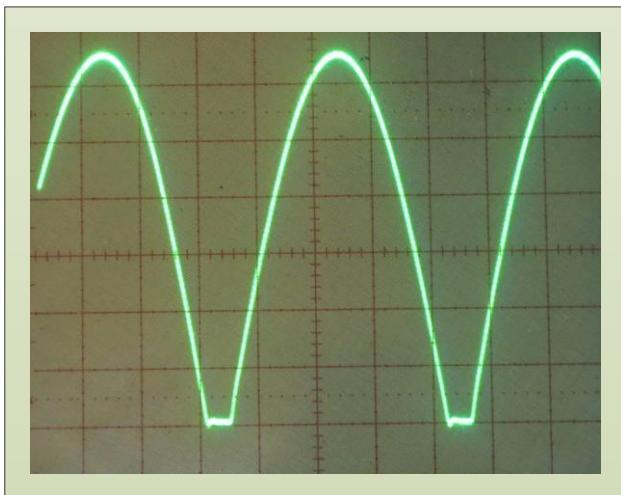


Abbildung 16: Ausgangsspannung für einen PWMmin-Wert von 100 Volt

Bei einer Versorgungsspannung des PWM von ca. 105 Volt beträgt der minimale Spannungswert dann ca. 10 Volt. Dieser Wert liegt hinreichend über der Kniespannung der PA Endstufenmosfets vom Typ VRF3933 [siehe auch in 2].

Hinweise zum Aufbau des PWM

Der Prototyp des Pulsbreitenmodulators wurde auf einer 75mm x 160 mm großen doppeltkaschierten Leiterplatte aufgebaut. Abbildung 17 zeigt das Layout der PWM-Basisplatine und Abbildung 18 das des PWM-Steckmoduls.

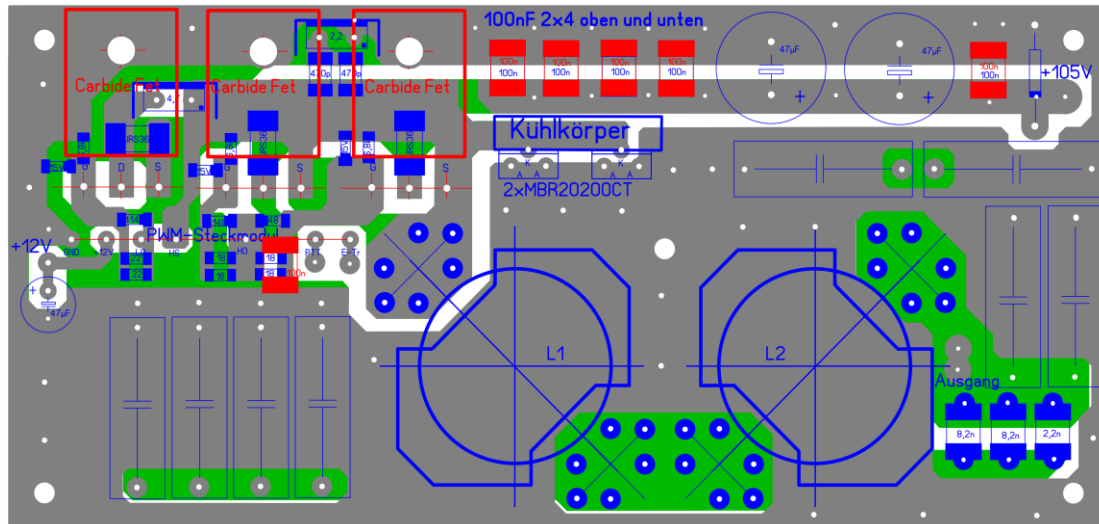


Abbildung 17: Layout und Bestückungsplan der PWM-Basisplatine

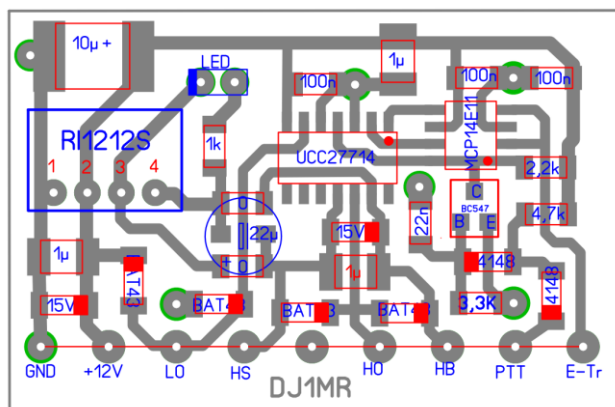


Abbildung 18: Layout und Bestückung des PWM-Steckmoduls

Für die Realisierung der Induktivitäten L1 und L2 des PWM wurden RM 14 Kerne Material N41 mit einem Luftspalt von einem Millimeter eingesetzt. Der AL-Wert beträgt 250 nH pro Windung. Als Ferritmaterial eignet sich für höhere Switching-Frequenzen insbesondere das Material N87 und N97, jedoch werden diese Kerne nur ohne Luftspalt angeboten. Bei Hinnahme von etwas höheren Verlusten eignet sich auch das Material N41. Die Wicklungen für L1 und L2 wurden für die 100 Volt Variante aus 7x0,75 mm Cul verdreht hergestellt. Die Abbildung 19 zeigt das fertig bestückte PWM-Steckmodul und Abbildung 20 den Aufbau des PWM auf einem Fischer Kühlkörper mit den Abmessungen 75 mm x 160 mm.

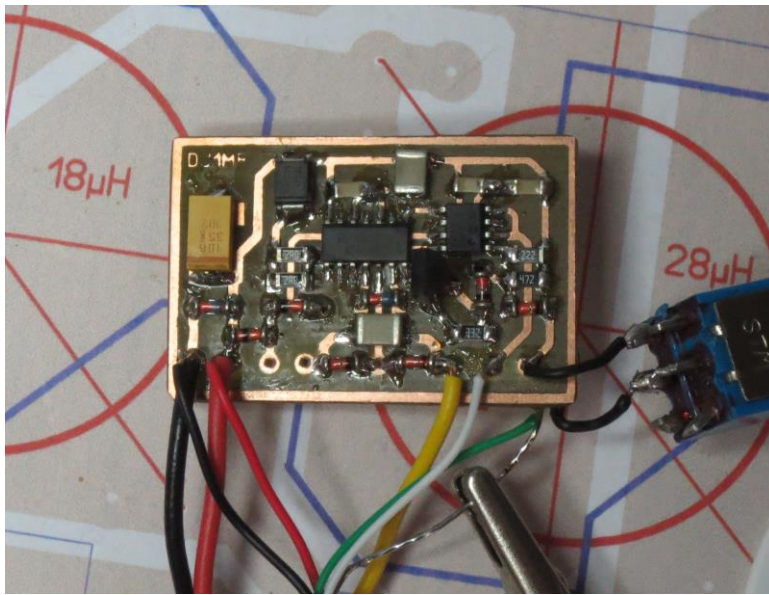


Abbildung 19: Prototyp PWM Steckmodul hier noch ohne DC/DC Wandler mit Ladediode

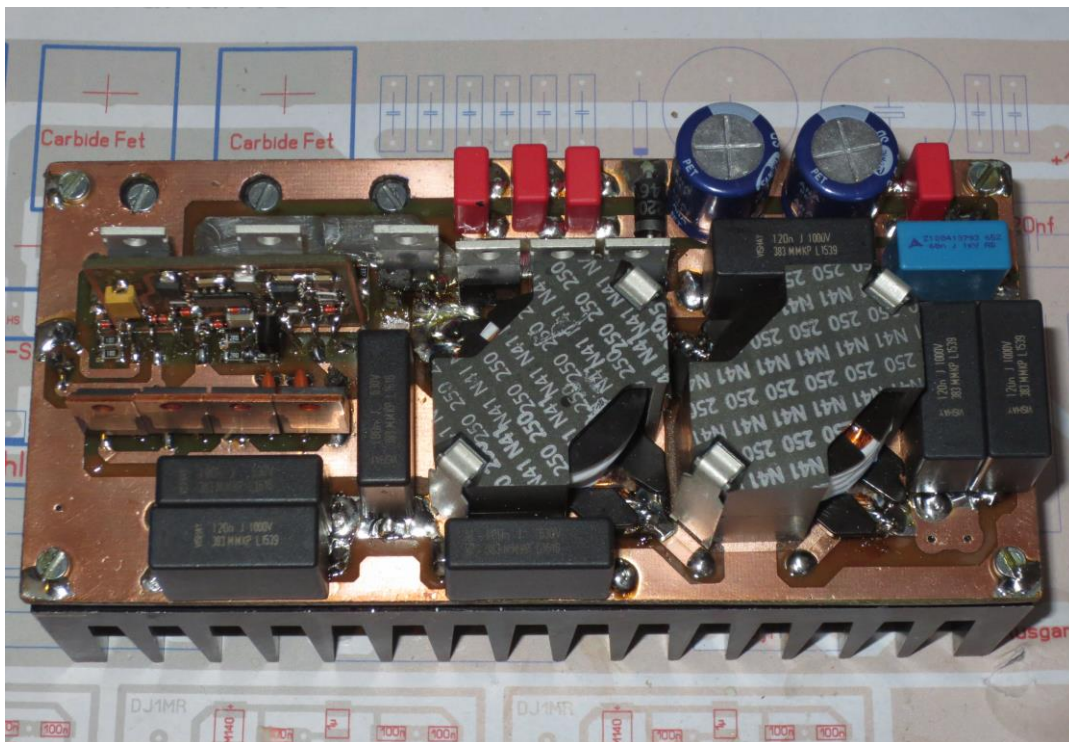


Abbildung 20: Fertig montierter PWM Prototyp vor der Inbetriebnahme

Schlusswort

Die in diesem Artikel vorgestellte PWM-Lösung zur Erhöhung des Wirkungsgrades von Kurzwellen Endstufen zeigt auf, dass man durch den Einsatz moderner Power SDR Soft- und Hardware sowie moderner Bauelemente wie Carbide-Mosfets auf einfache Weise entscheidende Wirkungsgradsteigerungen erreichen kann.

Copyright: All rights reserved by Rüdiger Möller, DJ1MR

Der hier vorgestellte Pulsbreitenmodulator ist kein Anfängerprojekt. Sowohl umfangreiche Erfahrungen beim Aufbau von HF Schaltungen, als auch umfangreiche Erfahrungen beim Aufbau von Schaltreglern und Schaltnetzteilen sind erforderlich. Der Autor empfiehlt zum besseren Verständnis aller mit diesem Projekt verbundenen Zusammenhänge, auch die in [1,2 und 3] angegebenen Artikel zu lesen. Die Darstellung von weiterführenden Zusammenhängen liegt außerhalb des Anliegens dieses Beitrages.

Der besondere Dank des Autors gilt den OMs Phil Harman, VK6APH, Warren C. Pratt, NR0V für die Bereitstellung der EER Firmware im FPGA des Hermes Transceiver-Boards (Hermes-Firmware V3.3) sowie der Softwaremodule innerhalb der Power SDR Software gemäß Abbildung 14. Die EER Hermes-Firmware V3.3 kann bei Bedarf vom Autor bezogen werden

Literaturangaben

[1] Pulsbreitenmodulator für Linearendstufen, DJ1MR, FA Heft 10 und 11 2014

[2] Hochleistungs-Linearendstufe mit Envelope-Tracking-Steuerung, DJ1MR, FA Heft 5 und 6 2017

[3] Frederick H. Raab, Daniel J. Rupp, Class-S High-Efficiency Amplitude Modulator

[4] Bolch, P.: RFSim 99 – ein Freewareprogramm zur HF-Schaltungssimulation.
FUNKAMATEUR2001 H. 1, H. 2,

[5] Datenblatt CREE "C3M0065090D/J Silicon Carbide Power MOSFET C3MTM MOSFET Technology N-Channel Enhancement Mode"

[6] Datenblatt TEXAS INSTRUMENTS "High-Speed, 600-V High-Side Low-Side Gate Driver with 4-A Peak Output UCC27714"

[7] Datenblatt MICROCHIP MCP14E9/10/11 "3.0A Dual High-Speed Power MOSFET Driver With Enable"

[8] Datenblatt ON Semiconductor "MBR20200CT Switch-mode Power Rectifier Dual Schottky Rectifier"