

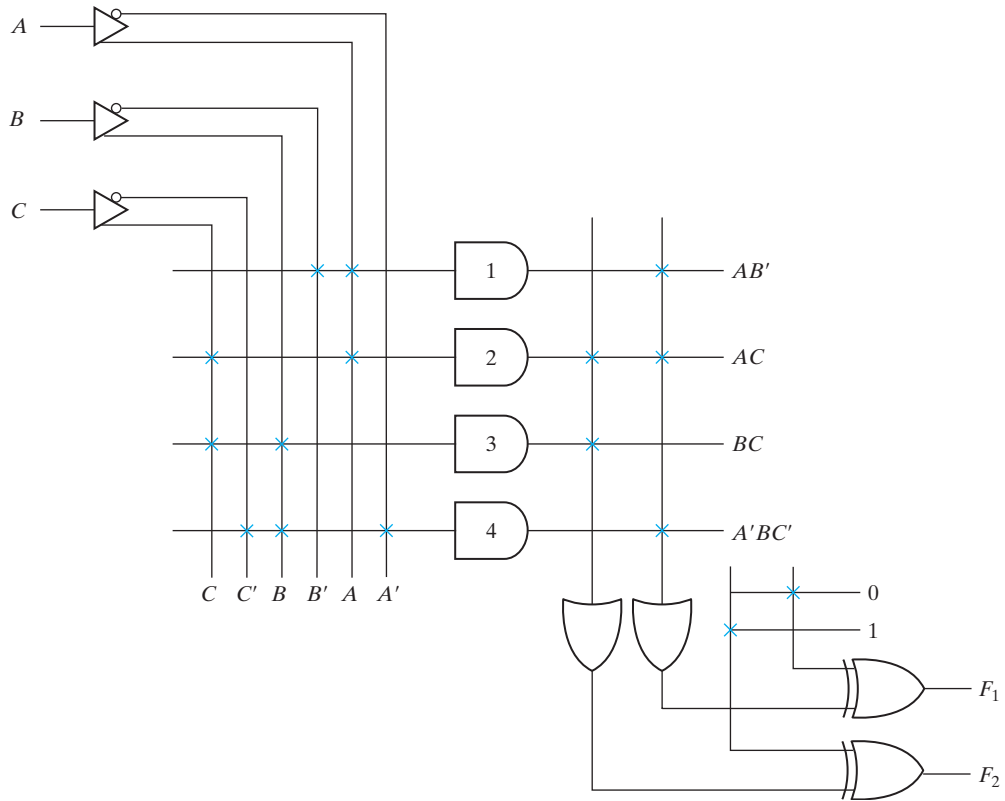
**FIGURA 7-13**  
Configuración básica de tres PLD

fijo. Las compuertas AND se programan para crear los términos producto de las funciones booleanas, que se suman lógicamente en cada compuerta OR. El PLD más flexible es el arreglo de lógica programable (PLA, *programmable logic array*), en el que ambos arreglos, AND y OR, pueden programarse. Cualquier compuerta OR comparte los términos producto del arreglo AND para crear la implementación de suma de productos deseada. Los nombres PAL y PLA surgieron de diferentes fabricantes durante el desarrollo de los dispositivos lógicos programables. En esta sección se ilustra la implementación de circuitos combinacionales con PROM. En las dos secciones que siguen se presentará el diseño de circuitos combinacionales con PLA y PAL.

## 7-6 ARREGLO DE LÓGICA PROGRAMABLE

El arreglo de lógica programable (PLA) es similar al PROM en su concepto, sólo que el PLA no efectúa una decodificación cabal de las variables ni genera todos los minitérminos. El decodificador se sustituye por un arreglo de compuertas AND que se programan para generar cualquier término producto de las variables de entrada. Luego, los términos producto se conectan a compuertas OR para formar la suma de productos de las funciones booleanas deseadas.

En la figura 7-14 se muestra la lógica interna de un PLA con tres entradas y dos salidas. Todos los circuitos comerciales son más grandes, pero presentamos éste aquí para ilustrar la configuración lógica típica de los PLA. El diagrama utiliza los símbolos gráficos de arreglos lógicos para circuitos complejos. Cada entrada pasa por un búfer y un inversor indicados en el diagrama con un símbolo gráfico compuesto que posee ambas salidas, verdadera y complemento. Cada entrada y su complemento se conectan a las entradas de cada compuerta AND como indican las intersecciones entre las líneas verticales y horizontales. Las salidas de las compuertas



**FIGURA 7-14**  
PLA con tres entradas, cuatro términos producto y dos salidas

tas AND se conectan a las entradas de cada compuerta OR. La salida de la compuerta OR va a una compuerta XOR cuya otra entrada se puede programar de modo que reciba una señal de 1 o 0 lógico. La salida se invierte cuando la entrada XOR se conecta a 1 (porque  $x \oplus 1 = x'$ ). La salida no cambia cuando la entrada XOR se conecta a 0 (porque  $x \oplus 0 = x$ ). Las funciones booleanas implementadas en el PLA de la figura 7-14 son

$$F_1 = AB' + AC + A'BC'$$

$$F_2 = (AC + BC)'$$

Los términos producto generados en cada compuerta AND se dan frente a la salida de la compuerta en el diagrama. El término producto se determina a partir de las entradas cuyos puntos de cruce están conectados y marcados con ×. La salida de una compuerta OR da la suma lógica de los términos producto seleccionados. La salida podría complementarse o dejarse en su forma verdadera dependiendo de la conexión de la otra entrada de la compuerta XOR.

El mapa de fusibles de un PLA se especifica en forma tabular. Por ejemplo, en la tabla 7-5 se da la tabla de programación que especifica el PLA de la figura 7-14. La tabla de programación de PLA consta de tres secciones. La primera da una lista numérica de los términos producto. La segunda especifica las trayectorias requeridas entre las entradas y las compuertas AND.

**Tabla 7-5**  
*Tabla de programación de PLA*

		Entradas			Salidas	
					(V)	(C)
		A	B	C	F <sub>1</sub>	F <sub>2</sub>
Término producto						
AB'	1	1	0	–	1	–
AC	2	1	–	1	1	1
BC	3	–	1	1	–	1
A'BC'	4	0	1	0	1	–

La tercera especifica las trayectorias entre las compuertas AND y OR. Para cada variable de salida, podríamos tener una V (de verdadera) o C (de complemento) para programar la compuerta XOR. Los términos producto que se dan a la izquierda no forman parte de la tabla; se han incluido sólo como referencia. Para cada término producto, las entradas se marcan con 1, 0 o – (guión). Si una variable del término producto aparece en su forma verdadera, la variable de entrada correspondiente se marca con 1. Si aparece complementada, la variable de entrada correspondiente se marca con 0. Si la variable no está presente en el término producto, se marca con un guión.

Las trayectorias entre las entradas y las compuertas AND se especifican en las columnas de *entradas* de la tabla de programación. Un 1 en la columna de entrada especifica una conexión de la variable de entrada a la compuerta AND. Un 0 en la columna especifica una conexión entre el complemento de la variable y la entrada de la compuerta AND. Un guión especifica un fusible quemado tanto en la variable de entrada como en su complemento. Se supone que una terminal abierta en la entrada de una compuerta AND se comporta como un 1.

Las trayectorias entre las compuertas AND y OR se especifican en las columnas de *salidas*. Las variables de salida se marcan con 1 para los términos producto que están incluidos en la función. Cada término producto que tiene un 1 en la columna de salida requiere un camino de la salida de la compuerta AND a la entrada de la compuerta OR. Los marcados con un guión especifican un fusible quemado. Se supone que una terminal abierta en la entrada de una compuerta OR se comporta como un 0. Por último, una salida V (verdadera) indica que la otra entrada de la compuerta XOR correspondiente se debe conectar a 0, y una salida C (complemento) especifica una conexión a 1.

El tamaño de un PLA se especifica dando el número de entradas, el número de términos producto y el número de salidas. Un circuito integrado PLA típico podría tener 16 entradas, 48 términos producto y 8 salidas. Para  $n$  entradas,  $k$  términos producto y  $m$  salidas, la lógica interna del PLA consiste en  $n$  compuertas búfer-inversor,  $k$  compuertas AND,  $m$  compuertas OR y  $m$  compuertas XOR. Hay  $2n \times k$  conexiones entre las entradas y el arreglo AND,  $k \times m$  conexiones entre los arreglos AND y OR, y  $m$  conexiones asociadas a las compuertas XOR.

Al diseñar un sistema digital con un PLA, no hay necesidad de indicar las conexiones internas de la unidad como hicimos en la figura 7-14. Lo único que se necesita es una tabla de programación de PLA con la cual el PLA se programará para que proporcione la lógica reque-

rida. Al igual que las ROM, el PLA puede ser programable por máscara o programable en el campo. Con programación por máscara, el cliente presenta al fabricante una tabla de programación de PLA, que el fabricante utiliza para producir un PLA a la medida que tiene la lógica interna especificada por el cliente. Un segundo tipo de PLA se llama arreglo de lógica programable en el campo (FPLA, *field programmable logic array*). El usuario programa el FPLA con una unidad programadora que se vende en el comercio.

Al implementar un circuito combinacional con un PLA, se debe efectuar una investigación cuidadosa para reducir el número de términos producto distintos, ya que el PLA tiene un número finito de compuertas AND. Esto se efectúa simplificando cada función booleana al número mínimo de términos. El número de literales en los términos no es importante porque ya se cuenta con todas las variables de entrada. Para cada función, se debe simplificar tanto la verdadera como su complemento, para ver cuál se puede expresar con menos términos producto y cuál genera términos productos comunes a otras funciones.

### EJEMPLO 7-2

Implemente estas dos funciones booleanas con un PLA:

$$F_1(A, B, C) = \sum(0, 1, 2, 4)$$

$$F_2(A, B, C) = \sum(0, 5, 6, 7)$$

Las dos funciones se simplifican en los mapas de la figura 7-15. Se han simplificado en suma de productos tanto las funciones verdaderas como sus complementos. La combinación que da el mínimo de términos producto es

$$F_1 = (AB + AC + BC)'$$

y

$$F_2 = AB + AC + A'B'C'$$

Esto da cuatro términos producto distintos:  $AB$ ,  $AC$ ,  $BC$  y  $A'B'C'$ . La tabla de programación de PLA se presenta en la figura. Cabe señalar que  $F_1$  es la salida verdadera, aunque se ha marcado una  $C$  arriba de ella en la tabla. El motivo es que  $F_1$  se genera con un circuito AND-OR y está disponible en la salida de la compuerta OR. La compuerta XOR complementa la función para producir la verdadera salida  $F_1$ .

El circuito combinacional empleado en el ejemplo 7-2 es demasiado simple como para implementarlo con un PLA; se presenta únicamente como ilustración. Un PLA típico tiene un gran número de entradas y términos producto. La simplificación de funciones booleanas con tantas variables necesita efectuarse con procedimientos de simplificación asistidos por computadora. El programa de diseño asistido por computadora simplifica cada función y su complemento al mínimo de términos. Luego, el programa selecciona el mínimo de términos producto que cubren todas las funciones en su forma verdadera o de complemento. Después se genera la tabla de programación y se obtiene el mapa de fusibles requerido. El mapa se aplica a un programador de FPLA que efectúa el procedimiento en hardware de quemar los fusibles internos del circuito integrado.

		$BC$		$B$	
		00	01	11	10
$A$	0	1	1	0	1
$A$	1	1	0	0	0

$$F_1 = A'B' + A'C' + B'C'$$

$$F_1 = (AB + AC + BC)'$$

		$BC$		$B$	
		00	01	11	10
$A$	0	1	0	0	0
$A$	1	0	1	1	1

$$F_2 = AB + AC + A'B'C'$$

$$F_2 = (A'C + A'B + AB'C')'$$

Tabla de programación de PLA

	Término producto	Salidas				
		Entradas			(C)	(T)
		$A$	$B$	$C$	$F_1$	$F_2$
$AB$	1	1	1	–	1	1
$AC$	2	1	–	1	1	1
$BC$	3	–	1	1	1	–
$A'B'C'$	4	0	0	0	–	1

**FIGURA 7-15**  
Solución del ejemplo 7-2

## 7-7 ARREGLO LÓGICO PROGRAMABLE

El arreglo lógico programable (PAL) es un dispositivo lógico programable con un arreglo OR fijo y un arreglo AND programable. Dado que sólo las compuertas AND son programables, el PAL es más fácil de programar, pero no es tan flexible como el PLA. La figura 7-16 ilustra la configuración lógica de un PAL representativo. Tiene cuatro entradas y cuatro salidas. Cada entrada tiene una compuerta búfer-inversor y cada salida se genera con una compuerta OR fija. La unidad tiene cuatro secciones, cada una de las cuales se compone de un arreglo AND-OR de anchura tres. Esta caracterización indica que hay tres compuertas AND programables en cada sección y una compuerta OR fija. Cada compuerta AND tiene 10 conexiones de entrada programables. Esto se indica en el diagrama con 10 líneas verticales que intersecan todas las líneas horizontales. La línea horizontal representa la configuración de múltiples entradas de la compuerta AND. Una de las salidas se conecta a una compuerta búfer-inversor y se realimenta a dos entradas de las compuertas AND.

Los dispositivos PAL comerciales contienen más compuertas que el que aparece en la figura 7-16. Un circuito integrado PAL típico podría tener ocho entradas, ocho salidas y ocho secciones, cada una con un arreglo AND-OR de anchura ocho. Las terminales de salida a veces se alimentan con búferes o inversores de tres estados.

Al diseñar con un PAL, las funciones booleanas deben simplificarse de modo que encajen en cada sección. A diferencia de los PLA, no es posible compartir términos producto entre dos