PRÁCTICO 3 - Lógica Combinacional

Ejercicio 1:

Un detector de paridad impar de 4 entradas y una salida funciona de la siguiente manera: si la cantidad de entradas con valor '1' es impar la salida se pone en '1', en el resto de los casos la salida toma valor '0'.

a. Construir la tabla de verdad para dicho sistema.

Α	В	C	D	S
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

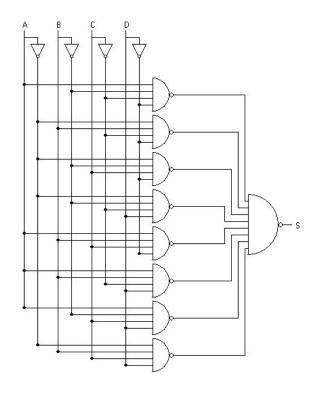
b. Obtener la ecuación lógica como suma de minitérminos y producto de maxitérminos (funciones canónicas).

$$Ssop = (\sim A^* \sim B^* \sim C^*D) + (\sim A^* \sim B^*C^* \sim D) + (\sim A^*B^* \sim C^* \sim D) + (\sim A^*B^*C^*D) + (A^* \sim B^* \sim C^* \sim D) + (A^* \sim B^*C^*D) + (A^*B^*C^*D) + (A^*B^*C^* \sim D)$$

Spos =
$$(A+B+C+D) * (A+B+\sim C+\sim D) * (A+\sim B+C+\sim D) * (A+\sim B+\sim C+D) * (\sim A+B+C+\sim D) * (\sim A+B+\sim C+D) * (\sim A+\sim B+C+D) * (\sim A+\sim B+\sim C+\sim D)$$

c. Implementar el sistema con compuertas NAND de la cantidad de entradas requeridas.

^{*} Usamos ~ para indicar negación.



d. Implementar el sistema con una PLA.

