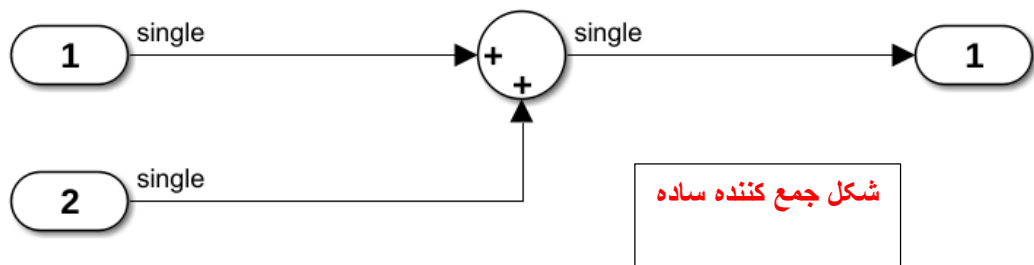


## بخش اول



```
Code
< > untitled.c Search
18 #include "untitled.h"
19
20 /* External inputs (root inport signals with default storage) */
21 ExtU rtU;
22
23 /* External outputs (root outports fed by signals with default storage) */
24 ExtY rtY;
25
26 /* Model step function */
27 void untitled_step(void)
28 {
29     /* Output: '<Root>/Out1' incorporates:
30      * Inport: '<Root>/In1'
31      * Inport: '<Root>/In2'
32      * Sum: '<Root>/Sum'
33      */
34     rtY.Out1 = rtU.In1 + rtU.In2;
35 }
36
37 /* Model initialize function */
38 void untitled_initialize(void)
39 {
40     /* (no initialization code required) */
41 }
42
```

تصویر کد ایجاد شده  
از مدار بالا

1) همان طوریکه در تصویر بالا می بینید کد ایجاد شده شامل فراخوانی کتابخانه "untitled.h" و متغیرهای

ExtU rtY و ExtU rtY برای ورودی و خروجی است و دو تابع داریم

- `void untitled_initialize(void)` برای مقددهی اولیه است
- `void untitled_step(void)` برای جمع کردن دو عدد است.

2) منطق اصلی مدل در تابع `untitled_step` پیاده سازی شده است. این تابع مسئولیت محاسبه ی خروجی (جمع دو ورودی `ln1` و `ln2`) را بر عهده دارد و در هر فراخوانی، این محاسبه را انجام می دهد.

می توانید کد این فایل به اسم `ActiveClass1.c` دسترسی داشته باشید.

3) اجرای پی درنگ (Real-Time Execution) کد

برای اجرای پی درنگ این کد، مراحل زیر را می توان انجام داد:

**زمان بندی دوره ای:**

برای اجرای تابع `untitled_step` در فواصل منظم (پی درنگ)، نیاز به یک تایمر یا مکانیزم زمان بندی دوره ای داریم. در محیط های پی درنگ، تایمر سیستم عامل (مانند تایمرهای سخت افزاری در سیستم های امبدد یا استفاده از ابزارهای خاص در سیستم عامل های پی درنگ) می تواند این کار را انجام دهد.

**سیستم عامل پی درنگ (RTOS):**

اگر کد شما روی یک سیستم عامل پی درنگ مانند (`FreeRTOS`، `VxWorks`، یا `QNX`) اجرا می شود، می توانید یک تسک (task) ایجاد کنید که تابع `untitled_step` را در فواصل زمانی مشخص فراخوانی کند.

RTOS این امکان را فراهم می کند تا تسک ها با اولویت های مشخص و با حداقل تأخیر (تا حد امکان) اجرا شوند.

**تایمر در سیستم های امبدد:**

در سیستم های امبدد (مانند میکروکنترلرها)، از تایمرهای سخت افزاری برای تنظیم نرخ اجرای تابع استفاده کنید. به عنوان مثال، در کد تایمر، `untitled_step` را در بازه های مشخصی فراخوانی کنید.

**اجرای زمان بندی شده در محیط های غیر پی درنگ:**

در محیط های غیر پی درنگ (مانند سیستم عامل های معمولی)، می توانید از توابع زمان بندی مانند `sleep` در حلقه ها استفاده کنید، اما به خاطر تأخیرهای سیستمی، این روش کاملاً پی درنگ نیست و نمی توان دقت بالایی در اجرای زمان بندی آن داشت.

## بخش دوم)

کد C تولید شده در این پروژه شامل توابع و ساختارهایی است که برای پیاده سازی منطق کنترل کننده و مدیریت ورودی/خروجی ها (I/O) استفاده می شوند. این کد احتمالاً با نرم افزار `Simulink` ایجاد شده و برای کنترل سخت افزار مشخصی مانند AVR تنظیم شده است. در ادامه بخش های اصلی این کد بررسی می شوند:

1. ساختار داده ها

در ابتدا، چندین ساختار داده برای ذخیره سازی وضعیت و مقادیر سیگنال های ورودی و خروجی تعریف شده اند:

`B_classActivity0x2820x29_T` و `DW_classActivity0x2820x29_T`

این دو ساختار به ترتیب برای ذخیره سیگنال های بین بلوک های مختلف و وضعیت های داخلی سیستم استفاده می شوند. اطلاعاتی که باید بین توابع به اشتراک گذاشته شوند، در اینجا ذخیره می شوند.

## 2. تابع classActivity0x2820x29\_step

این تابع هسته اصلی منطق کنترل کننده را پیاده سازی می کند و در هر گام زمانی اجرا می شود. عملکردهای اصلی این تابع شامل موارد زیر است:

خواندن ورودی های آنالوگ:

این کد از ورودی های آنالوگ برای اندازه گیری سیگنال های مختلف استفاده می کند.

از توابع MW\_AnalogInSingle\_ReadResult استفاده می شود تا مقادیر ورودی آنالوگ از پین های مشخص دریافت و در متغیر b\_varargout\_1 ذخیره شوند.

مقایسه ورودی ها:

پس از خواندن ورودی ها، مقادیر ورودی با مقادیر ثابت مقایسه می شوند و نتایج به صورت بولی (true یا false) برای تصمیم گیری استفاده می شوند.

برای مثال، rtb\_Compare نتیجه مقایسه یک ورودی با مقدار مرجع را ذخیره می کند و به کنترل وضعیت ها کمک می کند.

نمودار حالت (State Chart):

یک منطق حالت که رفتار کنترل کننده را مدیریت می کند.

این منطق حالت تعیین می کند که کنترل کننده در چه حالتی (مانند Shutdown، OP، ON، یا Off) قرار بگیرد و همچنین انتقال بین حالت ها را بر اساس ورودی های آنالوگ انجام می دهد.

حالت ها و انتقال ها: هر حالت مشخص می کند که خروجی های دیجیتال به چه صورتی تنظیم شوند و هر انتقال مشخص می کند که تحت چه شرایطی سیستم باید به حالت جدید منتقل شود.

**کنترل خروجی های دیجیتال:**

پس از تعیین حالت ها و پردازش منطق کنترلی، پین های دیجیتال تنظیم می شوند.

با استفاده از توابعی مانند writeDigitalPin، مقادیر بولی که نشان دهنده وضعیت خروجی ها هستند، به پین های دیجیتال خاص ارسال می شوند.

## 3. تابع classActivity0x2820x29\_initialize

این تابع برای مقداردهی اولیه سیستم طراحی شده است و در ابتدای اجرا، قبل از فراخوانی های دوره ای تابع step، اجرا می شود. کارهایی که این تابع انجام می دهد شامل موارد زیر است:

**پیکربندی ورودی ها و خروجی ها:**

تنظیم نمونه گیری ورودی های آنالوگ و اختصاص منابع سخت افزاری.

پیکربندی پین های دیجیتال برای استفاده به عنوان خروجی.

## 4. تابع classActivity0x2820x29\_terminate

این تابع در پایان کار کنترل کننده اجرا می شود و منابع سخت افزاری سیستم را آزاد می کند:

آزادسازی منابع سخت افزاری:

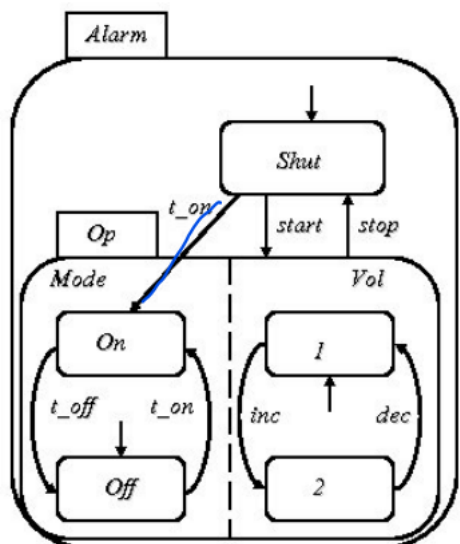
بستن دسترسی به پین های آنالوگ و دیجیتال.

غیرفعال کردن پین هایی که در طول اجرای برنامه به عنوان ورودی یا خروجی استفاده شده بودند.

نحوه عملکرد کلی کد

این کد برای مدیریت یک کنترل کننده ساده طراحی شده است که از ورودی‌های آنالوگ برای تصمیم‌گیری درباره وضعیت خروجی‌های دیجیتال استفاده می‌کند. منطق کنترل کننده از یک نمودار حالت ساده بهره می‌برد که به سیستم اجازه می‌دهد بر اساس مقادیر ورودی و حالت فعلی، وضعیت خروجی‌ها را تغییر دهد.

می‌توانید کد این فایل به اسم **ActiveClass2.c** دسترسی داشته باشید.



فرض کنید رویدادهای زیر را به ترتیب از چپ به راست در ورودی ببینیم:

start, t\_on, inc, dec, stop

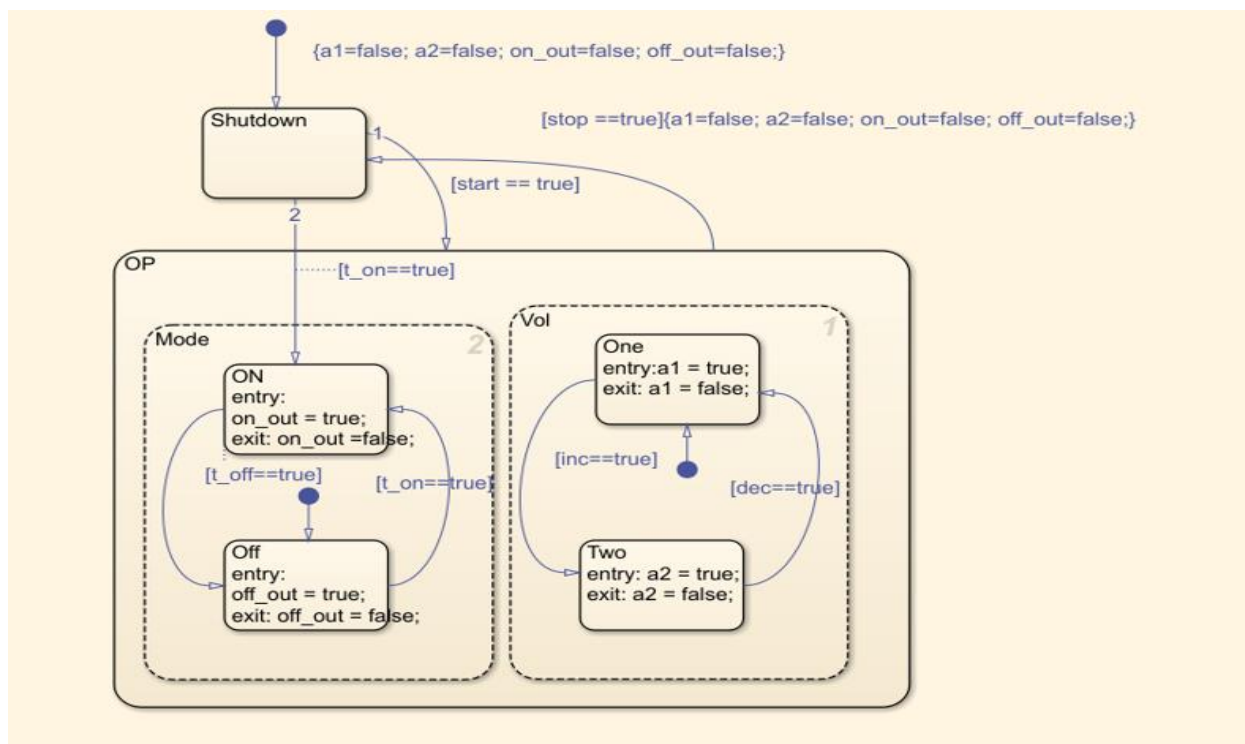
passive

active

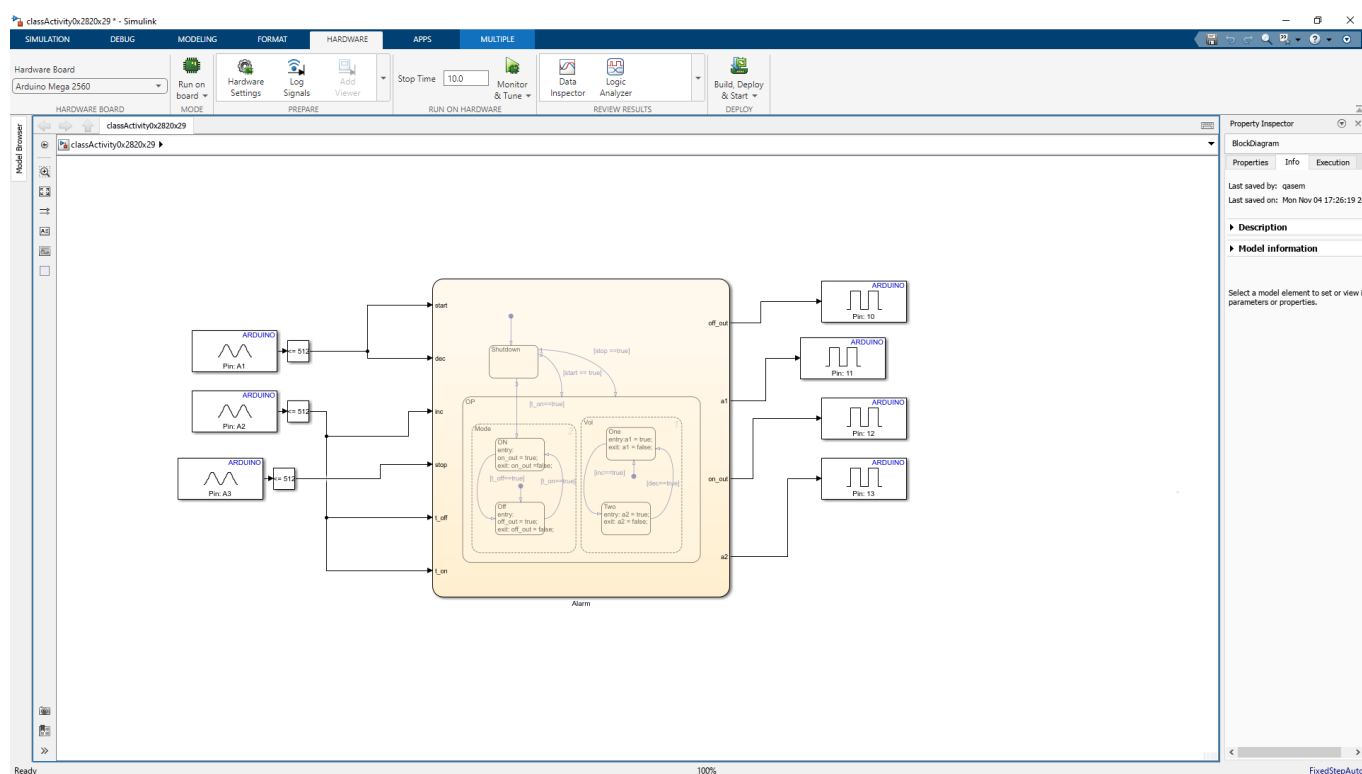
	Shut	Op	Mode	Vol	On	Off	1	2
reset	x				F	F	F	F
start		x	x	x	F	T	T	F
t_on		x	x		T	F	T	F
inc		x		x	T	F	F	T
dec		x		x	T	F	T	F
stop	x				F	F	F	F

F=false;

T= true;

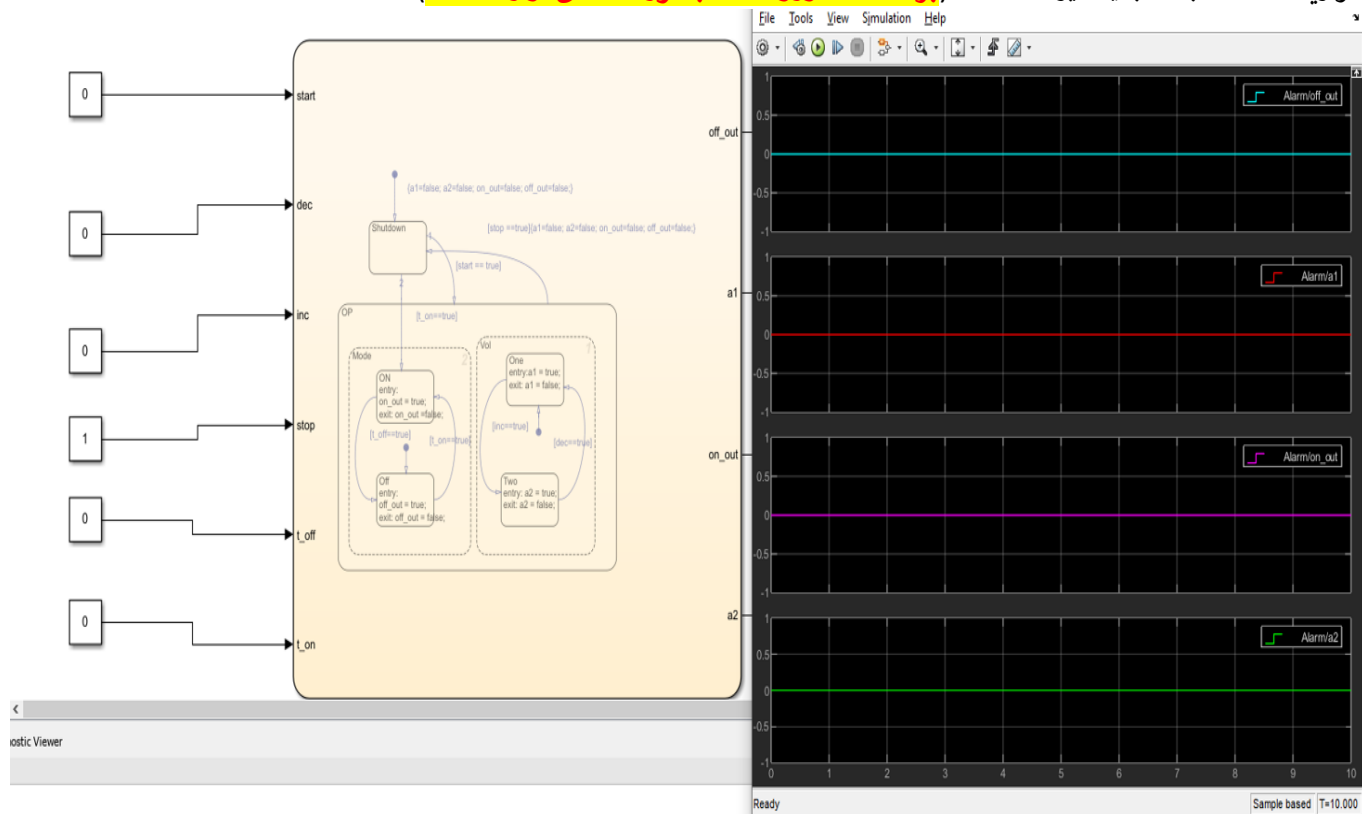


## شکل مدار اصلی:

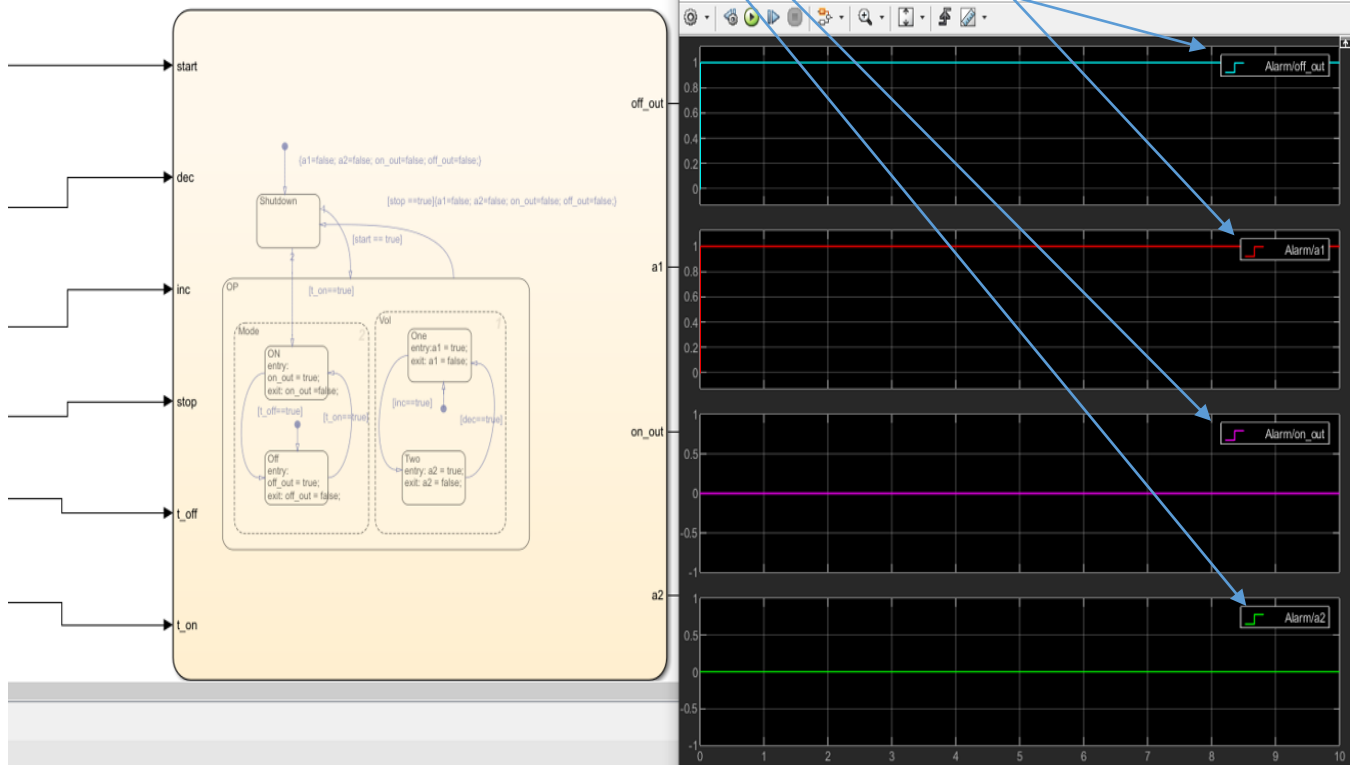


نمونه خروجی ها:

اگر ریست فعال باشد بقیه غیرفعال است (برای تست ورودی ها بصورت دستی وارد شده !)



اگر ریست ما غیرفعال باشد و start فعال باشد  
همانطوریکه در شکل می بینید باید 1 , off فعال باشد و 2 , on غیر فعال باشد.



و حالت های دیگر:

