



IIC2343 - Arquitectura de Computadores (II/2024)

Enunciado de Proyecto

Requisitos

- Esta actividad es de carácter grupal.
- Los grupos deben ser conformados por 2 a 3 integrantes.
- Su desarrollo dependerá de la coordinación dentro de su grupo.
- El hardware deberá ser descrito en **VHDL**.
- Podrán usar el lenguaje que más les acomode para el *assembler*.

Objetivos

Utilizando lo aprendido y diseñado en las actividades de laboratorio, tendrán que diseñar y armar su propio computador básico de 16 bits con capacidad de entradas y salidas, el que utilizarán para ejecutar programas hechos en lenguaje *assembly*. Lo lograrán armando su propia CPU, la que deberá cumplir con una serie de requisitos, dentro de los cuales se encuentra soportar una determinada lista de instrucciones en *assembly*.

Materiales

- Computadores personales con Vivado instalado.
- Proyecto base de Vivado, con la mayoría de los componentes necesarios y con funcionalidad de programabilidad de la ROM ya conectada.
- Una Basys3.
- Documentación que describe la arquitectura y los componentes.
- Programas en *assembly* para probar su diseño.
- Librería de Python 3 para facilitar la escritura de la ROM de sus computadores.

Desarrollo

Para realizar esta tarea, dividiremos el diseño en 3 etapas:

- Etapa 1: Implementar un computador básico reducido.
- Etapa 2: Extender el computador: Se agrega direccionamiento indirecto y *stack*.
- Etapa 3: Agregar la capacidad de entradas y salidas por medio de su mapeo a memoria.

En cada etapa tendrán que ser capaces de programar su computador a través de su *assembler*, el que les ayudará a traducir programas en lenguaje de *assembly* a su código de máquina. Con ese código podrán, por medio de la librería de Python 3 entregada y el componente correspondiente (que ya se encuentra en su proyecto), reescribir la ROM sin tener que re-programar la FPGA.

Proyecto Base

El Proyecto Base trae ya instanciados los componentes básicos de entrada y salida que usaron en las actividades de laboratorio y, adicionalmente, hay un *Clock Divider* que les permitirá regular la frecuencia de la señal del *clock*. Otro componente que se agregó fue un *Programmer* para la ROM. Este es el componente que les permitirá programar la ROM directamente desde su *assembler*.

Para simplificar los diagramas, se separó el computador básico en 3 componentes: La RAM (memoria de datos), la ROM (memoria de instrucciones) y la CPU. Durante las primeras dos etapas, su trabajo de diseño se centrará en la implementación de la CPU. Luego, en la última etapa tendrán que intervenir en la conexión entre la RAM y la CPU para agregar la funcionalidad de leer y escribir a entradas y salidas mapeándolas a memoria.

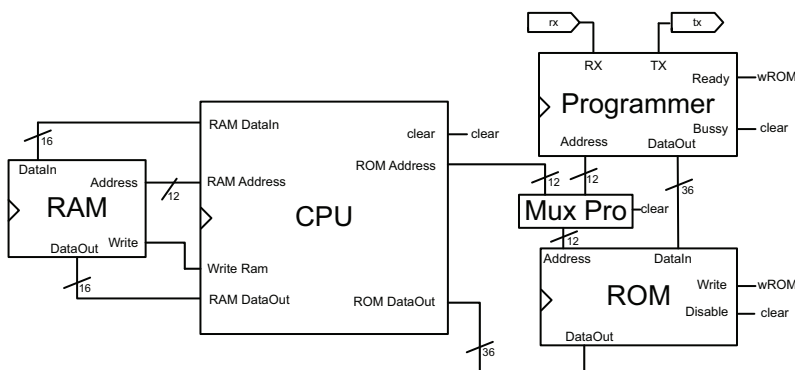


Figura 1: Diagrama parcial del computador básico de proyecto dentro del componente Basys3

Issues

Para las dudas generales de su proyecto (aquellas que no requieran una revisión de código y, por consecuencia, compartir información de su proyecto) podrán crear *issues* en el [Github del curso](#). Estas serán respondidas durante los días de semana, dentro de las 10:00-20:00, a veces los sábados (dependiendo totalmente de la disposición de los ayudantes) y, bajo ningún motivo, los domingos. Es decir, **los domingos**

no se responderán *issues*, los sábados **puede** que se respondan y los días de semana se responderán dentro del horario establecido.

Además, para dudas más específicas que puedan tener y que necesiten una revisión del código o más información de su proyecto, tendrán dos alternativas: pueden crear una *issue* en el repositorio privado de su grupo y/o podrán fijar una reunión con uno de los ayudantes en los horarios disponibles durante la semana a través del siguiente [link](#). Lo importante es que no publiquen su código ni sus decisiones de diseño en las *issues* generales. Sobre las reuniones, cada ayudante tendrá un bloque en el que estará disponible de manera fija en la semana y, en caso de necesitar la ayuda, el grupo deberá reservar la hora con al menos 24 horas de anticipación y no más allá de una semana en el futuro, si así lo encuentra necesario.

Evaluación de pares

Para **cada etapa**, cada miembro del equipo tendrá la posibilidad de evaluar a sus compañeros **semana por medio** aproximadamente. La evaluación solo debe realizarse en caso de que el compañero o compañera no esté realizando el trabajo esperado, en cuyo caso se le deberá evaluar con un “*strike*”.

El sistema funcionará de la siguiente manera:

- Al **primer *strike***, la persona será contactada por los ayudantes para informarle las consecuencias a las que se enfrenta si se mantiene así.
- Al **segundo o tercer *strike***, la persona será citada a una reunión con los ayudantes.
- Al **primer *strike* posterior** a la reunión con los ayudantes, la persona reprobará automáticamente el proyecto y, por lo tanto, el ramo.

Bitácoras

Para evitar tener problemas dentro del grupo al momento de realizar las evaluaciones de pares, disminuir la cantidad de *free riders* y **tener evidencia del trabajo realizado por cada estudiante**, se le pedirá a cada alumno que cada semana suba un pequeño texto comentando qué es lo que realizó esa semana en el proyecto. Esta bitácora será subida a Canvas y deben subirla, como máximo, el domingo de cada semana. A pesar de ser de carácter opcional, les recomendamos **fuertemente** que las elaboren, **especialmente** si están trabajando con un grupo de personas que no conocen. Si no realizan ninguna bitácora y surgen problemas con sus compañeros cerca del cierre del proyecto, el equipo docente no podrá ayudarlos.