

## **MODELAMENTO DE UMA PLACA DE AQUISIÇÃO DE DADOS**

**Juliano Genari de Araujo**

Ensino Profissional Integrado ao Médio – ETF-TO  
405 Sul Alameda 18-A Lt. 12 Plano Diretor Sul CEP 77.015-614 Palmas - TO  
E-mail: juliano\_genari@hotmail.com

**Marcus André Pereira Oliveira**

Professor de 1º e 2º graus – Área Indústria – ETF-TO  
309 Sul QI 18 Lt. 12 Rua 14 Plano Diretor Sul CEP:77015516 Palmas - TO  
E-mail: marcusandre@etfto.gov.br

### **RESUMO**

Desde os grandes sistemas elétricos de potência até os projetos de sistemas microprocessados de baixa tensão, o uso de ferramentas computacionais facilita a interpretação e tratamento dos resultados, influenciando inclusive na qualidade destes. O uso de placas de aquisição de dados e softwares adequados tem se tornado comum em centros de pesquisas, universidades e na indústria em geral, por permitir que sinais de tensões e/ou correntes sejam analisados com velocidade e precisão. As placas disponíveis no mercado possuem inúmeros recursos, como visualização, aquisição e geração de padrões de sinais, porém a um custo normalmente alto. Devido à necessidade de desenvolver um sistema eficiente e de baixo custo, este projeto pretende disponibilizar à ETF-Palmas uma placa de aquisição de dados com recursos básicos e utilizando componentes de baixo custo, aliado a um software capaz de efetuar os recursos mais comuns como visualização e exportação dos dados capturados para tratamento posterior. Para tanto, será feito um estudo aprofundado das principais formas de digitalização e pré-tratamento de sinais utilizando componentes discretos ou microprocessadores. O resultado final consistirá em uma análise teórica dos processos de conversão A/D de sinais e a confecção de uma placa de aquisição de dados de fácil produção e reprodução a ser instalada em um PC, além da criação do software que fará a comunicação com esta placa. As tarefas a serem executadas incluem análise das placas disponíveis no mercado, características do(s) componente(s) disponível(is), programação em alto e baixo nível, layout de PCI e apresentação de protótipo com documentação básica.

**PALAVRAS-CHAVE:** conversão A/D, aquisição de dados, programação.

## 1. INTRODUÇÃO

Na grande maioria dos sistemas de controle modernos, o tratamento de sinais é realizado na forma digital, por circuitos microprocessados ou DSP's. O entendimento sobre a construção das interfaces transdutoras passam primeiramente no conhecimento sobre os métodos de conversão Analógico-Digital: quantos e quais tipos, precisão e processos construtivos. Com base nestes dados, pode-se analisar o que apresenta melhor custo/benefício na confecção de uma placa de aquisição.

## 2. MUNDO DIGITAL X MUNDO ANALÓGICO

Um sinal digital pode ter apenas 2 valores: “0” ou “1”, valores lógicos associados a tensões em circuitos digitais. Estes valores são definidos por faixas especificadas conforme o número de bits com o qual um número pode ser representado. Qualquer tensão dentro desta faixa tem o mesmo valor para os componentes digitais.

Um sinal analógico pode assumir qualquer valor de tensão e frequência, proveniente da(s) fonte(s) geradora(s). Já um sinal digital, diferente do sinal analógico, não sofre interferências externas. Da diferença entre um sinal analógico e o sinal digital surge a necessidade de haver uma interface entre esses sinais. Essa interface é feita através de circuitos chamados de Conversores A/D (Analógico-digital) e Conversores D/A (Digital-Analógico), também conhecidos como ADC (“*analogic-digital converter*”) e DAC (“*digital-analogic converter*”). Estes componentes funcionam como “tradutores”, transformando sinais analógicos em digitais e sinais digitais em analógicos.

### 2.1. Porquê uma Placa de Aquisição de Dados?

Uma placa de aquisição de dados é constituída de um circuito ADC e um sensor, que transforma o sinal analógico “bruto” em uma faixa aceitável pelo circuito interno do ADC. Em intervalos periódicos, o ADC converte o sinal para um valor digital e o envia para um computador, para que o sinal digital seja analisado por um usuário com a ajuda de um software.

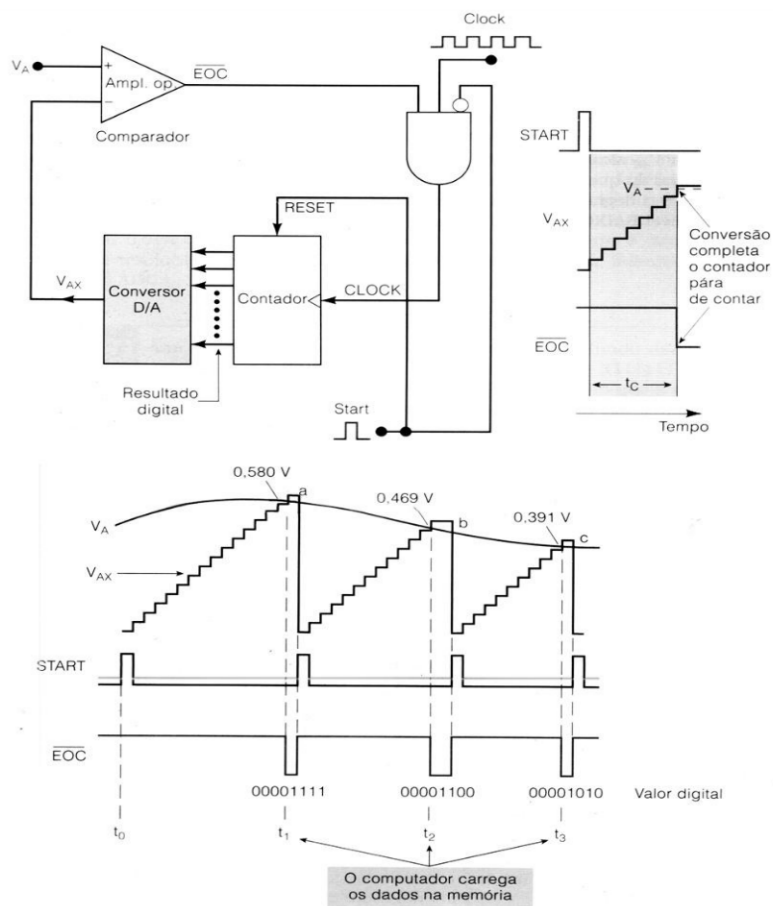
Uma placa de aquisição de dados tem utilidade em diversas áreas. É fato que muitos dos equipamentos digitais utilizados modernos possuem alguma estrutura de aquisição de dados, mas uma placa dedicada é bastante útil em malhas de controle de máquinas, analisadores de energia entre outros.

## 3. MÉTODOS DE CONVERSÃO A/D

O conversor A/D faz a conversão de um sinal analógico para um número digital, e pode ser feita de vários modos, entre eles:

### 3.1. ADC de Rampa digital

- 3.1.1. Descrição: Um contador cria continuamente números binários em sequência, que vão para um DAC para se transformarem em um sinal analógico. A partir desses números, um comparador testa se o sinal do DAC é maior que o sinal analógico na entrada. Quando o valor é alcançado, o circuito envia um sinal para o processo recomeçar. O circuito lógico de um ADC rampa digital pode ser visto na Figura 1.



(Fonte: TOCCI, Ronald J. e WIDMER, Neal S. *Sistemas Digitais - Princípios e Aplicações*. São Paulo: Prentice Hall, 2003).

**Figura 1 – Esquema de um ADC de rampa digital.**

- 3.1.2. Vantagens: é o método mais simples de conversão, utilizando apenas um contador, um DAC e um comparador.
- 3.1.3. Desvantagens: cada conversão ocorre em um tempo diferente. Como exemplo, se o sinal de entrada for de 2V, gasta-se um tempo “x” na conversão; se o sinal for de 4V, gasta-se um tempo “2x”.

Para a análise deste método, foi elaborado em um programa de simulação de circuitos um circuito ADC de Rampa Digital de 4 bits, mostrado na Figura 2.

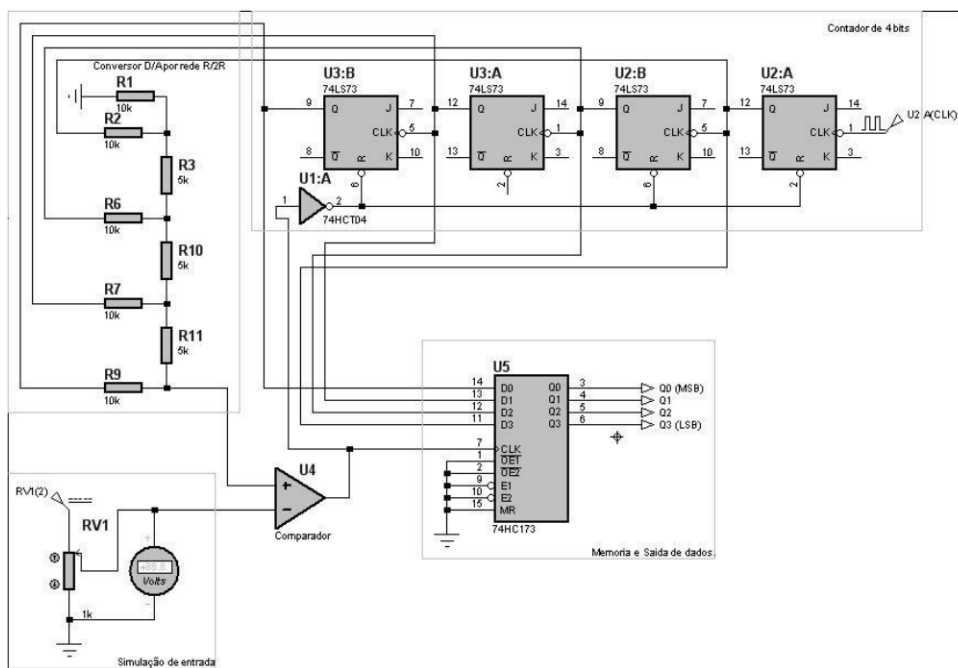
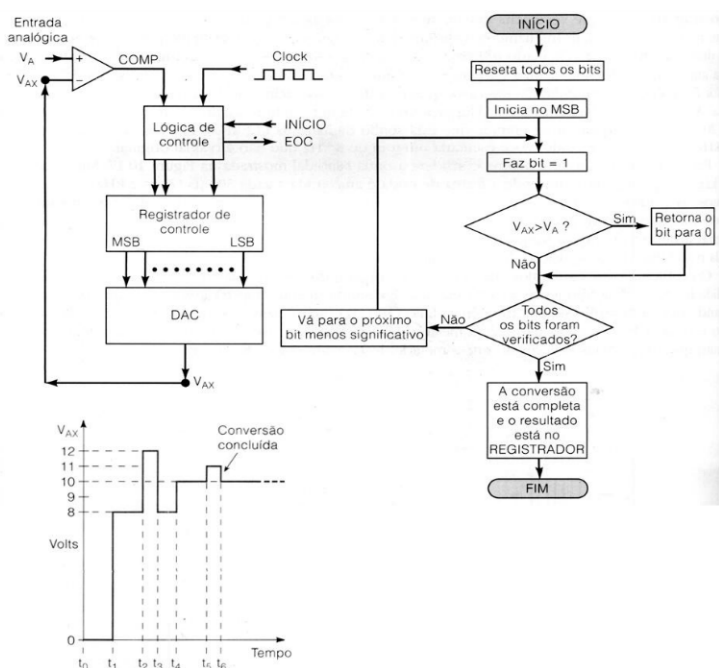


Figura 2 – ADC de rampa digital de 4 Bits.

### 3.2.ADC de Aproximações Sucessivas

Este tipo de conversor também é chamado “SAR” – *Successive Approximation Register*. A análise deste tipo de circuito é simplificada com o exemplo mostrado na Figura 3. Neste modelo, um ADC de 3 bits usa inicialmente o bit mais significativo, atribuindo a ele valor “1” e o enviando para o DAC, que o compara com o sinal analógico; caso seja maior, é retornado o valor deste bit para 0. Na sequência, o circuito repete o processo com o segundo bit mais significativo, e sucessivamente até o bit menos significativo.



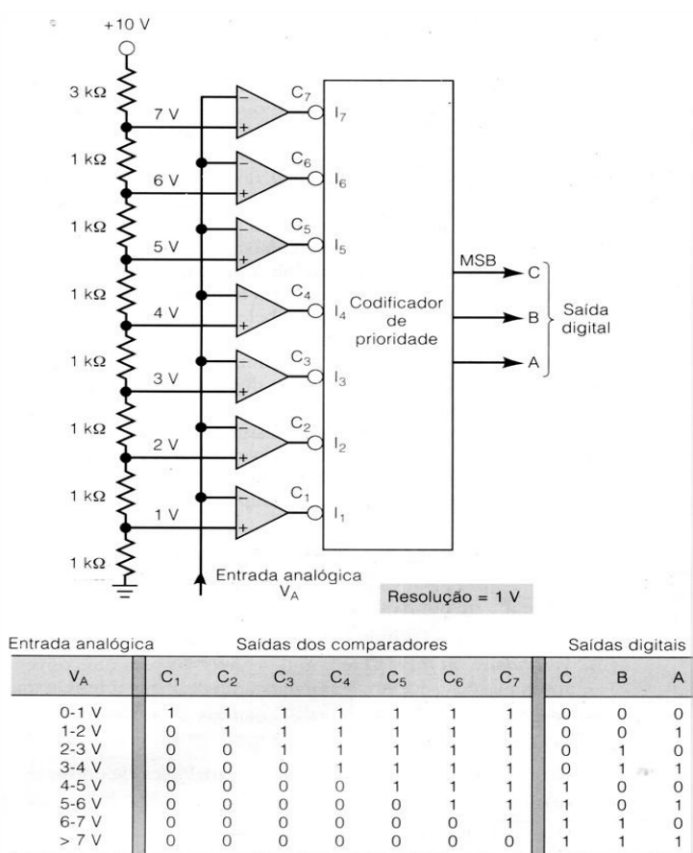
(Fonte: TOCCI, Ronald J. e WIDMER, Neal S. *Sistemas Digitais - Princípios e Aplicações*. São Paulo: Prentice Hall, 2003)

Figura 3 – Esquema de um ADC de aproximações sucessivas.

- 3.2.1. Vantagens: O tempo de conversão é sempre constante, e bem menor do que o ADC de rampa digital.
- 3.2.2. Desvantagens: Sua lógica um pouco mais complexa que o ADC de rampa digital já não é contada como uma desvantagem, devido às rápidas respostas dos circuitos lógicos modernos. Por esse motivo, ele é um dos tipos mais utilizados hoje em dia.

### 3.3.ADC “flash”

O ADC do tipo “flash” divide uma tensão de referência utilizando um circuito resistivo, colocando assim em cada ponto do circuito resistivo um circuito comparador para comparar com o sinal analógico. Os resultados dessas comparações são enviados para um codificador de prioridade que gera um número binário com o resultado das comparações. Um modelo deste circuito pode ser visto na Figura 4.



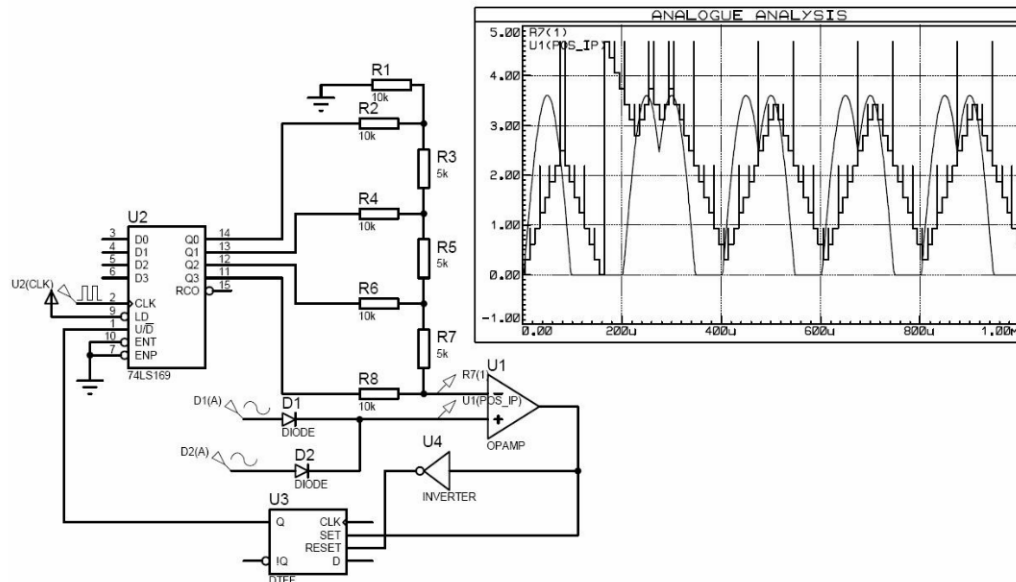
(Fonte: TOCCI, Ronald J. e WIDMER, Neal S. *Sistemas Digitais - Princípios e Aplicações*. São Paulo: Prentice Hall, 2003)

**Figura 4 – Esquema de um ADC do tipo flash.**

- 3.3.1. Vantagens: É o ADC mais rápido existente, que demanda apenas o tempo dos comparadores e do codificador.
- 3.3.2. Desvantagens: Este circuito requer muitos comparadores. Como exemplo, um ADC flash de 8 bits requer  $2^8$  comparadores (1024 comparadores), e um de 16 bits requer  $2^{16}$  comparadores (ou 65536 comparadores). Cálculo semelhante pode ser feito para qualquer outra resolução.

### 3.4.ADC de Rastreamento

É uma modificação do ADC rampa digital. O contador cria números binários na ordem crescente, que vão para um DAC; o sinal analógico referente a esses números é testado por um comparador. Caso o sinal do DAC seja maior que o sinal analógico, o contador inverte a contagem, contando de forma decrescente até receber um novo sinal do comparador. Um modelo deste circuito foi implementado em software de simulação, e seus resultados podem ser vistos na Figura 5.



**Figura 5 – Esquema de um ADC de rastreamento e um gráfico demonstrando o funcionamento.**

- 3.4.1. Vantagem: é um método simples de conversão, utilizando apenas um contador, um DAC e um comparador.
- 3.4.2. Desvantagem: cada conversão ocorre em um tempo diferente. Como exemplo, se o sinal de entrada for de 2V, gasta-se um tempo “x”; se o sinal de entrada for de 4V, gasta-se um tempo “y”.

## 4. CARACTERÍSTICAS DO CIRCUITO EM IMPLANTAÇÃO

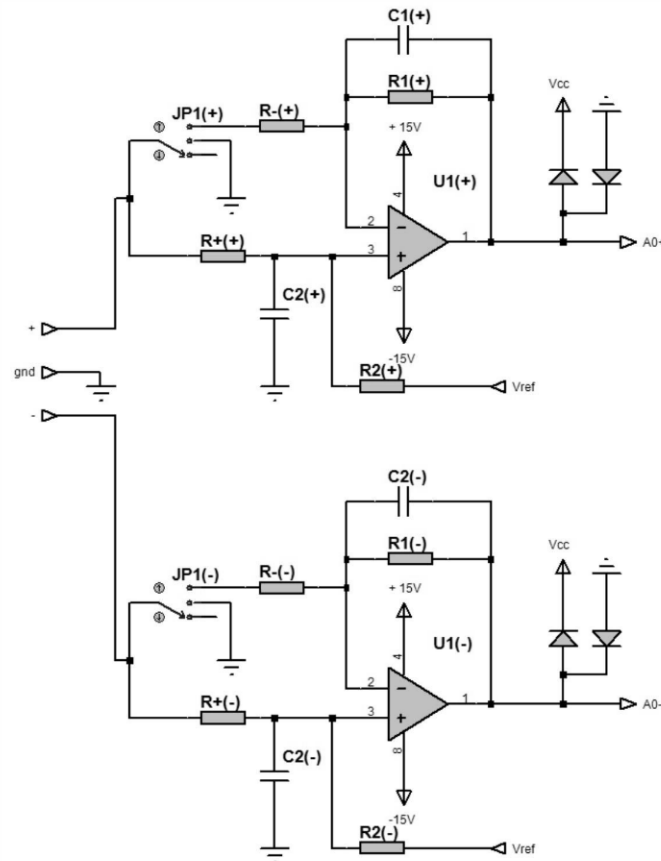
Para a demonstração das funcionalidades de um sistema de aquisição de dados, foi proposta a confecção de uma placa de 6 canais, de baixo custo, com boa linearidade e onde a comunicação com um PC é feita através da porta paralela em modo EPP. O modo EPP é um modo bidirecional que utiliza 8 vias para enviar e receber os dados (Messias, 2006) e compatível com a maioria das placas de computadores do mercado. Algumas das características desta placa serão destacadas a seguir.

### 4.1.Entradas Analógicas

Para cada uma das seis entradas analógicas será utilizado o circuito mostrado na Figura 6, que nos permite uma variação de faixas de tensão de entrada apenas variando os valores de alguns resistores e a posição de um jumper. Estes são os valores dos componentes a serem inseridos na placa no momento da sua montagem, conforme a necessidade do projetista. A faixa de tensão que vai para o ADC deverá obedecer sempre o limite que é de 0 a 5 volts, essa variação de faixas de tensão de entrada pode ser vista na Tabela I.

**Tabela I – Valores para se obter as variações de faixas de tensão.**

Voltagem	R+	R-	R2	R1	JP1
0 – 5	5 K $\Omega$	Aberto	Aberto	Curto	1-2
0 – 2.5	5 K $\Omega$	5 K $\Omega$	Aberto	5 K $\Omega$	1-2
(-2.5) – 2.5	20 K $\Omega$	4 K $\Omega$	20 K $\Omega$	4 K $\Omega$	1-2
(-5) – 5	20 K $\Omega$	4 K $\Omega$	10 K $\Omega$	2 K $\Omega$	1-2
(-10) – 10	20 K $\Omega$	4 K $\Omega$	5 K $\Omega$	1 K $\Omega$	1-2
(-5) – 5	Aberto	5 K $\Omega$	Aberto	5 K $\Omega$	2-3
0 – 5	Aberto	5 K $\Omega$	Aberto	5 K $\Omega$	2-3



**Figura 6 – Circuito utilizado em cada uma das entradas analógicas.**

O uso de circuitos integrados do tipo amplificadores operacionais garante uma alta impedância de entrada, e uma resposta linear dentro de uma faixa de frequências de até 1MHz. Os capacitores e diodos mostrados na Figura 6 garantem a manutenção dos níveis de tensão nos limites adequados do conversor e eliminam alguns ruídos indesejados do sinal de entrada.

#### 4.2.A comunicação com o PC

Como a comunicação com o computador será realizada através da porta paralela, deve-se inserir no circuito da placa buffers digitais de razoável velocidade. Estes CIs requerem um sinal de corrente bem baixo na sua entrada e emitem um sinal com os mesmos valores de tensão e com uma corrente mais elevada ao barramento de dados, para evitar que o consumo de corrente pelo barramento do computador cause ruídos na conversão.

### 4.3.O conversor A/D

Entre os diversos ADCs disponíveis no mercado, será utilizado o conversor A/D de aproximações sucessivas ("SAR") ADS7864 da *Texas Instruments* mostrado na Figura 7, que possui:

- 12 pinos de entradas (6 entradas diferenciais);
- 16 pinos de saída de dados (1 pino para definição de dados válidos, 3 para endereçamento e 12 para dados);
- 6 pinos de alimentação (3 entradas de alimentação do tipo  $V_{cc}$  e 3 do tipo GND)
- 2 pinos para referência de tensão do conversor;
- 11 pinos de controle (RESET, A0, A1, A3, BYTE, HOLDA, HOLDB, HOLDC, BUSY, CS e RD);
- 1 para entrada de clock.

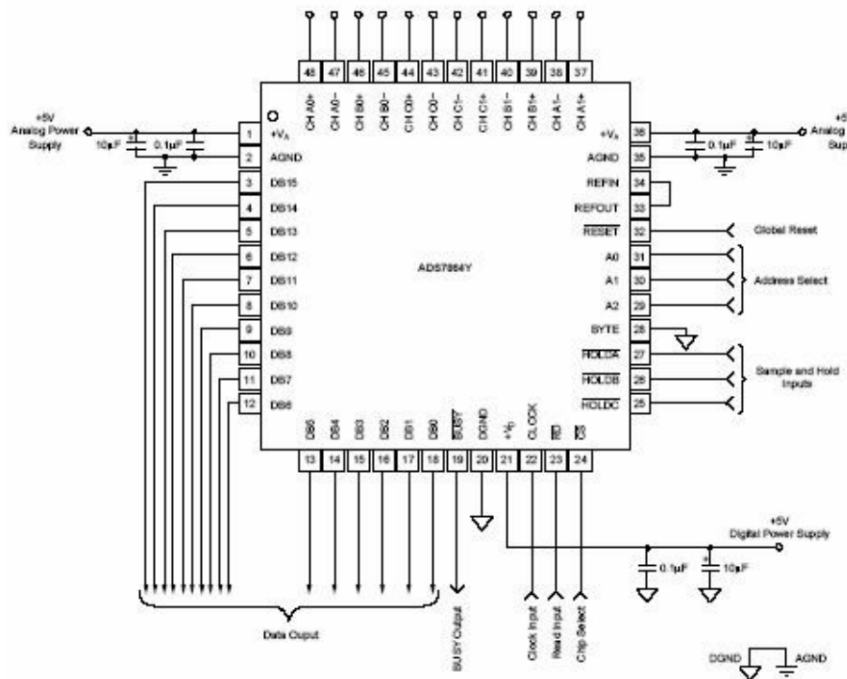


Figura 7 – Conversor ADS7864.

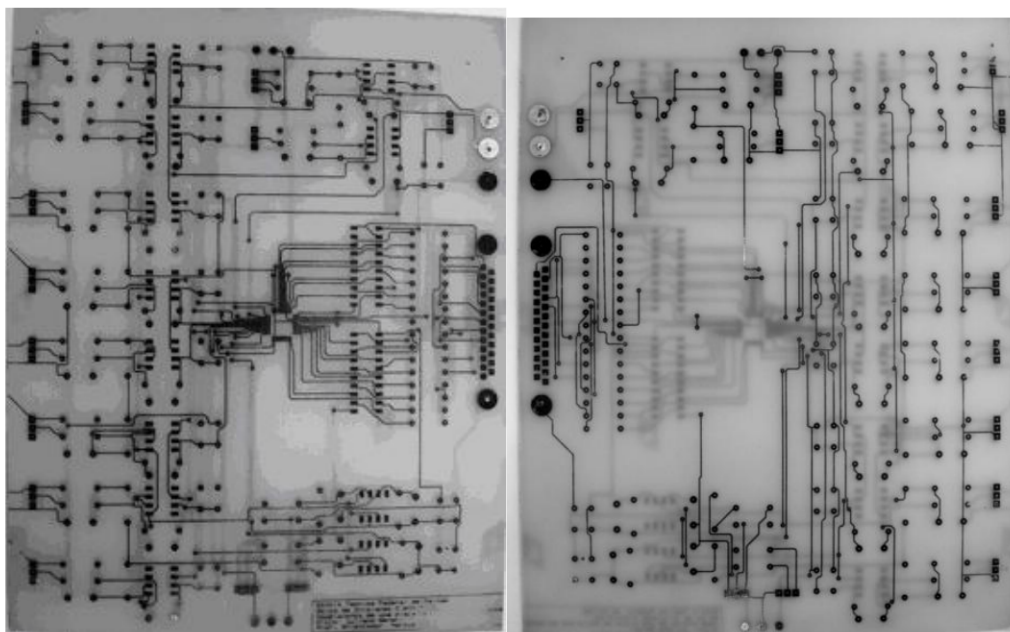
Com relação ao circuito implementado na placa, serão feitas algumas observações:

- Cada uma das 6 entradas diferenciais utiliza o circuito da Figura 6.
- O pino byte deve ser conectado em  $V_{cc}$ , para que os dados sejam transferidos em duas partes, inutilizando metade dos pinos de dados, para que se adaptem a porta paralela que possui apenas 8 bits.
- Os pinos de referência devem ser colocados em curto circuito para que a referência do circuito no ADC seja interna.
- O pino CS, por não ter utilidade quando se usa apenas um conversor, deve ser ligado ao GND.
- Os 8 pinos de controle e os 8 pinos de dados que restaram serão ligados em dois buffers do tipo 74HC244 e esses buffers serão ligados na porta paralela.
- Os 3 pinos de alimentação " $V_{cc}$ " e o pino byte devem ser provenientes de um regulador de tensão como o CI LM7805, que fornece 5V precisos.
- Os 3 pinos de GND e o pino CS devem ser interligados ao GND da porta paralela.
- O sinal de clock deverá ser fornecido por um circuito gerador de clock externo..

### 4.4.A placa de circuito impresso

Na Figura 8 é mostrada a placa de circuito impresso. Na parte superior, no lado esquerdo e na parte inferior desta PCI observa-se os 6 circuitos de entrada; no meio da placa se localiza o conversor; ao lado direito localiza-se o circuito de alimentação e os buffers, juntamente com o conector do tipo DB-25 que será conectado ao PC.





**Figura 8 – Placa de circuito impresso implementada (Face superior a esquerda e inferior a direita).**

## **5. CONCLUSÕES**

Após o modelamento da placa de aquisição de dados descrita neste trabalho, será desenvolvido o software de controle. Este software será desenvolvido em linguagem de alto nível e interface gráfica adequada à visualização e aquisição de dados em tempo real. Neste software deverá haver trechos em código “assembly” para se ter acesso direto ao endereço da memória que corresponde à porta paralela.

## **6. REFERÊNCIAS BIBLIOGRÁFICAS**

Tocci, Ronald J. e Widmer, Neal S. **Sistemas Digitais - Princípios e Aplicações**. São Paulo: Prentice Hall, 2003

Messias, Antônio R., **Porta Paralela** – <http://www.rogercom.com/pparalela/ModoEpp.htm>, consultado em 20/10/2006.