

ZADATAK 1.

- PREDNOSTI KORIŠTENJA INTEGRIRANOG NIKI SKLOPA ZA IZVEDBU AGC RAČUNALCA U ODMOSU NA IZVEDBU POMOĆU DISKRETNIH TRANSISTORA 84:
 - 1.) UŠTEDE U VELIČINI I TEŽINI
 - 2.) UNAPRIJEĐENA TERMALNA SUOJSTVA (CJEDLOGI RAČUNALCA U ODMOSU NA LETJECICU)
 - 3.) POJEDNOSTAVLJENO Zamjenjivanje i spajanje računala sa letjelicom
 - 4.) VEĆA BRZINA RADA
 - 5.) MANJA POTROŠNJA (BAREM OD 1964 PREMA SLICI iz PREDAVANJA + STANDBY REŽIM RADA)
 - 6.) NIŽA CIJENA (I BRZ PAO CIJEVJE - OD 120 DO 10 DOLARA PO KOMADU ZA MANJE OD GODINU DANA)

ZADATAK 2.

- U BLOCK I VERZIJI RAČUNALCA KORIŠTENOG JE 4100 TAKVIH KOMPONENTA

- ZA IZVEDBU GLAVNE MEMORIJE (KOJA ENULIRA HARD-DISK) U IPHONE-u KORISTI SE Flash ROM MEMORIJA NAND TIPOA. OVISNO O VERZIJI IPHONE-a DOTIČNA MEMORIJA MOŽE BITI KAPACITETA 4 GB ILI 8 GB. PROBLEMI VZRANI UZ PISANJE I BRISANJE TAKVIH MEMORIJA SU OGRANIČEN BROJ PROMJENA SADRŽAJA (TJ. PISANJA I BRISANJA). PROIZVODAČ MEMO-RIJE KOJA SE KORISTI U IPHONE-u NE JAMČI ZA VIŠE OD 5000 CIKLUSA BRISANJA I PISANJA.

ZADATAK 3.

- MEMORIJA KOJA SE U AGC RIŠUJUĆU RABICA ZA IZVEDBU ROM MEMORIJE JE CORE-ROPE MEMORIJA.
- TAKVA JE MEMORIJA SASTOJI OD ODREĐENOG BROJA JEZGARA KROT KOJE PROLAZI ICI NE PROLAZI ODREĐENI BROJ ŽICA OVISNO O TOME DA LI SE ŽEGLI "UPISATI" VEĆA ICI JEDINICA. SVAKA OD JEZGARA PREDSTAVLJA JEDNU MEMORIJSKU LOKACIJU. KROT JEZGRU SU MOGLE PROLAZITI DO GORE ŽICE. PROLAZAK ŽICE KROT JEZGRU SE, KAD BI DODIĆA JEZGRA BILA ODABRANA, REGISTRIRAO KAO LOGIČKA JEDINICA. ZAOBLAŽENJE JEZGRE SE REGISTRIRIRAO KAO NULA. BUDUĆI DA JE PODATKOVNA RIJEĆ BILA 16 BITNA, ZA SELEKTIRANJE TRAŽENE RIJEĆI, OD 4 ZAPISANE U JEZGRU, BILA SU KORISTENE 2 DODATNE LINIJE.
- PREDNOSTI CORE-ROPE MEMORIJE nad memorijom koja se koristi u RAM AGC-a (MAGNETNE JEZGRE, FERITNE JEZGRE):
 - 1.) VEĆA GUSTOĆA (ČAK 18 PUTA)

NEDOSTATCI:

- 1.) ZAHTEVNIJI PROCES PROIZVODNJE.
(T.J. TEŠKO PREPROGRAMIRANJE)
- 2.) SADRŽAJ MEMORIJE MORAO BITI POZNAT UNAPRIJE

MANIS Soc-a SU:

1.) UKUPNI TROŠAK SOC-a MOŽE BITI VEĆI

OD TREĆAKA ISTE FUNKCIONALNOSTI.

OSTVARENO VECI BROJEM MALIH ČIPOVA

AKO JE PRIMOS (YIELD) NIZAK.

SOC SE NAJČEĆE KORISTE U UGRADJENIM SUSTAVIMA

TER SE NEKONOMI PRIMENJUJE OLAJKŠAVAN PROSES

PROJEKTIRANJA SUSTAVA, NA PRIMER U MOBILnim

UREDAJIMA KOJI MORATU BITI KOMPAKTI A U ISTO

VRIJEME IMATI RAZVOLJENU FUNKCIONALNOST. TAODEE

SE KORISTE ZA IZVEDBU MIKROKONTROLERA I NAPRE-

LJEDIH PROCESORA.

ZADATAK 4.

WIRE-WRAP JE TEHNOLOGIJA POVEZIVANJA DIGITALNIH UREĐAJA (TJ. ELEKTRONSKIH NAPRAVA, KOMPONENTA, ELEMENTA) KOJE KARAKTERIŠE NARAVANJE ŽICE NA IZVODE PODNOŽJA KOMPONENTA KOJE TREBA PONIZATI. PROSPOJ SE OSTVARUJE NAROTAVANJEM ŽICE OKO IZVODA PODNOŽJA ĆIPA. BUDUĆI DA JE IZVOD ČVRŠĆI OD ŽICE, UGLAVI IZVODA DEFORMIRAJU TJ. USIJECAJU SE U ŽICU. POSTO JE PONEŠENA ŽICE MALENA TLAČ KOJI DIZELUJE NA NJU JE VISOK TE SE STVARA DOBRA ELEKTRIČNA VJERNA IZMALTU ŽICI I IZVODA ŽICE VEC SPONTANI TAKO OSIM DEFORMACIJE IZVODE ISTISNUT SVE PLINOVE I PREDSTVUJE ZADIR. KORISTI SE PODNOŽJE ĆIPI IZVODI IMAJU KVADRATNI PREZEK.

DVALI JE IZLJU PROSPOJA JE POGODNO KORISTITI KOD IZRADA I ISPITIVANJA PROTOTIPA SUSTAVA.

ZADATAK 5

SYSTEM-ON-CHIP (SoC, SOC) KOMPONENTE SU KOMPONENTE KOJE INTEGRIRAJU SVE DRŽLOVE RACUNALACI I/ILI OSTALI ELEKTRONICKI SUSTAV U ISTOM ĆIPU.

PREDNOSTI SoC-a su:

- 1.) OLAŽENJE PROJEKTANJE UREĐAJA
- 2.) SMANJENJE DIMENZIJA UREĐAJA
- 3.) SMANJENJE POTROŠNJE -1%
- 4.) SMANJENJE CIJENE -1%
- 5.) POVEĆANJE BRZINA RADA -1%

ZADATAK 6.

KUĆIŠTA INTEGRIRANIH KOMPONENTA S OBZIROM NA
NAČIN MONTAŽE DIJELIMO NA DVE ČIJI PINOVI
PROLAZE KROZ TISKANU PLOČICU TE SE LEME SA
SUPROTNE STRANE (KUĆIŠTA SA PROLAZNIH PINO-
VIMA, engl. THROUGH-HOLE PINS) I NA KUĆIŠTA
ZA POUŠTINSKU MONTAŽU ČIJI PINOVI NE PROLAZI
KROZ TISKANU PLOČICU PA SE LEME SA STRANE
(engl. SMD - SURFACE MOUNTED DEVICES)

PREDNOSTI KUĆIŠTA S PROLAZnim PINOVIMA:

- 1.) JEDNOSTAVNA MONTAŽA ZBOG VELIKIH DIMENZIJA
- 2.) MOGUĆNOST PROMJENE ŠIPA JEDNOSTAVNIM VADENJEM IZ PODNOŽJA KOJE OSTAJE ZALE-
MUJENO NA PCB-u.
- 3.) ROBUSTNOST
- 4.) MALA CIJENA ZBOG ŠIROKE RASPROSTRA-
NJENOSTI

MANE KUĆIŠTA S PROLAZnim PINOVIMA:

- 1.) MALA GUSTOĆA PAKIRANJA
- 2.) ZNAČAJNI PARAZITICKI KAPACITETI I
INDUKTIVITETI (ZBOG VELIKINE (2000A))

PREDNOSTI SMD KUĆIŠTA

- 1.) VISOKA GUSTOĆA PAKIRANJA
- 2.) NISKI CIJENI

NEDOSTATECI SMD KUĆIŠTA

- 1.) ZAHTEVNA RUČNA MONTAŽA.

ZADATAK 7.

TEHNIČNE PORODICE KUĆIŠTA ZA POVERŠINSKE

MONTAŽU : SO (SMALL-OUTLINE)

LCC (LEADED IC LEAD-LESS CHIP CARRIER)

QFP (QUAD FLAT PACK)

BGA (BALL GRID ARRAY)

SO PORODICA U PRAVILU KORISTI GULL-WING TIP
IZVODA (SOJ KORISTI J-IZVOD).

LCC PORODICA KORISTI J-IZVOD (LCC, PLCC, JLCC) ILI
METALNE KONTAKTE PO OBODU KUĆIŠTA (CLLCC)

QFP PORODICA KORISTI GULL-WING OSIM QFN KOJI
IMA SAMO BOČNE RUGAS KONTAKTE KOJI SE PRODUCUJU
ISPOD KUĆIŠTA.

BGA PORODICA KORISTI LOPTICE TJ. KURŽICE TIMOTA.

BGA JE TIP KUĆIŠTA ZA POVERŠINSKU MONTAŽU KOJI
ISTOVREMENO OSIGURAVA IZVIMALU GUSTOĆU PAKIRANJA I
VEĆI RAZMAK između izvoda.

ZADATAK 8.

STANDARDI NAPAJANJA DIGITALNIH INTEGRIRANIH

KOMPONENTI: 3,3 V, 2,5 V, 1,8 V, 1,5 V, 1,2 V

CIFRE VEĆ I 1 V

DO KREDITA SOTIN STANDARD JE
BIO 5 V.

SKLADISTENIM IZPOVJEDOM NAPAJANJA BIVAJU SKLAD-

RANE I NAPOLEŠKE RAZINE LOGIČKIH MJEKA (BUDUĆI

DA SVI ULAZNI I IZLAZNI NAPOLEŠKI MJEVI MORAJU

BITI UNUTAR DINAMIKE NAPAJANJA). DAKLE AKO

SE SMANI NAPON NAPAJANJA SKLOPOM OPADAJUCE

SE I NAVIŠI I NADINI ULAZNI I IZLAZNI NAPONI

VISOKE I NISKE RAZINE, ULAZNI NAPON PRAGA TE

UKUPNI IZLAPNI NAPOLEŠKI MJEVI JER KOPA VRIDITI

$$U_{cc} > U_{OFFH} > U_{HIGH} > U_T > U_{ILMAX} > U_{OCHMAX} \geq 0$$

ZADATAK 9.

UVJETI OKOLINE KONTAKTNOG MATERIJALA SPECIFICIRATI

ZA UVJETE SU: TEMPERATURNI RASPOD (ZA RAD I
SKLADISTENJE)

- UVJETI NA DOZVOLJENU ULAGU
SKLOPU MAGLU, PREKAJUCU VODU,
UKLANJANJE U VODU

- MEhanički uvjeti (otpornost
na vibracije, fleksibilnost i
udar)

- UVJETI ZA RAD U ZAPALJIVOJ
I LIKSPLOZIVNOJ OKOLINI

- UVJETI NA MAX. DOZVOLJENU
ENERGIJU IZRAZENDOG EM. SIGURCA

- UVJETI NA RAD U OKOLINI S
IZRAZENIM EM. SRETNJAMA S MOGU-
CIM RADIOKONTAKTOM IZRAZENIM

- UVJETI NA POUZDANOST UREĐAJA

- PROPISI VERANI UZ NAJVEĆU DOPUŠTENU KOLICINU TOKSICHNIH Tvari SADRŽAVAJU U URS-u.

UVJETI OKOLINE SE NAJČEŠĆE SPECIFICIRAJU NORMAMA Tj. STANDARDIMA I PROVISINA.

VERIFIKACIJSU USKLAĐENOSTI UREDAJA S TRAŽENIM SPECIFIKACIJAMA PROVODE OVLASTENI LABORATORIJI TESTIRANjem URS-a. STANDARDIZIRANOM PROCEDUROM, AKO JE UREDAJ USKLADEN S TRAŽENIM SPECIFIKACIJAMA LABORATORIJ IZDAJE CERTIFIKAT.

NPR. URS KOJI SE KORISTI U BIOMEDICINSKOJ ELEKTRONICI MORAJU ISPUŠTAVATI STANDARD UL GOGO1-MEDICAL ELECTRICAL EQUIPMENT, PART 1: GENERAL REQUIREMENTS FOR SAFETY.

ZADATAK 10.

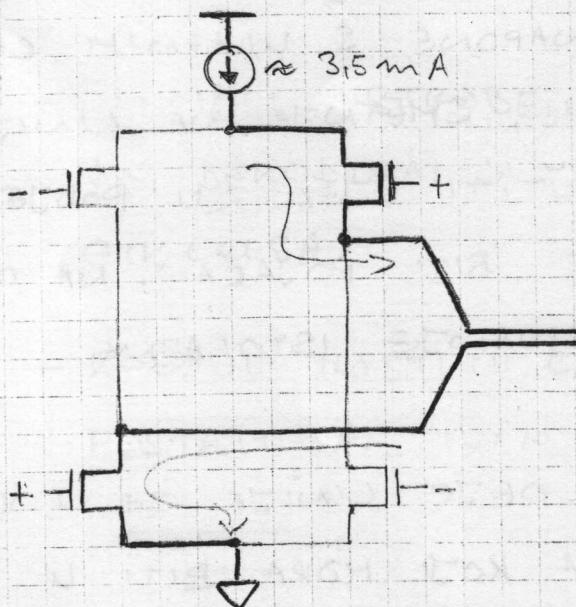
POVEĆANJE BRZINE (Tj. SMANJENJE VREMENJA)

PORASTA I PADA IZLAZNOG NAPONA DIGITALNOG SKLOPA POVEĆAVA UNUTARNE SMETNJE.

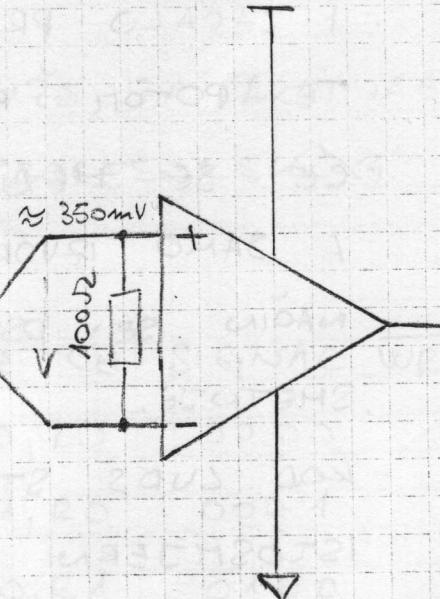
DA BI SE UNUTARNE SMETNJE ZADRŽALE U ŽELJENIM GRANICAMA POTREBNO JE :

- 1.) ILI SMANJITI IZLAZNI NAPON HODA
- 2.) ILI POVEĆATI VREMENJA PORASTA I PADA (t₁, t₂)

ZADATAK 11



PREDAJNIK



PRIJEMNIK

- NA STRANI PREDAJNIKA U STRUJNI SE KRUG DOVODI STRUJA IZNOSA 3.5 mA
- NA PRIJEMNOJ STRANI STRUJNI KRUG JE ZAKLJUČEN OTPORNIKOM OD 100Ω . NA OTPORNIKU SE FORMIRA PAD NAPONA OD 350 mV , POZITUNOG ILI NEGATUNOG PREDZNAKA (OVISNO O SMJERU STRUJE)
- DIFERENCIJALNO POJACALO NA ULAZU PRIJEMNIKA ODREĐUJE PREDZNAK RAZLICE NAPONA TE NA OSNOVU TOGA FORMIRA DIGITALNI IZLAZ.
- BUDUĆI DA SE KORISTE 2 LINIJE KOJE NOSE PROTUFАЗNE SIGNALE ABSOLUTNA VRJEDNOST RAZLICE REFERENTNOG NAPONA I NAPONA JE DNE LINIJE ĆE BITI JELNIKA ABSOLUTNOJ VRJEDNOSTI RAZLICE REFERENTNOG NAPONA I NAPONA DRUGE LINIJE. PREDVJACI OVIH RAZLICA NAPONA ĆE

FIZIČKI MALOM RAZMAKU, SMETNJE ĆE BITI PODJEDNAKE NA OBJE LINIJE. BUDUĆI DA DIFERENCIJALNO POJAČALO PRVO ODUZME NAPONE S ULAŽNIH LINIJA TE POTOM POJAČA RAZLUKU, SMETNJE NA LINIJAMA ĆE SE MEASURIRAN PONIŠTITI (JER SU PODJEDNAKE) A SAMO IZVORNJI SIGNAL ĆE BITI POJAČAN. NA OPISAVANI NAČIN SE OSTVARUJE POTISKIVANJE ISTOFАЗNE SMETNJE.

- KOD LVDS STANDARDA NA OBJE LINIJE SE PODAJE ISTOSMJERNI NAPON POMAKA KOJI MORA BITI U PREDSPONU OD 1,125 V DO 1,345 V, A NOMINALNO IMAMO 1,25 V. NOMINALNI NAPONSKI HOD NA ULAZU U PRIJEMNIK JE STOGA $1,25 \pm 0,35/2$ V PA JE "POZITIVNI" NAPON OD 1,425 V, A NEGATIVNI 1,075 V.

- SABIRNICE KOJE KORISTE LVDS STANDARD:

- 1.) HYPERTRANSPORT
- 2.) FIREWIRE
- 3.) SCSI
- 4.) SERIAL ATA
- 5.) RAPIDIO

ZADATAK 12

- $\overline{WR} = \overline{NF_E} * \overline{STROBE} * \overline{WD1} * \overline{WD3}$

- SIGNALI STROBE i NF_E SUZŠE ZA AKTIVACIJU DEKODIRANJA U 4 FAZI PROCESORSKOG CIKLUSA

- KODOVI INSTRUKCIJA ZA KOJE ČE SIGNAL WR POSTATI AKTIVAN:
 - 1.) MOV 0,R0 0000
 - 2.) MOV 1,R0 0001
 - 3.) MOV 0,R1 0100
 - 4.) MOV 1,R1 0101

ZADATAK 14 $[S1, S0] = [A1, A0] + [B1, B0]$, $C0$

$$S[0] := A[0] + B[0]$$

$$C0 := A[0] * B[0]$$

$$S[1] := A[1] + B[1] + C0$$

- POTPUNO ZBRAJALO VELIKE STRINE NIJE MOGUĆE REALIZIRATI NA SKLOPU GAL16V8 ZATO ŠTO SKLOP 'U' LI MATRICE NIE SADRŽI POTREBNU BROJ PRODUKTNE IZRADA.

ODUZIMANJE

$$S[n] = A[n] - B[n] - c_{in}[n]$$

$$c_{in}[n+1] = (A[n] * c_{in}[n] + B[n] * c_{in}[n]) + (A[n] * B[n])$$

ZADATAK 13.

- IZLAZNA VARIJABLA OVISE SAMO O TEKUTINOM

STANU AUTOMATA.

- OVAKI TIP AUTOMATA NAZIVAJU SE MOORE-OV

AUTOMAT

; JES DODATI VCC I GND

PIN 1 CCK COMBINATORIAL ; INPUT

PIN 2 UL COMBINATORIAL ; INPUT

PIN 13,12 1Z[1..0] REGISTERED ; OUTPUT

EQUATIONS

STATE

MOORE MACHINE

$$CR := UL \rightarrow ZE \\ + \rightarrow CR$$

$$PL := UL \rightarrow ZE \\ + \rightarrow PL$$

$$ZE := UL \rightarrow PL \\ + \rightarrow ZE$$

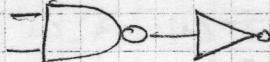
$$CR = 1Z[1] * 1Z[0]$$

$$PL = 1Z[1] * 1Z[0]$$

$$ZE = 1Z[1] * 1Z[0]$$

ZADATAK 15

74LS00 74HC04



$$U_{cc} (74LS00) = 5 \text{ V}$$

$$U_{cc} (74HC04) = 6 \text{ V}$$

$$\Delta^{H^+} = U_{GSV} = U_{OH_{MIN}} (74LS00) - U_{IH_{MIN}} (74HC04) \\ = 2,7 \text{ V} - 4,2 \text{ V} = -1,5 \text{ V}$$

$$\Delta^{H^-} = U_{GSN} = U_{IL_{MAX}} (74HC04) - U_{OL_{MAX}} (74LS00) \\ = 1,8 \text{ V} - 0,5 \text{ V} = 1,3 \text{ V}$$

$$0 < U_{OL_{MAX}} < U_{IL_{MAX}} < U_{IH_{MIN}} < U_{OH_{MIN}} < U_{cc}$$

$$U_{OH_{MIN}} > U_{IH_{MIN}} \quad \text{NE VRIZEDI} \quad \left. \begin{array}{l} U_{IL_{MAX}} > U_{OL_{MAX}} \quad \text{VRIZEDI} \end{array} \right\}$$

- u nastojorenim slučaju sklop ne bi radio

$$\text{AKO BI } U_{OH_{MIN}} (74LS00) \text{ BI } 3,4 \text{ V A } U_{IH_{MIN}} (74HC04) \text{ BI } 3,2 \text{ V}$$

$$\text{SKLOP BI RADIO} \Rightarrow U_{OH_{MIN}} (74LS00) - U_{IH_{MIN}} (74HC04) \\ = 3,4 \text{ V} - 3,2 \text{ V} = 0,2 \text{ V}_U$$

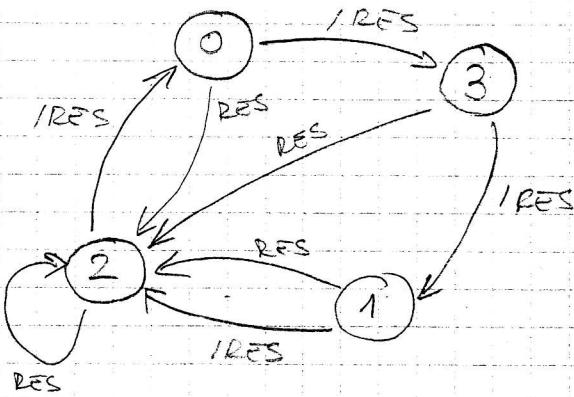
$$\text{TADA BI } U_{GSV} \text{ BI } 0,2 \text{ V A } U_{GSN} \text{ BI } 1,3 \text{ V}$$

UKUPNA GRANICA SUMA BI BILJA

$$\min (U_{GSV}, U_{GSN}) = \min (0,2, 1,3) = \\ = 0,2 \text{ V}_U$$

ZADATAK 16.

- DİAGRAM PRİECAZA STANJA



- TABLOCA PRİECAZA

ULAZ RES	TREN. STAJE Y1 Y0	NOVO STAJE Y1 Y0	
		0	1
0	0 0	1 1	
0	0 1	1 0	
0	1 0	0 0	
0	1 1	0 1	
1	0 0	1 0	
1	0 1	1 0	
1	1 0	1 0	
1	1 1	1 0	

- TEKNİKLE

EQUATIONS

STATE
MOORE MACHINE

$$NL := \text{RES} \rightarrow TR \\ + \rightarrow DR$$

$$RR := \text{RES} \rightarrow DR \\ + \rightarrow DR$$

$$DR := \text{RES} \rightarrow NL \\ + \rightarrow DR$$

$$TR := \text{RES} \rightarrow PR \\ + \rightarrow DR$$

$$NL = Y[1] * Y[0]$$

$$PR = Y[1] * Y[0]$$

$$DR = Y[1] * Y[0]$$

$$TR = Y[1] * Y[0]$$

ili EQUATIONS

$$y[0] = \text{RES} * (Y[1] * Y[0]) \\ + Y[1] * y[0]$$

$$y[1] = \text{RES} * (Y[1] * Y[0]) \\ + Y[1] * y[0]$$