

**DEPARTAMENTO:** Programa de Pós-Graduação em Ciência da Computação  
**CURSO:** Mestrado e Doutorado em Ciência da Computação  
**DISCIPLINA:** **Sistemas Multiprocessados em Chip – Comunicação e Computação**  
**CÓDIGO:** **CRÉDITOS:** **CARGA HORÁRIA:** 30 horas-aula  
**VALIDADE:** a partir de 2023/1

**OBJETIVOS:** O cumprimento da disciplina busca dar ao aluno, ao final do semestre, condições de:

1. Compreender os mecanismos de comunicação utilizados em circuitos integrados.
2. Compreender a comunicação por barramentos, e dominar conceitos relacionados a barramentos padronizados.
3. Dominar o conceito de redes intra-chip (NoC), através do estudo de suas características arquiteturais e realização de estudo-de-caso de NoC modelada no nível RTL.
4. Dominar os conceitos relacionados a sistemas multiprocessadas-em-chip (*many-cores*).
5. Compreender as limitações relacionadas à dissipação de potências nos atuais *many-cores* (*dark silicon*).
6. Estudar os problemas relacionados à segurança em *many-cores*, e avaliar contramedidas implementadas no nível de hardware.

**EMENTA:** Introdução aos mecanismos de comunicação utilizados em circuitos integrados. Estudo dos conceitos de barramentos, barramentos padronizados (e.g., AXI), e barramentos dedicados. Evolução das infraestruturas de comunicação para as redes intra-chip (NoCs). Estudo de caso de implementação de NoC. Apresentação de arquiteturas multiprocessadas-em-chip, ou *many-cores*. Estudos dos problemas relacionados ao consumo de energia (*dark silicon*) e questões relacionadas à segurança dos sistemas many-core que utilizam NoC como infraestrutura de comunicação.

#### **UNIDADE 1: (6 horas/aula)**

**CONTEÚDO:** Introdução à comunicação intra-chip

- 1.1 Comunicação intra-chip (2 horas/aula)
  - 1.1.1 Conceitos
  - 1.1.2 Limitações teóricas
- 1.2 Comunicação via barramentos (4 horas/aula)
  - 1.2.1 Terminologia
  - 1.2.2 Modos de Transferência
  - 1.2.3 Padrões de barramento
  - 1.2.4 Técnicas para redução de potência
  - 1.2.5 Técnicas para redução de crosstalk

#### **UNIDADE 2: (10 horas/aula)**

**CONTEÚDO:** Redes Intra-Chip

- 2.1 Redes intra-chip (6 horas/aula)

- 2.1.1 Terminologia
- 2.1.2 Modos de chaveamento
- 2.1.3 Algoritmos de Roteamento
- 2.1.4 Controle de Fluxo
- 2.1.5 Estratégias de Memorização
- 2.1.6 Exemplos de Redes Intra-Chip

## 2.2 Prática com redes intra-chip (4 horas/aula)

### **UNIDADE 03: (14 horas/aula)**

#### **CONTEÚDO:** Sistemas Multi-Processados em Chip (*many-cores*)

### 3.1 Sistemas Multi-Processados em Chip (8 horas/aula)

- 3.1.1 Introdução a *many-cores*
- 3.1.2 Restrições relacionadas à dissipação de potência (*dark silicon*)
- 3.1.3 Aceleradores de hardware
- 3.1.4 Vulnerabilidades de segurança – ataques e contramedidas

### 3.2 Prática com MPSoC (6 horas/aula)

- 3.2.1 Utilização de modelagem RTL ou abstrata de um modelo *many-core* para estudo e acréscimo de funcionalidades no nível de hardware, *kernel*, e software.

### **BIBLIOGRAFIA:**

#### **Bibliografia Básica:**

1. Jerraya, A.; Wolf, W. "Multiprocessor Systems-on-Chips", Morgan Kaufmann, 2005, 581p.
2. Pasricha, S.; Dutt, N. "On-Chip Communication Architectures: System on Chip Interconnect". Morgan Kaufmann. 2008. 522p.
3. Mishra P.; Charles, S. "Network-on-Chip Security and Privacy". Springer. 2021. 496p.

#### **Bibliografia Complementar:**

1. Rahmani, A.; Liljeberg, P.; Hemani, A.; Jantsch, A.; Tenhunen, H. "The Dark Side of Silicon - Energy Efficient Computing in the Dark Silicon Era". Springer. 2017. 347 p.
2. Murali, S. "Designing Reliable and Efficient Networks on Chips". Springer. 2009. 198p.
3. Artigos científicos selecionados, que se relacionam com a disciplina.