



Universidad
Nacional
de Córdoba



FACULTAD DE CIENCIAS EXACTAS, FÍSICAS y NATURALES

Universidad Nacional de Córdoba

Facultad de Ciencias Exactas, Físicas y Naturales

Síntesis de Redes Activas

TP N° 1

A.O. Ideal

Grupo 3

Nombre	DNI
Cruz Enrique Luis	42072368
Galvagno Facundo	40815088
Yomaha Gaston	43298118
Vega Guadalupe	43233268
Zuñiga Guillermo Ruben	44229491

Docentes Ing. César Reale
 Ing. Pablo Ferreyra

Córdoba, República Argentina
17 de febrero de 2025

Índice

1. Introducción	2
2. Circuito N°1: Amplificador Diferencial	2
2.1. Esquemático y datos	2
2.2. Análisis teórico	2
2.3. Análisis de modo diferencial y en modo común	4
2.4. Impedancias vistas por fuentes de señal	4
2.5. Simulación	5
2.5.1. Barrido para v_1	6
2.5.2. Barrido para v_2	7
2.5.3. Barrido para modo común	7
2.6. Implementación	8
3. Circuito N° 2: Fuente de Corriente Controlada por Tensión	12
3.1. Análisis Teórico	12
3.2. Simulación	13
3.3. Implementación	15
4. Circuito N° 3: Rectificador de precisión	17
4.1. Análisis Teórico	17
4.2. $V_o = V_{in}$ con $0 > V_{in}$	18
4.3. Simulación	18
4.4. Implementación	20
5. Circuito N° 4: Comparador con Histéresis (Schmitt Trigger Inversor)	24
5.1. Análisis Teórico	24
5.1.1. Condición $v_d < 0$	24
5.1.2. Condición $v_d > 0$	25
5.2. Simulación	26
5.2.1. Simulación con alimentación simétrica ($V_{cc} = 10v$ y $V_{ee} = -10v$)	26
5.2.2. Simulación con alimentación asimétrica ($V_{cc} = 10V$ y $V_{ee} = 0v$)	28
5.3. Implementación	31
5.3.1. Medición con alimentación simétrica ($V_{cc} = 10v$ y $V_{ee} = -10v$)	31
5.3.2. Medición con alimentación asimétrica ($V_{cc} = 10v$ y $V_{ee} = 0v$)	32
5.4. Variación del Ciclo de Histéresis con la Tensión de Referencia	32
6. Conclusión	37

1. Introducción

En el presente informe se desarrolla el análisis teórico de cuatro circuitos diferentes:

1. Amplificador diferencial
2. Fuente de corriente controlada por tensión
3. Rectificador de precisión
4. Comparador con histéresis

Para contar con más comodidad a la hora de realizar mediciones, se utilizó Kicad para diseñar un PCB. El PCB se fabricó a modo de prototipo rápido.

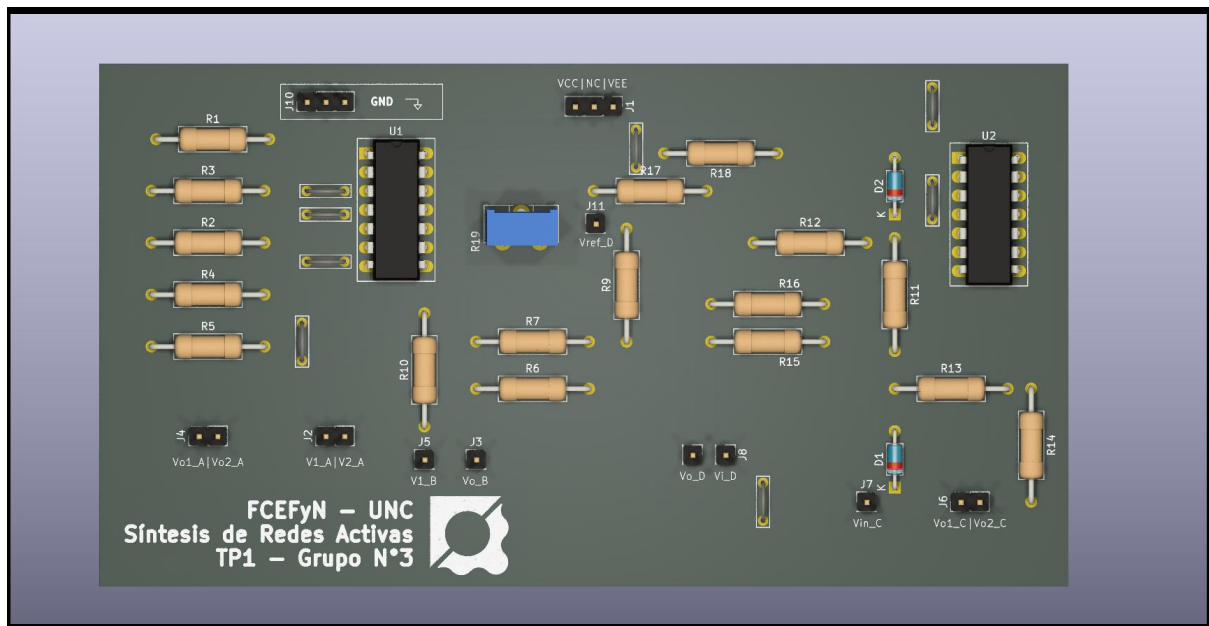


Figura 1: PCB utilizado para realizar mediciones

2. Circuito N°1: Amplificador Diferencial

2.1. Esquemático y datos

Se realiza el análisis teórico del circuito que se muestra en la siguiente figura.

Datos:

- Amplificador operacional: LM324
- $V_{cc} = 10 \text{ [V]}$
- $V_{ss} = -10 \text{ [V]}$
- $R_1 = R_2 = R_3 = R_4 = R_5 = R$

2.2. Análisis teórico

Para facilitar el análisis del circuito, consideramos AO ideal, dividimos en 2 casos y luego aplicaremos el teorema de la superposición.

Caso 1: Pasivamos la fuente V_2 , quedando así: $V_1 \neq 0$ y $V_2 = 0$.

Primero calculamos la ganancia $\frac{V_{O1}}{V_1}$ de la primera etapa. Para esto tenemos en cuenta que R_1 y R_4 quedan en paralelo.

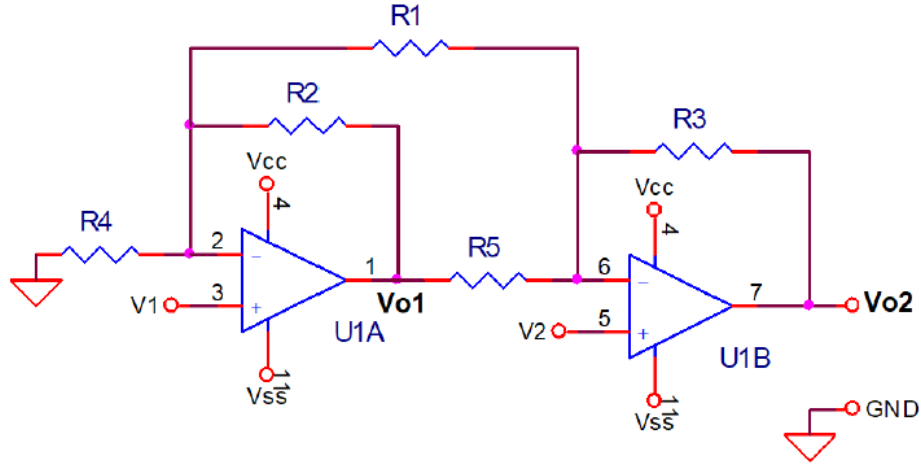


Figura 2: Amplificador Diferencial

$$R_p = (R_1 // R_4) = \frac{R_1 \cdot R_4}{R_1 + R_4}$$

Luego tenemos que:

$$I_{R_2} = I_{R_p}$$

$$\frac{V_{01} - V_1}{R_2} = \frac{V_1 - 0}{R_p}$$

Si distribuimos y reagrupamos terminos.

$$\frac{V_{01}}{R_2} = \left(\frac{1}{R_p} + \frac{1}{R_2} \right) \cdot V_1$$

$$V_{01} = \left(\frac{R_2}{R_p} + 1 \right) \cdot V_1$$

Por lo tanto la primera etapa queda como un no inversor:

$$\frac{V_{01}}{V_1} = \frac{R_2}{R_p} + 1 \quad (1)$$

Ahora calculamos la ganancia $\frac{V_{02}}{V_{01}}$ de la segunda etapa:

$$I_{R_3} = I_{R_5}$$

$$\frac{V_{02} - 0}{R_3} = \frac{0 - V_{01}}{R_5}$$

Despejamos y obtenemos la ganancia de la segunda etapa con respecto a la primera:

$$V_{02} = -\left(\frac{R_3}{R_5} \right) \cdot V_{01}$$

$$\frac{V_{02}}{V_{01}} = -\frac{R_3}{R_5} \quad (2)$$

Por lo tanto la ganancia para el Caso 1, reemplazando (1) en (2) tenemos:

$$A_{V1} = \frac{V_{02}}{V_{01}} \cdot \frac{V_{01}}{V_1} = -\frac{R_3}{R_5} \cdot \left(\frac{R_2}{R_p} + 1 \right)$$

Caso 2: Pasivamos la fuente V_1 , quedando asi: $V_1 = 0$ y $V_2 \neq 0$

Aplicamos la ley de las corrientes en los nodos en la primer etapa:

$$I_{R2} + I_{R1} = 0$$

$$\frac{V_{01}}{R_2} = -\frac{V_2}{R_1}$$

$$V_{01} = -\left(\frac{R_2}{R_1}\right) \cdot V_2$$

Considerando que lo siguiente:

$$R_1 = R_2 = R_3 = R_4 = R_5 = R$$

Entonces, se tiene:

$$V_{01} = -V_2$$

Analizando la segunda etapa se tiene:

$$\begin{aligned} \frac{V_o - V_2}{R_3} &= \frac{V_2 - V_x}{R_5} + \frac{V_2}{R_1} \\ \frac{V_o}{R_3} &= \left(\frac{1}{R_5} + \frac{1}{R_1} + \frac{1}{R_1}\right) \cdot V_2 - \frac{V_x}{R_5} \end{aligned} \quad (3)$$

Por la condición 3 se tiene

$$V_o = 3 \cdot V_2 + V_2$$

$$V_o = 4 \cdot V_2$$

2.3. Análisis de modo diferencial y en modo común

Se analiza V_d (diferencial) y V_c (común) teniendo en cuenta que cualquiera de las salidas es una combinación lineal de las tensiones de entrada y las definiciones de las señales en modo común y diferencial dadas.

Primero se tiene:

$$v_{o\mu} = G_1 v_1 + G_2 v_2$$

y además se tiene:

$$\begin{aligned} v_d &= v_2 - v_1 \\ v_c &= \frac{v_1 + v_2}{2} \end{aligned}$$

Combinando para v_1 y v_2 , y sumando miembro a miembro:

$$\begin{aligned} v_{o\mu} &= (G_1 + G_2)v_1 + G_2 v_d \\ v_{o\mu} &= (G_1 + G_2)v_2 - G_1 v_d \\ v_{o\mu} &= \frac{G_1 + G_2}{2} v_c + \frac{G_2 - G_1}{2} v_d \end{aligned}$$

Por último se tiene:

$$\begin{aligned} v_{o1} &= 2v_c - 2v_d \\ v_{o2} &= 4v_d \end{aligned}$$

2.4. Impedancias vistas por fuentes de señal

Como la señal que se inyecta directamente en la entrada de los amplificadores VFA, las impedancias vistas por las fuentes de señal tienden a infinito.

2.5. Simulación

Se realiza la simulación del circuito en el software LTSpice:

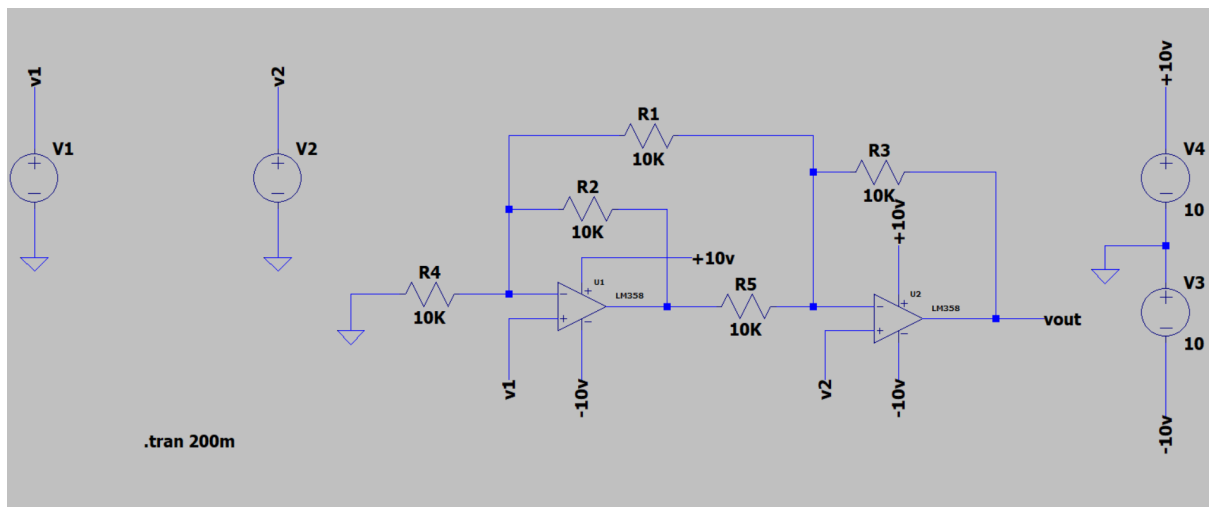


Figura 3: Señal de salida para modo diferencial - Circuito 1

Se tiene con señal de entrada en modo diferencial:

Gráfico en funcion del tiempo

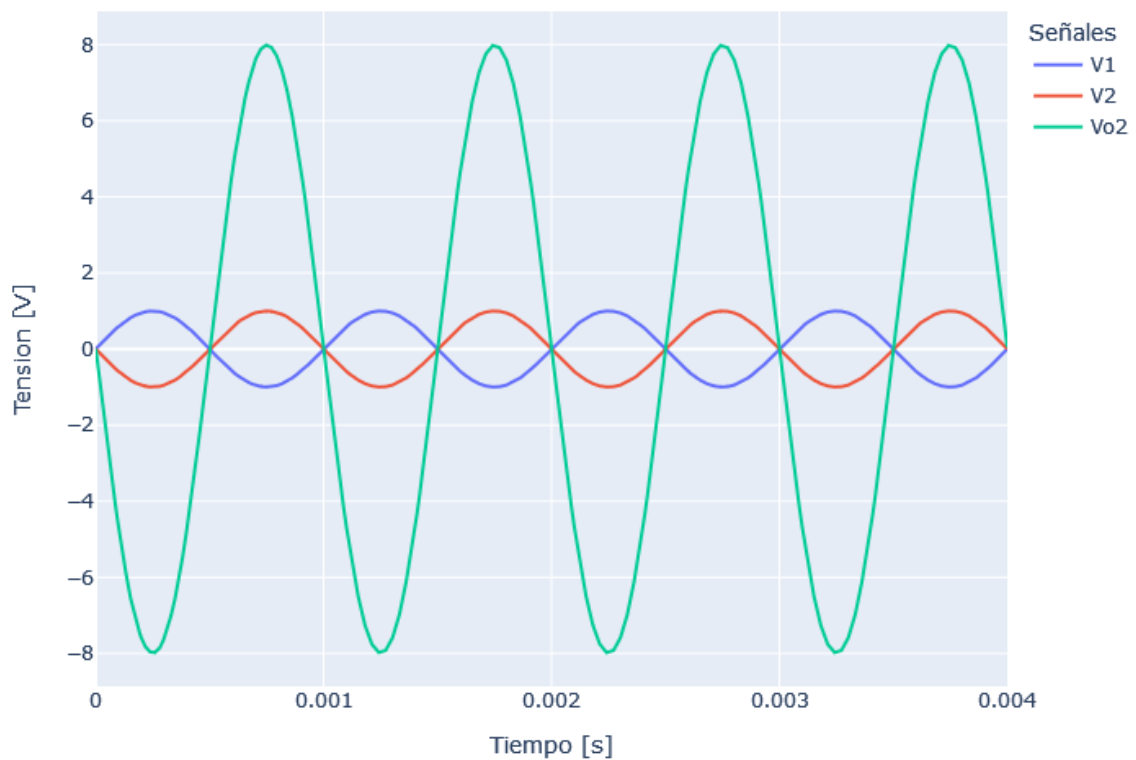


Figura 4: Señal de salida para modo diferencial - Circuito 1

Se realizan las siguientes mediciones:

Condic. de simulación	$V_1 \neq 0$ y $V_2 = 0$	$V_1 = 0$ y $V_2 \neq 0$	$V_c \neq 0$	$V_d \neq 0$
V_{out}	100 mV	100 mV	250 uV	200 mV

Tabla 1: Mediciones del circuito

Se realizan barridos de tensión continua desde -10V a 10V para las fuentes v_1 y v_2 . Se grafican las salidas de las dos etapas que conforman el circuito propuesto.

2.5.1. Barrido para v_1

Gráfico entrada/salida

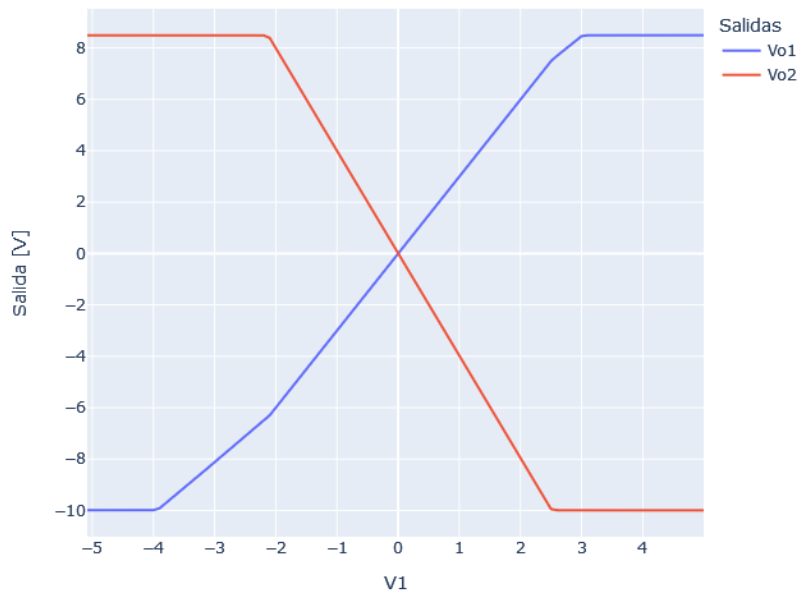


Figura 5: Barrido en DC para v_1

Se observa que para baja excursión, las salidas son las rectas $v_{o1} = 3v_1$ y $v_{o2} = -4v_1$, anteriormente analizadas.

2.5.2. Barrido para v2

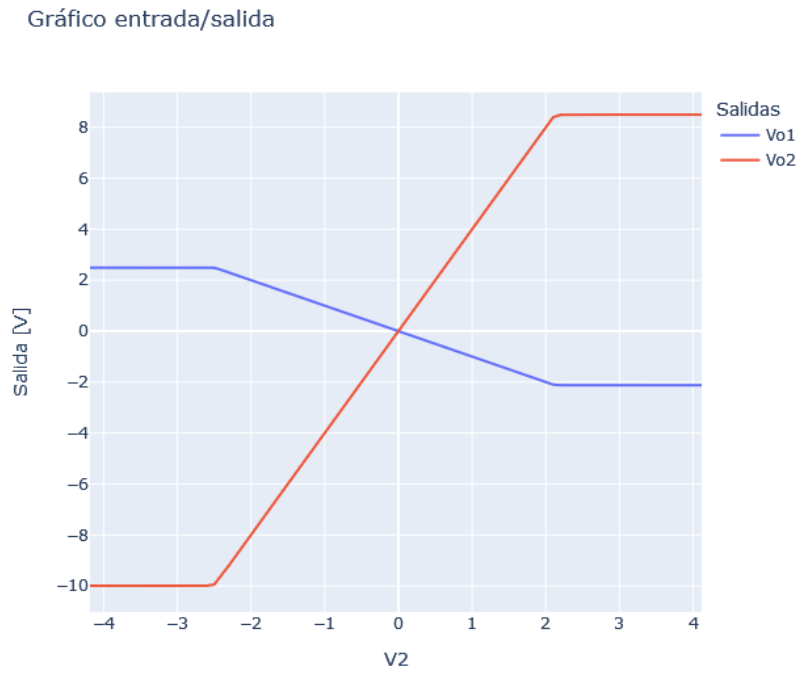


Figura 6: Barrido en DC para v2

Se observa que para baja excursión, las salidas son las rectas $v_{o1} = -v_2$ y $v_{o2} = 4v_2$.

2.5.3. Barrido para modo común

En este caso se inyecta la misma señal a las entradas y se realiza el mismo barrido de -10V a 10V.

Gráfico entrada/salida

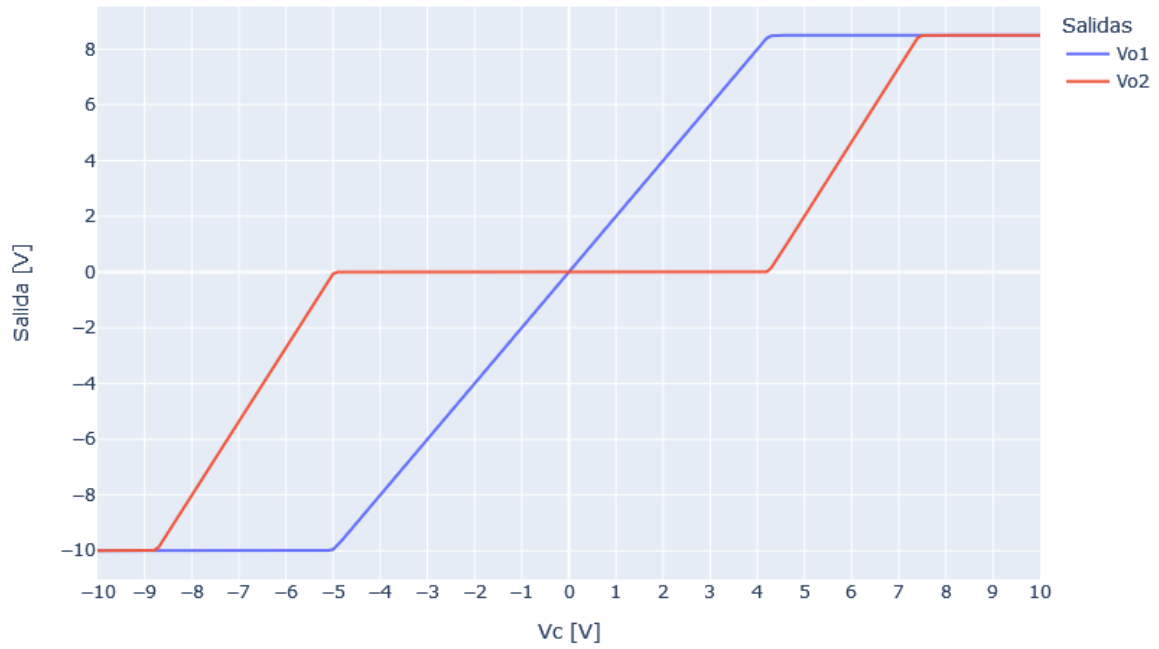


Figura 7: Barrido en DC, modo común

Se observa la ausencia de modo común en la salida. Esto ocurre en el rango comprendido entre $+/- 4V$.

2.6. Implementación

Se midió el circuito implementado en PCB mediante Kicad.

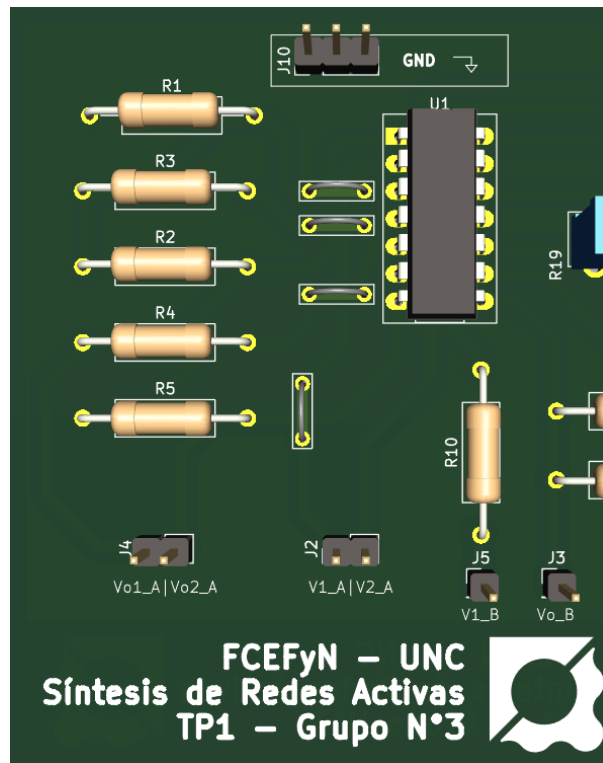


Figura 8: Salidas del diferencial en las salidas $Vo1_A$ y $Vo2_A$ del PCB

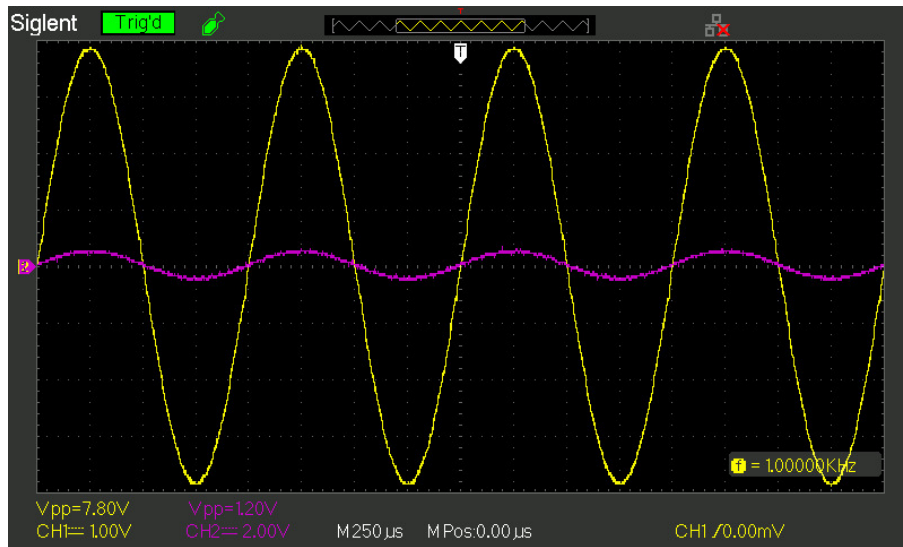


Figura 9: Salida Vo_2 del circuito, con $V_d = 2V$ y $V_c = 0$

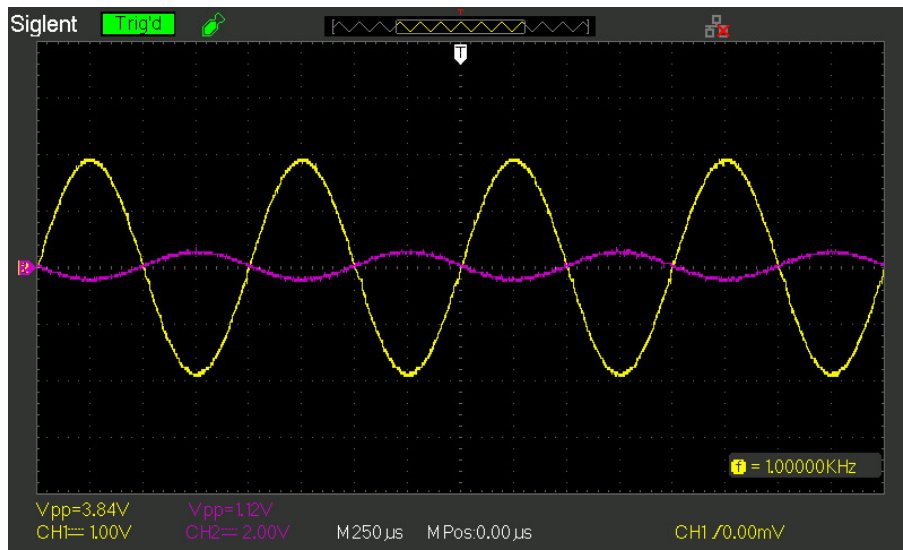


Figura 10: Salida V_{O1} del circuito, con $V_d = 2V$ y $V_c = 0$

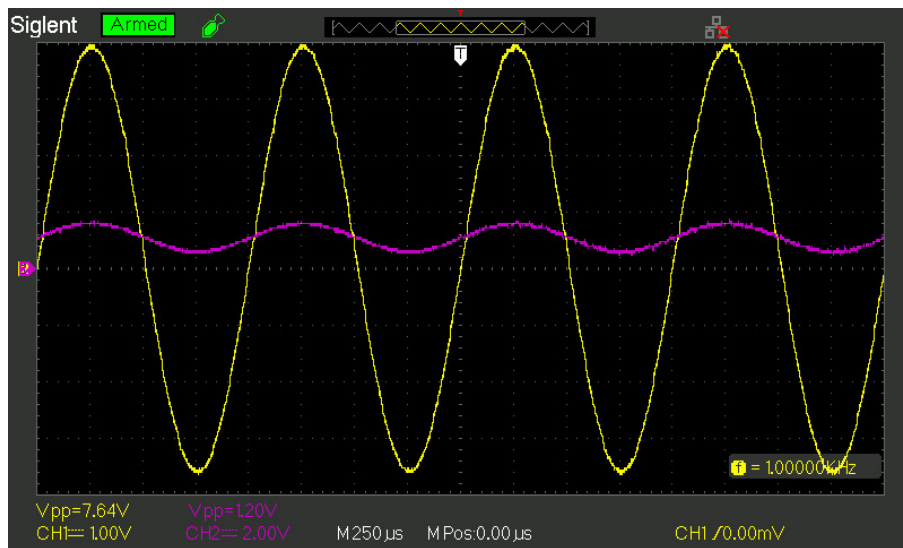


Figura 11: Salida V_{O2} del circuito, con $V_d = 2V$ y $V_c = 1V$

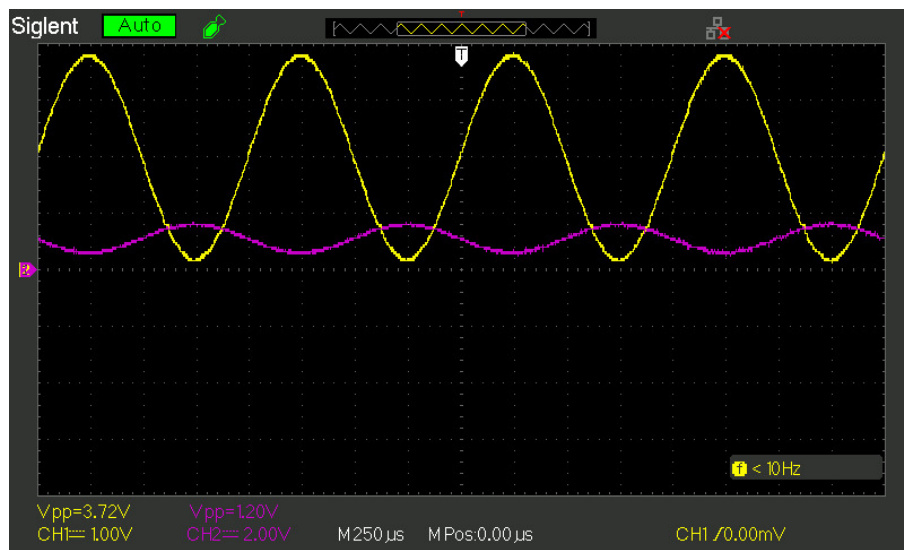


Figura 12: Salida V_{O1} del circuito, con $V_d = 2V$ y $V_c = 1V$

3. Circuito N° 2: Fuente de Corriente Controlada por Tensión

3.1. Análisis Teórico

Se realiza el análisis teórico del circuito que se muestra en la siguiente figura.

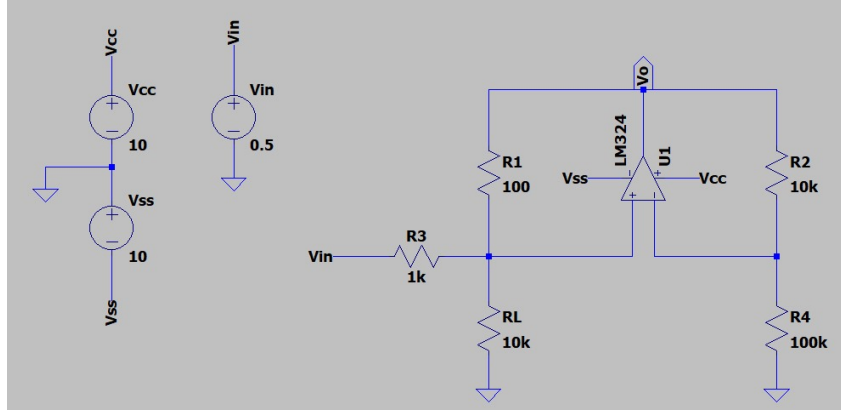


Figura 13: fuente de corriente controlada por tensión

Inicialmente expresamos v^+ y v^- en función de V_o planteando el divisor resistivo en el nodo '2' de la figura:

$$v^+ = v^- = V_o \frac{R_4}{R_4 + R_2}$$

$$\frac{V_{in}}{R_3} + \frac{V_o}{R_1} = v^+ \left(\frac{1}{R_L} + \frac{1}{R_1} + \frac{1}{R_3} \right)$$

Reemplazando v^+ :

$$\frac{V_{in}}{R_3} + \frac{V_o}{R_1} = V_o \frac{R_4}{R_4 + R_2} \left(\frac{1}{R_L} + \frac{1}{R_1} + \frac{1}{R_3} \right)$$

$$V_{in} = V_o R_3 \left[\frac{R_4}{R_4 + R_2} \left(\frac{1}{R_L} + \frac{1}{R_1} + \frac{1}{R_3} \right) \right]$$

$$V_{in} = V_o \left[\frac{1}{R_L} \left(R_3 \frac{R_4}{R_4 + R_2} \right) + R_3 \frac{R_4}{R_4 + R_2} \left(\frac{1}{R_1} + \frac{1}{R_3} \right) - \frac{R_3}{R_1} \right]$$

Reemplazando para $R_1 = 100 \Omega$, $R_2 = 10 k\Omega$, $R_3 = 1 k\Omega$, $R_4 = 100 k\Omega$:

$$V_{in} = V_o \left[\frac{10000}{11 R_L} \right]$$

Ahora, vamos a expresar la corriente que fluye a través de la carga en función del valor de la carga resistiva y de la tensión de entrada :

$$I_{RL} = \frac{v^+}{R_L}$$

$$I_{RL} = V_o \frac{R_4}{R_4 + R_2} \frac{1}{R_L}$$

$$I_{RL} = \frac{V_{in}}{\left[\frac{1}{R_L} (R_3 R_4 R_4 + R_2) \right]} \frac{R_4}{R_4 + R_2} \frac{1}{R_L}$$

$$I_{RL} = \frac{V_{in}}{R_3}$$

$$I_{RL} = V_{in} \cdot 10^{-3}$$

También podemos expresar la amplitud de la tensión de salida en función de la tensión de entrada y de la carga:

$$V_{out} = \frac{V_{in}}{\frac{1}{R_L} 909,09091}$$

$$V_{out} = V_{in} R_L * 1,1 * 10^{-3}$$

Para terminar, podemos encontrar la relación entre el valor máximo de la carga que podemos conectar al circuito y la tensión de entrada. Para determinar la RL máxima, debemos considerar el caso en el cual Vo sea igual a Vcc (10V):

$$10[V] = V_{in} R_L * 1,1 * 10^{-3}$$

$$R_{L,max} = \frac{909,09091}{V_{in}}$$

A partir de la relaciones que pudimos encontrar analíticamente, completamos las tablas de las figuras 14 y 15. En estas tablas, se pueden encontrar valores de la corriente a través de la carga y respectivamente de la tensión de salida para Vin=[0.5;1;2]V y RL= [0,1,2,5,10]k.

I_RL (μA)		Vin (V)		
		0.5	1	2
RL (Ohms)	0	0	0	0
	1000	500	1000	2000
	2000	500	1000	2000
	5000	500	1000	2000
	10000	500	1000	2000

Figura 14: Valor teórico de la amplitud de la corriente en la carga en función del valor de la carga y de la amplitud de la tensión de entrada

Vout (V)		Vin (V)		
		0.5	1	2
RL (Ohms)	0	0	0	0
	1000	0,55	1,1	2,2
	2000	1,1	2,2	4,4
	5000	2,75	5,5	11
	10000	5,5	11	22

Figura 15: Valor teórico de la amplitud de la tensión de salida en función del valor de la carga y de la amplitud de la tensión de entrada

Cabe aclarar que aquellos valores de tensión de salida que superen Vcc (10V) implican que la señal estará recortada.

3.2. Simulación

Después de hacer el análisis teórico del circuito, lo simulamos utilizando LTSpice. En el osciloscopio de simulación, medimos la amplitud de la corriente de la carga para distintos valores de la misma y varios valores de tensión de entrada. Los resultados son presentados en la siguiente tabla.

Luego, realizando un barrido de V_{in} variando además la carga, obtenemos las siguientes gráficas.

RL [ohm]	I [A] (0.5 V)	I [A] (1 V)	I [A] (2 V)
1K	498.78 μ	999.16 μ	2 m
2K	496.9 μ	996.2 μ	2 m
5K	495.98 μ	994 μ	1.55 m
10K	493.9 μ	771.1 μ	783.2 μ

Tabla 2: Corriente según la carga RL.

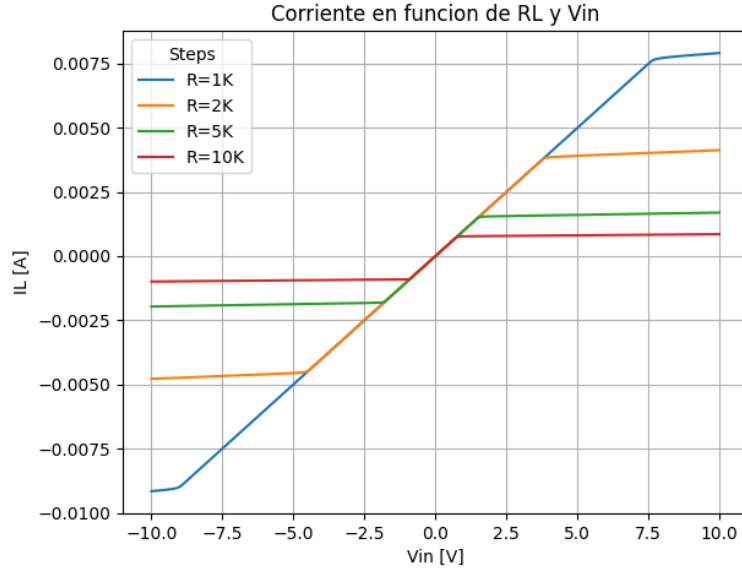


Figura 16: Simulación de la corriente por la carga

Para el análisis de la tensión de salida Vo con diferentes valores de carga y tensión de entrada Vin:

RL [ohm]	Vo [V] (0.5 V)	Vo [V] (1 V)	Vo [V] (2 V)
1K	0.546	1.096	2.19
2K	1.092	2.19	4.38
5K	2.72	5.46	8.47
10K	5.43	8.45	8.5

Tabla 3: Tensión de salida según la carga RL.

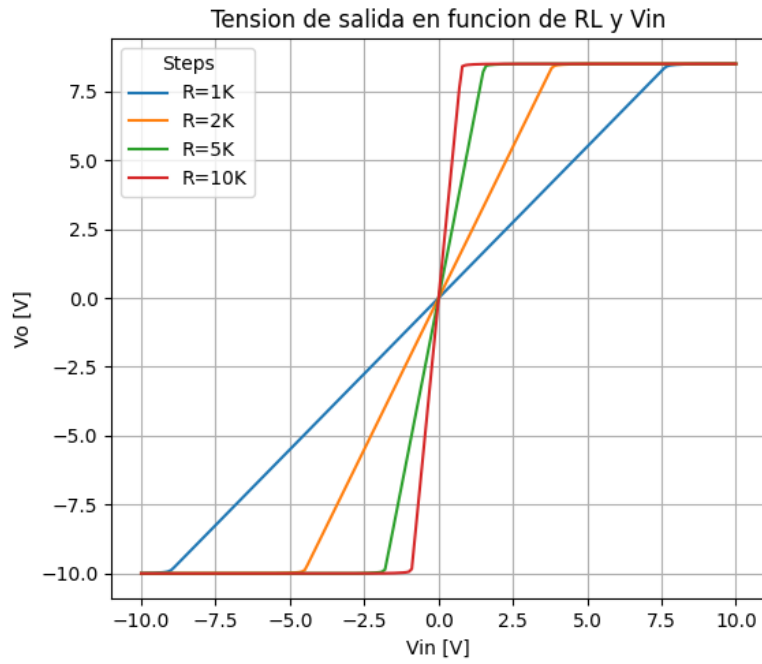


Figura 17: Simulacion de la corriente por la carga

3.3. Implementación

Para la implementación se trabajó sobre el PCB. En su diseño, se integró una resistencia variable en R_L para variar la carga. Se realizó la misma tabla que para la simulación, pero se obtuvo de manera experimental. La metodología fue ingresar un valor de continua por la entrada de la fuente de corriente y medir la caída de tensión presente sobre R_L utilizando un multímetro.

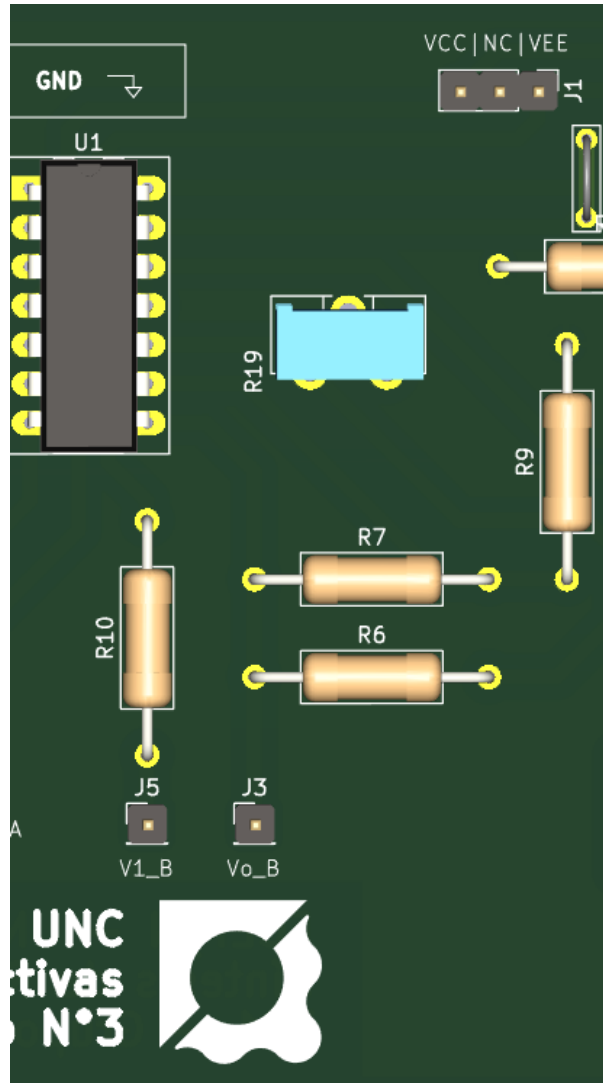


Figura 18: Salida de la fuente de corriente $V1_B$ y su entrada, Vo_B en el PCB

RL [ohm]	Vo [V] (0.5 V)	Vo [V] (1 V)	Vo [V] (2 V)
1K	0.54	1.12	2.21
2K	1.10	2.21	4.32
5K	2.70	5.48	8.46
10K	5.39	8.50	8.61

Tabla 4: Tensión de salida según la carga RL. Determinado experimentalmente midiendo la resistencia sobre el preset en R_L

4.2. $V_o = V_{in}$ con $0 > V_{in}$

En estas nuevas condiciones, el diodo D1 conduce, mientras que el diodo D2 no. Se considerará inicialmente que la tensión a la salida del amplificador U1A se encuentra pasivada. Se plantea el divisor de tensión en el nodo ‘6’:

$$V_{in} = V_o \frac{R_2}{R_2 + R_4}$$

$$V_{in} = V_o \frac{5k\Omega}{15k\Omega}$$

$$V_o = 3V_{in}$$

Si ahora se considera que la tensión de entrada del amplificador U1B está pasivada, la ecuación de corrientes del nodo ‘6’, tomando VoB como la tensión de salida del amplificador U1B, resulta:

$$\frac{V_{oB}}{R_2} = -\frac{V_o}{R_4} \quad (7)$$

$$\frac{V_{oB}}{5[k\Omega]} = -\frac{V_o}{10[k\Omega]} \quad (8)$$

$$V_o = -2V_{oB} \quad (9)$$

Por otro lado, la tensión de salida VoB se obtiene planteando el divisor de tensión del amplificador U1B:

$$V_{in} = V_{oB} \frac{R_3}{R_1 + R_3}$$

$$V_{in} = V_{oB} \frac{10[k\Omega]}{20[k\Omega]}$$

$$V_{in} = \frac{1}{2}V_{oB}$$

Reemplazando:

$$V_o = -4V_{in}$$

Si no se tiene ninguna tensión pasivada, aplicando superposición:

$$V_o = 3V_{in} - 4V_{in}$$

$$V_o = -V_{in}$$

En resumen, cuando la tensión de entrada es positiva, la tensión de salida es igual a la tensión de entrada, mientras que cuando la tensión de entrada es negativa, la tensión de salida será positiva y de igual amplitud a la de entrada.

4.3. Simulación

Después de encontrar analíticamente la expresión de la tensión de salida en función de aquella de entrada, se simuló el circuito con el software LTSpice. En la figura 20, se visualiza la tensión de salida para una entrada senoidal.

Gráfico en funcion del tiempo

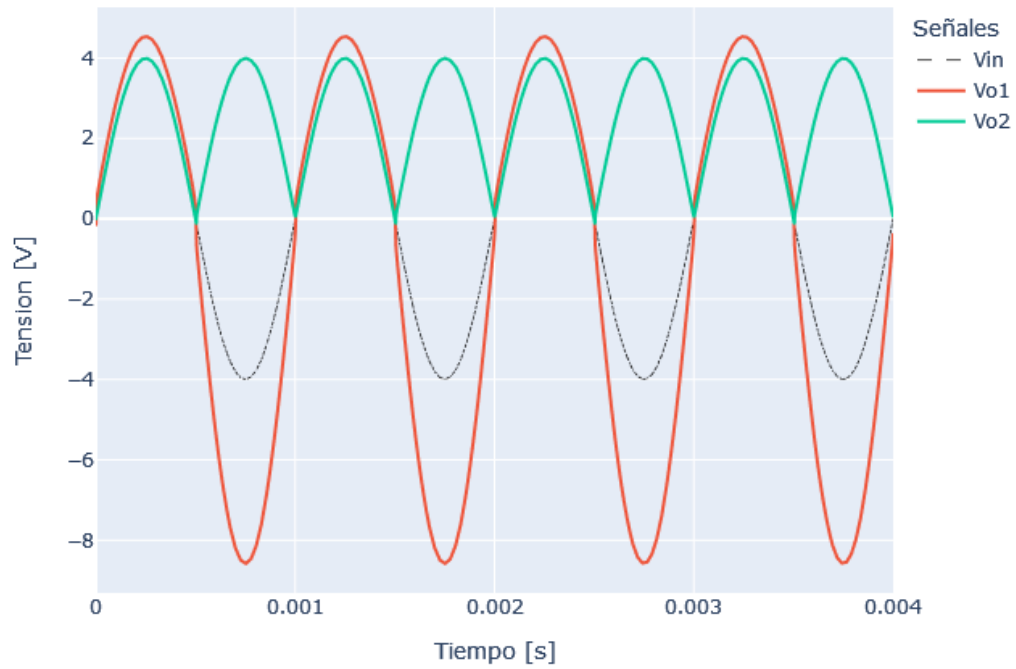


Figura 20: Tensiones de salida del rectificador

Para terminar, se graficó la evolución de la amplitud de la señal de salida en función de aquella de la señal de entrada y se observó que la amplitud máxima para una entrada senoidal es de 4 V.

Tensiones de salida en funcion de la entrada

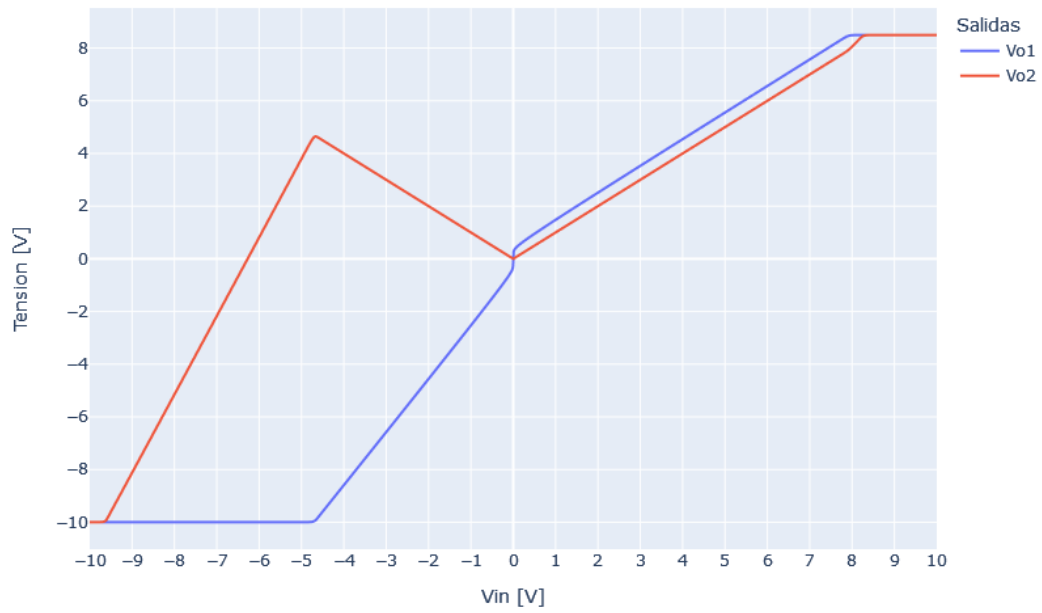


Figura 21: Simulación entrada/salida del rectificador

V_{in} [V]	$V_{out 1}$ [V]	$V_{out 2}$ [V]
10 m	280 m	9,75 m
50 m	394 m	49,7 m
100 m	475 m	99,8 m
500 m	948 m	499 m
1	1,48	1
2	2,51	2

Tabla 5: Tensiones de salida según V_{in} .

4.4. Implementación

A partir del PCB realizado se midió la salida de los dos operacionales en el rectificador.

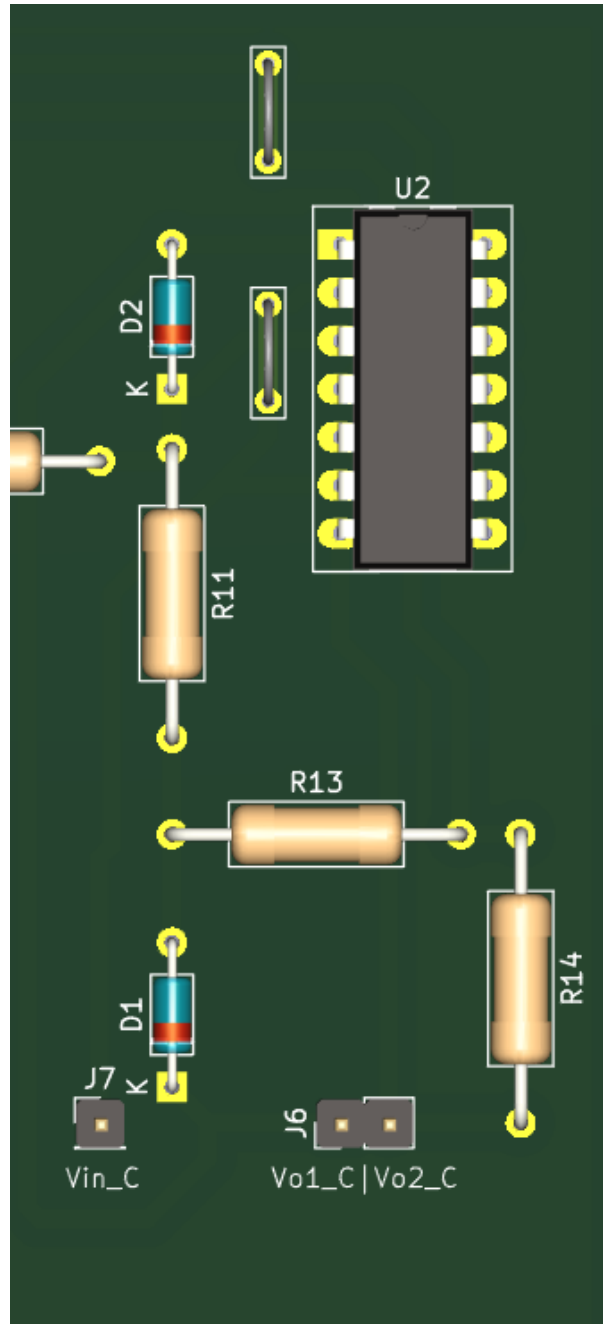


Figura 22: Salidas del rectificador $Vo1_C$ y $Vo2_C$, y su entrada Vin_C en el PCB

Cuando se armó el circuito, se colocó una resistencia de 4,7K en el lugar de R2 por la falta de disponibilidad de resistencias de 5K. Esto causó que los ciclos rectificadas no sean iguales en amplitud, debido a que $V_o \neq V_{in}$ numéricamente.

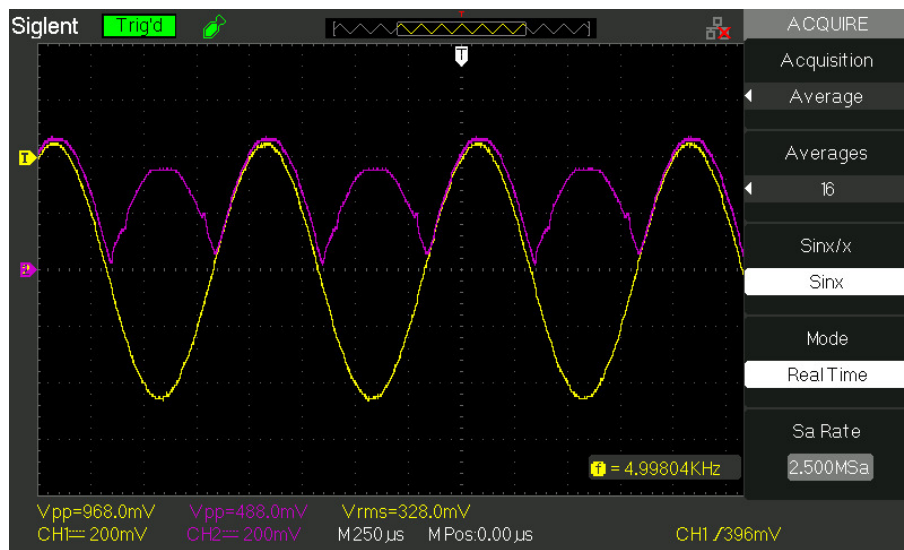


Figura 23: En violeta V_{o2} y en amarillo V_{in} . Notar la diferencia de amplitud entre dos picos consecutivos.

Al reajustar R2 usando un preset, se logró alcanzar la simetría obtenida mediante la simulación.

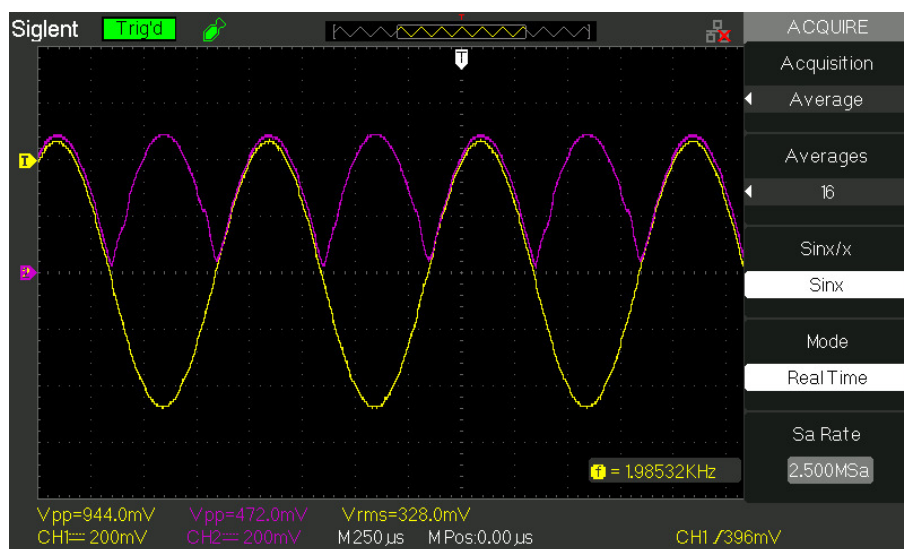


Figura 24: La amplitud se vuelve uniforme al corregir la resistencia

Al la salida V_{o1} , se observa una senoidal distorsionada. Esto es causado por las alinealidades del circuito, corregidas en el posterior operacional.

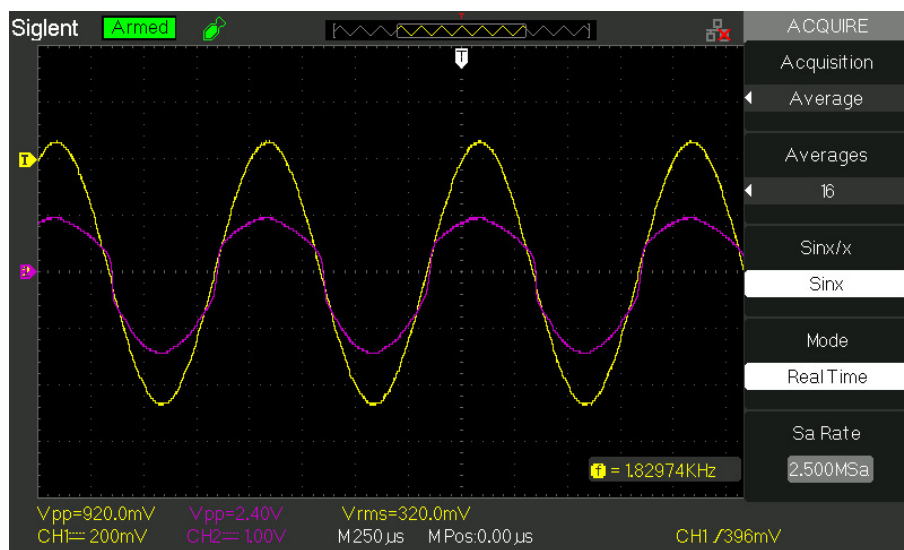


Figura 25: En violeta V_{o1} y en amarillo V_{in} .

5. Circuito N° 4: Comparador con Histéresis (Schmitt Trigger Inversor)

5.1. Análisis Teórico

Se propone un circuito Schmitt Trigger inversor implementando el amplificador operacional LM324. Se realiza el análisis teórico del circuito que se muestra en la siguiente figura.

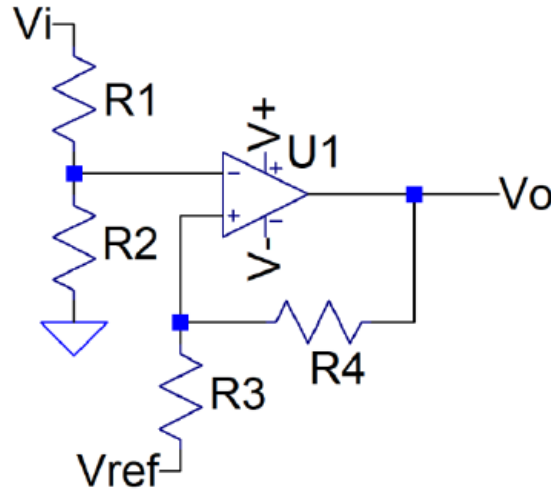


Figura 26: comparador con histéresis

Los correspondientes valores tensiones de alimentación, referencia y valores de los componentes son los siguientes:

$$V_+ = 10V$$

$$V_- = 0V$$

$$V_{ref} = 2V$$

$$R_1 = R_2 = R_4 = 10K\Omega$$

$$R_3 = 2K\Omega$$

Se analizan los umbrales de conmutación del circuito. Se consideran las realimentaciones positivas y negativas.

$$v^- = k_1 * V_i$$

$$v^+ = k_2 * (V_o - V_{ref}) + V_{ref}$$

Con:

$$k_1 = \frac{R_2}{R_1 + R_2}$$

$$k_2 = \frac{R_3}{R_3 + R_4}$$

5.1.1. Condición $v_d < 0$

Siendo $v_d = v^+ - v^-$. Si la tensión $v_d \neq 0$, se considera que en este caso la tensión de salida tiene un valor inicial $V_o = V_{cc}$ y luego pasa a tener un valor $V_o = V_{ee}$, debido a la acción de conmutación. Entonces se tiene:

$$v_d = v^+ - v^- < 0 \Rightarrow V_o = V_{ee}$$

$$v^+ < v^-$$

$$k_2 * (V_o - V_{ref}) + V_{ref} < k_1 * V_i$$

$$\frac{k_2}{k_1} * (V_o - V_{ref}) + \frac{V_{ref}}{k_1} < V_i$$

$$\frac{k_2}{k_1} * V_o + \frac{1 - k_2}{k_1} * V_{ref} < V_i$$

Se tiene:

$$k_1 = \frac{R_2}{R_1 + R_2} = \frac{10K\Omega}{10K\Omega + 10K\Omega} = 0,5$$

$$k_2 = \frac{R_3}{R_3 + R_4} = \frac{2K\Omega}{2K\Omega + 10K\Omega} = 0,166$$

Reemplazando en la expresión anterior:

$$\frac{0,166}{0,5} * 10V + \frac{1 - 0,166}{0,5} * 2V < V_i$$

$$3,32V + 3,34V < V_i$$

$$V_i > 6,66V \Rightarrow V_o = V_{cc}$$

Para nuestro caso $V_{cc} = 10V$.

$$V_i > 6,66V \Rightarrow V_o = 10V$$

5.1.2. Condición $v_d > 0$

Se tiene que $v_d \neq 0$. Previo a esta condición, el circuito tendrá un valor de salida de $V_o = V_{ee}$, por lo que conmutará de un valor de $V_o = V_{ee}$ a $V_o = V_{cc}$. Se desarrolla la condición planteada:

$$v_d = v^+ - v^- > 0 \Rightarrow V_o = V_{cc}$$

$$v^+ > v^-$$

$$k_2 * (V_o - V_{ref}) + V_{ref} > k_1 * V_i$$

$$\frac{k_2}{k_1} * V_o + \frac{1 - k_2}{k_1} * V_{ref} > V_i$$

Como $V_{ee} = 0V$, se tiene:

$$\frac{0,166}{0,5} * 0V + \frac{1 - 0,166}{0,5} * 2V > V_i$$

$$\frac{1 - 0,166}{0,5} * 2V > V_i$$

$$V_i < 3,336V \Rightarrow V_o = V_{ee}$$

Para nuestro caso:

$$V_i < 3,336V \Rightarrow V_o = 0V$$

5.2. Simulación

5.2.1. Simulación con alimentación simétrica ($V_{cc}= 10\text{v}$ y $V_{ee}= -10\text{v}$)

Se realiza la simulación del circuito con alimentación simetrica en el software LTSpice.

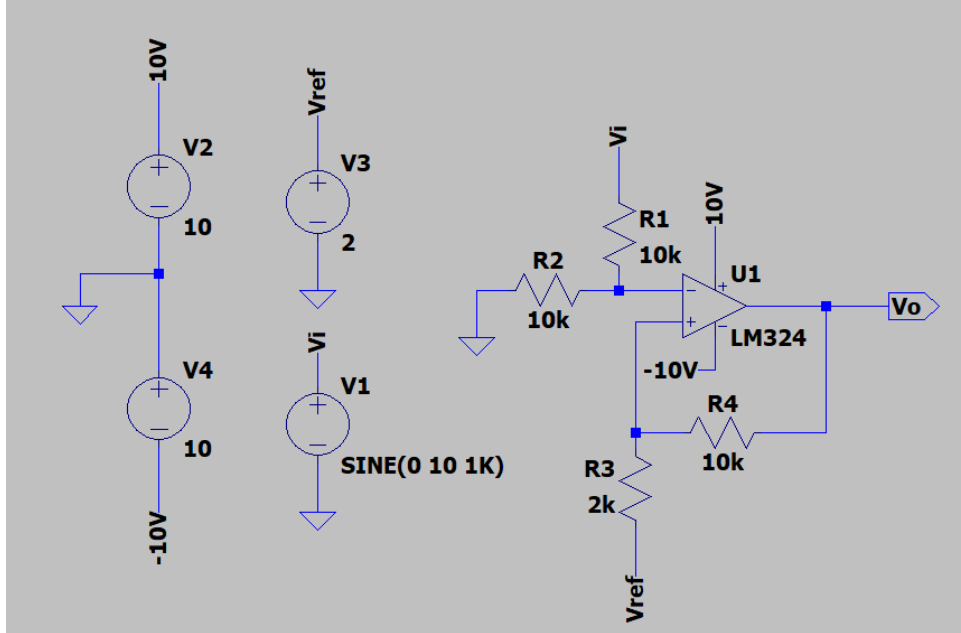


Figura 27: Circuito con alimentación simétrica

Se inyecta una señal senoidal de entrada con las siguientes características:

$$\hat{V}_i = 10 \text{ V (Amplitud pico)}$$

$$f_{\text{frequency}} = 1 \text{ KHz}$$

En la siguiente figura se muestra la señal de salida V_o (color verde) y la señal de entrada V_i (color azul) con los siguientes valores medidos:

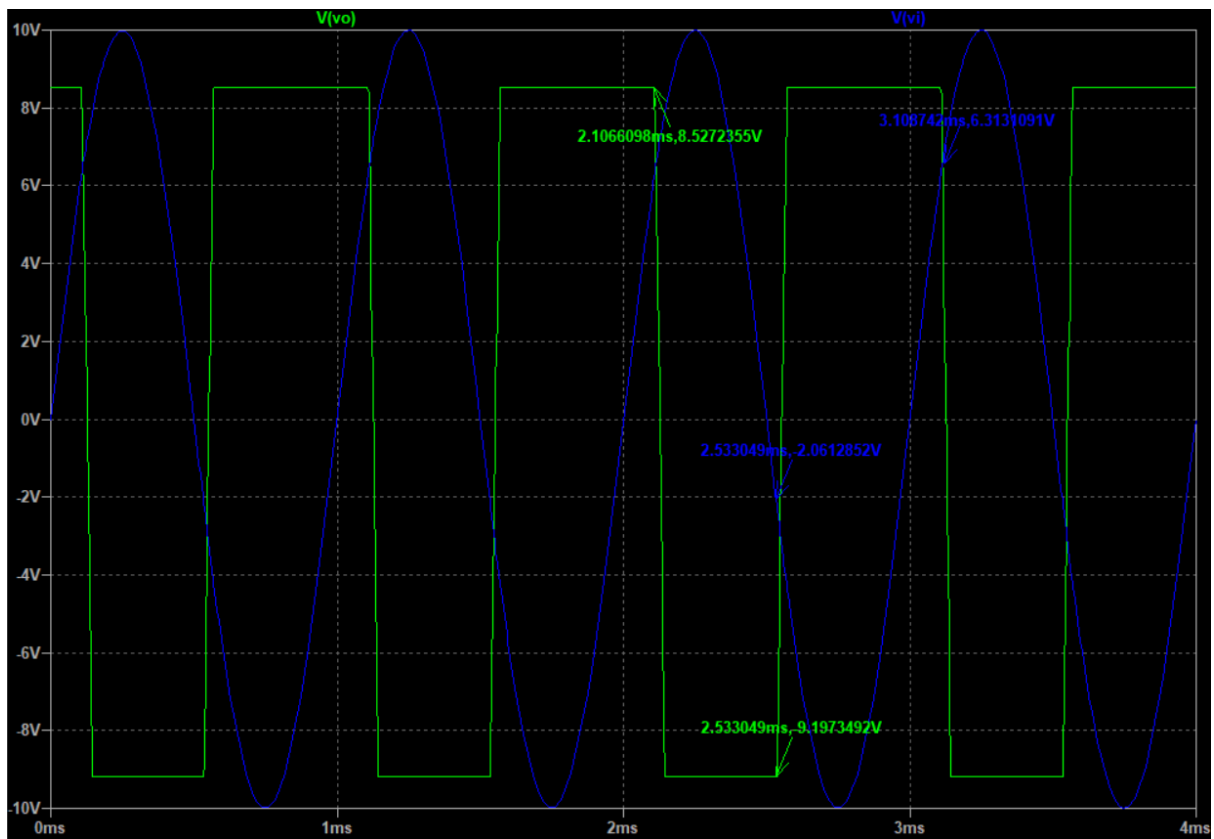


Figura 28: Señal de salida de circuito con alimentación simétrica

Se observa en la siguiente figura la señal de entrada en el pin v_+ (en color azul).

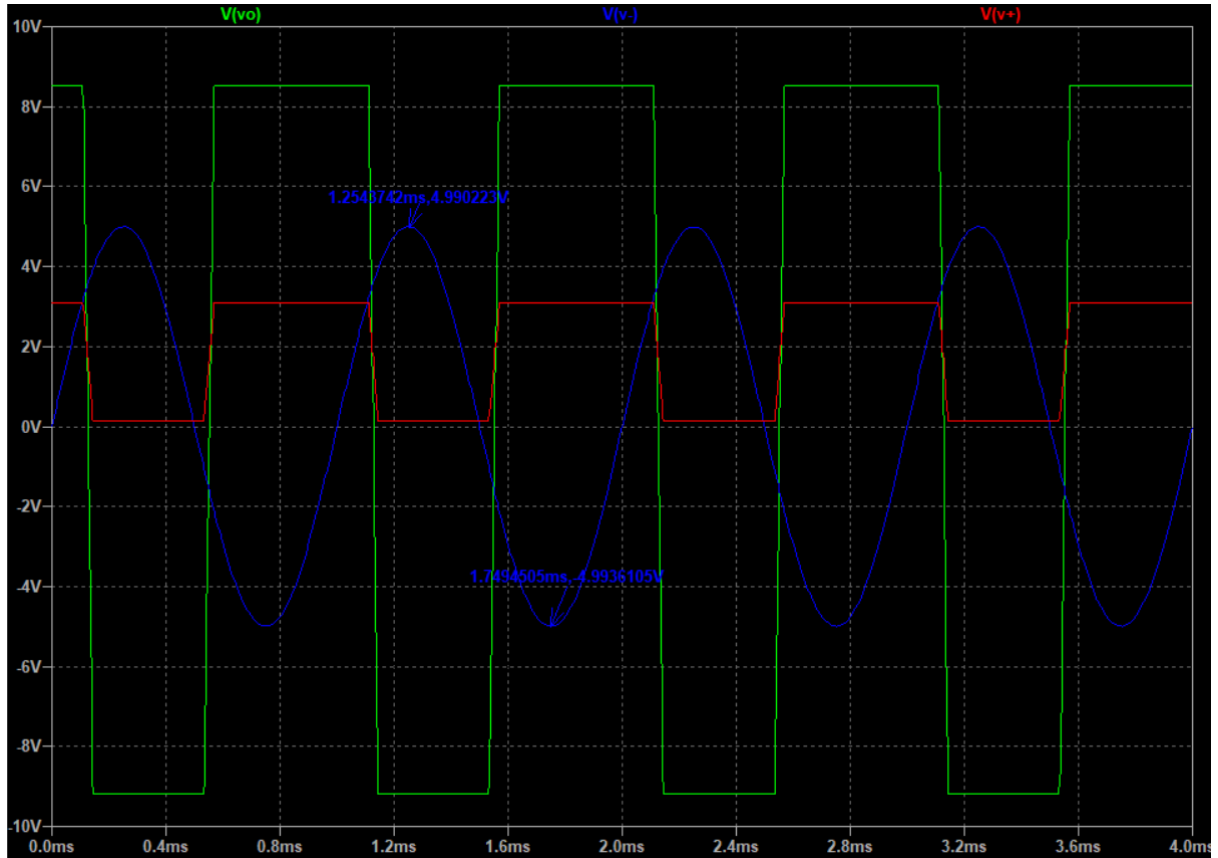


Figura 29: Señal de entrada en v- sin distorsión

- Umbral de conmutación de valor $V_o = V_{ee}$ a $V_o = V_{cc}$.

$$V_{i_{sim}} = 2,06V$$

Lo cual en teoría se verifica con la condición teórica analizada anteriormente:

$$V_{i_{teórica}} < 3,336V \Rightarrow \text{con } V_{o_{inicial}} = V_{ee}$$

- Umbral de conmutación de valor $V_o = V_{cc}$ a $V_o = V_{ee}$

$$V_{i_{sim}} = 6,31V$$

El valor de tensión de umbral de simulación se aproxima al valor teórico de conmutación.

$$V_{i_{teórica}} > 6,66V \Rightarrow V_{o_{inicial}} = V_{cc}$$

Se concluye el comportamiento del circuito Schmitt Trigger Inversor, con los siguientes umbrales:

$$\text{Valores de conmutación} = \begin{cases} V_{ee} \rightarrow V_{cc}, & V_i \leq -2,06V \\ V_{cc} \rightarrow V_{ee}, & V_i \geq 6,31V \end{cases} \quad (10)$$

Se tiene que los valores reales de la salida difieren de los valores teóricos $V_o = V_{cc} = 10V$ y $V_o = V_{ee} = -10V$. Se obtuvieron los siguientes valores de salida $V_{omáx} = 8,53V$ y $V_{omín} = -9,2V$. Esto es debido a que el amplificador operacional implementado no tiene la característica Rail-to-Rail.

5.2.2. Simulación con alimentación asimétrica ($V_{cc}=10V$ y $V_{ee}=0V$)

Se realiza la simulación del circuito con alimentación asimétrica en el software LTSpice. Se inyecta una señal senoidal de entrada con las siguientes características:

$$\hat{V}_i = 10v(\text{Amplitudpico})$$

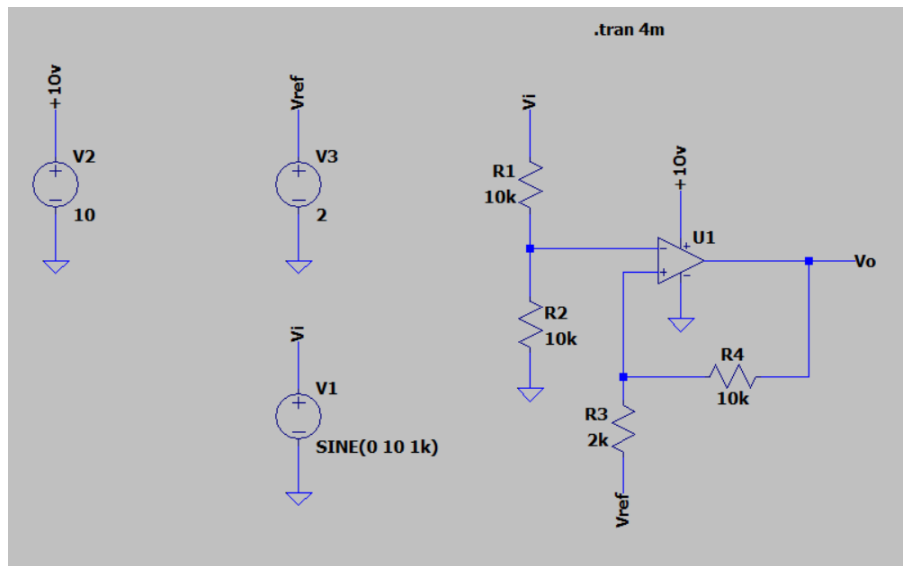


Figura 30: Circuito N° 4 - Alimentación asimétrica

$$frequency = 1KHz$$

En la siguiente figura se muestra la señal de salida Vo (color verde) y la señal de entrada Vi (color azul).

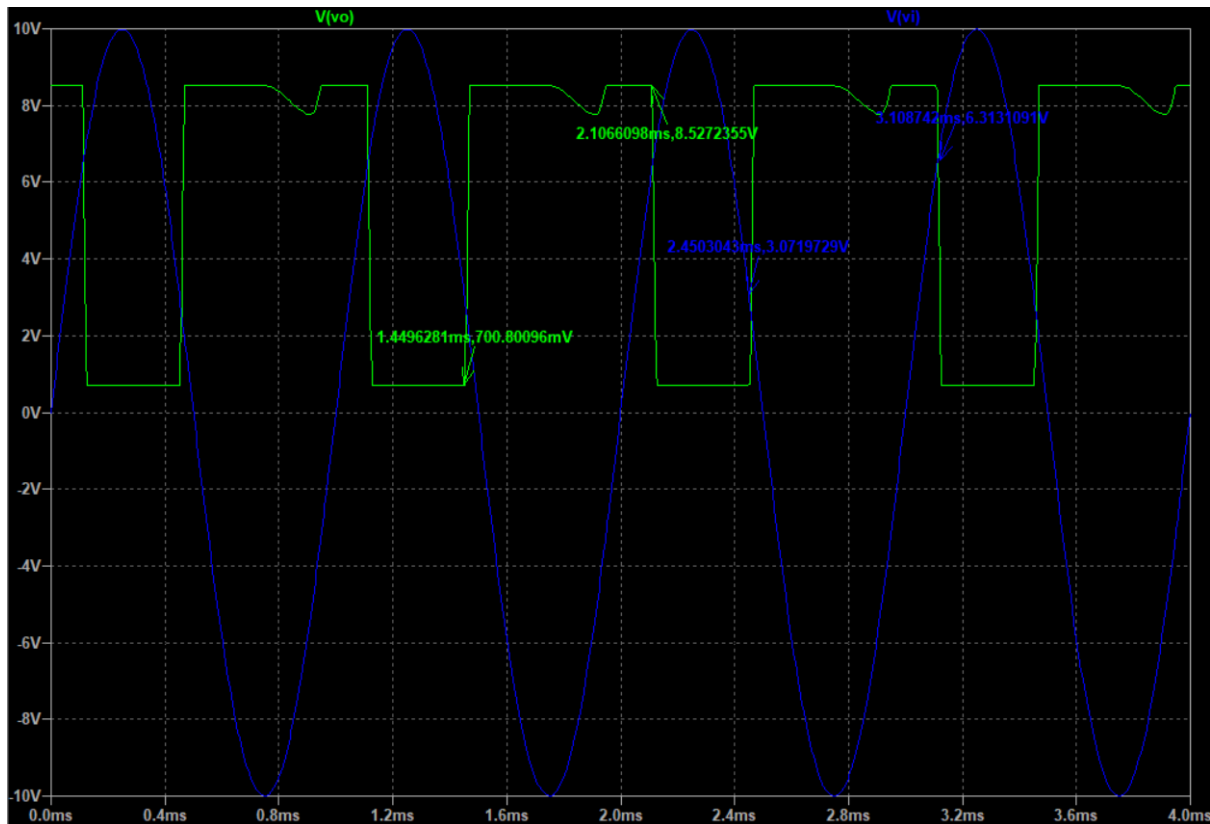


Figura 31: Señal de salida de circuito con alimentación asimétrica

Se observa en la medición que la señal en el pin v- del amplificador (señal de entrada atenuada) que la misma se distorsiona en el semiciclo negativo. Esto se debe a que los transistores internos que conforman el amplificador operacional no se encuentran polarizados para procesar una señal sinusoidal simétrica. Esta distorsión no ocurre para el circuito con alimentación simétrica $V_{cc}=10V$ y $V_{ee}=-10V$.

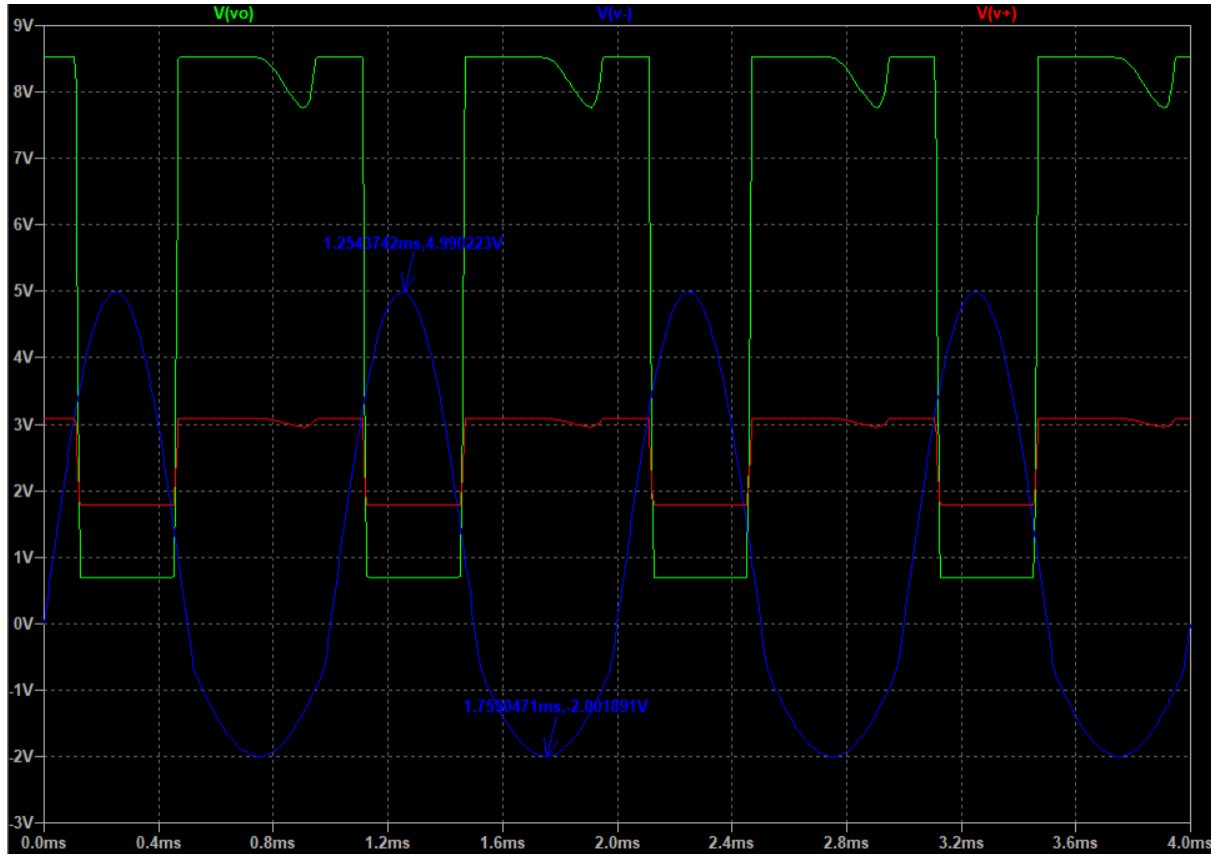


Figura 32: Distorsión de señal de entrada en v-

Debido a la característica anteriormente nombrada del operacional implementado, se tiene que los valores máximos y mínimos de salida de la simulación difieren de los valores teóricos.

Se obtienen los siguientes valores de tensión de umbral:

- Umbral de conmutación de valor $V_o = v_-$ a $V_o = v_+$

$$V_{i_{sim}} = 3,07V$$

Lo cual en teoría se verifica con la condición teórica analizada anteriormente:

$$V_{i_{teórica}} < 3,336V \Rightarrow con V_{o_{inicial}} = V_{ee}$$

- Umbral de conmutación de valor $V_o = v_+$ a $V_o = v_-$

$$V_{i_{sim}} = 6,31V$$

El valor de tensión de umbral de simulación se aproxima al valor teórico de conmutación.

$$V_{i_{teórica}} > 6,66V \Rightarrow V_{o_{inicial}} = V_{cc}$$

Se concluye el comportamiento del circuito Schmitt Trigger Inversor propuesto, con los siguientes umbrales para una alimentación asimétrica es la siguiente:

$$\text{Valores de conmutación} = \begin{cases} V_{ee} \rightarrow V_{cc}, & Vi \leq 3,07V \\ V_{cc} \rightarrow V_{ee}, & Vi \geq 6,31V \end{cases} \quad (11)$$

Se tiene que los valores reales de la salida difieren de los valores teóricos $V_o = V_{cc} = 10V$ y $V_o = V_{ee} = -10V$. Se obtuvieron los siguientes valores de salida $V_{omáx} = 8,53V$ y $V_{omín} = -700mV$. Esto es debido a que el amplificador operacional implementado no tiene la característica Rail-to-Rail.

5.3. Implementación

Se realizaron mediciones a partir del PCB confeccionado para el trabajo práctico.

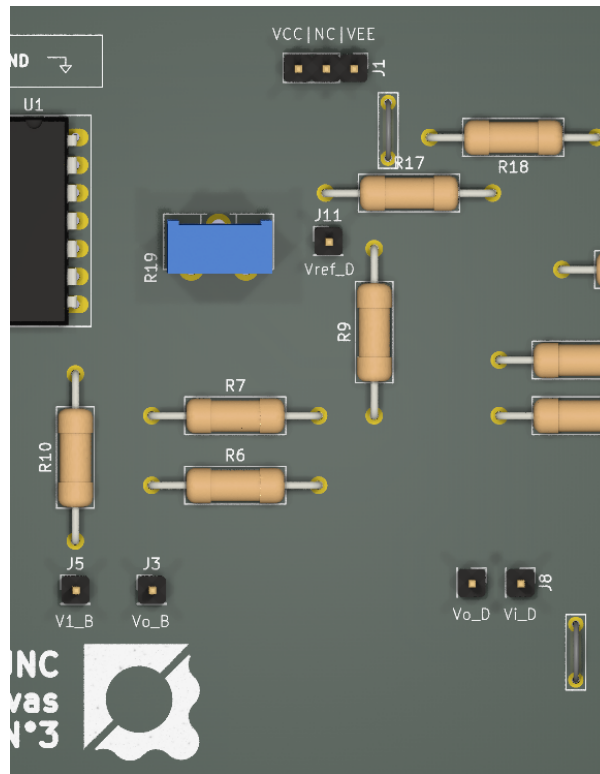


Figura 33: Salida del comparador Vo_D y sus entradas Vi_D y Vref_D en el PCB

5.3.1. Medición con alimentación simétrica ($V_{cc}=10\text{v}$ y $V_{ee}=-10\text{v}$)

Para las mediciones con alimentación simétrica, se observa que la salida coincide con el modelo simulado bastante bien, incluso alcanzando niveles de conmutación similares.

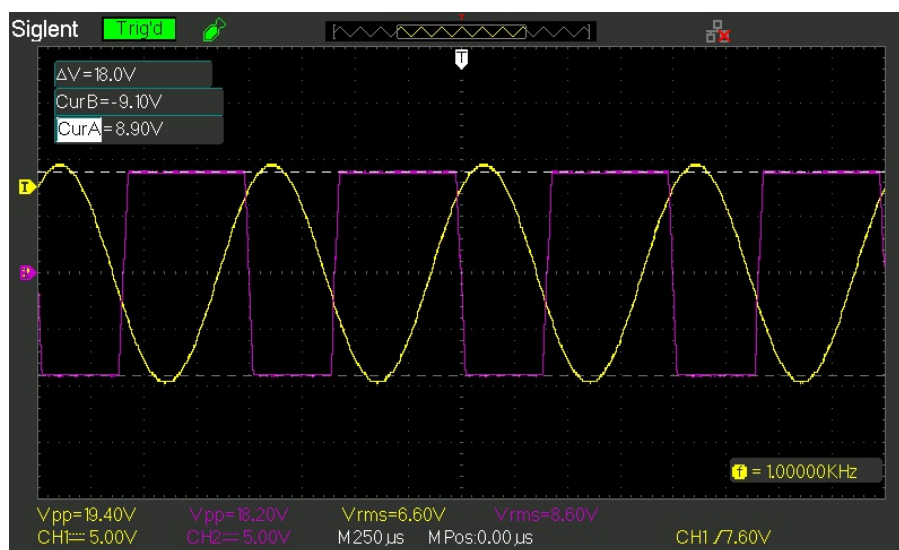


Figura 34: Señal de salida del circuito con alimentación simétrica. En amarillo la señal de entrada y en violeta la señal de salida del comparador. $V_{ref} = 1\text{V}$

Los valores que se miden con los cursores para la conmutación de la salida son:

$$\text{Valores de conmutación} = \begin{cases} V_{ee} \rightarrow V_{cc}, & V_i \leq -2,40V \\ V_{cc} \rightarrow V_{ee}, & V_i \geq 6,90V \end{cases} \quad (12)$$

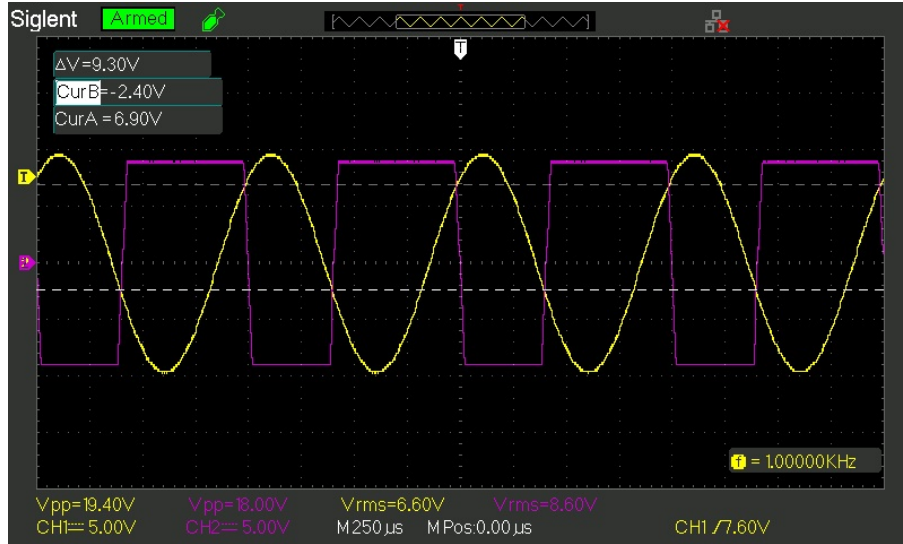


Figura 35: Niveles de conmutación de la señal de salida.

5.3.2. Medición con alimentación asimétrica ($V_{cc} = 10v$ y $V_{ee} = 0v$)

Para la alimentación asimétrica los niveles de conmutación de la señal no eran del todo consistentes. Como se mencionó anteriormente, al no estar polarizados en tensión negativa los transistores internos del integrado, se produce una distorsión en el semiciclo negativo de la onda. En este caso, la distorsión se traduce en un recorte completo del semiciclo positivo de la señal, diferenciándose completamente de la simulación realizada.

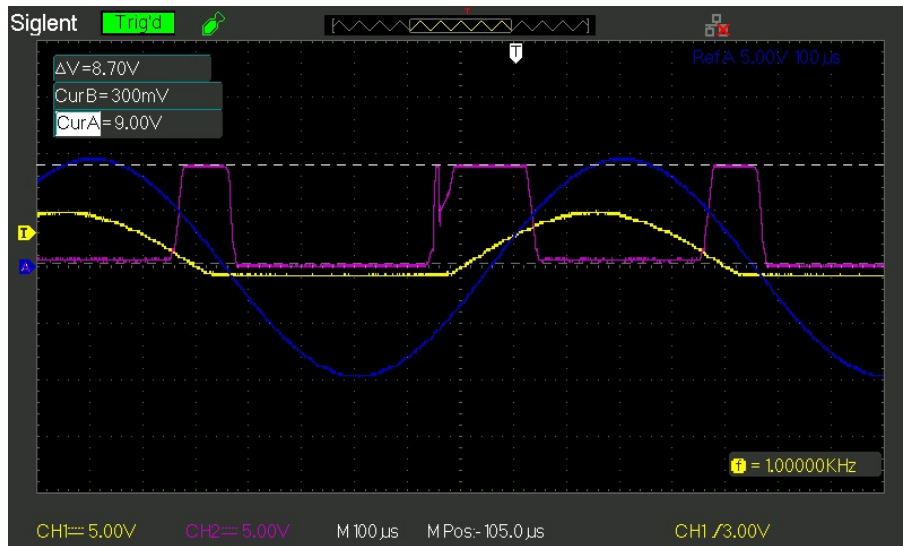


Figura 36: Niveles de conmutación de la señal de salida para alimentación asimétrica. En amarillo, la señal medida en v-.

5.4. Variación del Ciclo de Histéresis con la Tensión de Referencia

Se observa como cambiaría el lazo de histéresis para diferentes valores de V_{ref} .

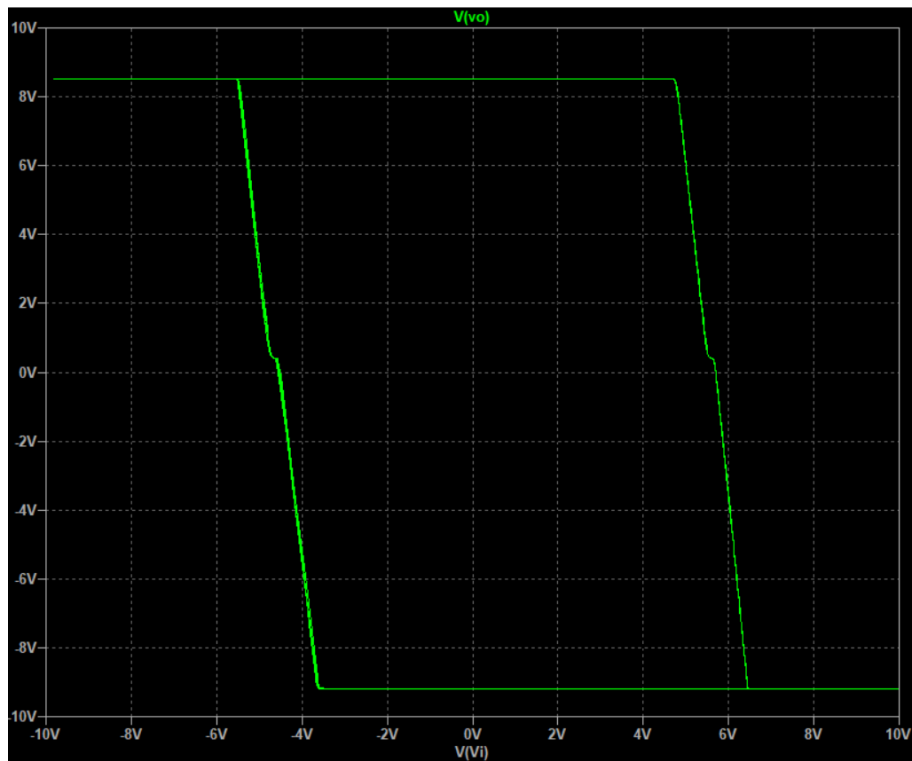


Figura 37: Ciclo de Histéresis con $V_{ref}=1$

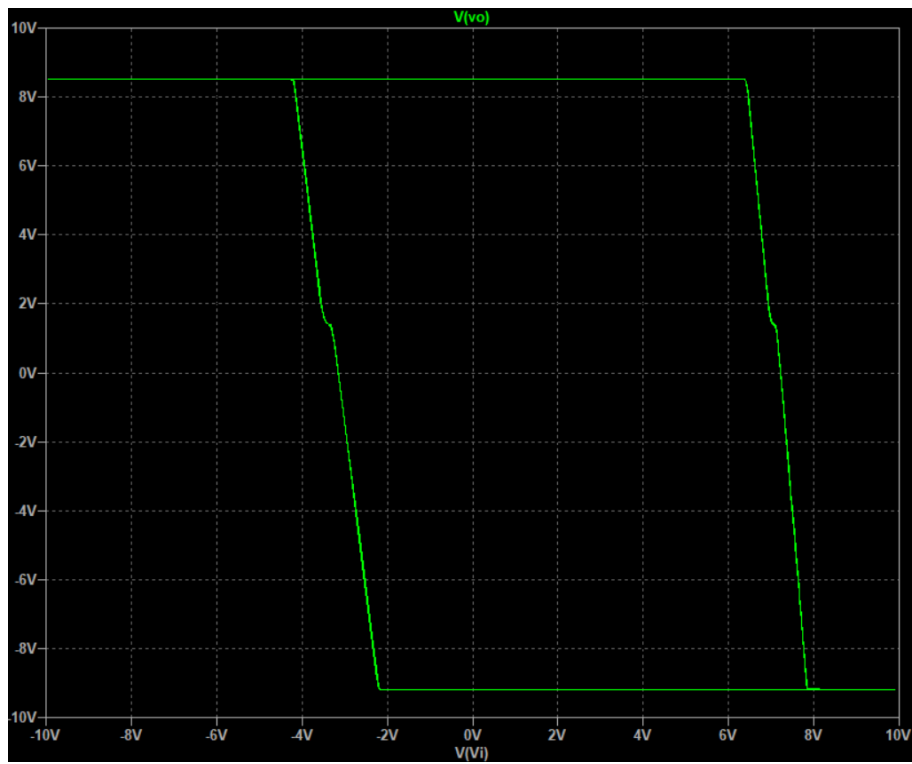


Figura 38: Ciclo de Histéresis con $V_{ref}=2$

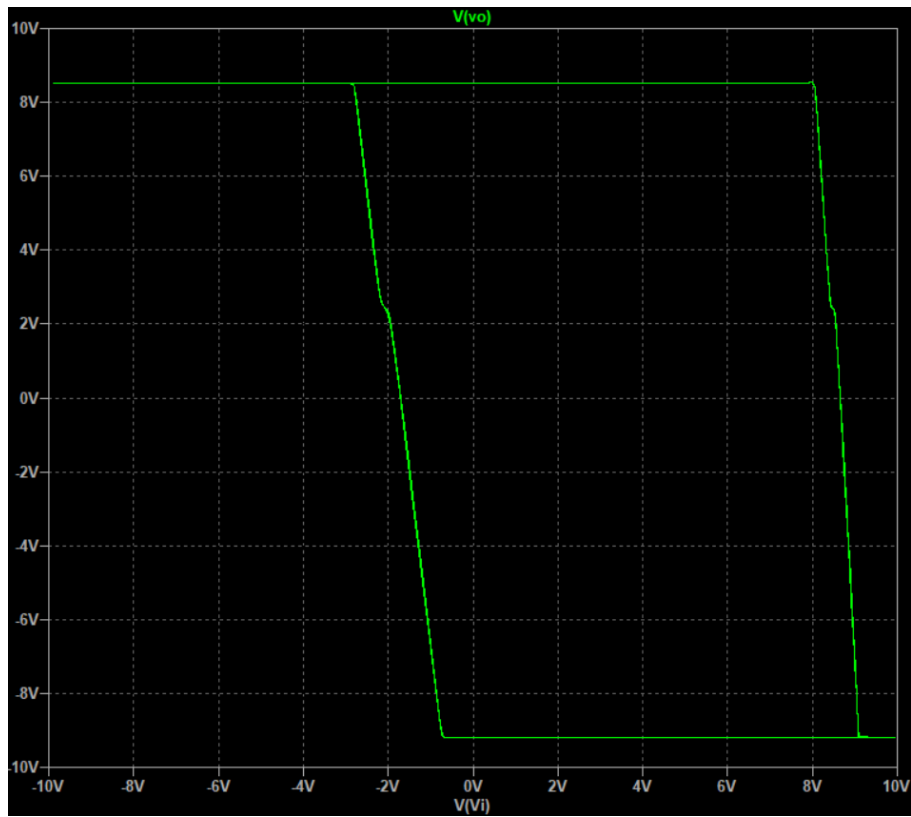


Figura 39: Ciclo de Histéresis con $V_{ref}=3$



Figura 40: Ciclo de Histéresis con $V_{ref}=4$

Se realizaron diversas mediciones variando la tensión de referencia, según las simulaciones realizadas usando el osciloscopio en modo XY. Los resultados obtenidos fueron muy similares. El eje X representa la tensión de entrada y el eje Y la tensión de salida.



Figura 41: Ciclo de Histéresis medido con $V_{ref}=1$

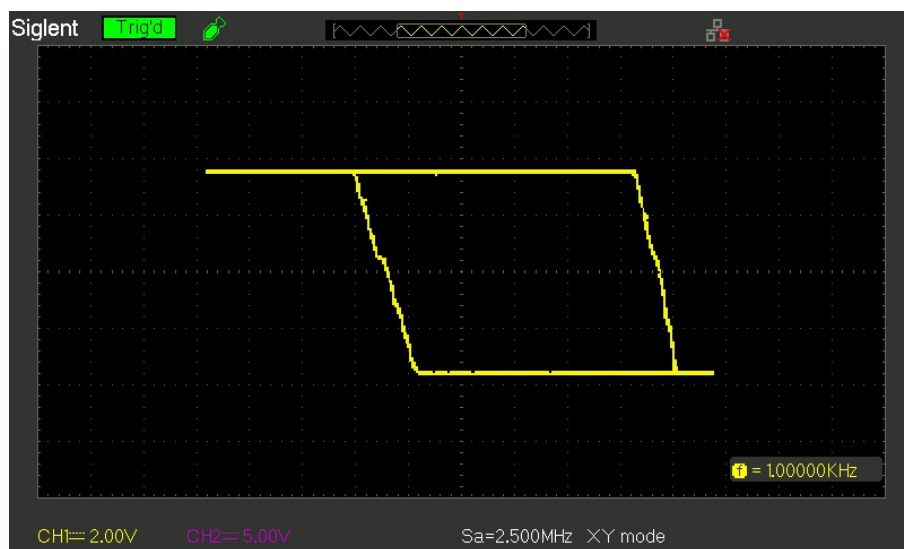


Figura 42: Ciclo de Histéresis medido con $V_{ref}=2$

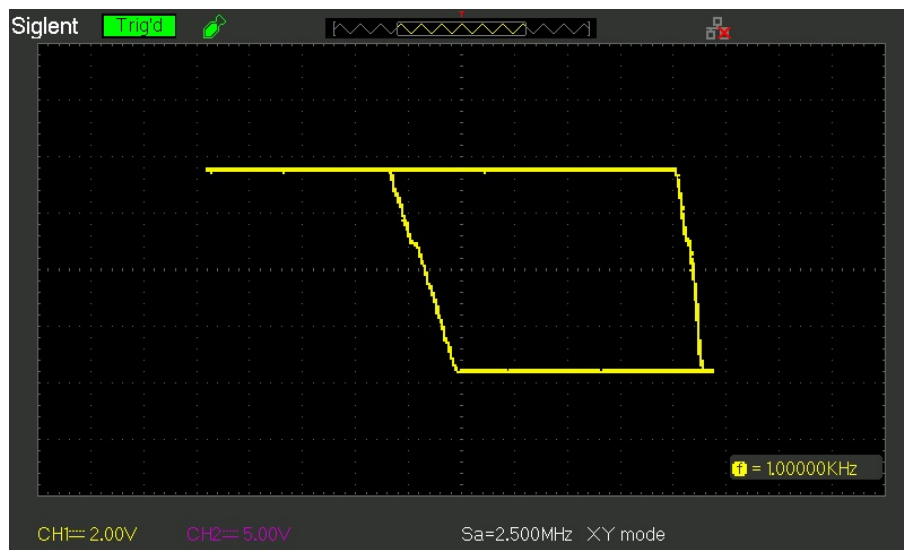


Figura 43: Ciclo de Histéresis medido con $V_{ref}=3$

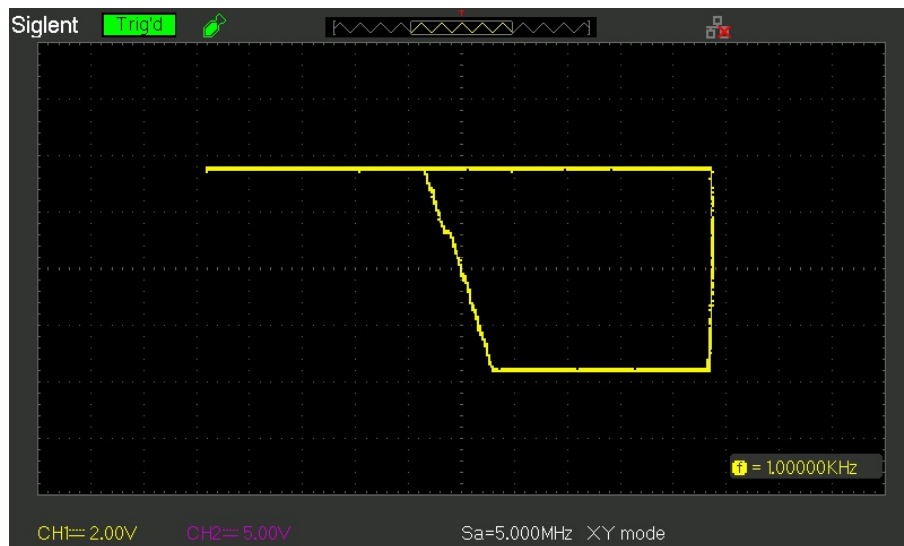


Figura 44: Ciclo de Histéresis medido con $V_{ref}=4$

6. Conclusión

En este trabajo de laboratorio, se lograron estudiar cuatro circuitos y observar sus limitaciones al momento de armarlos físicamente.

El primer circuito, amplificador diferencial, solamente permite amplificar con una ganancia diferencial de un poco más de 3 veces en lugar de 4 veces como lo esperábamos según el análisis teórico y la simulación. El segundo circuito se comportó muy similar al caso estudiado en la simulación y en el análisis teórico del mismo. El tercer circuito se asemejaba al simulado y se comportaba según el análisis teórico planteado para valores de tensión de entrada bajos. Al aumentar demasiado la tensión de entrada, el circuito se vio limitado físicamente por el valor de su alimentación y pasó a saturación. Además, se logró verificar tanto por simulaciones como por mediciones en el laboratorio los efectos que traen la no linealidad de los componentes. El último circuito armado funcionó de manera correcta al armarlo físicamente hasta que se trabajó con alimentación asimétrica; a partir de este momento se encontraron diferencias notables entre el modelo simulado y lo medido.