

试卷编号: \_\_\_\_\_

诚信考试，诚信做人。

姓名: \_\_\_\_\_ 学号: \_\_\_\_\_ 班级: \_\_\_\_\_ 专业: \_\_\_\_\_ 学院: \_\_\_\_\_

线 订 装

广东工业大学考试 (B) 答题纸

课程名称: \_\_\_\_\_ 计算机组成原理 \_\_\_\_\_ 试卷满分 100 分

考试时间: 2022 年 12 月 27 日 (第 18 周 星期 2)

题 号	一	二	三	四	五	六	七	八	九	十	总分
评卷得分											
评卷签名											
复核得分											
复核签名											

一 选择题(30 分, 共 15 题, 每题 2 分)

1	2	3	4	5	6	7	8	9	10
11	12	13	14	15					

二 判断题(10 分, 共 10 题, 每题 1 分, 正确打√, 错误打×)

1	2	3	4	5	6	7	8	9	10
---	---	---	---	---	---	---	---	---	----

三 计算和简答题(30 分, 共 5 题, 每题 6 分)

1  
  
2  
  
3  
  
45

四 设计题(30 分, 共 3 题, 每题 10 分)

1  
  
2  
  
3



试卷编号: \_\_\_\_\_

诚信考试，诚信做人。

姓名: \_\_\_\_\_ 学号: \_\_\_\_\_ 班级: \_\_\_\_\_ 专业: \_\_\_\_\_ 学院: \_\_\_\_\_

装订线

# 广东工业大学考试试卷（ B ）

2022 -- 2023 学年度第 1 学期

课程名称: 计算机组成原理 学分 3 试卷满分 100 分

考试形式: 开卷 (开卷或闭卷)

题号	一	二	三	四	五	六	七	八	九	十	总分
评卷得分											
评卷签名											
复核得分											
复核签名											

## 一 选择题(30分, 共15题, 每题2分)

- 下列选项中, 不能描述计算机指令处理速度的指标是 \_\_\_\_\_。  
A、MIPS B、CPI C、IPC D、MFLOPS
- 若 $[X]_{补}=0.1011$ , 则真值 $X=$ \_\_\_\_\_。  
A、0.1011 B、0.0101 C、1.1011 D、1.0101
- 下列编码为字符的奇偶校验码, 没有错误, 且采用偶校验编码的是 \_\_\_\_\_。  
A、1101 0101 B、1100 1011 C、0110 1111 D、1010 1101
- 除法运算的加减交替法又称为不恢复余数法, 因此 \_\_\_\_\_。  
A、不存在恢复余数的操作  
B、当某一步运算不够减时, 做恢复余数的操作  
C、仅当最后一步余数为负时, 做恢复余数的操作  
D、当某一步余数为负时, 做恢复余数的操作
- 和内存储器相比, 外存储器的特点是 \_\_\_\_\_。  
A、容量大, 速度快, 成本低 B、容量大, 速度慢, 成本低  
C、容量小, 速度快, 成本高 D、容量小, 速度快, 成本低
- 某计算机存储器按字节编址, 主存地址空间大小为 64MB, 现用  $4M \times 8$  位的 RAM 芯片组成 32MB 的主存储器, 则存储器地址寄存器 MAR 的位数至少是 \_\_\_\_\_。  
A、22 位 B、23 位 C、25 位 D、26 位
- 采用虚拟存储器的主要目的 \_\_\_\_\_。  
A、提高主存的存储速度  
B、扩大主存空间, 并能自动进行管理与调度  
C、提高外存储器的存储速度  
D、扩大外存储器存储空间
- 转移指令执行结束后, 程序计数器 PC 中存放的是 \_\_\_\_\_。

- A、该转移指令的地址                      B、顺序执行的下条指令地址  
C、转移的目标地址                      D、任意指令地址
- 9 以下四种类型的指令中，执行时间最长的是\_\_\_\_\_。  
A、RR 型指令      B、RS 型指令      C、SS 型指令      D、程序控制指令
- 10 从一条指令的启动到下一条指令的启动的间隔时间称为\_\_\_\_\_。  
A、时钟周期      B、机器周期      C、工作周期      D、指令周期
- 11 在取指周期中，是按照\_\_\_\_\_的内容访问主存，以读取指令。  
A、指令寄存器 IR                      B、程序状态字 PSW  
C、存储器数据寄存器 MDR              D、程序计数器 PC
- 12 微地址是指微指令\_\_\_\_\_。  
A、在主存的存储位置                      B、在堆栈的存储位置  
C、在磁盘的存储位置                      D、在控制存储器的存储位置
- 13 在集中式总线仲裁方式中，\_\_\_\_\_方式对电路故障最敏感。  
A、菊花链                      B、独立请求  
C、计数器定时查询                      D、计数器定时查询和链式查询
- 14 在常用磁盘的各磁道中\_\_\_\_\_。  
A、最外圈磁道的位密度最大              B、最内圈磁道的位密度最大  
C、中间磁道的位密度最大              D、所有磁道的位密度一样大
- 15 假定不采用 Cache 和指令预取技术，且机器处于“开中断”状态，则在下列有关指令执行的叙述中，错误的是\_\_\_\_\_。  
A、每个指令周期中 CPU 都至少访问内存一次  
B、每个指令周期一定大于或等于一个 CPU 时钟周期  
C、空操作指令的指令周期中任何寄存器的内容都不会被改变  
D、当前程序在每条指令执行结束时都可能被外部中断打断
- 二 判断题(10 分，共 10 题，每题 1 分，正确打√，错误打×)
- 1 ( ) 设置高速缓冲存储器的主要目的是提高存储系统的速度。
- 2 ( ) 减少指令中地址数目的办法是：采用以寄存器为基础的寻址方式。
- 3 ( ) 有效性是一个完善的指令系统应满足的要求之一。
- 4 ( ) 操作控制不是 CPU 的功能之一。
- 5 ( ) 硬布线方式是用时序电路产生时间控制信号，用存储逻辑电路实现各种控制功能。
- 6 ( ) 总线结构影响计算机系统的吞吐量。

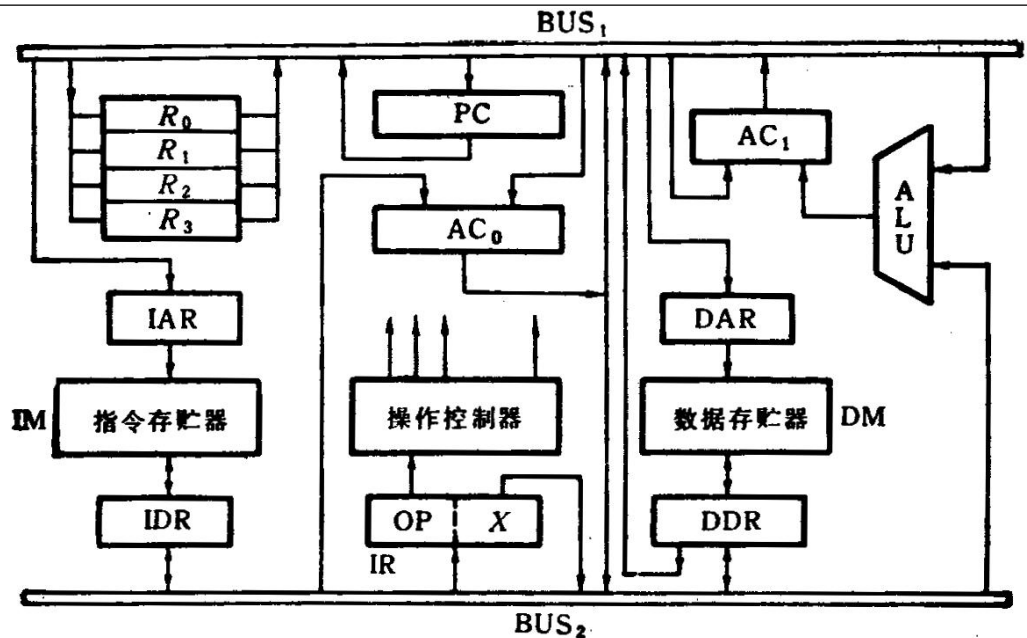
- 7 ( ) 外设地址的编址有：存储器统一编址和专用端口编址两种方式。
- 8 ( ) 磁盘存储器的主要指标不包括数据传输率。
- 9 ( ) 不可屏蔽中断就是不允许发生的中断。
- 10 ( ) 计算机系统与外设的信息交换方式包括有直接内存访问(DMA)方式。

三 计算和简答题(30分, 共5题, 每题6分)

- 1  $A = -0.1001$ ,  $B = 0.0100$  用补码运算求  $A-B$ , 写出详细运算过程, 同时指出运算结果是否溢出。
- 2 假定刷新存储器总带宽的 50% 用于刷新屏幕, 保留 50% 带宽用于其他非刷新功能。  
(1) 若显示工作方式采用分辨率为  $1024 \times 768$ , 颜色深度为 3B, 帧频(刷新速率)为 72Hz, 计算刷存总带宽应为多少?  
(2) 为达到这样高的刷存带宽, 应采取何种技术措施?
- 3 某磁盘有 4 块盘片, 6 个面记录数据, 每面有 65536 磁道, 每道 1024 个扇区。每个扇区 512 个字节, 计算该磁盘的总存储容量。
- 4 什么是数据字? 什么是指令字?
- 5 请说明指令周期、机器周期、时钟周期之间的关系。

四 设计题(30分, 共3题, 每题10分)

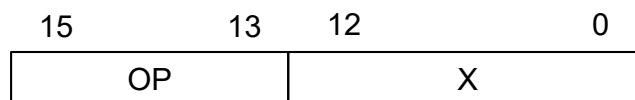
- 1 有一个  $1024K \times 32$  位的存储器, 由  $128K \times 8$  位的 DRAM 芯片构成。问:  
(1) 总共需要多少 DRAM 芯片?  
(2) 设计此存储体组成框图。  
(3) 采用异步刷新方式, 如单元刷新闻隔不超过 8ms, 则刷新信号周期是多少?
- 2 在下图所示的 CPU 逻辑框图中, 有两条独立的总线和两个独立的存储器。已知指令存储器 IM 最大容量为 16384 字(字长 16 位), 数据存储器 DM 最大容量是 65536 字(字长 16 位)。各寄存器均有“打入”( $R_{in}$ )“送出”( $R_{out}$ )控制命令, 图中未标出。



(1)指出下列寄存器的位数：

程序计数器 PC，指令寄存器 IR，累加器 AC0、AC1，通用寄存器 R0~R3，指令存储器地址寄存器 IAR，指令存储器数据寄存器 IDR，数据存储器地址寄存器 DAR，数据存储器数据寄存器 DDR。

(2)设机器指令格式为：



加法指令可写为“ADD X(R<sub>i</sub>)”，其功能是  $(AC_0) + ((R_i) + X) \rightarrow AC_1$ ，其中  $((R_i) + X)$  部分通过寻址方式指向数据存储器 DM。现取 R<sub>i</sub> 为 R<sub>1</sub>。画出 ADD 指令的指令周期流程图，写明数据通路和相应的微操作控制信号。

- 3 如有 A、B、C、D 共 4 级中断，A 的优先级最高，B 次之，... ..，D 最低。如在程序执行过程中，C 和 D 同时申请中断，该先响应哪级中断？如正在处理该中断时，A、B 又同时有中断请求，试画出该多级中断处理的流程。若使中断处理次序为 C->B->D->A->CPU，则它们的中断屏蔽码应如何设置。

现行程序-----

^	^
C、D	A、B
同时请求	同时请求