
INFORMATIONS SUR LE PREMIER PROTOTYPE DU PROJET CARBONEYE

Laboratoire d'Aérodynamique Toulouse

Étudiant

François LEPETIT-AIMON

INSA - Génie physique

francois.lepetitaimon@gmail.com

Tuteur

Jean-François LEON

Laboratoire d'Aérodynamique

9 août 2022

Table des matières

1	Introduction	1
2	Principe de la mesure	2
3	Montage optique et mécanique	4
4	Acquisition de la mesure de Black Carbon	7
4.1	Réponse des photodiodes	7
4.2	Précision de la mesure de concentration de BC	8
4.3	Système d'acquisition de la mesure du photocourant	8
4.4	Configuration de l'AD7714	9
5	Conclusion et Perspectives	11
5.1	Système optique	11
5.2	Acquisition du signal	11
5.3	Validation de la mesure	12
A	Application note OPA322, photodiode amplifier circuit	13
B	Extrait de la datasheet de l'AD7714, gestion des registres	19
C	Liste des composants utilisés	26

1 Introduction

Le projet CarbonEye a pour but de développer un capteur de carbone suie compact et à faible coût. Le carbone suie, aussi appelé Black Carbon (BC), est un composé émis pendant les réactions de combustions et en particulier par la combustion incomplète d'hydrocarbure. Le projet s'inscrit dans l'étude de la qualité de l'air en zone urbaine. Il fait suite au projet BIMAQ, de développement de capteurs de particules embarqués sur vélo (CLARET et LEPETIT-AIMON 2021). Le capteur de particules utilisé dans le projet BIMAQ est un capteur PANASONIC SN-GCJA5. Il utilise une technologie laser pour détecter les particules en fonction de leur taille. Il mesure la concentration de particules dont la taille est inférieure à $10\mu\text{m}$, à $2.5\mu\text{m}$ et à $1\mu\text{m}$. L'inconvénient de ce type de technologie est qu'elle ne détecte pas la nature des particules. Pour l'étude de la qualité de l'air en zone urbaine, les particules qui nous intéressent, sont les particules issues de la pollution des transports (voiture, bus, etc). L'idée du projet CarbonEye est donc de mettre en parallèle les résultats obtenus avec les deux capteurs pour s'assurer que les particules détectées par le PANASONIC proviennent de la pollution urbaine.

Pour réaliser le projet, nous nous sommes inspirés de l'architecture du capteur AE51 (YU-HSIANG et MENG-HSIEN 2013). Nous l'avons démontés et en avons analysé le montage pour le reproduire à moindre coût. Le système que nous avons commencé à développer est un système compact qui mesure la concentration de black carbone en utilisant deux longueurs d'onde différentes ($\lambda = 880\text{nm}$ et $\lambda = 430\text{nm}$). Le système ne comprend ni la pompe ni le micro-contrôleur nécessaire au calcul de la concentration. Quand il sera achevé, l'idée est qu'il renvoie la mesure d'intensité transmises par les deux zones du filtre (active et référence, voir partie **Principe de mesure**) via le bus de communication SPI. De cette manière, il serait facilement intégrable à un système de mesure embarqué, équipé d'une carte de type arduino ou ESP-32.

Les critères de faible coût et de taille compacte sont au coeur du projet. Le but est de permettre de réaliser des campagnes de mesures à l'échelle des villes, sur des systèmes embarqués.

2 Principe de la mesure

La mesure du BC est effectuée en le déposant sur un filtre dit actif et en mesurant la variation de transmission lumineuse du filtre actif dans le temps. La variation de transmission lumineuse est fonction de la nature et de l'épaisseur du dépôt. Elle est régie par la loi de Beer-Lambert (Eq (1), WEINGARTNER et al. 2003)

$$I = I_0 e^{-b_{abs} \cdot x} \quad (1)$$

I : Intensité lumineuse transmise par le dépôt

I_0 : Intensité lumineuse incidente

b_{abs} : coefficient d'absorption

x : épaisseur du dépôt

Le coefficient d'absorption dépend de la longueur d'onde du rayon incident et de la nature de BC collecté. De manière concrète, l'air à analyser traverse le filtre actif. Les particules de carbone suie contenues dans l'air s'y déposent et modifient les propriétés optiques du filtre. Un faisceau lumineux éclaire le filtre. Une partie du faisceau est absorbée par le filtre et le dépôt de BC tandis ce que l'autre partie est transmise au delà du filtre. L'intensité de la lumière transmise est mesurée par un photodiode placée derrière le filtre actif (figure 1).

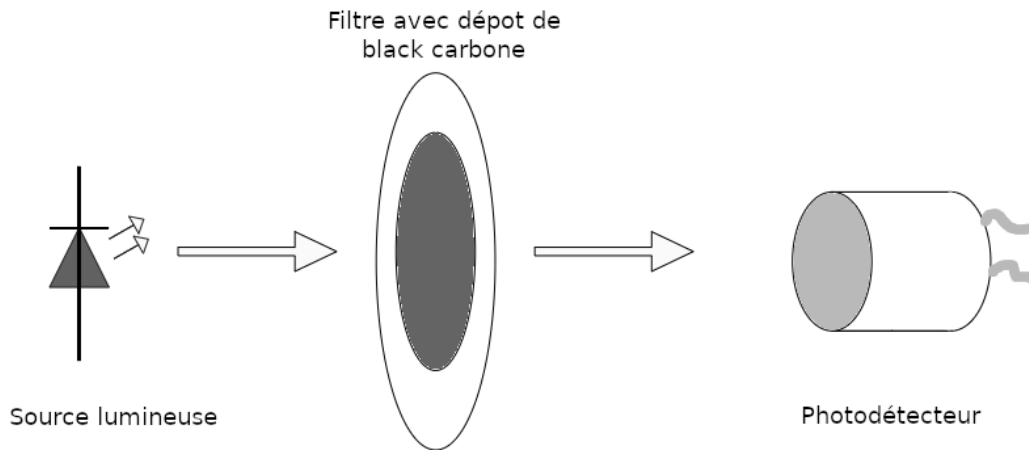


FIGURE 1 – Schéma de principe de la mesure de carbone suie

La longueur d'onde du faisceau lumineux utilisée est généralement de 890 nm. Cette longueur d'onde est utilisée car le BC l'absorbe contrairement aux autres constituants de la matière particulaire. Certains systèmes, comme l'AE31, utilisent plusieurs longueurs d'onde. Cela permet d'identifier la nature de la source d'émission des particules de BC en fonction du profil du spectre d'absorption (feu de végétaux ou combustion d'hydrocarbure, etc).

Les variations de transmission du filtre sont dépendantes de la concentration de BC dans l'air, mais aussi de l'humidité de l'air. Pour réduire l'impact de la variation d'humidité de l'air sur la mesure de BC, une seconde mesure de transmission est effectuée sur un filtre de référence placé dans le flux d'air en aval du filtre actif. De cette manière, l'air extérieur est d'abord débarrassé de son BC grâce au filtre actif, puis passe dans le filtre de référence. Les variations de transmission du filtre de référence sont ainsi indépendantes de la concentration de carbone suie et traduisent l'impact de l'humidité sur les propriétés optiques du filtre. Les mesures des deux intensités transmises servent à calculer le facteur d'atténuation (ATN en %) induit par le dépôt de BC sur le filtre actif (Eq (2)) (YU-HSIANG et MENG-HSIEN 2013).

$$ATN = 100 \times \ln\left(\frac{I_0}{I}\right) \quad (2)$$

I_0 : Intensité lumineuse transmise par le filtre de référence

I : Intensité lumineuse transmise par le filtre actif

La concentration de BC présent dans l'air est calculée en intégrant la variation d'ATN entre un instant t_n et t_{n+1} (Eq (3)) (YU-HSIANG et MENG-HSIEN 2013).

$$BC = \frac{10^9}{\sigma_{ATN}} \times \frac{A \cdot \Delta ATN}{100 \cdot Q \cdot \Delta t} \quad (3)$$

BC : concentration de BC moyenne entre t_n et t_{n+1} en ng/m^3

σ_{ATN} : Coefficient d'Atténuation de Masse (MAC) en m^2/g

A : air du filtre exposé au flux d'air en m^2

ΔATN : variation de l'atténuation entre t_n et t_{n+1} en %

Q : débit du flux d'air en m^3/s

$\Delta t = t_{n+1} - t_n$: période de la mesure en secondes

Le coefficient d'atténuation de masse est une constante qui dépend du système et de la nature de BC mesurée. Dans un article (CONRAD et JOHNSON 2019), B.M.Conrad et M.R.Johnson mettent en évidence l'impact de la nature de la source de BC et de la longueur d'onde sur le coefficient d'atténuation de masse σ_{ATN} . L'impact de la longueur d'onde utilisée est non négligeable sur la valeur du coefficient d'atténuation de masse. Pour un faisceau de 890 nm, le MAC est inférieur à $6 \text{ m}^2/\text{g}$, alors que pour un faisceau de 405 nm, le MAC est supérieur à $10 \text{ m}^2/\text{g}$. L'impact de la nature du BC est moins important, il n'a d'ailleurs jamais été mis en évidence avant 2019 car les incertitudes de mesure étaient supérieures aux variations du MAC entre différentes sources.

Conformément aux résultats exposés par B.M.Conrad et M.R.Johnson pour une longueur d'onde de 870 nm, le MAC vaut $5.5 \text{ m}^2/\text{g}$. Néanmoins, cette valeur ne prend pas en compte le MAC du filtre. A titre de comparaison l'appareil de AE51 utilise un MAC de $12.5 \text{ m}^2/\text{g}$ et l'AE31 utilise un MAC de $16.6 \text{ m}^2/\text{g}$ (YU-HSIANG et MENG-HSIEN 2013).

Au fur et à mesure que le filtre se charge en particules de BC, les propriétés optiques du dépôt sont modifiées. Les particules interagissent entre elles et impact la précision de la mesure. Pour limiter l'erreur issue de l'effet de charge, on applique une correction au calcul de la concentration de BC. Cette correction dépend de la charge du filtre et d'un coefficient k propre à la nature du BC (Eq(4), YU-HSIANG et MENG-HSIEN 2013). Le coefficient k traduit le pouvoir d'interaction des particules et la variation des propriétés optiques entre des particules isolées et un amas de particules en interactions.

$$BC_{corrected} = [1 + k \times (ATN - ATN_0)] \times BC_{measured} \quad (4)$$

$BC_{corrected}$: concentration de BC corrigée en ng/m^3

$BC_{measured}$: concentration de BC mesurée en ng/m^3

ATN : valeur de l'ATN au moment de la mesure en %

ATN_0 : valeur de l'ATN initiale, lorsque le filtre actif est propre en %

k : facteur de correction du phénomène d'effet de charge en $\%^{-1}$

La valeur typique du facteur k pour du BC issu du trafic routier est $k = 0.0033\%^{-1}$. Ce facteur dépend également de la saison. Cette correction est valable pour des valeurs d'ATN inférieures à 60 %. Pour notre projet, nous considérerons la valeur d'ATN de 60% comme la valeur de seuil après laquelle il faut remplacer le filtre.

3 Montage optique et mécanique

L'une des difficultés majeures du projet CarbonEye, est le montage mécanique du capteur. Il doit répondre aux différentes contraintes liées à la mesure.

- Le flux d'air à mesurer doit circuler dans le capteur sans fuite.
- Un système optique doit pouvoir mesurer la transparence du filtre sur la zone de référence et sur la zone active.
- Le système doit être compact et facilement intégrable dans un système embarqué.

Le montage CarbonEye actuel est à perfectionner, il constitue un point de départ pour le futur développement du projet. La pièce mécanique à concevoir pour répondre au cahier des charges est petite et complexe, pour ces raisons, nous avons optés pour la conception 3D en plastique. Le plastique est un matériaux neutre qui ne réagi pas au BC, et qui est facilement modulable en forme. Son faible coût de production le rend parfaitement adapté à la conception de prototype. Les pièces ont été dessinées sur le logiciel gratuit FreeCad, les fichiers de conceptions sont disponibles sur le Github (LEPETIT-AIMON 2021).

Le capteur est constitué de deux parties assemblables. La partie inférieure, appelée pièce réceptrice, contient les photodiodes qui mesurent l'intensité transmise. La partie supérieure, appelée pièce émettrice, contient les diodes servant à émettre les faisceaux lumineux sur le filtre. Le filtre est positionné entre les deux pièces. L'air entre dans le capteur par un des deux conduits de la partie réceptrice (figure 2, ❶), il est dirigée vers la zone active du filtre(figure 2, ❷). Il traverse la zone active du filtre et entre dans la pièce émettrice. La pièce émettrice redirige le flux d'air vers la zone de référence du filtre(figure 2, ❸). L'air traverse la référence et revient dans la pièce réceptrice qui l'oriente vers le conduit de sortie (figure 2, ❹).

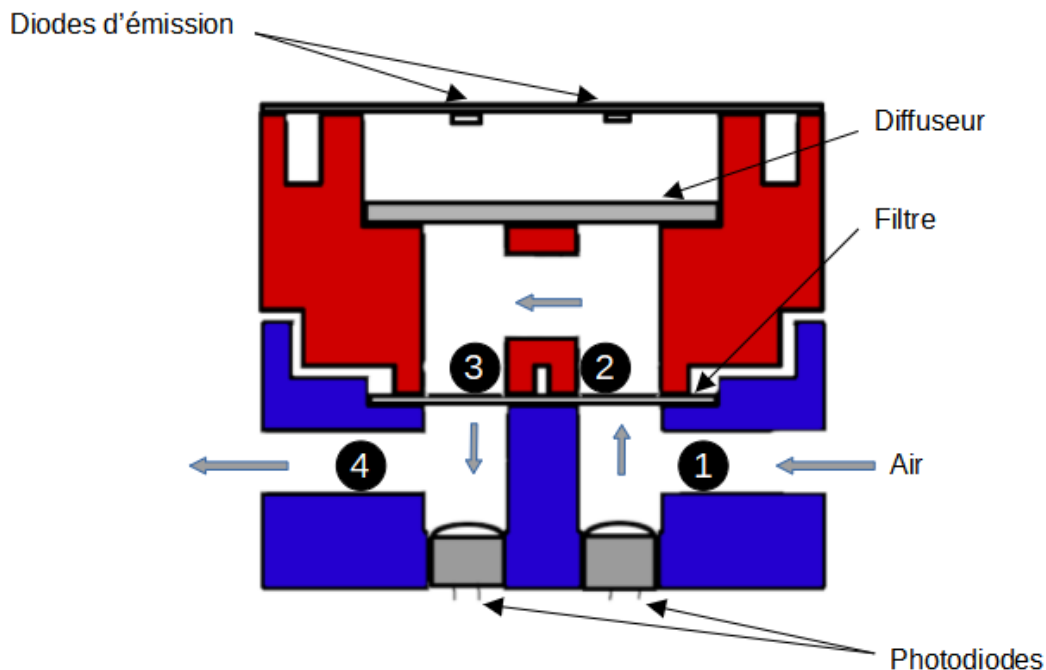


FIGURE 2 – schéma de fonctionnement du système CarbonEye

Les pièces émettrice et réceptrice sont maintenues serrées par 4 aimants placés en vis à vis dans chacune des deux pièces. Le serrage du filtre entre les quatre méplats des conduits verticaux assure l'étanchéité du conduit d'air au niveau du filtre.

Le dimensionnement des conduits verticaux, et le choix du débit d'air utilisé impact fortement la mesure et la durée de vie du filtre. Plus le conduit est large, plus la zone de dépôt

du BC sera important. A débit constant, l'augmentation de la taille du conduit augmente la durée de vie du filtre en répartissant le BC filtré sur une plus grande surface. En revanche en augmentant la section du conduit on diminue la résolution de la mesure. Pour une même concentration extérieure de BC les variations d'épaisseur de dépôt sur le filtre seront plus faibles pour une aire de dépôt plus grande. Le débit d'air agit dans la direction opposée, plus le débit est élevé, plus la durée de vie du filtre est faible mais plus la mesure est précise. Pour pouvoir fixer la taille du filtre et le débit d'air, il faut d'abord déterminer la durée de vie d'un filtre.

Nous avons choisi une durée de vie de filtre correspondant à une journée de mesure soit environ 8 heures à une concentration moyenne de $2.4\mu\text{g}/\text{m}^3$. En utilisant l'équation (3), on peut établir le rapport $\frac{A}{Q}$ (Eq(5)) vérifiant les conditions que nous venons de discuter.

$$\frac{A}{Q} = \frac{\sigma_{ATN}}{10^9} \times \frac{BC_{moy} \cdot 100 \cdot \Delta t_{filtre}}{\Delta ATN_{max}} \quad (5)$$

Δt_{filtre} : durée de vie du filtre en secondes

ΔATN_{max} : variation maximale de l'atténuation limitée par l'effet de charge (=60%)

BC_{moy} : concentration moyenne de BC auquel est soumis le filtre en ng/m^3

Après calcul on obtient un rapport $\frac{A}{Q} = 1.91$. Si on fixe le débit du flux d'air à $1\text{l}/\text{min}$, il faut utiliser un conduit de diamètre 6mm. Ce sont les dimensions que nous avons choisies pour le prototype.

Les conduits verticaux permettent la propagation des faisceaux lumineux depuis les diodes jusqu'au photodiodes en passant par les zones active et de référence du filtre. Notre première idée était d'émettre un flux lumineux très homogène pour avoir la même intensité lumineuse dans les deux conduits verticaux. Pour cela, le boîtier a été conçu pour placer un diffuseur entre les diodes et l'entrée des conduits. Nous discuterons de ce choix dans la partie **"Conclusion et Perspectives"**. L'étanchéité du circuit d'air est assurée du côté émetteur par le diffuseur, et du côté récepteur par les deux photodiodes. Ces deux éléments viennent s'insérer dans leur emplacement par ajustement serré pour limiter les fuites. Si cela est nécessaire il est possible d'améliorer l'étanchéité en ajoutant de la silicones sur les jointures.

Les diodes sont soudées sur un PCB¹ qui est vissé sur la pièce émettrice. Le PCB accueille deux types de led : des leds IR avec un pic d'émission de 880 nm et des leds bleu avec un pic d'émission de 430nm. Le PCB contient 4 emplacements pour chaque type de led. L'alimentation des leds se fait par le port molex 4-pins du PCB (figure 3). Le pins 1 doit être branché sur le 5V, les pins 2 et 3 correspondent respectivement à la masse des leds infra-rouge et à la masse des leds bleues. Comme il est indiqué sur le schéma électrique figure 3, les diodes sont toutes reliées à une résistance de $100\ \Omega$ qui limitent le courant d'alimentation et protègent les diodes.

1. Le masque et les fichiers KICAD du PCB sont disponibles sur le github

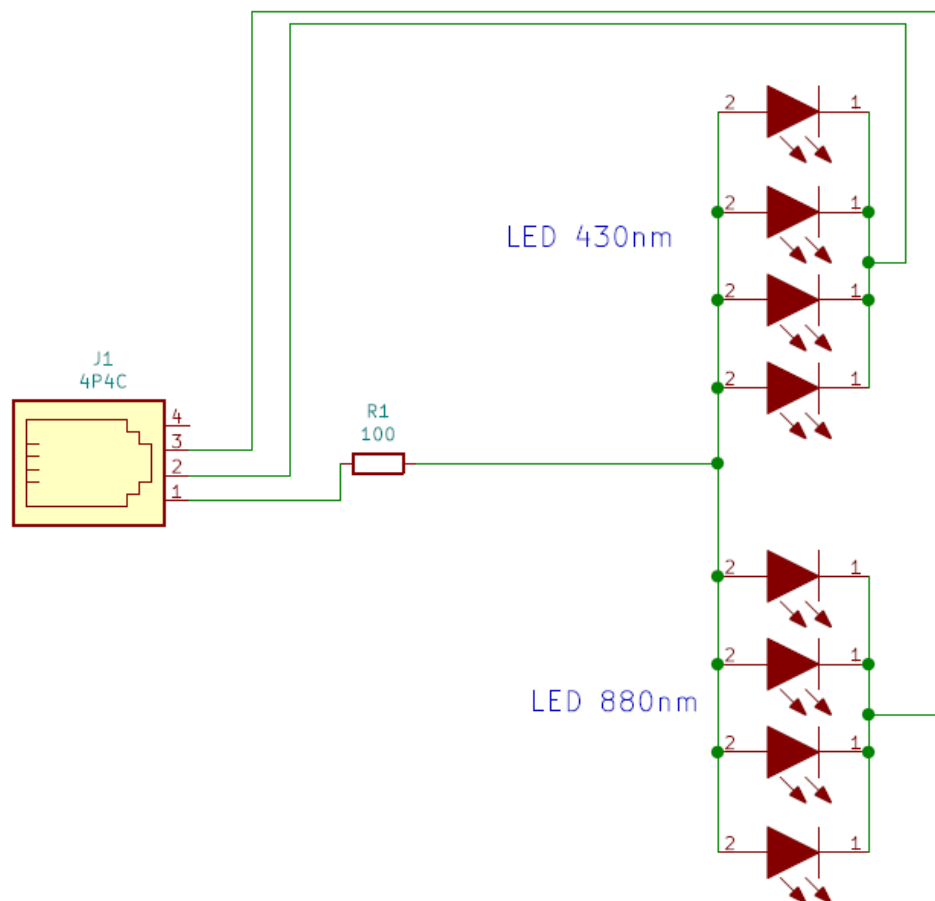


FIGURE 3 – schéma électrique d'alimentation des leds

4 Acquisition de la mesure de Black Carbon

4.1 Réponse des photodiodes

La concentration de BC est calculée en utilisant la mesure de l'intensité lumineuse reçue par les photodiodes. Les photodiodes génèrent un signal de réponse en courant de l'ordre de quelques micro-ampères. L'intensité du signal dépend de la puissance lumineuse détectée. Plus l'intensité lumineuse est grande, plus le courant de réponse sera grand. Pour quantifier précisément la plage de courant de réponse du système, il faut se référer aux spécifications techniques des composants. Les leds ont une sensibilité d'émission en $\text{mW sr}^{-1} \text{mA}^{-1}$ qui quantifie la puissance émise par unité d'angle solide et par unité de courant d'alimentation. La puissance lumineuse reçue par une photodiode placée face à une led est donnée par l'équation (6).

$$P_{lum,recu} = SENSI_{LED} \times I_{alim,LED} \times \frac{d^2}{S_{photo}} \quad (6)$$

$P_{lum,recu}$: Puissance reçu par la photodiode en mW

$SENSI_{alim,LED}$: Sensibilité de la LED en $\text{mW sr}^{-1} \text{mA}^{-1}$

$I_{alim,LED}$: Courant d'alimentation de la led en mA

S_{photo} : Surface de réception de la photodiode en m^2

d : Distance entre la led et la photodiode en m

Cette équation est valable lorsque la photodiode et la led sont placées dans un milieu très peu absorbant tel que l'air. Dans notre application, deux éléments sont placés entre les leds et les photodiodes : le diffuseur et le filtre. Chacun de ces deux éléments possède un coefficient de transmission non négligeable, qu'il faut prendre en compte. La puissance réelle maximale² est donnée par l'équation (7) qui prend en compte l'atténuation du filtre et du diffuseur.

$$P_{lum,recu} = SENSI_{LED} \times I_{alim,LED} \times \frac{d^2}{S_{photo}} \times T_{diffuseur} \times T_{filtre} \quad (7)$$

$T_{diffuseur}$: coefficient de transmission du diffuseur

T_{filtre} : coefficient de transmission du filtre

La conversion de la puissance lumineuse reçue par la photodiode en un photocourant, se calcul grâce à la sensibilité de la photodiode exprimée en mA/mW (Eq(8)).

$$I_{photo} = P_{lum,recu} \times SENSI_{photo} \times S_{photo} \quad (8)$$

I_{photo} : Photocourant généré par la photodiode en mA

$SENSI_{photo}$: Puissance sensibilité de la photodiode en mA/mW

Dans notre cas, nous avons pris comme sensibilité de led $0.01 \text{ mW sr}^{-1} \text{mA}^{-1}$, comme sensibilité de photodiode $40 \text{ A} \times \text{mW}^{-1} \text{cm}^{-2}$, comme distance photodiode-led 2 cm et comme surface 0.2 cm^2 . Nous avons estimé le coefficient de transmission cumulé du filtre et du diffuseur à 0.6. Le courant d'alimentation de la led est fixé au courant nominal de fonctionnement de 100 mA. Avec ces valeurs, on obtient un photocourant maxiamle, lorsque le filtre n'est pas chargé, de 3 μA . le photocourant des photodiodes varie donc entre 0 μA et 3 μA .

2. Puissance reçue sans dépôt de BC sur le filtre

4.2 Précision de la mesure de concentration de BC

La précision de la concentration dépend de la précision de la mesure d'intensité lumineuse et de la période d'échantillonnage. Commençons par traiter la précision de la mesure d'intensité lumineuse. L'équation (2) vue précédemment, met en relation la mesure d'intensité lumineuse et la valeur de l'ATN correspondante. En dérivant cette équation on obtient une relation renseignant l'impact d'une petite variation d'ATN sur la valeur du photocourant généré.

$$ATN = 100 \times \ln\left(\frac{I_0}{I}\right) \quad (9)$$

$$\Leftrightarrow dATN = \frac{-100}{I} \times dI \quad (10)$$

$$\Leftrightarrow \Delta I(I) = \frac{-I}{100} \times \Delta ATN \quad (11)$$

Nous souhaitons une précision de mesure de $0.5\mu\text{g}/\text{m}^3$ pour une période d'échantillonnage de 10 secondes. En dérivant l'équation (3), on obtient la relation suivante :

$$\Delta ATN_{lim} = \frac{\sigma_{ATN}}{10^9} \times \frac{Q \cdot BC_{lim} \cdot 100 \cdot \Delta t}{A} \quad (12)$$

ΔATN_{lim} : précision de la mesure d'ATN en %

BC_{lim} : Précision sur la concentration de BC en ng/m^3

L'application numérique nous donne une précision minimale de 0.0014% sur la mesure de l'ATN. Intéressons nous maintenant à la précision que cela représente pour la mesure de courant. Nous avons vu dans l'équation (11) que une petite variation d'ATN impacte différemment la mesure du photocourant en fonction de la valeur du photocourant avant la variation d'ATN. La variation du photocourant est maximale pour des intensités élevées. Pour établir la précision minimale nécessaire sur la mesure du photocourant, nous nous plaçons dans les conditions de mesures les moins favorables c'est à dire quand le photocourant est le plus faible. Sachant que l'atténuation ne doit pas dépasser 60%, le photocourant correspondant est d'environ $\frac{I_{max}}{2} = 1.5 \mu\text{A}$. Pour cette valeur de courant, une variation de 0.0014% d'ATN équivaut à une variation de 21pA.

4.3 Système d'acquisition de la mesure du photocourant

Comme nous venons de le voir, le photocourant à mesurer varie de $1.5\mu\text{A}$ à $3\mu\text{A}$ et l'on souhaite une précision de 21pA. La première chose à faire est d'amplifier le photocourant pour qu'il soit mesurable par un convertisseur analogique numérique fonctionnent de 0 à 5V. Pour cela nous avons utilisé un amplificateur à bas bruit fabriqué par Texas Instruments, l'OPA332. Son bruit d'entrée ne dépasse pas 10pA. Texas Instrument fourni une fiche explicative sur l'application de l'amplificateur OPA322 à la mesure de photocourant. Le montage ainsi que les calculs de dimensionnement des composants y sont détaillés (Annexe A). Le montage conseillé par Texas Instrument (figure 4) amplifie le photocourant en une tension variant de 0V à 5V.

Pour que la tension de sortie de l'amplificateur puisse être traitée facilement, il faut ajouter un convertisseur analogique numérique. Son rôle est de numériser la tension de sortie de l'OPA322 et de pouvoir la communiquer via le bus SPI à un micro-contrôleur. L'ADC choisi doit avoir une résolution suffisante pour détecter les variations de 21pA du photocourant. Le nombre de bits nécessaires suit la relation suivante :

$$2^N > \frac{I_{max}}{\Delta I_{min}} \quad (13)$$

N : nombre de bits du convertisseur
 I_{max} : valeur maximale du photocourant
 ΔI_{min} : précision de la mesure de photocourant

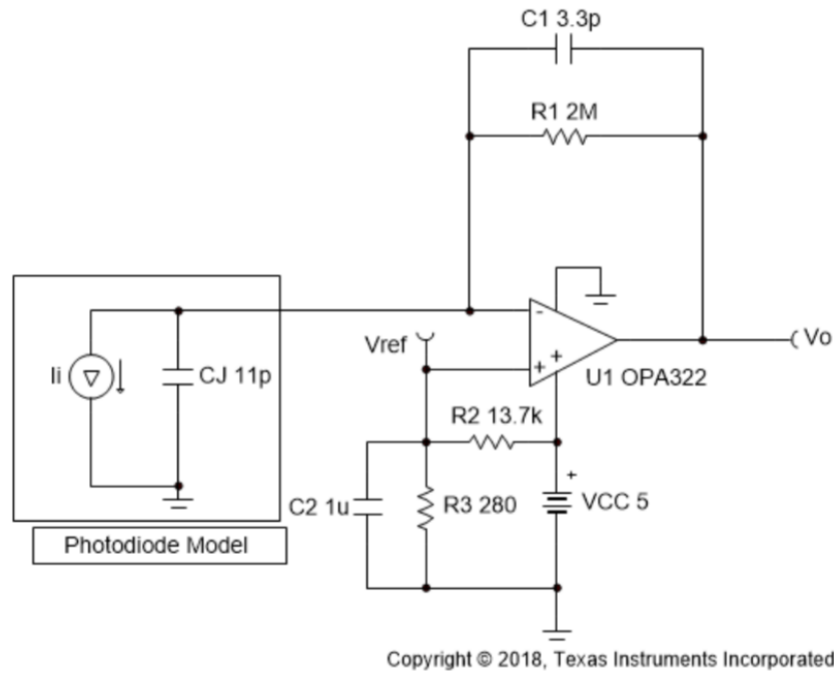


FIGURE 4 – Schéma électrique de l'amplification du photocourant

Après calcul, on obtient que le convertisseur doit avoir au minimum 18 bits et un bruit de mesure inférieur à 19 μ V. Pour faire les tests, nous avons choisi d'utiliser l'AD7714 qui malgré ces 24bits de résolution offre une précision d'uniquement 19 bits à cause de son bruit de mesure.

4.4 Configuration de l'AD7714

L'AD7714 est un composant de 14 pins (schéma électrique figure 6). Il possède 6 entrées analogique qui doivent être utilisées en différentielles. En tout, 8 combinaisons différentielles sont utilisables, elle sont présentées figure 5.

CH2	CH1	CH0	AIN(+)	AIN(-)	Type	Calibration Register Pair
0	0	0	AIN1	AIN6	Pseudo Differential	Register Pair 0
0	0	1	AIN2	AIN6	Pseudo Differential	Register Pair 1
0	1	0	AIN3	AIN6	Pseudo Differential	Register Pair 2
0	1	1	AIN4	AIN6	Pseudo Differential	Register Pair 2
1	0	0	AIN1	AIN2	Fully Differential	Register Pair 0
1	0	1	AIN3	AIN4	Fully Differential	Register Pair 1
1	1	0	AIN5	AIN6	Fully Differential	Register Pair 2
1	1	1	AIN6	AIN6	Test Mode	Register Pair 2

FIGURE 5 – Listes des voies différentielles utilisables

L'AD7714 fonctionne avec une horloge externe de 1 MHz. On peut utiliser un résonnateur à cristal branché entre le MCLK IN et le MCLK OUT. L'autre de manière de faire qui a été adoptée pendant les premiers tests, est de générer un signal d'horloge de 1 MHz avec une source externe comme la carte Arduino. Dans ce cas le pin MCLK IN est connecté au signal d'horloge et le pin MCLK OUT est laissé déconnecté.

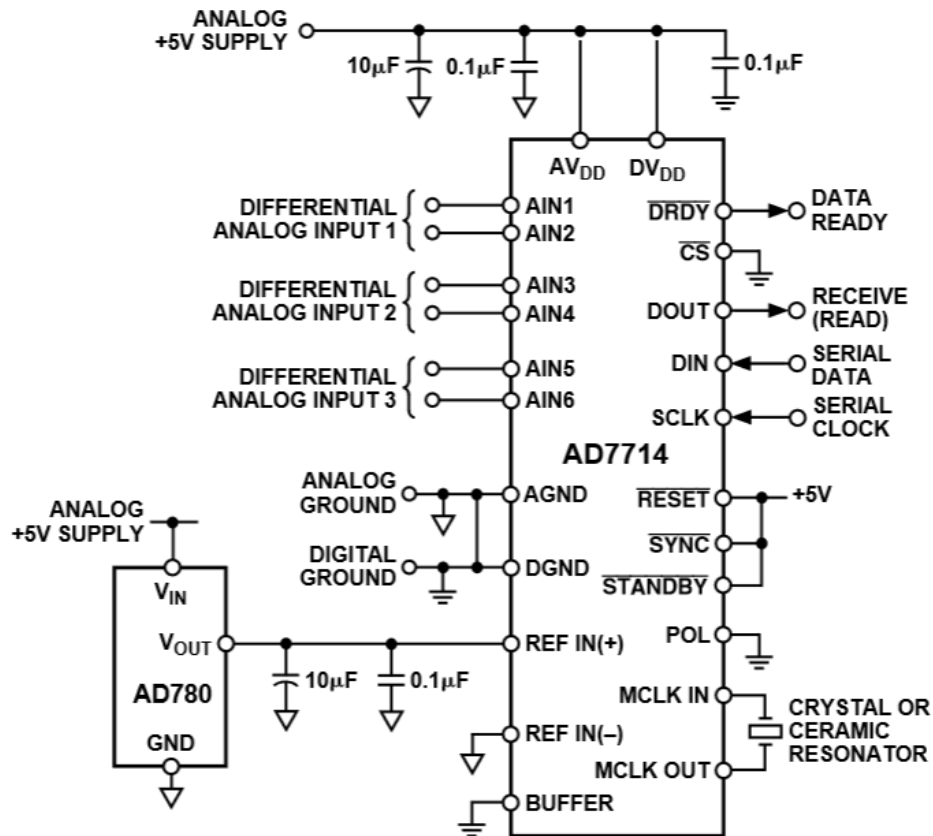


FIGURE 6 – Montage électrique de l'AD7714

L'AD7714 peut communiquer avec un micro-contrôleur par le bus SPI. Le bus SPI est composé de 4 fils : Dout, Din, ScLK, CS. Les canaux Dout et Din (MISO et MOSI) permettent la circulation des données entre les deux composants, Dout permettant la circulation des informations transmises par l'AD7714 et Din celle des informations reçues par l'AD7714. Le canal SCLK contient l'horloge de la communication SPI, pour synchroniser le micro-contrôleur et l'ADC. Le canal CS (Chip Select) permet au micro-contrôleur d'engager la communication avec l'AD7714. Le canal DRDY permet à l'AD7714 de notifier le micro-contrôleur de la disponibilité de nouvelles données.

Avant de pouvoir utiliser l'AD7714, il faut le calibrer. Dans la datasheet du constructeur vous trouverez tous les registres que vous pouvez configurer (annexe B). Pour écrire ou lire un registre, il faut envoyer une première trame de 8 bits renseignant le registre concerné, la voie concerné et le mode d'accès : "écriture" ou "lecture". Ensuite si c'est une opération d'écriture, la nouvelle valeur à écrire dans le registre doit être envoyée.

L'AD7714 possède un filtre passe-bas intégré avec une fréquence de coupure réglable. Il est important de régler le gain utilisé ainsi que la fréquence de coupure utilisée.

5 Conclusion et Perspectives

Le montage développé dans ce rapport, a été soumis à des débuts de tests. Ces tests ont soulevé des points critiques de la conception du capteur qu'il faut améliorer, en voici la liste :

5.1 Système optique

Après avoir observé la conception du capteur AE51, nous avons fait le choix d'utiliser une source lumineuse diffuse et uniforme. L'avantage est d'homogénéiser la l'intensité lumineuse émise sur la zone active du filtre et sur la référence. L'inconvénient est que l'intensité lumineuse transmise est faible. Nous avons du mal à obtenir un signal suffisamment important sur les photodiodes pour effectuer les mesures avec la précision voulue. De plus l'homogénéisation de la source lumineuse n'est pas parfaite, on observe toujours des taches lumineuses en sortie du diffuseur. Il serait intéressant d'explorer la piste d'un système optique directionnel en remplaçant les diodes à grand angle utilisées par des diodes lasers. De cette manière, l'intensité transmise serait plus grande et les variations de signal plus fortes. On pourrait réduire la hauteur de la pièce d'émission en supprimant la cavité prévue pour le diffuseur et ainsi rapprocher les diodes du filtre.

Le deuxième point à discuter sur le système optique est la polychromaticité de la détection. Nous avons choisi d'utiliser des diodes avec un spectre d'émission réduit pour contrôler la longueur d'onde des rayons émis. A l'inverse les photodiodes utilisées ont un spectre de réception très large pour permettre la détection de plusieurs longueurs d'onde différentes. Le caractère polychromatiques du capteur est donc offert en ajoutant des leds de couleurs différentes comme sources d'émission et en les activant à tour de rôle. Le problème qui se pose est l'alignement de toutes les leds de couleurs avec les conduits verticaux. Sachant que les conduits mesurent 6 mm de diamètre il semble compliqué par manque de place d'aligner plusieurs diodes sur un même conduit. Une piste d'amélioration, serait d'inverser le problème en utilisant une led avec un spectre d'émission large et d'utiliser une détection qui décompose les longueurs d'onde. On pourrait utiliser des spectrophotomètres miniatures ou des capteurs des cellules d'appareils photo.

5.2 Acquisition du signal

Les premiers tests du système d'acquisition ont été réalisés sans utiliser le système mécanique. Les photodiodes étaient placées dans la lumière ambiante, soumis donc à la même intensité lumineuse. Dans de telles conditions, la mesure de concentration attendue est de $0\mu\text{g}/\text{m}^3$. Ce que nous avons observé est que la moyenne des mesures est nulle mais le bruit des mesures pour une période d'échantillonnage de 10 secondes est de $1\mu\text{g}/\text{m}^3$. Ce bruit est supérieur à la précision souhaitée, il faut donc le réduire. Une source probable de ce bruit est l'instabilité de la lumière ambiante. En effet nous avons observé que lorsque nous court-circuitons les photodiodes, la réponse du système d'acquisition présente un bruit plus faible de seulement $0.1\mu\text{g}/\text{m}^3$. L'autre source possible du bruit est l'instabilité de la tension d'alimentation de l'AD7714 et l'OPA322. En effet la tension d'alimentation de 5 V est fournie par la carte Arduino. Cette tension contient un bruit d'une dizaine de millivolts. Pour filtrer ce bruit, on peut utiliser une diode Zener avec le montage indiqué sur la figure 7

Le dimensionnement des composants se fait par les 3 équations suivantes :

$$U_C = V_z - V_{be} \quad R_{C_{min}} = \frac{U_r}{P_{max}} \times (V_{cc} - U_r) \quad R_p = (V_{cc} - V_z) \times \frac{V_z}{P_z} \quad (14)$$

P_{max} : la puissance maximale dissipée par le transistor

P_z : la puissance maximale dissipée par la diode zener

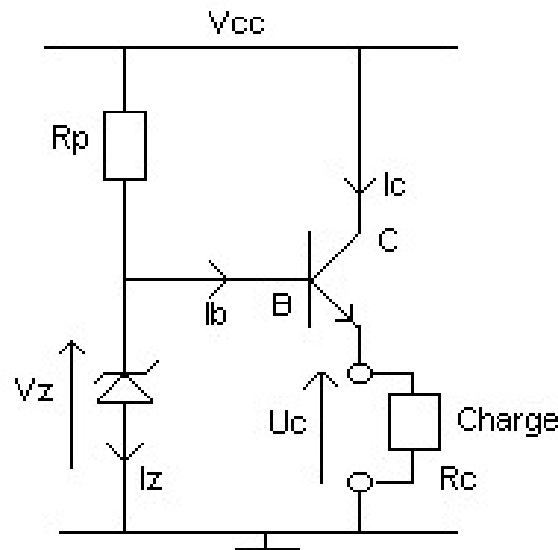


FIGURE 7 – Schéma électrique d'un générateur de tension continue stable

5.3 Validation de la mesure

Lorsque le système sera en état de fonctionner, il faudra se pencher sur la qualité de la mesure obtenue, en comparant les mesures obtenues avec les mesures d'un autre appareil de même nature qui a été validé. Plusieurs coefficients seront à étalonner. C'est le cas du coefficient d'atténuation de masse ainsi que du facteur de correction du phénomène d'effet de charge. Si l'étalonnage n'est pas suffisant, l'article Cheng Yu-Hsiang et Lin Meng-Hsien présente une méthode de correction de suppression des mesures négatives (YU-HSIANG et MENG-HSIEN 2013).

Annexe A

Application note OPA322, photodiode amplifier circuit

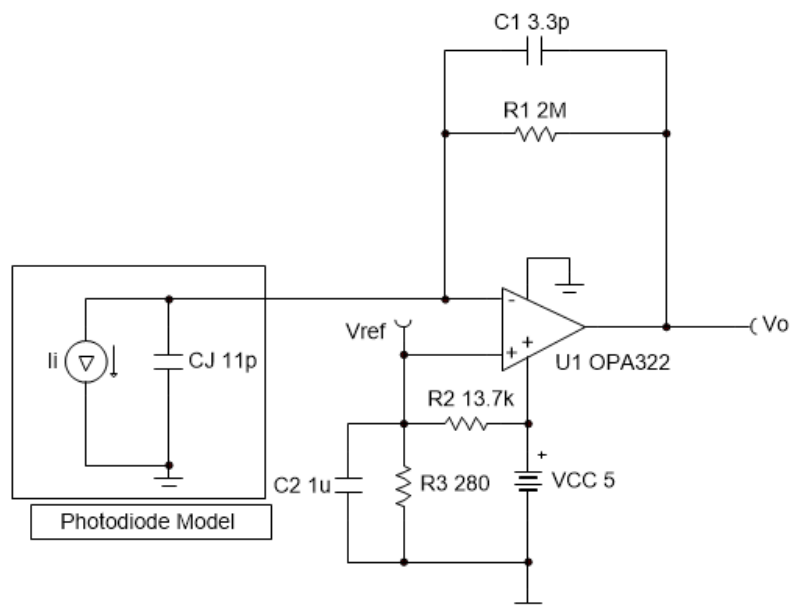
Photodiode amplifier circuit

Design Goals

Input		Output		BW	Supply		
I_{iMin}	I_{iMax}	V_{oMin}	V_{oMax}	f_p	V_{cc}	V_{ee}	V_{ref}
0A	2.4μA	100mV	4.9V	20kHz	5V	0V	0.1V

Design Description

This circuit consists of an op amp configured as a transimpedance amplifier for amplifying the light-dependent current of a photodiode.



Copyright © 2018, Texas Instruments Incorporated

Design Notes

1. A bias voltage (V_{ref}) prevents the output from saturating at the negative power supply rail when the input current is 0A.
2. Use a JFET or CMOS input op amp with low bias current to reduce DC errors.
3. Set output range based on linear output swing (see A_{ol} specification).

Design Steps

1. Select the gain resistor.

$$R_1 = \frac{V_{oMax} - V_{oMin}}{I_{Max}} = \frac{4.9V - 0.1V}{2.4\mu A} = 2M\Omega$$

2. Select the feedback capacitor to meet the circuit bandwidth.

$$C_1 \leq \frac{1}{2 \times \pi \times R_1 \times f_p}$$

$$C_1 \leq \frac{1}{2 \times \pi \times 2M\Omega \times 20kHz} \leq 3.97pF \approx 3.3pF \text{ (Standard Value)}$$

3. Calculate the necessary op amp gain bandwidth (GBW) for the circuit to be stable.

$$GBW > \frac{C_1 + C_i}{2 \times \pi \times R_1 \times C_1^2} > \frac{20pF + 3.3pF}{2 \times \pi \times 2M\Omega \times (3.3pF)^2} > 170kHz$$

$$\text{where } C_i = C_j + C_d + C_{cm} = 11pF + 5pF + 4pF = 20pF \text{ given}$$

- C_j : Junction capacitance of photodiode
- C_d : Differential input capacitance of the amplifier
- C_{cm} : Common-mode input capacitance of the inverting input

4. Calculate the bias network for a 0.1-V bias voltage.

$$R_2 = \frac{V_{cc} - V_{ref}}{V_{ref}} \times R_3$$

$$R_2 = \frac{5V - 0.1V}{0.1V} \times R_3$$

$$R_2 = 49 \times R_3$$

Closest 1% resistor values that yield this relationship are

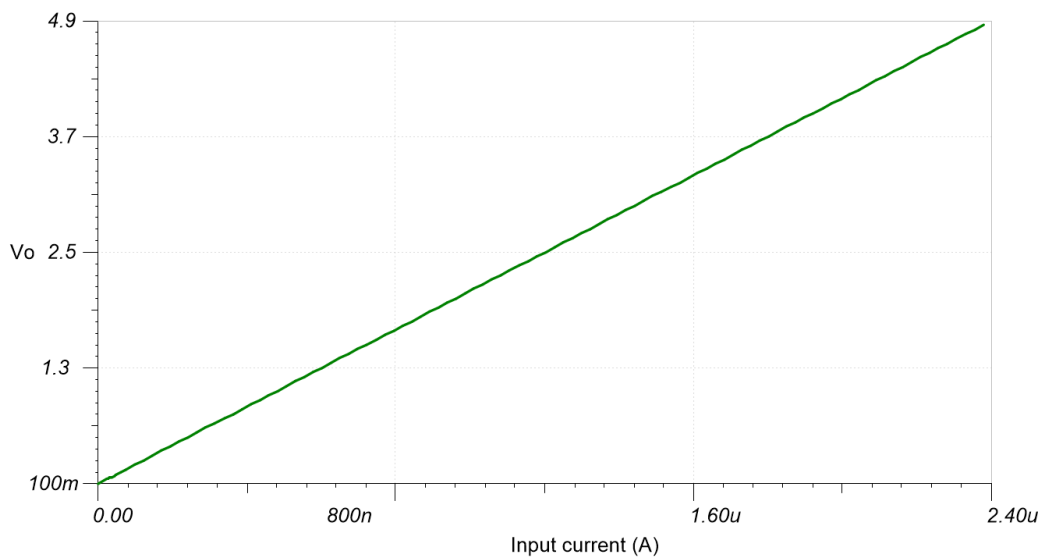
$$R_2 = 13.7k\Omega \text{ and } R_3 = 280\Omega$$

5. Select C_2 to be 1 μ F to filter the V_{ref} voltage. The resulting cutoff frequency is:

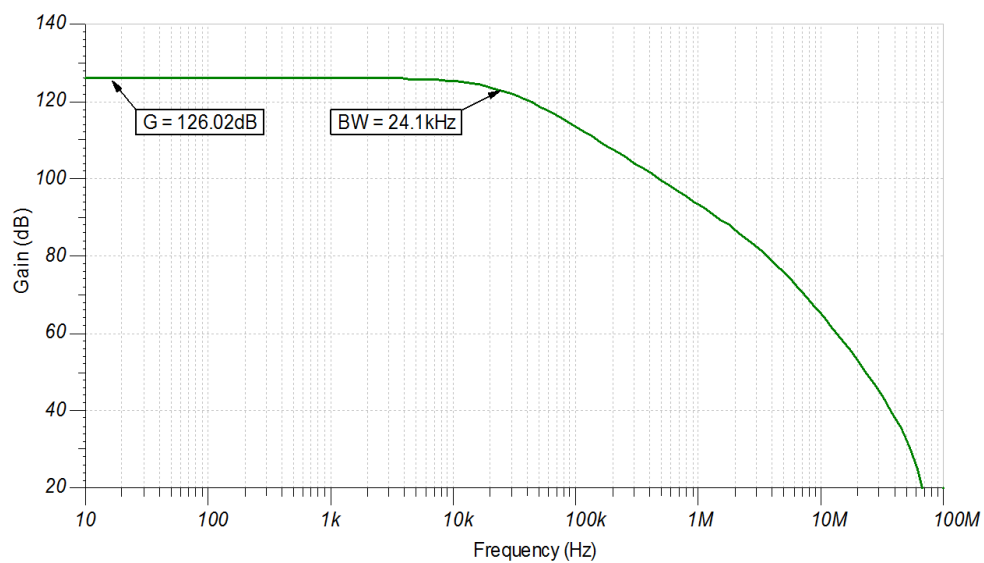
$$f_p = \frac{1}{2 \times \pi \times C_2 \times (R_2 \parallel R_3)} = \frac{1}{2 \times \pi \times 1 \mu F \times (13.7k \parallel 280)} = 580Hz$$

Design Simulations

DC Simulation Results



AC Simulation Results



Design References

See [Analog Engineer's Circuit Cookbooks](#) for TI's comprehensive circuit library.

See the circuit SPICE simulation file [SBOC517](#).

See TIPD176, www.ti.com/tool/tipd176.

Design Featured Op Amp

OPA322	
V_{cc}	1.8V to 5.5V
V_{inCM}	Rail-to-rail
V_{out}	Rail-to-rail
V_{os}	0.5mV
I_q	1.6mA/Ch
I_b	0.2pA
UGBW	20MHz
SR	10V/ μ s
#Channels	1, 2, 4
www.ti.com/product/opa322	

Design Alternate Op Amp

LMP7721	
V_{cc}	1.8V to 5.5V
V_{inCM}	V_{ee} to $(V_{cc} - 1V)$
V_{out}	Rail-to-rail
V_{os}	26 μ V
I_q	1.3mA/Ch
I_b	3fA
UGBW	17MHz
SR	10.43V/ μ s
#Channels	1
www.ti.com/product/lmp7721	

Revision History

Revision	Date	Change
A	February 2019	Downscale the title and changed title role to 'Amplifiers'. Added links to circuit cookbook landing page and SPICE simulation file.

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATASHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, or other requirements. These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to TI's Terms of Sale (www.ti.com/legal/termsofsale.html) or other applicable terms available either on ti.com or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2019, Texas Instruments Incorporated

Annexe B

Extrait de la datasheet de l'AD77114,
gestion des registres

AD7714

ON-CHIP REGISTERS

The AD7714 contains eight on-chip registers which can be accessed via the serial port of the part. The first of these is a Communications Register which controls the channel selection, decides whether the next operation is a read or write operation and also decides which register the next read or write operation accesses. All communications to the part must start with a write operation to the Communications Register. After power-on or $\overline{\text{RESET}}$, the device expects a write to its Communications Register. The data written to this register determines whether the next operation to the part is a read or a write operation and also determines to which register this read or write operation occurs. Therefore, write access to any of the other registers on the part starts with a write operation to the Communications Register followed by a write to the selected register. A read operation from any other register on the part (including the output data register) starts with a write operation to the Communications Register followed by a read operation from the selected register. The communications register also controls channel selection and the $\overline{\text{DRDY}}$ status is also available by reading from the Communications Register. The second register is a Mode Register which determines calibration mode and gain setting. The third register is labelled the Filter High Register and this determines the word length, bipolar/unipolar operation and contains the upper 4 bits of the filter selection word. The fourth register is labelled the Filter Low Register and contains the lower 8 bits of the filter selection word. The fifth register is a Test Register which is accessed when testing the device. The sixth register is the Data Register from which the output data from the part is accessed. The final registers allow access to the part's calibration registers. The Zero Scale Calibration Register allows access to the zero scale calibration coefficients for the selected input channel while the Full Scale Calibration Register allows access to the full scale calibration coefficients for the selected input channel. The registers are discussed in more detail in the following sections.

Communications Register (RS2-RS0 = 0, 0, 0)

The Communications Register is an 8-bit register from which data can either be read or to which data can be written. All communications to the part must start with a write operation to the Communications Register. The data written to the Communications Register determines whether the next operation is a read or write operation and to which register this operation takes place. Once the subsequent read or write operation to the selected register is complete, the interface returns to where it expects a write operation to the Communications Register. This is the default state of the interface, and on power-up or after a $\overline{\text{RESET}}$, the AD7714 is in this default state waiting for a write operation to the Communications Register. In situations where the interface sequence is lost, if a write operation of sufficient duration (containing at least 32 serial clock cycles) takes place with DIN high, the AD7714 returns to this default state. Table V outlines the bit designations for the Communications Register.

Table V. Communications Register

0/ $\overline{\text{DRDY}}$	RS2	RS1	RS0	R/ $\overline{\text{W}}$	CH2	CH1	CH0
-----------------------------	-----	-----	-----	--------------------------	-----	-----	-----

0/ $\overline{\text{DRDY}}$

For a write operation, a 0 must be written to this bit so that the write operation to the Communications Register actually takes place. If a 1 is written to this bit, the part will not clock on to subsequent bits in the register. It will stay at this bit location until a 0 is written to this bit. Once a 0 is written to this bit, the next 7 bits will be loaded to the Communications Register. For a read operation, this bit provides the status of the $\overline{\text{DRDY}}$ flag from the part. The status of this bit is the same as the $\overline{\text{DRDY}}$ output pin.

RS2-RS0

Register Selection Bits. RS2 is the MSB of the three selection bits. The three bits select to which one of eight on-chip registers the next read or write operation takes place as shown in Table VI along with the register size.

Table VI. Register Selection

RS2	RS1	RS0	Register	Register Size
0	0	0	Communications Register	8 Bits
0	0	1	Mode Register	8 Bits
0	1	0	Filter High Register	8 Bits
0	1	1	Filter Low Register	8 Bits
1	0	0	Test Register	8 Bits
1	0	1	Data Register	16 Bits or 24 Bits
1	1	0	Zero-Scale Calibration Register	24 Bits
1	1	1	Full-Scale Calibration Register	24 Bits

CH2–CH0 Channel Select. These three bits select a channel either for conversion or for access to calibration coefficients as outlined in Table VII. There are three pairs of calibration registers on the part. In fully differential mode, the part has three input channels so each channel has its own pair of calibration registers. In pseudo-differential mode, the AD7714 has five input channels with some of the input channel combinations sharing calibration registers. With CH2, CH1 and CH0 at a logic 1, the part looks at the AIN6 input internally shorted to itself. This can be used as a test method to evaluate the noise performance of the part with no external noise sources. In this mode, the AIN6 input should be connected to an external voltage within the allowable common-mode range for the part. The Power-On or RESET status of these bits is 1,0,0 selecting the differential pair AIN1 and AIN2.

Table VII. Channel Selection

CH2	CH1	CH0	AIN(+)	AIN(–)	Type	Calibration Register Pair
0	0	0	AIN1	AIN6	Pseudo Differential	Register Pair 0
0	0	1	AIN2	AIN6	Pseudo Differential	Register Pair 1
0	1	0	AIN3	AIN6	Pseudo Differential	Register Pair 2
0	1	1	AIN4	AIN6	Pseudo Differential	Register Pair 2
1	0	0	AIN1	AIN2	Fully Differential	Register Pair 0
1	0	1	AIN3	AIN4	Fully Differential	Register Pair 1
1	1	0	AIN5	AIN6	Fully Differential	Register Pair 2
1	1	1	AIN6	AIN6	Test Mode	Register Pair 2

Mode Register (RS2–RS0 = 0, 0, 1); Power On/Reset Status: 00 Hex

The Mode Register is an eight bit register from which data can either be read or to which data can be written. Table VIII outlines the bit designations for the Mode Register.

Table VIII. Mode Register

MD2	MD1	MD0	G2	G1	G0	BO	FSYNC
-----	-----	-----	----	----	----	----	-------

MD2	MD1	MD0	Operating Mode
0	0	0	Normal Mode; this is the normal mode of operation of the device whereby the device is performing normal conversions. This is the default condition of these bits after Power-On or RESET.
0	0	1	Self-Calibration; this activates self-calibration on the channel selected by CH2, CH1 and CH0 of the Communications Register. This is a one step calibration sequence and when complete the part returns to Normal Mode with MD2, MD1 and MD0 returning to 0, 0, 0. The $\overline{\text{DRDY}}$ output or bit goes high when calibration is initiated and returns low when this self-calibration is complete and a new valid word is available in the data register. The zero-scale calibration is performed at the selected gain on internally shorted (zeroed) inputs and the full-scale calibration is performed at the selected gain on an internally-generated V_{REF} /Selected Gain.
0	1	0	Zero-Scale System Calibration; this activates zero scale system calibration on the channel selected by CH2, CH1 and CH0 of the Communications Register. Calibration is performed at the selected gain on the input voltage provided at the analog input during this calibration sequence. This input voltage should remain stable for the duration of the calibration. The $\overline{\text{DRDY}}$ output or bit goes high when calibration is initiated and returns low when this zero-scale calibration is complete and a new valid word is available in the data register. At the end of the calibration, the part returns to Normal Mode with MD2, MD1 and MD0 returning to 0, 0, 0.
0	1	1	Full-Scale System Calibration; this activates full-scale system calibration on the selected input channel. Calibration is performed at the selected gain on the input voltage provided at the analog input during this calibration sequence. This input voltage should remain stable for the duration of the calibration. Once again, the $\overline{\text{DRDY}}$ output or bit goes high when calibration is initiated and returns low when this full-scale calibration is complete and a new valid word is available in the data register. At the end of the calibration, the part returns to Normal Mode with MD2, MD1 and MD0 returning to 0, 0, 0.

AD7714

MD2	MD1	MD0	Operating Mode (continued)																																				
1	0	0	System-Offset Calibration; this activates system-offset calibration on the channel selected by CH2, CH1 and CH0 of the Communications Register. This is a one step calibration sequence and when complete the part returns to Normal Mode with MD2, MD1 and MD0 returning to 0, 0, 0. The $\overline{\text{DRDY}}$ output or bit goes high when calibration is initiated and returns low when this system offset calibration is complete and a new valid word is available in the data register. For this calibration type, the zero-scale calibration is performed at the selected gain on the input voltage provided at the analog input during this calibration sequence. This input voltage should remain stable for the duration of the calibration. The full-scale calibration is performed at the selected gain on an internally generated V_{REF} /Selected Gain.																																				
1	0	1	Background Calibration; this activates background calibration on the channel selected by CH2, CH1 and CH0 of the Communications Register. If the background calibration mode is on, then the AD7714 provides continuous self-calibration of the shorted (zeroed) inputs. This calibration takes place as part of the conversion sequence, extending the conversion time and reducing the word rate by a factor of six. Its major advantage is that the user does not have to worry about recalibrating the offset of the device when there is a change in the ambient temperature or supplies. In this mode, the zero-scale calibration is performed at the selected gain on internally shorted (zeroed) inputs. The calibrations are interleaved with normal conversions and the calibration registers of the device are automatically updated. Because the background calibration does not perform full-scale calibrations, a self-calibration should be performed before placing the part in the background calibration mode.																																				
1	1	0	Zero-Scale Self-Calibration; this activates zero-scale self-calibration on the channel selected by CH2, CH1 and CH0 of the Communications Register. This zero-scale self-calibration is performed at the selected gain on internally shorted (zeroed) inputs. This is a one step calibration sequence and when complete the part returns to Normal Mode with MD2, MD1 and MD0 returning to 0, 0, 0. The $\overline{\text{DRDY}}$ output or bit goes high when calibration is initiated and returns low when this zero-scale self-calibration is complete and a new valid word is available in the data register.																																				
1	1	1	<p>Full-Scale Self-Calibration; this activates full-scale self-calibration on the channel selected by CH2, CH1 and CH0 of the Communications Register. This full-scale self-calibration is performed at the selected gain on an internally-generated V_{REF}/Selected Gain. This is a one step calibration sequence and when complete the part returns to Normal Mode with MD2, MD1 and MD0 returning to 0, 0, 0. The $\overline{\text{DRDY}}$ output or bit goes high when calibration is initiated and returns low when this full-scale self-calibration is complete and a new valid word is available in the data register.</p> <table> <tr> <th>G2</th><th>G1</th><th>G0</th><th>Gain Setting</th></tr> <tr><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>2</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>4</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>8</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>16</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>32</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>64</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>128</td></tr> </table>	G2	G1	G0	Gain Setting	0	0	0	1	0	0	1	2	0	1	0	4	0	1	1	8	1	0	0	16	1	0	1	32	1	1	0	64	1	1	1	128
G2	G1	G0	Gain Setting																																				
0	0	0	1																																				
0	0	1	2																																				
0	1	0	4																																				
0	1	1	8																																				
1	0	0	16																																				
1	0	1	32																																				
1	1	0	64																																				
1	1	1	128																																				
BO			Burnout Current. A 0 in this bit turns off the on-chip burnout currents. This is the default (Power-On or RESET) status of this bit. A 1 in this bit activates the burnout currents. When active, the burnout currents connect to the selected analog input pair, one to the AIN(+) input and one to the AIN(−) input.																																				
FSYNC			Filter Synchronization. When this bit is high, the nodes of the digital filter, the filter control logic and the calibration control logic are held in a reset state and the analog modulator is also held in its reset state. When this bit goes low, the modulator and filter start to process data and a valid word is available in $3 \times 1/(\text{output update rate})$, i.e., the settling time of the filter. This FSYNC bit does not affect the digital interface and does not reset the $\overline{\text{DRDY}}$ output if it is low.																																				

Filter Registers. Power On/Reset Status: Filter High Register: 01 Hex. Filter Low Register: 40 Hex.

There are two 8-bit Filter Registers on the AD7714 from which data can either be read or to which data can be written. Tables IX and X outline the bit designations for the Filter Registers.

Table IX. Filter High Register (RS2–RS0 = 0, 1, 0)

\overline{B}/U	WL	BST	ZERO	FS11	FS10	FS9	FS8	A Versions
\overline{B}/U	WL	BST	CLKDIS	FS11	FS10	FS9	FS8	Y Versions

Table X. Filter Low Register (RS2–RS0 = 0, 1, 1)

FS7	FS6	FS5	FS4	FS3	FS2	FS1	FS0	All Versions
-----	-----	-----	-----	-----	-----	-----	-----	--------------

\overline{B}/U	Bipolar/Unipolar Operation. A 0 in this bit selects Bipolar Operation. This is the default (Power-On or RESET) status of this bit. A 1 in this bit selects unipolar operation.
WL	Word Length. A 0 in this bit selects 16-bit word length when reading from the data register (i.e., \overline{DRDY} returns high after 16 serial clock cycles in the read operation). This is the default (Power-On or RESET) status of this bit. A 1 in this bit selects 24-bit word length.
BST	Current Boost. A 0 in this bit reduces the current taken by the analog front end. When the part is operated with $f_{CLK\ IN} = 1\text{ MHz}$ or at gains of 1 to 4 with $f_{CLK\ IN} = 2.4576\text{ MHz}$, this bit should be 0 to reduce the current drawn from AV_{DD} , although the device will operate just as well with this bit at a 1. When the AD7714 is operated at gains of 8 to 128 with $f_{CLK\ IN} = 2.4576\text{ MHz}$, this bit must be 1 to ensure correct operation of the device. The Power-On or RESET status of this bit is 0.
ZERO	To ensure correct operation of the A Versions of the part, a 0 must be written to this bit.
CLKDIS	Master Clock Disable Bit. A Logic 1 in this bit disables the master clock from appearing at the MCLKOUT pin. When disabled, the MCLKOUT pin is forced low. This feature allows the user the flexibility of using the MCLKOUT as a clock source for other devices in the system or for turning off the MCLKOUT as a power saving feature. When using an external master clock or the MCLKIN pin, the AD7714 continues to have internal clocks and will convert normally with its CLKDIS bit active. When using a crystal oscillator or ceramic resonator across the MCLK IN or MCLKOUT pins, the AD7714 clock is stopped and no conversions take place when the CLKDIS bit is active.
FS11–FS0	<p>Filter Selection. The on-chip digital filter provides a Sinc^3 (or $(\text{Sinx}/x)^3$) filter response. The 12 bits of data programmed into these bits determine the filter cut-off frequency, the position of the first notch of the filter and the data rate for the part. In association with the gain selection, it also determines the output noise (and hence the effective resolution) of the device.</p> <p>The first notch of the filter occurs at a frequency determined by the relationship:</p> $\text{filter first notch frequency} = (f_{CLK\ IN}/128)/\text{code}$ <p>where <i>code</i> is the decimal equivalent of the code in bits FS0 to FS11 and is in the range 19 to 4,000. With the nominal $f_{CLK\ IN}$ of 2.4576 MHz, this results in a first notch frequency range from 4.8 Hz to 1.01 kHz. To ensure correct operation of the AD7714, the value of the code loaded to these bits must be within this range. Failure to do this will result in unspecified operation of the device.</p> <p>Changing the filter notch frequency, as well as the selected gain, impacts resolution. Tables I through IV show the effect of the filter notch frequency and gain on the effective resolution of the AD7714. The output data rate (or effective conversion time) for the device is equal to the frequency selected for the first notch of the filter. For example, if the first notch of the filter is selected at 50 Hz then a new word is available at a 50 Hz rate or every 20 ms. If the first notch is at 1 kHz, a new word is available every 1 ms.</p> <p>The settling time of the filter to a full-scale step input change is worst case $4 \times 1/(\text{output data rate})$. For example, with the first filter notch at 50 Hz, the settling time of the filter to a full-scale step input change is 80 ms max. This settling time can be reduced to $3 \times 1/(\text{output data rate})$ by synchronizing the step input change to a reset of the digital filter. In other words, if the step input takes place with the $\overline{\text{SYNC}}$ input low or the FSYNC bit high, the settling time will be $3 \times 1/(\text{output data rate})$ from when $\overline{\text{SYNC}}$ returns high or FSYNC returns low. If a change of channel takes place, the settling time is $3 \times 1/(\text{output data rate})$ regardless of the $\overline{\text{SYNC}}$ or FSYNC status as the part issues an internal $\overline{\text{SYNC}}$ command when requested to change channels.</p> <p>The –3 dB frequency is determined by the programmed first notch frequency according to the relationship:</p> $\text{filter } -3\text{ dB frequency} = 0.262 \times \text{filter first notch frequency.}$

AD7714

Test Register (RS2-RS0 = 1, 0, 0)

The part contains a Test Register which is used in testing the device. The user is advised not to change the status of any of the bits in this register from the default (Power-On or RESET) status of all 0s as the part will be placed in one of its test modes and will not operate correctly. If the part enters one of its test modes, exercising $\overline{\text{RESET}}$ will exit the part from the mode. An alternative scheme for getting the part out of one of its test modes, is to reset the interface by writing 32 successive 1s to the part and then write all 0s to the Test Register.

Data Register (RS2-RS0 = 1, 0, 1)

The Data Register on the part is a read-only register which contains the most up-to-date conversion result from the AD7714. The register can be programmed to be either 16-bits or 24-bits wide, determined by the status of the WL bit of the Mode Register. If the Communications Register data sets up the part for a write operation to this register, a write operation must actually take place in order to return the part to where it is expecting a write operation to the Communications Register (the default state of the interface). However, the 16 or 24 bits of data written to the part will be ignored by the AD7714.

Zero-Scale Calibration Register (RS2-RS0 = 1, 1, 0); Power On/Reset Status: 1F4000 Hex

The AD7714 contains three zero-scale calibration registers, labelled Zero-Scale Calibration Register 0 to Zero Scale Calibration Register 2. The three registers are totally independent of each other such that in fully differential mode there is a zero-scale register for each of the input channels. Each of these registers is a 24-bit read/write register and, when writing to the registers, 24 bits must be written; otherwise no data will be transferred to the register. The register is used in conjunction with the associated full-scale calibration register to form a register pair. These register pairs are associated with input channel pairs as outlined in Table VII.

While the part is set up to allow access to these registers over the digital interface, the part itself no longer has access to the register coefficients to correctly scale the output data. As a result, there is a possibility that after accessing the calibration registers (either read or write operation) the first output data read from the part may contain incorrect data. In addition, a read or write operation to the calibration register should not be attempted while a calibration is in progress. These eventualities can be avoided by taking either the $\overline{\text{SYNC}}$ input low or the FSYNC bit of the Mode Register high before the calibration register operation and taking them either high or low respectively after the operation is complete.

Full-Scale Calibration Register (RS2-RS0 = 1, 1, 1); Power On/Reset Status: 5761AB Hex

The AD7714 contains three full-scale calibration registers, labelled Full-Scale Calibration Register 0 to Full-Scale Calibration Register 2. The three registers are totally independent of each other such that in fully differential mode there is a full-scale register for each of the input channels. Each of these registers is a 24-bit read/write register and, when writing to the registers, 24 bits must be written, otherwise no data will be transferred to the register. The register is used in conjunction with the associated zero-scale calibration register to form a register pair. These register pairs are associated with input channel pairs as outlined in Table VII.

While the part is set up to allow access to these registers over the digital interface, the part itself no longer has access to the coefficients to correctly scale the output data. As a result, there is a possibility that after accessing the calibration registers (either read or write operation) the first output data read from the part may contain incorrect data. In addition, a read or write operation to the calibration register should not be attempted while a calibration is in progress. These eventualities can be avoided by taking either the $\overline{\text{SYNC}}$ input low or the FSYNC bit of the Mode Register high before the calibration register operation and taking them either high or low respectively after the operation is complete.

CALIBRATION OPERATIONS

The AD7714 contains a number of calibration options as outlined previously. Table XI summarizes the calibration types, the operations involved and the duration of the operations. There are two methods of determining the end of calibration. The first is to monitor when $\overline{\text{DRDY}}$ returns low at the end of the sequence. $\overline{\text{DRDY}}$ not only indicates when the sequence is complete but also that the part has a valid new sample in its data register. This valid new sample is the result of a normal conversion which follows the calibration sequence. The second method of determining when calibration is complete is to monitor the MD2, MD1 and MD0 bits of the Mode Register. When these bits return to 0, 0, 0 following a calibration command, it indicates that the calibration sequence is complete. This method does not give any indication of there being a valid new result in the data register. However, it gives an earlier indication that calibration is complete than $\overline{\text{DRDY}}$. The time to when the Mode Bits (MD2, MD1 and MD0) return to 0, 0, 0 represents the duration of the calibration. The sequence to when $\overline{\text{DRDY}}$ goes low also includes a normal conversion and a pipeline delay, t_p ($2000 \times t_{\text{CLK IN}}$), to correctly scale the results of this first conversion. The time for both methods is given in the table.

Table XI. Calibration Operations

Calibration Type	MD2, MD1, MD0	Calibration Sequence	Duration to Mode Bits	Duration to $\overline{\text{DRDY}}$
Self Calibration	0, 0, 1	Internal ZS Cal @ Selected Gain + Internal FS Cal @ Selected Gain	$6 \times 1/\text{Output Rate}$	$9 \times 1/\text{Output Rate} + t_p$
ZS System Calibration	0, 1, 0	ZS Cal on AIN @ Selected Gain	$3 \times 1/\text{Output Rate}$	$4 \times 1/\text{Output Rate} + t_p$
FS System Calibration	0, 1, 1	FS Cal on AIN @ Selected Gain	$3 \times 1/\text{Output Rate}$	$4 \times 1/\text{Output Rate} + t_p$
System-Offset Calibration	1, 0, 0	ZS Cal on AIN @ Selected Gain + Internal FS Cal @ Selected Gain	$6 \times 1/\text{Output Rate}$	$9 \times 1/\text{Output Rate} + t_p$
Background Calibration	1, 0, 1	Internal ZS Cal @ Selected Gain + Normal Conversion	Bits Not Reset	$6 \times 1/\text{Output Rate}$
ZS Self Calibration	1, 1, 0	Internal ZS Cal @ Selected Gain	$3 \times 1/\text{Output Rate}$	$6 \times 1/\text{Output Rate} + t_p$
FS Self Calibration	1, 1, 1	Internal FS Cal @ Selected Gain	$3 \times 1/\text{Output Rate}$	$6 \times 1/\text{Output Rate} + t_p$

CIRCUIT DESCRIPTION

The AD7714 is a sigma-delta A/D converter with on-chip digital filtering, intended for the measurement of wide dynamic range, low frequency signals such as those in weigh-scale, pressure transducer, industrial control or process control applications. It contains a sigma-delta (or charge-balancing) ADC, a calibration microcontroller with on-chip static RAM, a clock oscillator, a digital filter and a bidirectional serial communications port. The part consumes only 500 μA of power supply current and features a standby mode which requires only 10 μA , making it ideal for battery-powered or loop-powered instruments. The part comes in two versions, the AD7714-5, which is specified for operation from a nominal +5 V analog supply (AV_{DD}), and the AD7714-3, which is specified for operation from a nominal +3.3 V analog supply. Both versions can be operated with a digital supply (DV_{DD}) voltage of either +3.3 V or +5 V. AD7714Y grade parts operate with a nominal AV_{DD} of 3 V or 5 V and can be operated with a digital supply voltage of either 3 V or 5 V.

The part contains three programmable-gain fully differential analog input channels that can be reconfigured as five pseudo-differential inputs. The gain range on all channels is from 1 to 128, allowing the part to accept unipolar signals of between 0 mV to +20 mV and 0 V to +2.5 V. In bipolar mode, the part handles genuine bipolar signals of ± 20 mV and quasi-bipolar signals up to ± 2.5 V when the reference input voltage equals +2.5 V. With a reference voltage of +1.25 V, the input ranges are from 0 mV to +10 mV to 0 V to +1.25 V in unipolar mode, while in bipolar mode, the part handles genuine bipolar signals of ± 10 mV and quasi-bipolar signals up to ± 1.25 V.

The part employs a sigma-delta conversion technique to realize up to 24 bits of no missing codes performance. The sigma-delta

modulator converts the sampled input signal into a digital pulse train whose duty cycle contains the digital information. The programmable gain function on the analog input is also incorporated in this sigma-delta modulator with the input sampling frequency of the modulator being modified to give the higher gains. A sinc^3 digital low-pass filter processes the output of the sigma-delta modulator and updates the output register at a rate determined by the first notch frequency of this filter. The output data can be read from the serial port randomly or periodically at any rate up to the output register update rate. The first notch of this digital filter, its -3 dB frequency and its output rate can be programmed via the filter high and filter low registers. With a master clock frequency of 2.4576 MHz, the programmable range for this first notch frequency and output rate is from 4.8 Hz to 1.01 kHz giving a programmable range for the -3 dB frequency of 1.26 Hz to 265 Hz.

The basic connection diagram for the part is shown in Figure 2. This shows both the AV_{DD} and DV_{DD} pins of the AD7714 being driven from the analog +3 V or +5 V supply. Some applications will have AV_{DD} and DV_{DD} driven from separate supplies. In the connection diagram shown, the AD7714's analog inputs are configured as three fully differential inputs. The part is set up for unbuffered mode on these analog inputs. An AD780, precision +2.5 V reference, provides the reference source for the part. On the digital side, the part is configured for three-wire operation with $\overline{\text{CS}}$ tied to DGND. A quartz crystal or ceramic resonator provides the master clock source for the part. It may be necessary to connect capacitors on the crystal or resonator to ensure that it does not oscillate at overtones of its fundamental operating frequency. The values of capacitors will vary depending on the manufacturer's specifications.

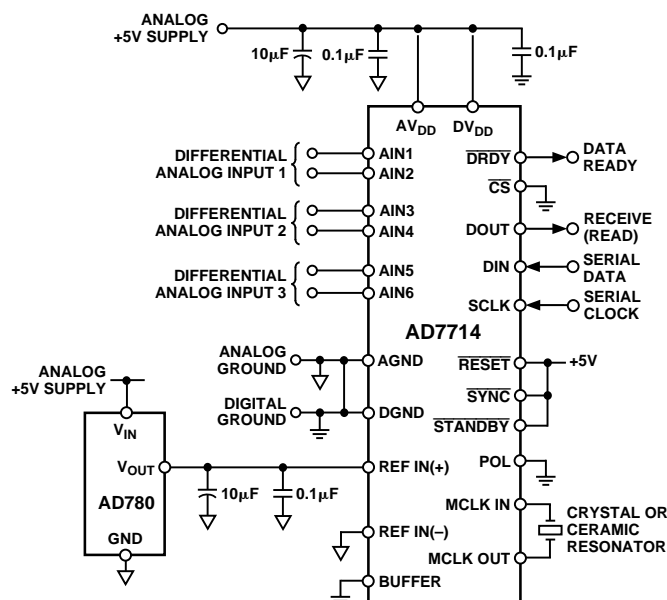


Figure 2. Basic Connection Diagram

Annexe C

Liste des composants utilisés

Nom de la pièce	Référence de la pièce	Lien du fabricant	U
Photodiodes	7082804	https://fr.rs-online.com	2
LED infrarouges	7104042	https://fr.rs-online.com	4
LED bleu	1732966	https://fr.rs-online.com	4
Amplificateur OPA322	6604324	https://fr.rs-online.com	1
ADC AD7714	523-8171	https://fr.rs-online.com	1
Aimant	7620985	https://fr.rs-online.com	2
Embouts cannelés	2275650	https://fr.rs-online.com	2
Diffuseur	43723	https://www.edmundoptics.fr	1

Bibliographie

- [1] Pierre CLARET et François LEPETIT-AIMON. *Projet BIMAQ*. 2021. URL : <https://github.com/FLepetitAimon/projet-multi>.
- [2] B. M. CONRAD et M. R. JOHNSON. « Mass absorption cross-section of flare-generated black carbon : Variability, predictive model, and implications ». In : *Carbon* 149 (août 2019). URL : <https://www.sciencedirect.com/science/article/pii/S0008622319304269>.
- [3] Cheng YU-HSIANG et Lin MENG-HSIEN. « Real-Time Performance of the microAeth® AE51 and the Effects of Aerosol Loading on Its Measurement Results at a Traffic Site ». In : *Aerosol and Air Quality Research* 13.6 (2013). URL : <https://aaqr.org/articles/aaqr-12-12-0a-0371>.
- [4] François LEPETIT-AIMON. *FLepetitAimon/CarbonEye*. 2021. URL : <https://github.com/FLepetitAimon/CarboEye>.
- [5] E. WEINGARTNER et al. « Absorption of light by soot particles : determination of the absorption coefficient by means of aethalometers ». In : *Aerosol Science* 34 (2003). URL : <https://www.sciencedirect.com/science/article/abs/pii/S0021850203003598>.