



厦门大学《计算机组成原理》课程试卷

软件学院 软件工程系 2017 年级 软件工程 专业

主考教师：曾文华 高星

试卷类型：(B 卷)

一、写出下列英文缩写对应中英文全称（共 5 分，每题 1 分）

- 1、CU
- 2、MAR
- 3、ACC
- 4、IR
- 5、MIPS

二、概念解释（共 10 分，每题 2 分）

- 1、周期窃取
- 2、程序访问的局部性原理
- 3、DMA
- 4、流水线技术
- 5、中断向量表

三、简答题（共 40 分，每题 4 分）

- 1、冯·诺依曼计算机的特点是什么？
- 2、指令和数据都存于存储器中，计算机如何区分它们？
- 3、为什么要设置总线判优控制？常见的集中式总线控制有几种？各有何特点？哪种方式响应时间最快？哪种方式对电路故障最敏感？
- 4、说明存取周期和存取时间的区别。
- 5、说明中断向量地址和入口地址的区别和联系。
- 6、讨论若 $[x]_{\text{补}} > [y]_{\text{补}}$ ，是否有 $x > y$ ？
- 7、什么是指令周期？指令周期是否有一个固定值？为什么？
- 8、能不能说机器的主频越快，机器的速度就越快，为什么？
- 9、能否说水平型微指令就是直接编码的微指令，为什么？
- 10、CPU 对 DMA 请求和中断请求的响应时间是否一样？为什么？

四、问答题（共 24 分，每题 8 分）

- 1、设某计算机的 CPU 主频为 8Mhz，每个机器周期平均含 2 个时钟周期，每条指令的指令周期平均含 2.5 个机器周期，试问该机的平均指令执行速度为多少 MIPS？若 CPU 主频不变，但每个机器周期平均含 4 个时钟周期，每条指令周期平均有 5 个机器周期，则该机的平均指令执行速度为多少 MIPS？由此可得出什么结论？
- 2、设某机有 4 个中断源 1, 2, 3, 4，其硬件排队优先次序按 1→2→3→4 降序排列，各中断源的服务程序中所对应的屏蔽字如下表：

中断源	1	屏蔽字 2	3	4
1	1	1	0	1
2	0	1	0	0
3	1	1	1	1
4	0	1	0	1

- (1) 给出上述 4 个中断源的中断处理次序
 (2) 若 4 个中断源同时有中断请求，画出 CPU 执行程序的轨迹。
- 3、某机的微指令格式中，共有 8 个控制字段，每个字段可分别激活 5，8，3，16，1，7，25，4 种控制信号。分别采用直接编码和字段直接编码方式设计微指令的操作控制字段，并说明两种方式的微操作控制字段各取几位。

五、设计题（共 21 分，第 1 题 10 分，第 2 题 11 分）

- 1、设 CPU 有 16 根地址线、8 根数据线，并用 MREQ 作为访存控制信号（低电平有效），用 WR 作为读/写控制信号（高电平为读，低电平为写）。现有下列存储芯片：1K × 4 位 RAM、4K × 8 位 RAM、8K × 8 位 RAM、2K × 8 位 ROM、4K × 8 位 ROM、8K × 8 位 ROM 以及 74138 译码器和各种门电路，如图 4.36 所示。画出 CPU 与存储器的连接图，要求如下：

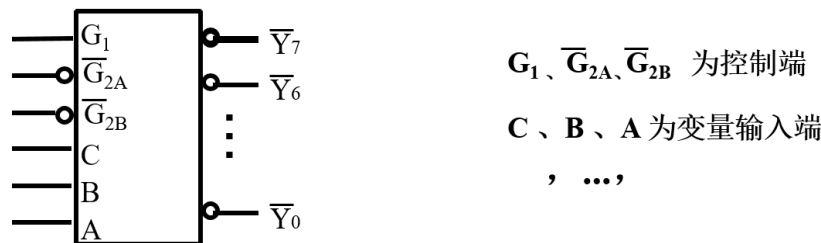
① 主存地址空间分配：（4 分）

6000H~67FFH 为系统程序区

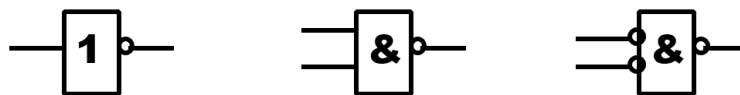
6800H ~6BFFH 为用户程序区

② 合理选用上述存储芯片，说明各选几片（3 分）

③ 详细画出存储芯片的片选逻辑图（3 分）



74138 译码器



- 2、按序写出下列程序所需的全部微操作命令及节拍安排。（微操作命令和节拍安排各 5 分）

指令地址	指令
300	LDA 306
301	ADD 307
302	BAN 304
303	STA 305
304	STP

