## PA PA NATIONAL PROPERTY OF THE PARTY OF THE

## 厦门大学《计算机组成原理》课程期中试卷

信息学院 软件工程系 2020 级 软件工程专业

主考教师:曾文华 张海英 考试时间: 2022. 4.17

一、 选择题(请从 A、B、C、D 中选择唯一的一个正确答案,15 小题,每小题 2 分,共 30 分;在答题纸填写答案时请写上每小题的对应编号)

1. 机器数 10100011 分别进行逻辑左移、逻辑右移、算术左移、算术右移,其结果为:

A.	01000110	01010001	01000110	11010001
В.	01000110	01010001	01000110	01010001
C.	01000110	01010001	11000110	11010001
D.	01000110	11010001	01000110	11010001

2. 某计算机的主频为 3.5GHz, 其指令分为 5 类, 各类指令在基准程序中所占的比例及 CPI 如表 1 所示。

请问该计算机的 MIPS 是:

A. 500

**B. 1000** 

C. 1500

D. 2000

所占比例	СРІ
30	2
10	6
20	4
	30 10

表1 各类指令的比例及CPI

3. 用海明码对长度为 32 位的数据进行检错和纠错时,若能纠正一位错,则检验位数至少为:

- A. 2
- B. 4
- C. 6
- D. 8

4. 假设有如下的 C 语言语句:

unsigned char uc=254;

char c=uc;

unsigned short int i=c;

请问,执行上述语句后,i的值是:

- A. 254
- B. 2
- C. 65534
- D. 65024

5. 设有某动态 RAM 芯片,容量为 64Kx1 位,除电源线、接地线和刷新线外,该芯片的最小引脚数量是:

- A. 17 根
- B. 19 根
- C. 11 根
- D. 9 根

6. 对于 32KB 容量的存储器, 若按 16 位字编址, 其地址寄存器、数据寄存器的位数分别是:

- A. 地址寄存器为14位、数据寄存器为8位
- B. 地址寄存器为 14 位、数据寄存器为 16 位
- C. 地址寄存器为15位、数据寄存器为8位
- D. 地址寄存器为 15 位、数据寄存器为 16 位
- 7. 下列关于冯·诺依曼计算机基本思想的叙述中,正确的是:
  - A. 计算机由运算器、存储器和输入输出设备构成
  - B. 指令和数据分别存放在两个不同的存储器中
  - C. 采用存储程序和程序控制的思想
  - D. 指令和数据在形式上是不一样的
- 8. 下列关于浮点加减运算的叙述中,正确的是:
  - A. 尾数溢出时结果一定溢出
  - B. 浮点数的精度取决于阶码的长度
  - c. 右规或尾数舍入不会引起阶码上溢
  - D. 浮点数的精度取决于尾数的长度
- 9. 下列关于原码一位乘法的叙述中,错误的是:
  - A. 符号位不参与运算, 需要单独计算符号位
  - B. 运算中的乘数是 y 的绝对值 | y |
  - C. 根据乘数末位 yn 的值,决定是执行+0、还是+|x|的操作
  - D. 两个 n 位数的原码一位乘法运算,需要进行 n 次加法和 n 次左移操作
- 10. 下列关于原码不恢复余数法的叙述中,错误的是:
  - A. 商的符号 = 被除数的符号 ⊕ 除数的符号
  - B. 余数为正时,商1,余数左移1位,减去除数
  - C. 余数为负时, 商 O, 余数左移 1 位, 加上除数
  - D. 余数的符号与被除数的符号相同
- 11. 下列存储器中断电不丢失信息的是:
  - A. SDRAM
  - B. SRAM
  - C. DRAM
  - D. Flash
- 12. 下列关于 DRAM 存储器的叙述中,错误的是:
  - A. DRAM 的读操作不会破坏原有数据
  - B. DRAM 需要定期进行刷新 (通常每隔 2ms 刷新一次)
  - C. DRAM 芯片没有片选信号(-CS)
  - D. 1MB 容量的 DRAM, 其地址线为 10 根
- 13. 下列关于只读存储器的叙述中,错误的是:
  - A. 新购买的 Mask ROM 中,什么内容也没有
  - B. EPROM 芯片在电路板上使用时,其石英玻璃窗口需要用黑色不干胶纸盖住,以防止遭到阳光直射
  - C. EEPROM 可以进行在线的编程

- D. 闪存(Flash)的原理与 EEPROM 相似
- 14. 下列关于 cache 的叙述中,错误的是:
  - A. cache 的引入是为了解决 CPU 访存的速度问题
  - B. 直接相联映射方式也需要替换算法
  - C. 写入策略采用写回法时,当 CPU 写 cache 时,不需要同时写入主存
  - D. cache 中的相联存储器是按内容进行访问的存储器
- 15. 下列关于 cache 地址映射方式的叙述中,错误的是:
  - A. 直接相联映射方式, 命中率最低
  - B. 全相联映射方式, 命中率最高
  - C. 组相联映射方式, cache 只要有空行, 就不会引起冲突(即不需要进行替换)
  - D.1 路组相联映射方式就是直接相联映射方式

## 二、辨析题(每小题 5 分, 共 20 分)

- 请从存储原理、集成度、速度等角度比较 SRAM 与 DRAM 的异同,并分析原因。
- 2. 请辨析页式虚拟存储器中快表(TLB)与慢表(页表)的异同。
- 3. 设机器字长 32 位,请从存储空间以及存取时间比较图 1 中(a)(b) 两种不同数据存放方式的优劣。其中 i、k、x、c、j 分别对应 C 语言中的整型、短整型、双精度、字符类型以及短整型数据类型。



图 1.内存中数据的不同存放方式

4. 请解释组相联地址映射方式与全相联地址映射方式、直接相联地址映射方式的联系与区别。

## 三、 综合题(5小题,共50分)

- 1. (12分)图 2 为补码一位乘法的逻辑框图,结合图 2,请回答下列问题:
  - (1)  $C_{in}$  为加法器的外来进位,默认为  $O_{in}$  可见  $O_{in}$  中将 $O_{in}$  中将 $O_{in}$  的输入,其不同的组合( $O_{in}$   $O_{in}$   $O_{in}$   $O_{in}$   $O_{in}$  是如何与  $O_{in}$  保持一致性,从而满足补码一位乘的要求。
  - (2) 请结合补码一位乘的工作原理解释多路选择器 MUX 的作用。
  - (3) 图 2 中的补码一位乘为何采用算术右移?

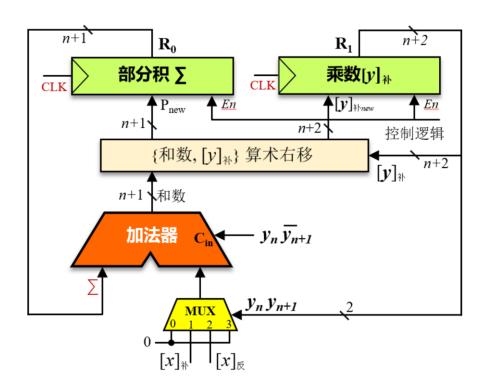


图 2. 补码一位乘的逻辑框图

- 2. (8分)设浮点数长度为 16 位,其中阶码 6 位(含 1 位符号位)、尾数 10 位(含 1 位符号位),阶码 用移码表示、尾数用补码表示,请采用浮点加减法运算完成以下两个十进制数的运算: 6.25 12.25。
- 3. (8分)某页式虚拟存储器共8页,每页为1KB,主存容量为4KB,页表如表2所示。

 虚页号
 0
 1
 2
 3
 4
 5
 6
 7

 实页号
 3
 2
 1
 2
 3
 1
 0
 0

 装入位
 1
 1
 0
 0
 1
 0
 1
 0

表2. 虚拟存储器的页表

- (1) 请给出虚地址和实地址的地址格式及各位的长度。
- (2) 失效的页有哪几页?
- (3) 虚地址 1023、4096、8000(均为十进制)的实地址分别是多少?
- 4. (12分)虚拟存储器访问操作流程如图 3 所示,结合图 3,请回答下述问题:
  - (1) 请解释 TLB 命中、cache 命中以及页命中的具体含义。
  - (2) 什么情况下需要访问主存页表?

- (3) 是否存在 TLB 缺失,但是页命中、cache 也命中的情况?为什么?
- (4) 缺页时进行的处理与 cache 缺失时的处理有何异同?

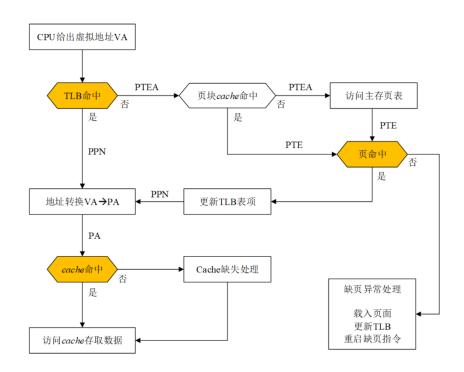


图 3 虚拟存储器访问操作流程

5. (10 分)汉字的区位码为 14 位(区号 7 位、位号 7 位),采用 16x16 点阵显示汉字,即显示一个汉字需要 256 位二进制数(16x16=256),因此可以用一个地址长度为 14 位、数据宽度为 256 位的 ROM 存储器存放汉字的点阵码,即 ROM 存储器的容量为 16Kx256 位(214=16K)。但是 Logisim 中存储器的数据宽度最大值为 32 位,因此需要进行存储器的扩展。现要求使用 4 片 4Kx32 位 ROM、7 片 16Kx32位 ROM,扩展成容量为 16Kx256 位的 ROM 存储器,请画出该存储器扩展电路(该存储器扩展电路的输入为 14 位地址 A,输出为 8 个 32 位数据 D0~D7)。

注: ROM 芯片除了地址线、数据线外,还有片选信号(SEL,低电平有效)。同学们可以在白纸上画图,然后拍照后,贴到答卷的 Word 文档中。