**计算机组成原理 第八次作业**

**22920212204392 黄勖**

**8.2简要回答下列问题。**

**(1)计算机系统为什么采用总线结构？**

答：计算机系统采用总线结构是为了实现各个组件之间的通信和数据传输。总线是一组并行传输的电子信号线，连接了计算机系统中的各个组件，包括中央处理器（CPU）、内存、输入输出设备等。

以下是采用总线结构的一些原因：

1. 简化设计：总线结构提供了一种简单而灵活的方式来连接不同的组件。它允许多个设备通过共享相同的通信线路进行通信，而无需为每个设备提供独立的连接。这样可以降低系统的复杂性和成本。
2. 提高扩展性：总线结构使得系统的扩展更加容易。通过添加新的设备或模块，并将其连接到总线上，可以扩展计算机系统的功能和性能。这样可以方便地进行硬件升级和扩展，而无需对整个系统进行大规模的修改。
3. 实现并行传输：总线结构允许多个设备同时进行数据传输。在总线上，数据可以同时在不同的设备之间传递，提高了系统的吞吐量和效率。
4. 管理资源共享：通过总线结构，不同的设备可以共享系统资源，例如内存和外部设备。这种资源共享使得多个设备能够高效地访问和共享数据，提高了系统的整体性能和效率。

总线结构在计算机系统中发挥着重要的作用，它提供了一种有效的方式来管理和组织各个组件之间的通信和数据传输，同时也为系统的扩展和升级提供了便利。

**(2)比较单总线、双总线、三总线结构的性能特点。**

答：

1. 单总线结构：
   * 性能特点：单总线结构只有一条总线用于连接所有的设备和组件。这意味着所有的数据传输都要通过同一条总线进行，导致设备之间的通信发生冲突，降低了系统的吞吐量和效率。同时，当多个设备同时请求总线时，会引发总线争用问题，导致一些设备的请求延迟或丢失。
   * 优点：单总线结构简单、成本低，并且适用于较小规模的计算机系统。
   * 缺点：性能较差，容易发生冲突和争用问题，难以满足高性能和大规模的计算需求。
2. 双总线结构：
   * 性能特点：双总线结构使用两条独立的总线，分别用于数据传输和地址传输。数据总线用于传输数据，地址总线用于传输设备的地址信息。这样可以实现数据和地址的并行传输，提高了系统的吞吐量和效率。双总线结构也能够解决单总线结构中的冲突和争用问题。
   * 优点：比单总线结构性能更好，提高了系统的吞吐量和效率。适用于中等规模的计算机系统。
   * 缺点：双总线结构相对于单总线结构来说稍复杂，需要更多的总线线路和硬件支持。
3. 三总线结构：
   * 性能特点：三总线结构使用三条独立的总线，分别用于数据传输、地址传输和控制传输。控制总线用于传输控制信号和命令，用于控制设备的操作。这样可以进一步提高系统的并行性和吞吐量，同时还能提供更高的灵活性和控制能力。
   * 优点：三总线结构相比单总线和双总线结构更高效、更灵活，并且适用于大规模的高性能计算机系统。它能够支持更多的设备和更复杂的操作。
   * 缺点：相对于单总线和双总线结构来说，三总线结构更加复杂，需要更多的硬件资源和设计成本。

**(3)总线的信息传送方式有哪几种？各有什么特点？**

答：

**并行传送**：是指一个信息的所有位同时传送,每位都有各自的传输线,互不干扰,一次传送整个信息。一个信息有多少位,就需要多少条传输线。并行传送一般采用电位传输法,位的次序由传输线排列而定。并行传送的优点是传送速度快;缺点是线数多,成本高,传输距离较长时会产生时钟偏移问题。因此其只适合近距离传输,计算机中系统总线普遍采用并行传输方式。当传输频率过高时还会引起线间串扰问题,存在高频障碍,因此现代总线逐渐向高频串行总线发展,发展出 PCle 、 SATA 等高速串行总线。

**串行传送**：是指将数据逐位按顺序以脉冲方式传送，一次只能传送一个比特位的数据，串行传达只需要一条传输线（差分方式需要两条）。串行传送成本低且传输距离远，最远可达几干米，同等频率下比并行方式的传输速率低。

**并串行传送：**将被传送信息分成若干组，组内采用并行传送，组间采用串行传送。它是对传送进度与传输线数进行折中的一种传送方式。

**分时传送：**有两种含义：一是采用总线复用技术，在某个传输线上既传送地址信息，又传送数据信息，其目的是减少线缆数目，为此必须划分时间片，以便在不同的时段分别完成传送地址和传送数据的任务；二是指共享总线的部件分时使用总线，总线资源是系统的公共资源，挂在总线上的部件可以有很多，但同一个时刻总线使用权只能由一个主设备控制，当多个部件要求使用总线时，只能由总线控制器按时间片分时提供服务。

**(4)集中式总线控制方式下,确定总线使用权优先级的方法有哪几种？它们各有什么特点？**

答：

**链式查询方式：**优点是结构简单、控制线少、扩充容易；缺点是各设备优先级固定，设备离总线控制器越近优先级越高，当优先级高的设备频繁请求使用总线时，会使优先级较低的设备长期不能使用总线，这种现象又称饥饿现象。采用链式査询方式， BG 信号每向后传递一次就需要一个时钟周期，仲裁速度慢。另外链式查询方式还存在单点故障，一旦某个设备接口的链路出现故障，则该设备之后的所有设备都不能正常工作。

**计数器定时査询方式：**可以灵活地调整设备优先级，能有效避免发生单点故障，但控制起来较复杂，所有设备都需要增加复杂的地址识别逻辑，还需要更多的控制信号线，具体数目为2+[ log2n ]，其中 n 是设备的数目。它同样一个时钟周期只能计数一次，所以其响应速度和链式查询方式一样慢。

**独立请求方式：**优先级策略最为灵活，既可以采用固定的优先级，也可以采用公平的循环菊花链算法，还可以采用 FIFO 、 LRU 等动态优先级算法；另外总线许可信号不再需要逐个地对设备进行串行查询，其属于并行仲裁，响应时间最快。但独立请求方式的总线控制器最为复杂，且所需控制线数最多，共需要2n+1根。由于控制总线信号线数目也是有限的，为平衡成本和性能，在一些总线中还使用了分组链式的仲裁方式。

**(5)什么是突发传输模式？采用突发传输模式有什么优点？**

答：突发传输模式：只需给出数据块的起始地址，然后逐个地读出或写入数据块中的每一个字即可。

优点：在突发传输模式下，多个数据单元当做一个单元(相当一个数据块)来传送，从而提高了传输效率。突发方式将整个信道专用于传送一个源节点的数据。具有突发方式功能的设备常常为成组方式操作提供最大吞吐率。

**(6)影响总线性能的因素有哪些？**

答：①总线宽度；②总线时钟频率；③总线传输周期；④单时钟传输次数；⑤总线带宽；⑥总线负载能力。

**(7)总线结构和交换结构相比,有哪些优势和劣势？**

答：优势：布线要求简单；扩充容易，端用户失效、增删不影响全网工作。

缺势：传输速度慢，一次仅能一个端用户发送数据；媒体访问获取机制较复杂；网络可靠性差，维护难，任意一节点出现问题会导致整个网瘫痪。

8.3单选题(考研真题)。

**(1)[2011]在系统总线的数据线上,不可能传输的是 C**

**A. 指令 B．操作数 C.握手(应答)信号 D ．中断类型号**

分析：数据总线传输的数据可以是真正的数据，也可以是指令代码或状态信息。握手（应答）信号属于控制信号，在通信总线上传输。

**(2)[2014]一次总线事务中,主设备只需给出一个首地址,从设备就能从首地址开始的若于连续单元读出或写入多个数据,这种总线事务方式称为C**

**A ．并行传输 B ．串行传输 C.突发传输 D ．同步传输**

A.并行传输：在传输中有多个数据位同时在设备之间进行的传输。

B.串行传输：指数据的二进制代码在一条物理信道上以位为单位按时间顺序逐位传输的方式。

C.猝发（突发）传输：在一个总线周期中，可以传输多个存储地址连续的数据，即一次传输一个地址和一批地址连续的数据。

D.同步传输：指传输过程由统一的时钟控制。

**(3)[2009]假设某系统总线在一个总线周期中并行传输4字节信息,一个总线周期占用两个时钟周期，总线时钟频率为10MHz,则总线带宽是B**

**A.10MB/ s B. 20MB/s C . 40MB/ s D. 80MB/ s**

分析：总线时钟频率为10MHz，所以1个时钟周期的时间T=1/10MHZ=0.1us。一个总线周期占用两个时钟周期，所以一个总线周期的时间=0.1us×2=0.2us。每个总线周期并行传输4字节信息，故总线带宽=总线宽度/总线周期=4B/(2\*1/10MHz)=20MB/s

**(4)[2012]某同步总线的时钟频率为100MHz,宽度为32位,地址／数据线复用,每传输一个地址或数据占用一个时钟周期。若该总线支持突发(猝发)传输方式,则一次“主存写”总线事务传输128位数据所需要的时间至少是C**

**A.20ns B.40ns C .50ns D.8ns**

分析：总线时钟频率为100MHz，所以一个时钟周期的时间T=1/100MHz= 10us。每传输一个数据即32位数据占用一个时钟周期，且用猝发方式传输，所以传送128位数据需要128/32=4个时钟周期，寻找地址需要一个时钟周期， 因此一共需要4+1=5个时钟周期， 所以所需要的时间至少=5×10ns=50ns。

**(5)[2014]某同步总线采用数据线和地址线复用方式,其中地址／数据线有32条,总线时钟频率为66MHz,每个时钟周期传送两次数据(上跳沿和下跳沿名传送一次数据),该总线的最大数据传输速率(总线带宽)是C**

**A.132 MB/s B.264 MB/s C.528 MB/s D.1056 MB / s**

分析：数据线有32根，所以一次可传输32位的数据即4字节的数据（32/4=8），时钟频率为66MHz，所以一秒内有66M个时钟周期，每个时钟周期传送两次数据，所以一秒内传送2\* 66M=132M次数据。每次可传输4字节的数据，则总线带宽=总线时钟频率\*单时钟传输次数\*总线宽度=66MHz\*2\*4B=528MB/s

**(6)[2015]下列有关总线定时的叙述中,错误的是C**

**A．异步通信方式中,全互锁方式最慢**

**B．异步通信方式中,非互锁方式的可靠性最差**

**C. 同步通信方式中,同步时钟信号可由多设备提供**

**D．半同步通信方式中,握手信号的采样由同步时钟控制**

分析：C.同步通信方式中，同步时钟信号由系统同一提供。

**(7)[2016]下列关于总线设计的叙述中,错误的是A**

**A ．并行总线传输比串行总线传输速度快**

**B ．采用信号线复用技术可以减少信号线数量**

**C.采用突发传输方式可提高总线数据传输速率**

**D ．采用分离事务通信方式可提高总线利用率**

分析：为了保证并行传输正常进行总线的工作频率不能过高，而串行总线可以通过不断提高工作频率提高传输速度，最终超过并行总线。

**(8)[2018]下列选项中,可提高同步总线数据传输速率的是B**

**Ⅰ.增加总线宽度 Ⅱ. 提高总线工作频率 Ⅲ. 支持突发传输 Ⅳ.采用地址／数据线复用方式**

**A. 仅Ⅰ、Ⅱ B. 仅Ⅰ、Ⅱ、Ⅲ C.仅 Ⅲ、Ⅳ D. Ⅰ、Ⅱ、Ⅲ和Ⅳ**

分析：同步总线数据传输速率=总线宽度\*总线时钟频率\*单时钟传输次数

I II 很明显，可以提高。

III 突发传输一般表示的是两个设备之间进行数据传送的一种模式，也可将其称为突发模式下的数据传输。而突发（Burst）是指在同一行中相邻的存储单元连续进行数据传输的方式，连续传输的周期数就是突发长度（Burst Lengths，简称BL）。在突发传输模式下，多个数据单元当做一个单元（相当一个数据块）来传送，从而提高了传输效率。

IV 地址数据线复用并非提高而是降低，因为同一时间要同时传地址和数据过去，等价的数据传输效率就低了。

**(9)[2013]下列选项中,用于设备和设备控制器(I/O 接口)之间互连的接口标准是B**

**A. PCI B. USB C. AGP D. PCI - Express**

A.PCI：外部设备互连总线。

B.USB：设备和设备控制器互连接口标准。

C.AGP：加速图形接口 。

D.PCI-Express：最新总线和接口标准。

**8.4假设一个同步总线的时钟频率为100MHz,总线带宽为32位,每个时钟周期传输一个数据,该总线的最大数据传输速率为多少？若要将总线带宽提高一倍,有哪几种可行方案？**

答：最大数据传输速率=总线宽度\*总线时钟频率\*单时钟传输次数=4B\*100MHz\*1=400MB/s

总线时钟频率提高1倍或总线宽度改为64位或单时钟传输次数提高至2次。

**8.5采用异步通信方式传送 ASCII 时,若数据位为8位,校验位为1位,停止位为1位,当波特率为4800bit/s时,字符传送的速率是多少？每个数据位的时间长度是多少？数据位的传送速率是多少？**

答：

字符传送的速率=4800bit/s/10bit=480字符/s

数据位的时间长度=1B/480B/s/8bit=0.00026s

数据位的传送速率=8bit\*4800bit/s/10bit=3840bit/s

**8.8 某16位地址/数据复用的同步总线中,总线时钟频速率为8MHz,每个总线事务只传输一个数据,需要4个时钟周期。该总线的可寻址空间、数据传输速率各是多少？**

答：

可寻址空间=2^16=64K

总线带宽=2B

数据传输速率=2B/(4\*1/8MHz)=4MB/s

**8.9 某32位同步总线中,总线时钟信号的频率为50MHz,总线事务支持突发传输模式,每个时钟周期可以传送一个地址或数据。存储器读总线事务的时序为地址阶段(1个时钟周期)、等待阶段(3个时钟周期)、8个数据阶段(8个时钟周期);存储器写总线事务的时序为地址阶段(1个时钟周期)、等待阶段(两个时钟周期)、8个数据阶段(8个时钟周期)、恢复阶段(两个时钟周期)。通过总线读存储器、写存储器的数据传输速率分别是多少？**

答：

时钟周期的时间T=1/50MHz=0.02us

一个读事务：时间=1+3+8=12T=12\*0.02us=0.24us，传输数据大小为32位=4B，

所以**读存储器数据传输速率=4B/0.24us=16.67MB/s**

一个写事务：时间=1+2+8+2=13T=13\*0.02us=0.26us，传输数据大小为32位=4B，

所以**写存储器数据传输速率=4B/0.26us=15.38MB/s**

**8.10 某64位同步总线支持突发传输模式,每个时钟周期可以传送一个地址或数据,总线周期由1个时钟周期的地址阶段、若干个数据阶段组成。若存储器每存取一个数据需要两个时钟周期,突发长度小于等于4。请计算在下列两种情况下,总线和存储器能提供的数据传输速率各是多少。**

**(1)每个总线事务传输32位数据。**

**(2)每个总线事务包含4个数据期。**

答：时钟频率为f，所以时钟周期的时间T=1/f

（1）①总线用1个时钟周期传输32位数据，即数据阶段是1个时钟周期。又因为地址阶段是1个时钟周期，所以总线时间=1+1=2T=2/f。传输数据大小是32bit，所以**总线能提供的数据传输速率=32bit/(2/f)=16fbps**。

②存储器传输32位数据即存取一个数据，需要2个时钟周期，即数据阶段是1个时钟周期。又因为地址阶段是1个时钟周期，所以存储器时间=1+2=3T=3/f。**传输数据大小是32bit，所以存储器能提供的数据传输速率=32bit/(3/f)=10.67fbps**。

（2）①4个数据期即传输4个数据。总线每个时钟周期传送1个数据，所以总线需要4个时钟周期传输4个数据，即数据阶段是4个时钟周期。又因为地址阶段是1个时钟周期，所以总线时间=1+4=5T=5/f。传输4个数据，所以传输数据大小是64bit\*4=256bit，所以**总线能提供的数据传输速率=256bit/(5/f)=51.2fbps**。

②4个数据期即传输4个数据。存储器存取一个数据需要2个时钟周期，所以存储器需要4\*2=8个时钟周期传输4个数据，即数据阶段是8个时钟周期。又因为地址阶段是1个时钟周期，所以存储器时间=1+8=9T=9/f。传输4个数据，所以传输数据大小是64bit\*4=256bit，所以**存储器能提供的数据传输速率=256bit/(9/f)=28.4fbps**。