

18/12/2020

## Resistori non lineari

$V = f(i)$  dove  $f$  è non lineare

$$\text{per cui } f(l_1 + l_2) = f(l_1) + f(l_2)$$

Non posso usare le matrici

## Diodo

$i = g(V)$  non lineare

$$i = I_o [e^{\frac{V}{V_t}} - 1] \rightarrow \text{dove } V_t \text{ è la tensione di soglie (0.6 V)}$$

$\rightarrow I_o$  è la corrente inversa di saturazione ( $\approx nA$ )

## MODELLO TEORICO

- per  $V=0 \Rightarrow i=0$
- per  $V>0 \Rightarrow e^{\frac{V}{V_t}} > 0 \Rightarrow 0 < i < 1$
- per  $V \rightarrow \infty \Rightarrow e^x \text{ con } x > 0 \text{ ossia } \frac{V}{V_t} \Rightarrow e^{\frac{V}{V_t}} = \infty \Rightarrow [e^{\frac{V}{V_t}} - 1] \rightarrow \infty \Rightarrow I_o \cdot [1] = -I_o$

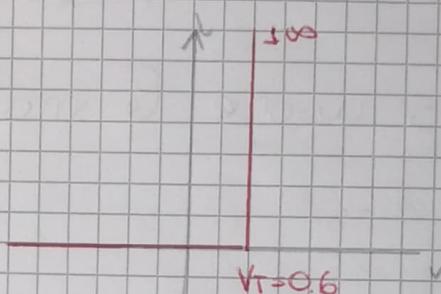
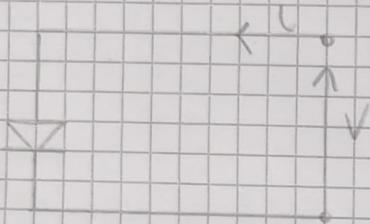
Se muesto la tensione, muesto anche la corrente, che usueltamente posson nel diodo, con questo verso, con intensità di pochi nano Ampeere

Essendo i nano ampeere trascurabili su uno linea allora posso dire che a tensione invertito la corrente non circola

Per  $V_{D0}$  ho una polarizzazione diretta

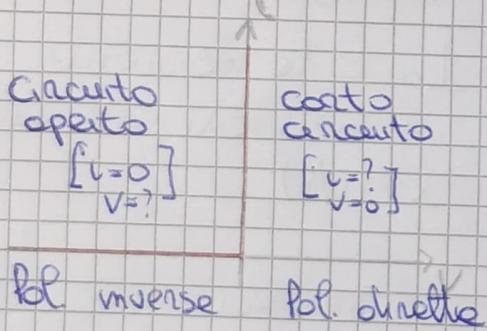
Per  $V_{L0}$  ho una polarizzazione inversa

Posso approssimare questo modello con  
diodo ideale



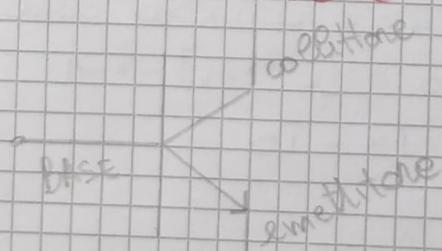
Posso considerare nulla i fini in  
dove poi scrizzo fino a +∞

modello ideale



approssimo  $V_T \approx 0$  e considero  
la porta prme a corrente nulla

Transistor (tryp)

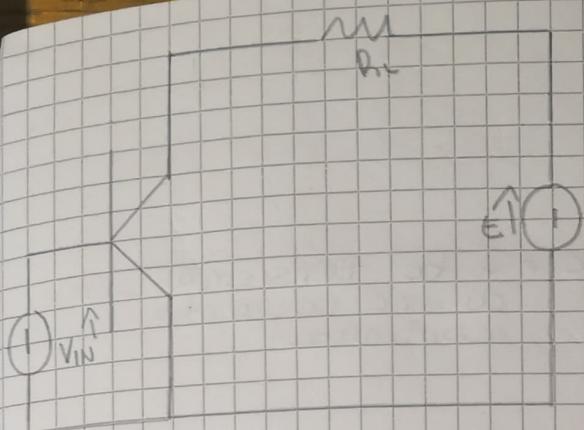


transistor bipolare

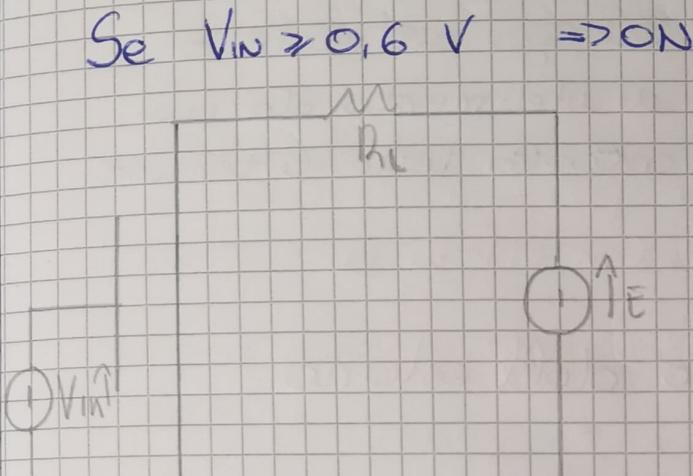
Interruttore pilotato

Zone interdizione (OFF)

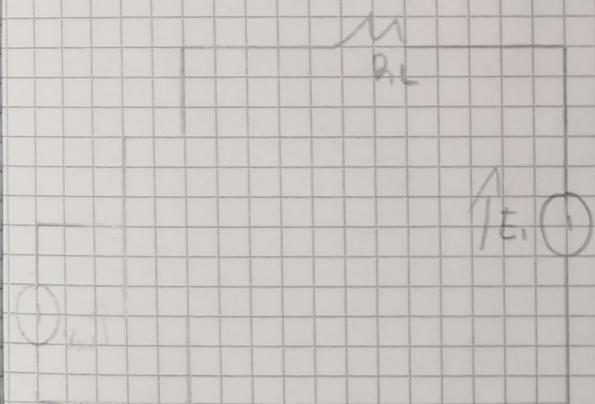
Zone saturazione (ON)



Se  $V_{IN} > 0.6$  V  $\Rightarrow$  ON

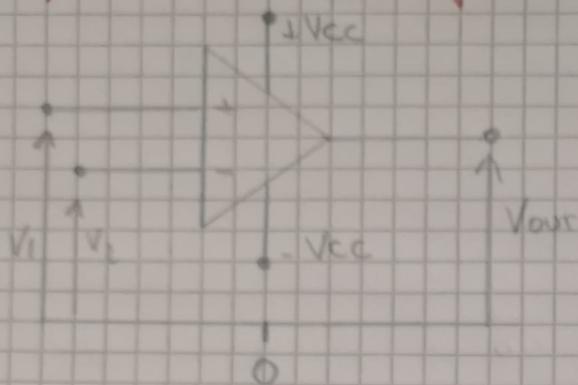


Se  $V_{IN} < 0.6$  V  $\Rightarrow$  OFF



23/12/2020

## Amplificatore operazionale

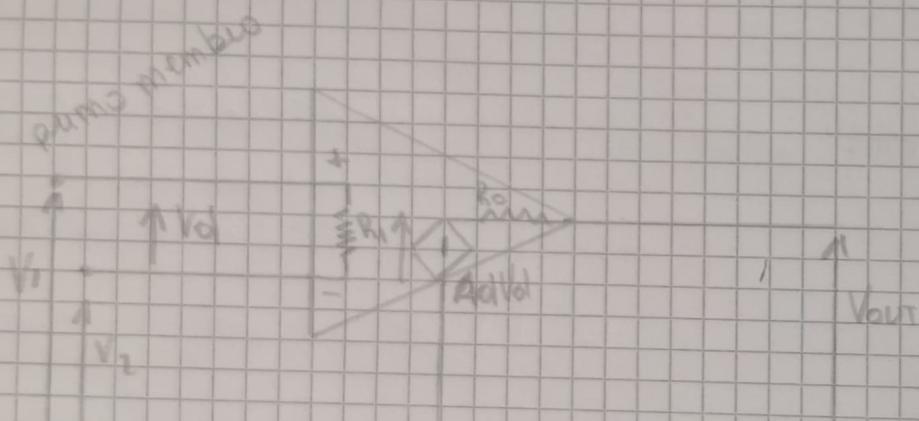


ho ingresso tensione  
usato tensione

V<sub>CC</sub> = è la alimentazione  
di una corrente  
continua

Sceglio un nodo o  
di riferimento da cui  
calcolo tutte le tensioni

## Rappresentazione matematica dell'estero



$R_1$  = resistenza di ingresso

$R_2$  = resistenza di usato

$Ad$  = coefficiente di amplificazione

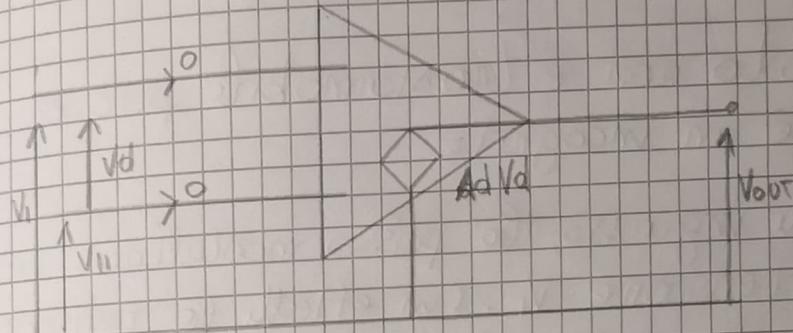
$Vol = V_1 - V_2$

→ non amplifica direttamente  $V$  ma  $Vol$

Il generatore è pilotato da  $Ad$  ed amplifica  $Vol$

# Amplificatore operazionale ideale

- Hip:
- se  $R_i \rightarrow \infty \Rightarrow G_i \rightarrow 0$  (circuito aperto)
  - se  $R_o \rightarrow 0 \Rightarrow G_o \rightarrow \infty$  (corto circuito)
  - coeff. amplificazione  $\rightarrow \infty$



$$\text{Se } V_{\text{out}} = Ad V_{\text{in}}$$

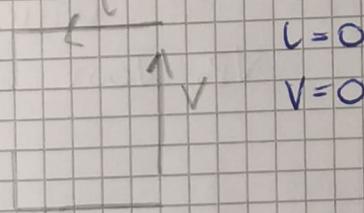
$$1V \uparrow \quad 10^6 \uparrow \quad \Rightarrow 10^{-6}$$

Se ho  $Ad \approx 10^6$  e mi usato voglio  $V_{\text{out}} = 1V$  allora  $V_{\text{in}} \approx 10^{-6} \Rightarrow 40$

$$\Rightarrow V_{\text{in}} = 0$$

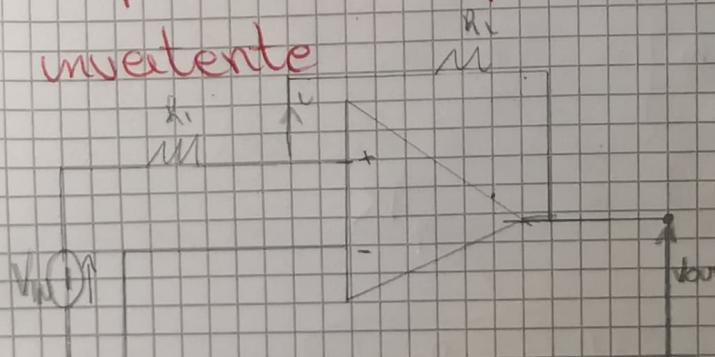
corto circuito virtuale

## Nuovo tipo di bipolo

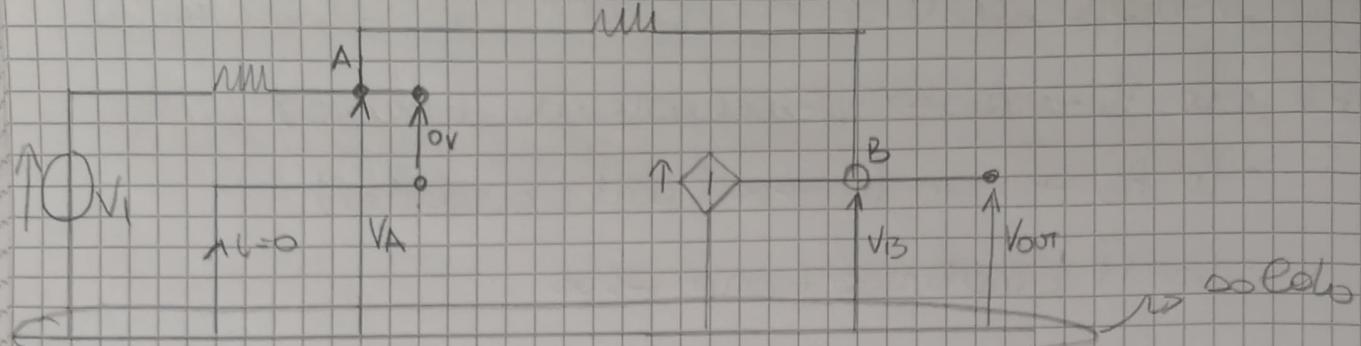


08/01/2021

## Amplificatore operazionale configurazione invertente



$$V_{\text{out}} = -K \cdot V_{\text{in}}$$



- Il generatore pilotato non è trasformabile perciò la sua corrente è un incognita
- $V_{IN}$  è la tensione di ingresso, la posso modellare come un generatore di tensione  $V_1$ . (in effetti la tensione d'ingresso è la diode di un circuito esterno).

Uso metodo dei potenziali nodali

$$\begin{matrix} A & B \\ \begin{bmatrix} G_1 + G_2 & -G_2 \\ -G_2 & G_2 \end{bmatrix} \begin{bmatrix} V_A \\ V_B \end{bmatrix} = \begin{bmatrix} V_1 / R_1 \\ I_x \end{bmatrix} \end{matrix}$$

Vincoli:

$$V_A = 0 \text{ (corto circuito virtuale)}$$

$$V_B = V_{OUT}$$

$$\begin{bmatrix} G_1 + G_2 & -G_2 \\ -G_2 & G_2 \end{bmatrix} \begin{bmatrix} 0 \\ V_{OUT} \end{bmatrix} = \begin{bmatrix} V_1 / R_1 \\ I_x \end{bmatrix}$$

$$\begin{bmatrix} G_1 + G_2 & -G_2 \\ -G_2 & G_2 \end{bmatrix} \begin{bmatrix} 0 \\ V_{OUT} \end{bmatrix} + \begin{bmatrix} 0 \\ V_{OUT} \end{bmatrix} - \begin{bmatrix} 1 \\ 0 \end{bmatrix} \frac{V_1}{R_1} + \begin{bmatrix} 0 \\ 1 \end{bmatrix} I_x$$

$$\begin{bmatrix} -G_2 \\ G_2 \end{bmatrix} V_{OUT} + \begin{bmatrix} 0 \\ -1 \end{bmatrix} I_x = \begin{bmatrix} V_1 / R_1 \\ 0 \end{bmatrix}$$

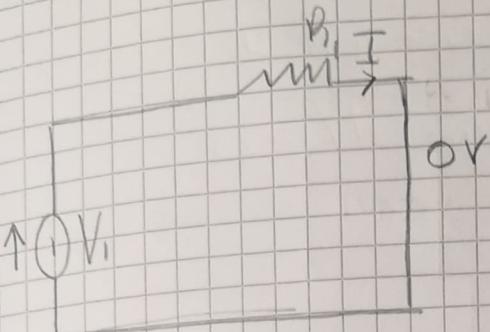
$$\begin{bmatrix} -G_2 & 0 \\ G_2 & -1 \end{bmatrix} \begin{bmatrix} V_{OUT} \\ I_x \end{bmatrix} = \begin{bmatrix} V_1 / R_1 \\ 0 \end{bmatrix}$$

$$\begin{cases} -G_2 V_{OUT} = V_1 / R_1 \\ G_2 V_{OUT} - I_x = 0 \end{cases}$$

$$\left\{ \begin{aligned} V_{OUT} &= -\frac{V_1}{R_1 G_2} = -\frac{R_2}{R_1} \frac{V_1}{G_2} \\ &\xrightarrow{\text{inverti la tensione}} \end{aligned} \right.$$

inverte la tensione

Con onelli  
un'onda uno solo maglia



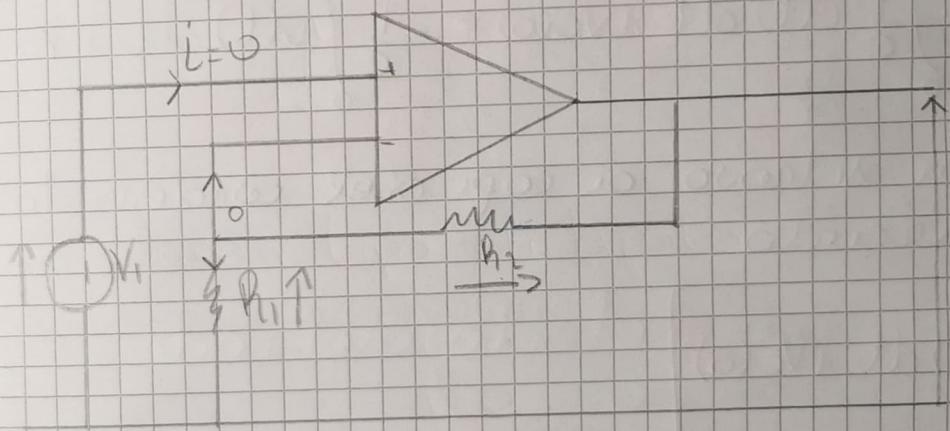
$$V_{out} + R_2 I = 0$$

$$V_{out} = -R_2 I$$

$$V_i = R_1 \cdot I$$

$$I = \frac{V_i}{R_1} \rightarrow V_{out} = -R_2 \frac{V_i}{R_1}$$

Amplificatore operazionale configurazione  
non invertente



$R_2 = 0 \Rightarrow$  cortocircuito

$$V_{out} - R_2 I - R_1 \cdot I = 0$$

$$V_{out} = I(R_1 + R_2)$$

$$V_i - R_1 I_1 = 0 \Leftrightarrow I = \frac{V_i}{R_1}$$

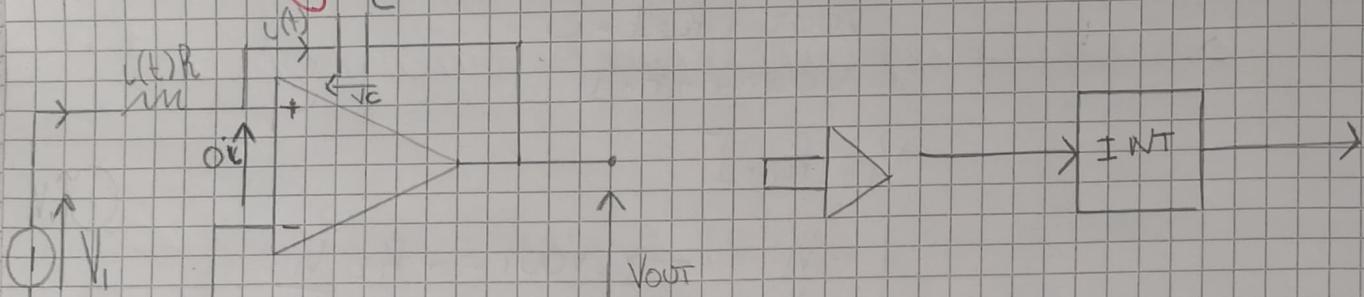
$$V_{out} = \left( \frac{R_1 + R_2}{R_1} \right) V_i \quad \text{per } R_2 = 0$$

$$V_{out} > V_{in}$$

per amp. invertente  $V_{out} \leq V_{in}$

13/01/2021

## Amplificatore operazionale configurazione integratore



memoria

$$c(t) = \frac{V_1(t)}{R}$$

$$V_{Cf}(t) = \frac{1}{C} \int_0^t c(t) dt + V_c(0)$$

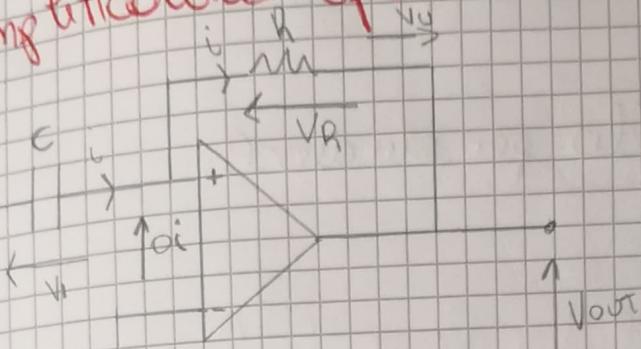
$$V_{out} = -V_c(t) = -\int_0^t \frac{1}{C} c(t) dt + V_c(0) = -\frac{1}{C} \int_0^t c(t) dt + V_c(0)$$

La tensione  $V_{out}$  si trova ai capi del condensatore pk ho un contocircuito

$$V_{out} = -\left[ \frac{1}{RC} \int_0^t V_c(t) dt + V_c(0) \right] \quad \text{INVERTENTE}$$

Questo amplificatore operazionale lega la  $V_{out}$  alle  $V_i$  tramite un'integrazione ossia  $V_{out}$  è l'integro di  $V_i$

Ampificatore operazionale configurazione devisorio



$$V_{out} = -R_F(t) = -V_R = -R_C \frac{dV_i}{dt}$$

$$V(t) = C \frac{dV(t)}{dt} = \frac{C dV_{in}(t)}{dt}$$

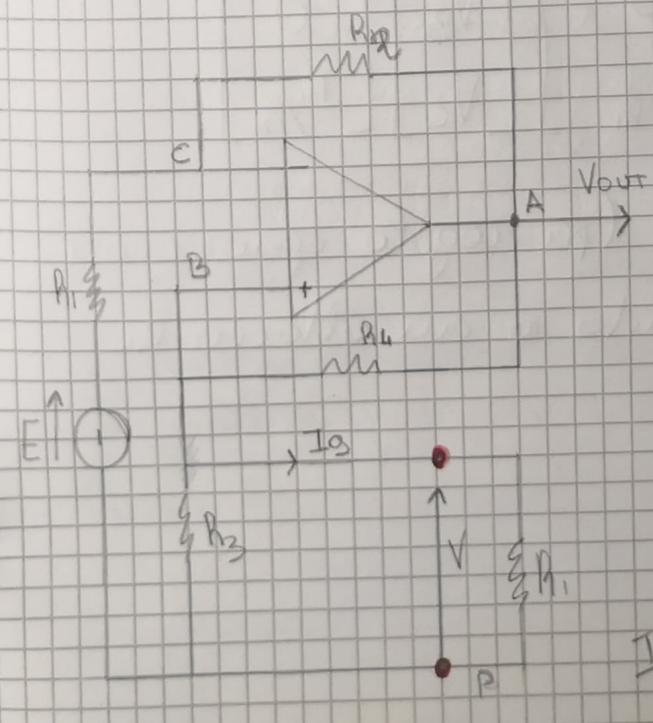
$$V_{out} = -R_C \frac{dV_i}{dt}$$

INVERTENTE

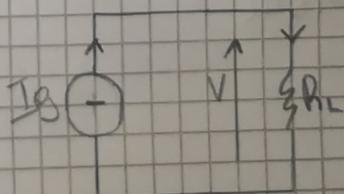
la tensione in ingresso è tutta al capo del condensatore

15/01/2021

GENERATORE DI CORRENTE DI HOWLAND (POMPA)



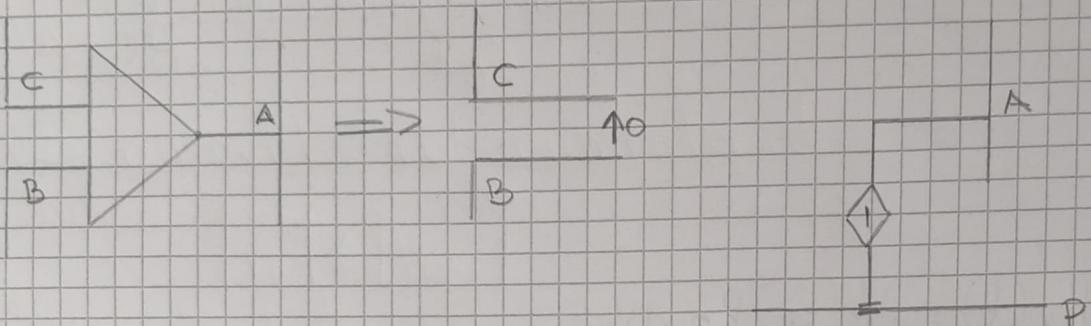
Questo circuito tra i 2 punti  
è equivalente a



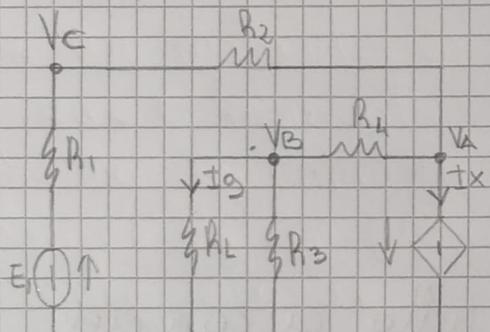
ideale  
in potenza

Il circuito equivalente fino ad una certa resistenza di carico corrisponde ad un generatore ideale

trasformiamo il modello per studiarlo



MODELLO IDEALE COMPLETO



Su VA non arriva  
E<sub>1</sub> perché da mezzo  
non V<sub>C</sub>

Calcolo V<sub>B</sub> con metodo dei nodi

$$\begin{array}{ccc} & \text{A} & \text{B} & \text{C} \\ \text{A} & \frac{1}{R_2} + \frac{1}{R_4} & -\frac{1}{R_4} & -\frac{1}{R_2} \\ \text{B} & -\frac{1}{R_4} & \frac{1}{R_3} + \frac{1}{R_L} + \frac{1}{R_4} & 0 \\ \text{C} & -\frac{1}{R_2} & 0 & \frac{1}{R_2} + \frac{1}{R_1} \end{array} \left[ \begin{array}{c} V_A \\ V_B \\ V_C \end{array} \right] = \left[ \begin{array}{c} -I_x \\ 0 \\ E_1/R_1 \end{array} \right]$$

conto circuito

Vincolo  $\rightarrow V_C = V_B$  (per regole operazionali)

$V_B$  è l'uscita del circuito a cui offre  $R_L$

$$V_B = \frac{-E}{\frac{R_1 R_L}{R_L R_2} + \frac{R_1 R_4}{R_3 R_2} - 1}$$

$$H_P \text{ HOWLAND : } R_L \cdot R_1 = R_2 \cdot R_3$$

Con questo  $H_P$  fatto a livello costitutivo

$$V_B = \frac{-E}{\frac{R_1 \cdot R_4}{R_L \cdot R_2} + \frac{R_1 \cdot R_4}{R_2 \cdot R_3} - 1} \Rightarrow \frac{-E}{\frac{R_1 \cdot R_4}{R_L \cdot R_2} + 1 - 1} = \frac{-E}{\frac{R_1 \cdot R_4}{R_L \cdot R_2}}$$

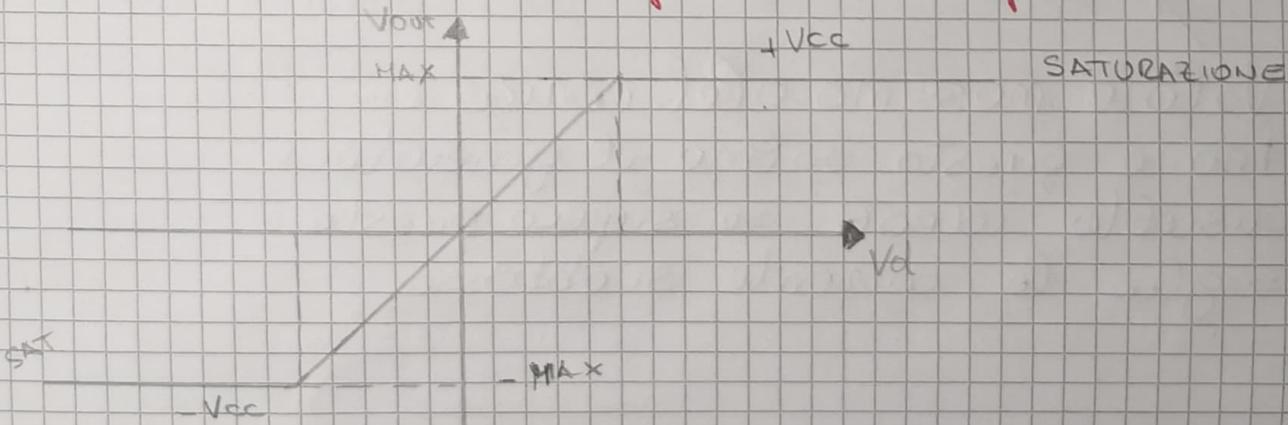
$$R_1 \cdot R_4 = R_2 \cdot R_3$$

$$V_B = \frac{-E}{\frac{R_2 \cdot R_3}{R_L \cdot R_3}} = V_B = \frac{-E}{\frac{R_3}{R_L}} = -\frac{R_L E}{R_3}$$

$V_B$  dipende da  $R_L$

$$i_g = \frac{V_B}{R_L} = -\frac{E}{R_3}$$

Saturazione amplificatore operazionale



L'amplificatore operazionale satura a un volrone più di volrone di alimentazione ( $\pm V_{cc}$ )

Quindi la tensione di uscita non può mai superare la tensione positiva di alimentazione e non può mai scendere sotto la tensione negativa di alimentazione

Quando l'amplificatore setzua non riesce  
a fornire corrente necessaria al coloco

Calcolo  $V_A$  ( $V_{out}$ )

$$V_A = -E \frac{R_L R_3 + R_U R_3 + R_U R_L}{R_3^2}$$

Se aumenta  $R_L$  aumenta  $V_{out}$

$$|V_A| \leq |V_{SAT}|^{(10V)}$$

ossia  $V_{out}$  non può superare la tensione  
di saturazione.

Arriva un momento in cui  $R_L$  è tale che  $V_{out} = 10V$   
da quel momento in poi  $V_{out}$  rimane costante,  
perché ha raggiunto la soglia di saturazione, la  
tensione  $V_B$  non può aumentare perciò la  
corrente scende

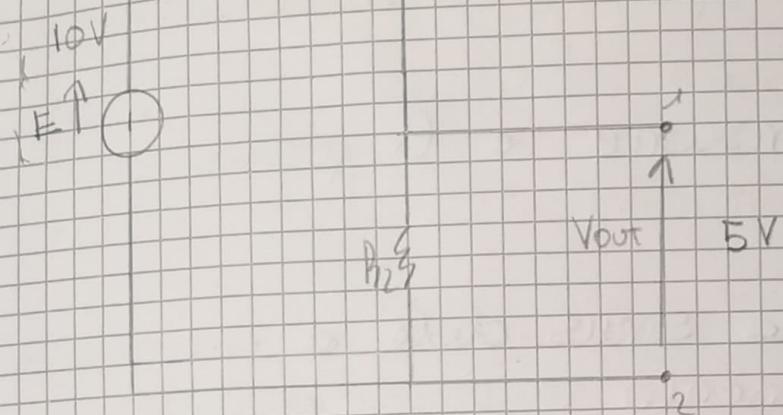
$$R_L^* = \frac{1}{R_3 + R_U} \left( \frac{V_{SAT}}{10} \cdot \frac{R_3^2}{|E|} - R_U R_3 \right)$$

→

Volto massimo del coloco :

fino a questo volto il generatore  
risulta ideale, se supera queste  
soglie la corrente si abbassa

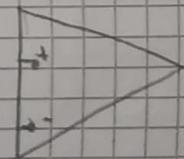
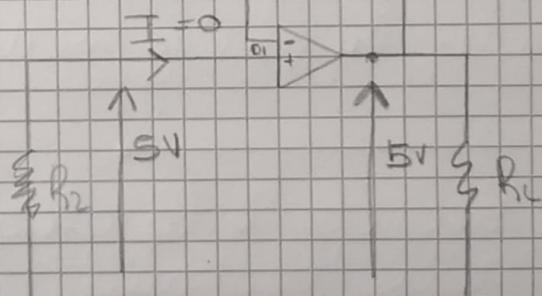
Amplificatore operazionale come buffer  
(adattatore di segnale)



la tensione di uscita  $E$  viene riportata su  $R_1$  e  $R_2$

$$I = \frac{E}{R_1 R_2} \rightarrow V_{\text{OUT}} = R_2 I = \frac{R_2}{R_1 + R_2} E$$

Se  $\omega$  colligo un parallelo con  $R_2$  un conico vedo che la tensione è più piccola perché ho un parallelo di resistanze



La corrente che scorre fuori dall'amp è zero perché all'interno l'amp. è aperto

Non possono le corrente il circuito di sx non vede le  $R_L$  (disaccoppiamento).

La corrente di  $R_L$  lo fornisce l'amp tramite la alimentazione. La tensione invece è fissata da  $R_2$ .

18/10/2023

## Raddrizzatore a doppio semionda (Ponte di Graetz)

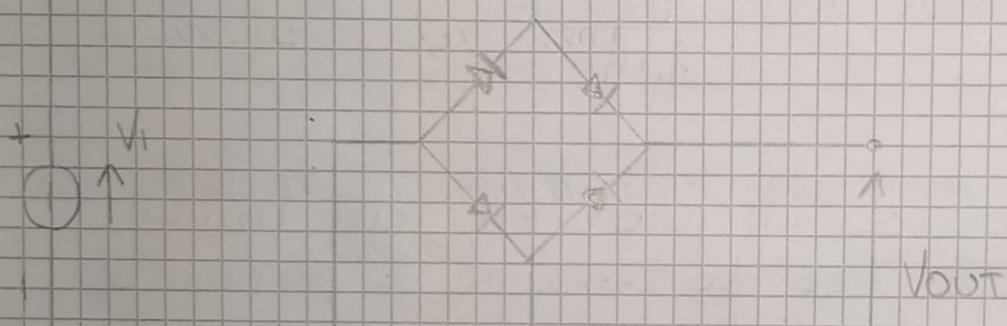
L'alimentazione dei dispositivi è in tensione continua.

(trasformatore)

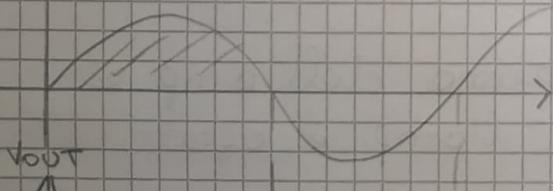
Abbasso i livelli di tensione e la posso in continua (riduzione)

Possaggio da grandezza sinusoidale a grandezza continua: raddrizzamento (50 Hz rete di casa)

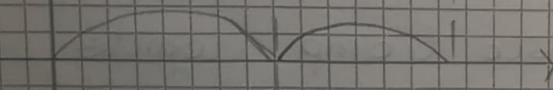
Alimentatore: trasformatore e raddrizzatore



V<sub>IN</sub>

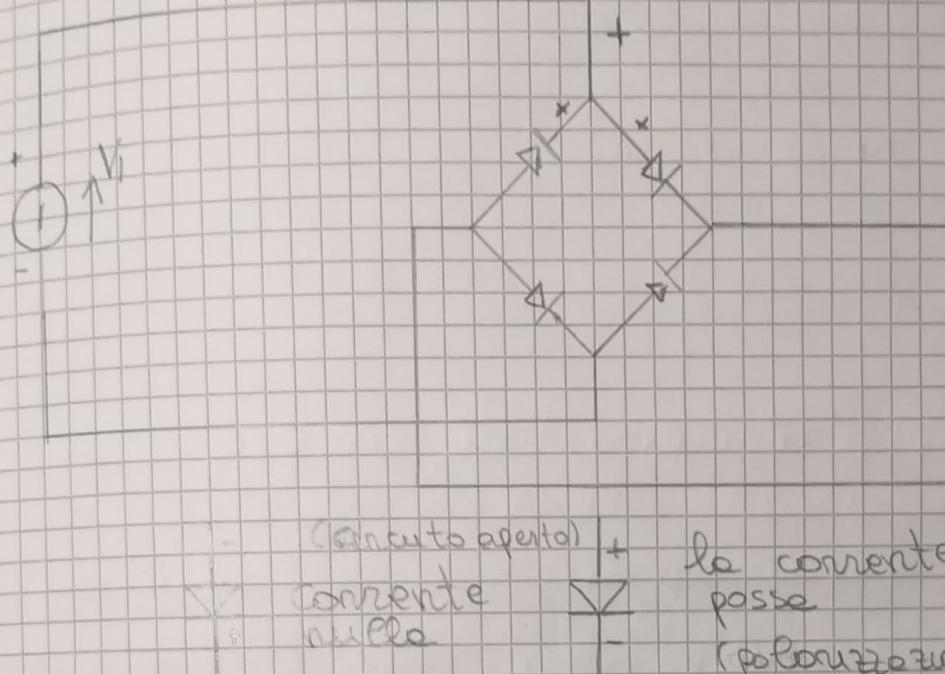


V<sub>OUT</sub>

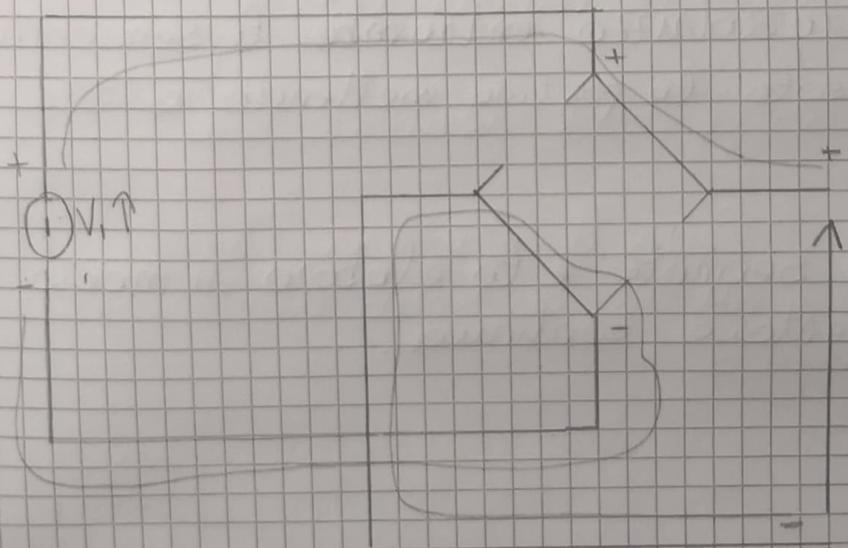


Quando ho una semionda positiva significa che il generatore di tensione nel suo capo superiore ha un potenziale superiore rispetto al capo positivo. È viceversa con semionda negativa

### Semionda positiva

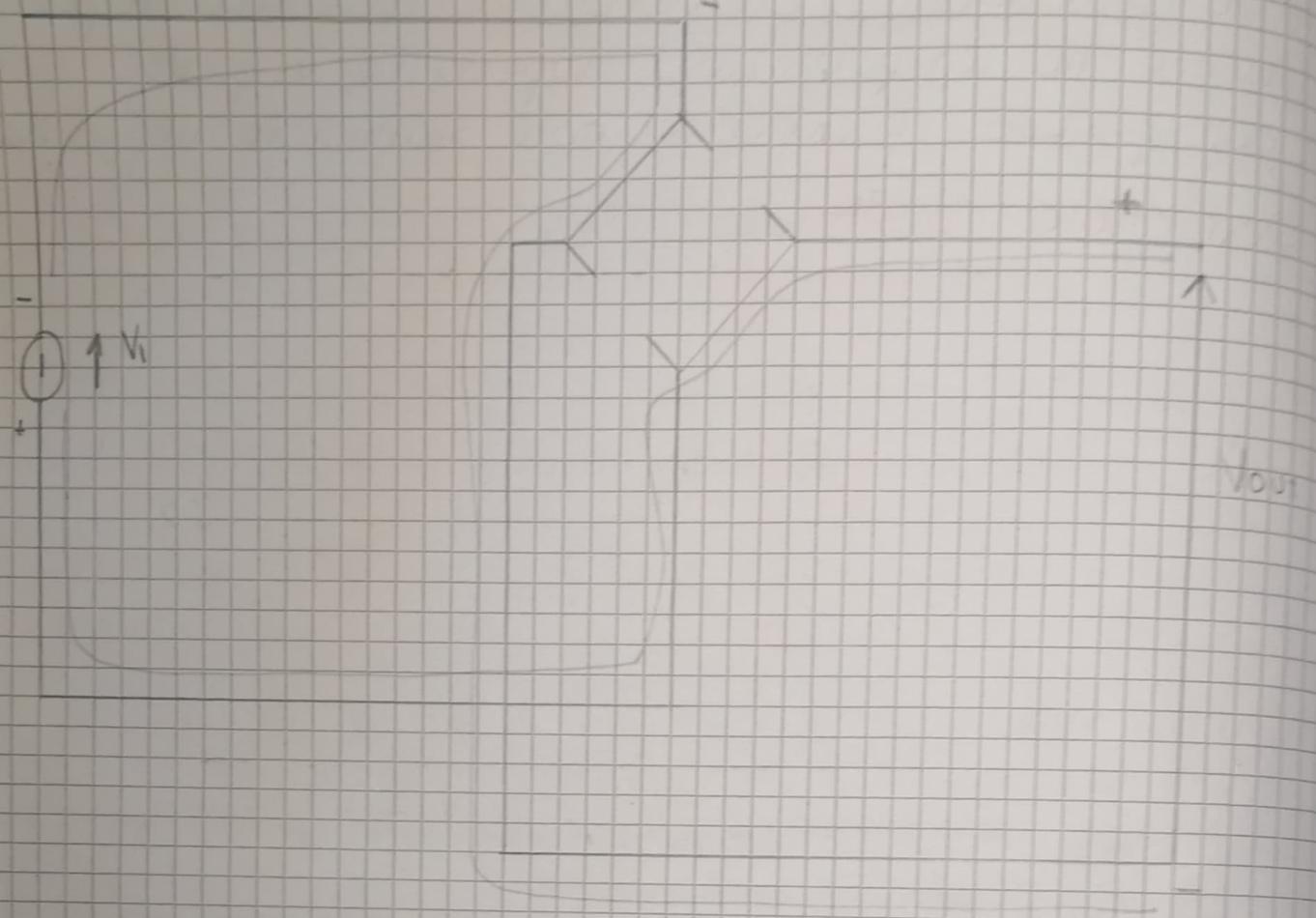


il diodo di destra è polarizzato direttamente mentre quello di sx inversamente



Le semionda positive a sinistra ( $V_1$ ) mi si trasferiscono uguali a destra

## Secondo negativo

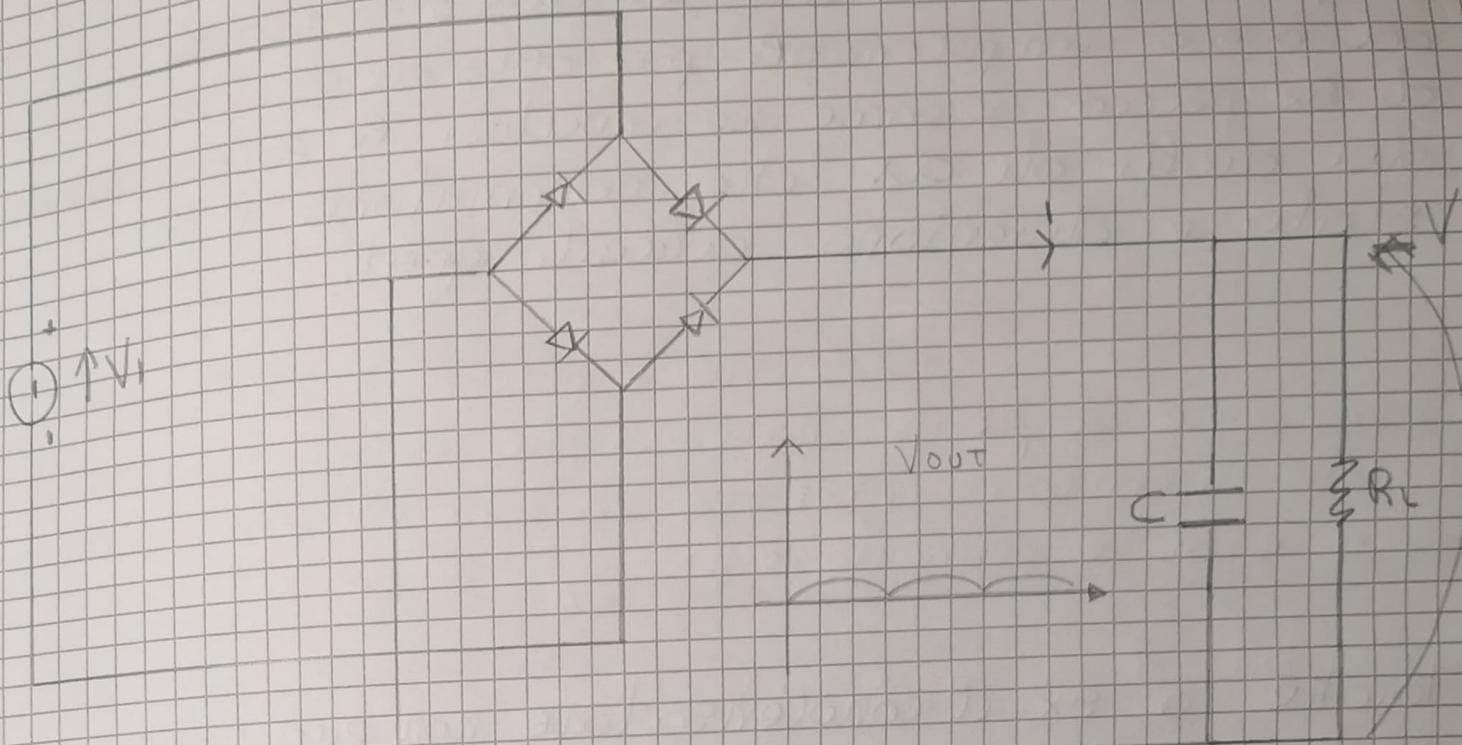


Il polo positivo si trova sempre in alto.

Le semionde negative dunque viene ribaltate e ritornano positive

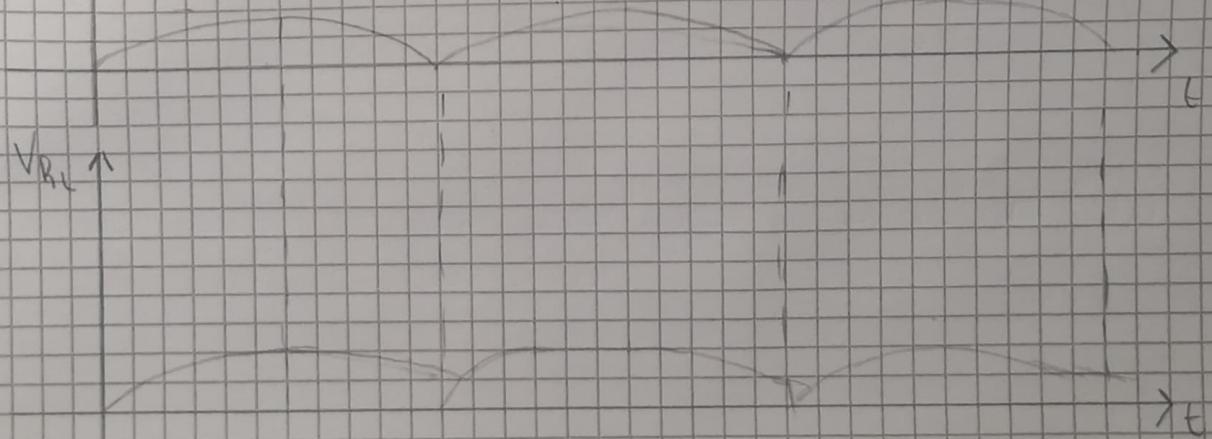
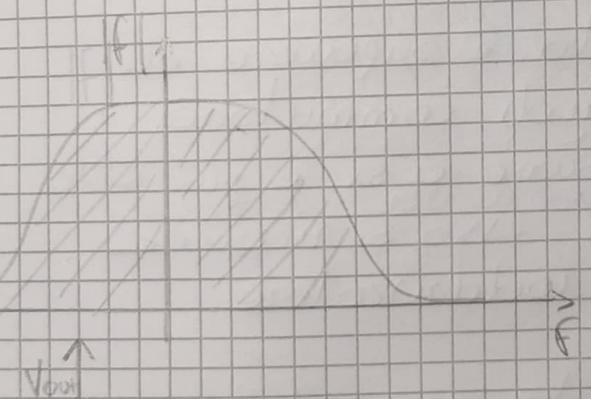
Doppia semionda: ridurrà entrambe le semionde  
(altri ridurranno solo le positive mettendo a zero le negative)

Ora prendo questo segnale e lo elaboro in modo  
tali da farlo diventare continua.

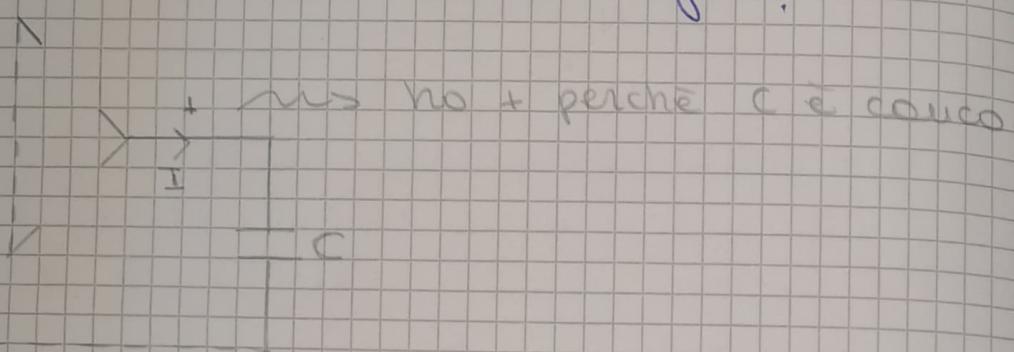


Il condensatore è un filtro passa basso (LPF)  
ossia permette il passaggio di ampiezze molto  
basse.

Le corrente corrisponde al  
condensatore e dopo  
il punto max delle semionde  
rimane costante (per un po')



Se il condensatore è conico allora  
la parte destra del circuito si trova  
ad avere un potenziale più alto di quella  
di sx perché è come se invertissi la polarizzazione  
dei diodi di dx che commutano il bias  
stato e diventano circuiti operti.



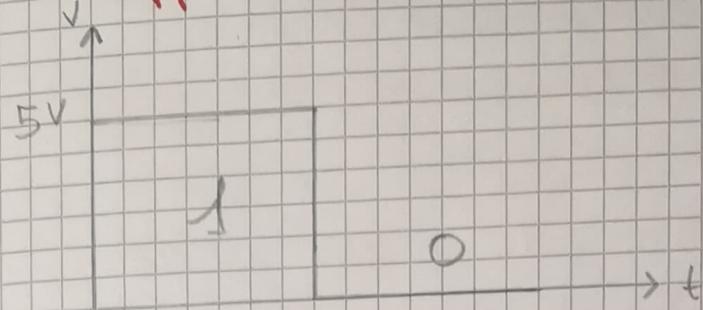
Poiché a sx il condensatore non può scaricarsi  
detto, i due circuiti allora si può scaricare  
solo a dx mandando corrente sul conico.

La tensione sul condensatore varia e la sua  
corrente scende lentamente.

Quando la tensione sul circuito è superiore di  
quella sul condensatore i diodi commutano  
nuovamente e poiché la tensione a sx è più alta  
di quella del condensatore, esso si ricarica  
prendendo corrente dal ricaricatore.

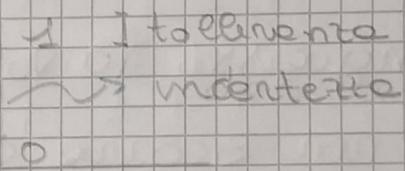
A fine aranciata il segnale che esce dal  
sistema è praticamente continuo tranne quando  
il transitorio inizia.

# Rappresentazione elettrica dei bit



I bit sono rappresentati tramite segnali di tensione, perché se fossero un corrente, scorrendo nelle resistenze, produrrebbero calore ( $RI^2$ ). La tensione invece è una differente di potenziale che può non far scorrere corrente.

Le tensioni possono variare tra due dispositivi, si logorano e quando diminuiscono, perché esistono dei livelli di tensione (toleranza) per scegliere se ho bit 1 o bit 0



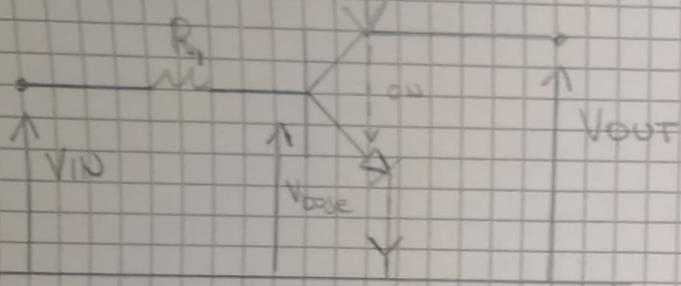
## Porta logica not

IN	OUT
0	1
1	0

IN  
I  
V



# Schemi elettronici (BJT)



Il transistore se ho in ingresso una tensione  $> 10,6\text{V}$  (V<sub>base</sub>) diventa un cortocircuito (va in zona di saturazione ossia è on e permette il passaggio di corrente)

Se ho bit 1 in ingresso (5volts)

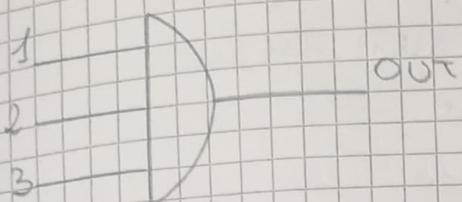
transistore è on e permette il passaggio di corrente e genera una tensione su R<sub>2</sub> circa uguale a 5V. e di conseguenza ho V<sub>out</sub>  $\approx 0\text{V}$

Se ho bit 0 in ingresso (0 Volts)

transistore è off non scorre corrente su R<sub>2</sub> perciò ho V<sub>out</sub>  $\approx 5\text{V}$  (poiché la corrente verso il basso non può andare) allora ho V<sub>out</sub>  $\approx 5\text{V}$

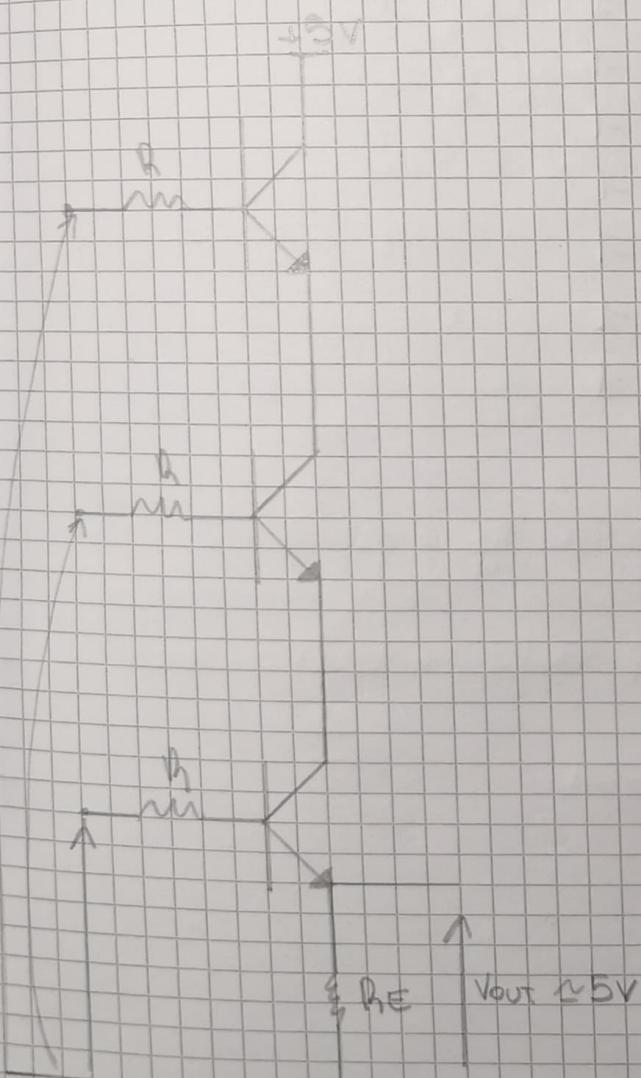
20/10-11/2021

## Ponte logico AND



3	2	1	OUT
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

Schemo elettronico (bjt)



Per avere 5 Volts in usata  
dovrò avere tutti i transistor  
attivi ossia che permettono  
il passaggio di corrente.

Ognuno ha  $\approx 0.2 \text{ V}$  tra la capi  
quindi uno in usata  $\approx 5 \text{ V}$   
(4.4), che mentre nel raggiro  
di tolleranza del bit 1

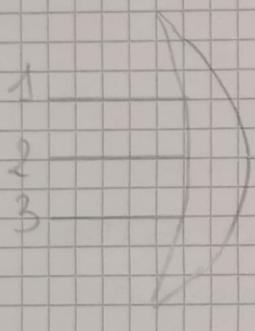
Basta che ho un bjt  
chiuso ossia che non  
permette il passaggio di  
corrente al terreno una  
tensione in usata  $\approx 0 \text{ V}$   
poichè sono in serie e  
se uno non permette il  
passaggio di corrente, lo  
corrente, per Kirchoff, non  
può circolare nel circuito  
e di conseguenza non  
genera tensione

FAN IN: numero massimo di ingressi che una porta logica può avere

FAN OUT: numero massimo di uscite che una porta logica può servire, perché la corrente degrado e non riesce a servire tutte le uscite.

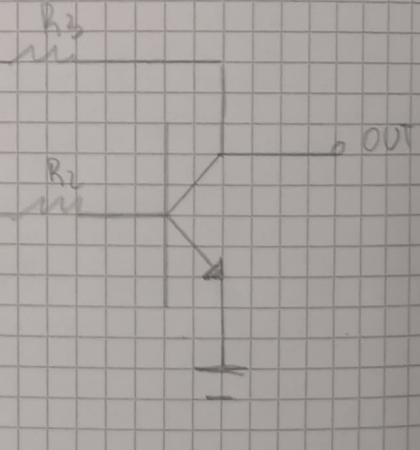
Ne possono esistere 2 insieme che comunicano tra loro

### Porta logica OR



	3	2	1	
1	0	0	0	0
2	0	0	1	1
3	0	1	0	1
	0	1	1	1
	1	0	0	1
	1	0	1	1
5V	1	1	0	1
	1	1	1	1

Schemi elettrici bjt



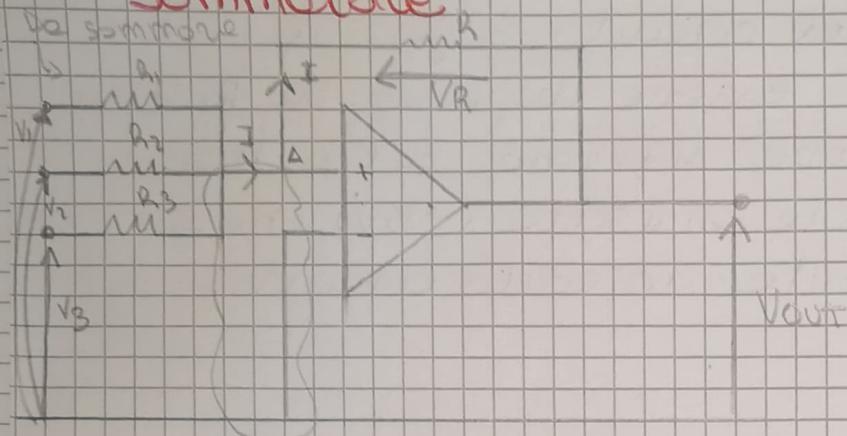
! Caso in cui ho tutti gli ingressi a 0V  
i bjt sono tutti spenti quindi non permettono il passaggio di corrente perciò la corrente che circola nel circuito superiore è molto piccola e viene dispersa su  $R_1$  e su  $R_2$  e la tensione si ferma sulla base del transistor d'uscita ( $\approx 5V$ ) che si attiva e diventa un conto circuito  $\approx 0\text{Volts}$

! Caso in cui ho un ingresso a 5 Volts

un bjt è attivo e forza la sua tensione a 0,2 volt, tale tensione tramite i contorcanti termina sulla resistenza olla base del transistor d'uscita. Essendo la tensione  $\approx 0V$  il transistor è off e non permette il passaggio di corrente perciò nel circuito la corrente è 0 e la tensione su  $R_3$  è  $\approx 0V$  perciò la tensione a meno di un piccolo degrado arriva in uscita  $\approx 5\text{Volts}$ .

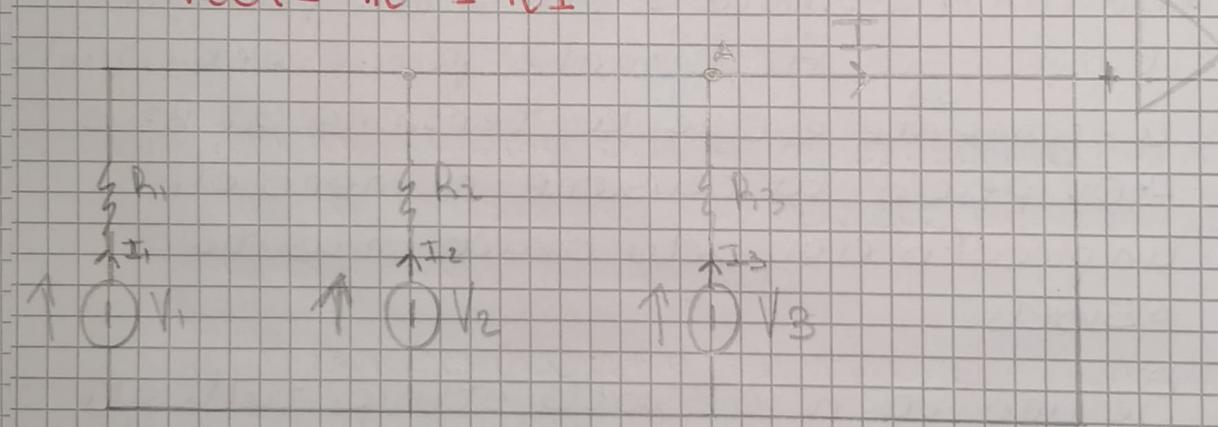
Se uno va a 0,2 volts allora tutti gli altri bjt sono fatti a 0,2 Volts e lo è anche la base del transistor di uscita

# Amplificatore operazionale in configurazione sommatore



1 nodo Pieno l'amp. op come modello ideale quindi tra + e meno ha un cortocircuito virtuale (OA). Essendoci quel cortocircuito  $V_{\text{out}}$  risulta essere di segno opposto della  $R$ .

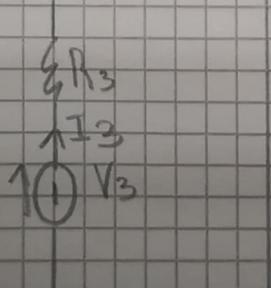
$$V_{\text{out}} = -R_F \cdot I$$



L'ingresso è uno stadio separato, è autonomo.

$$I = I_1 + I_2 + I_3 \Rightarrow 1^{\circ} \text{ pdK al NOS}$$

Segui le linee

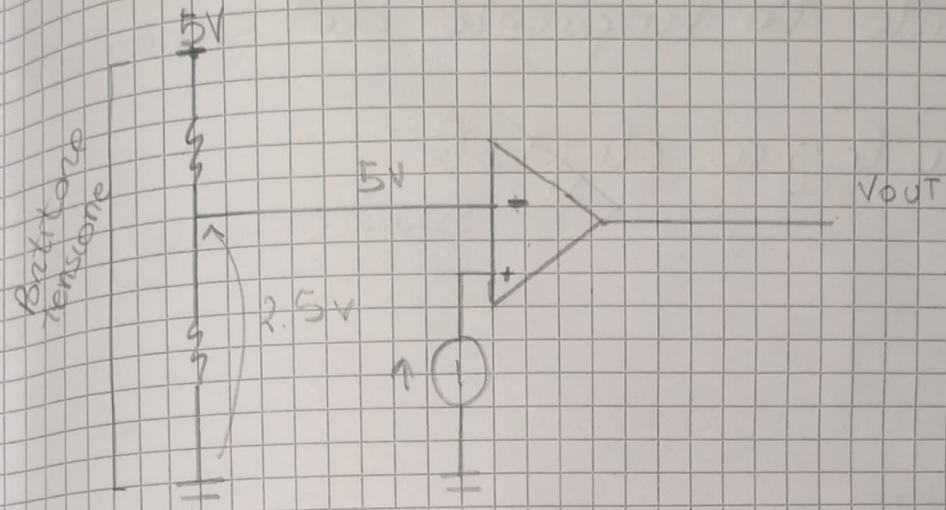


$$I_3 = \frac{V_3}{R_3}$$

Dunque

$$V_{\text{out}} = -R \left( \frac{V_1}{R_1} + \frac{V_2}{R_2} + \frac{V_3}{R_3} \right)$$

Componetone (FALSTAD)

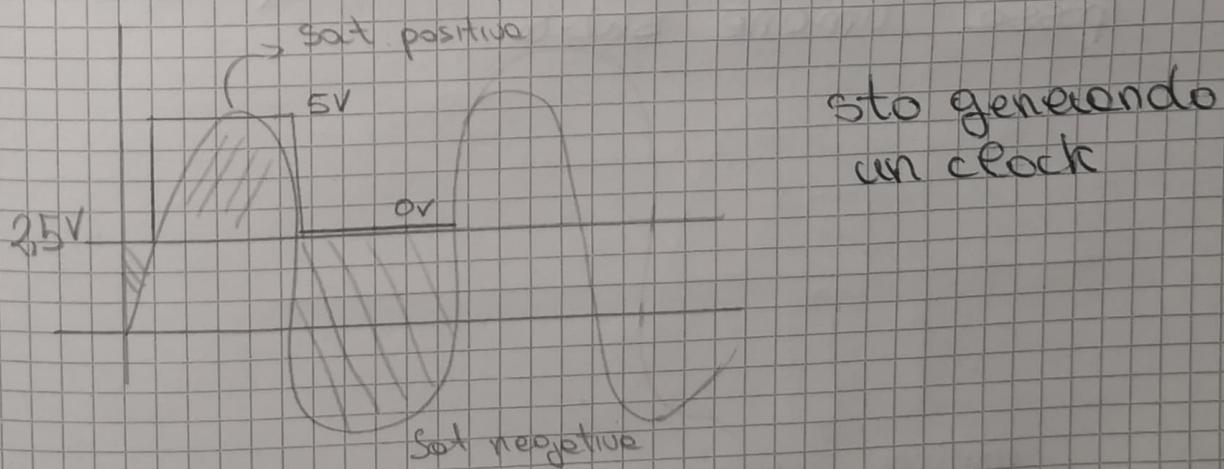


La corrente non circola perché l'amp è ideale,  
per leviamo solo tensione

Il generatore è sinusoidale.

ho una tensione stabile in ingresso (2.5V)  
data dal partitore è una tensione sinusoidale  
data dal generatore.

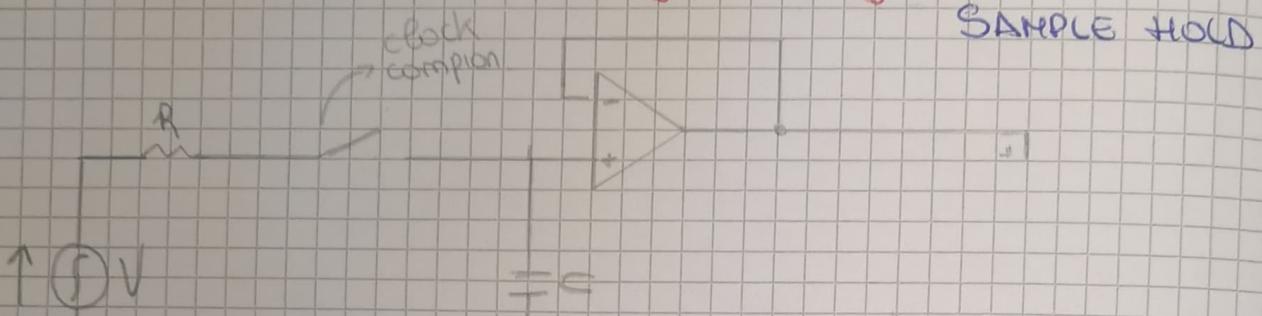
L'amp. saturo positivamente (5V) quando  
la tensione sul positivo (generatore) è più  
alta dell'altro, mentre saturerà negativam  
ente se ho più tensione sul negativo.



Se voglio allungare i quocisti devo modificare la soglia abbassandola ossia abbassando la tensione costante in ingresso al portatore. Viceversa per accorciarli.

L'overclock aumenta la frequenza del generatore.

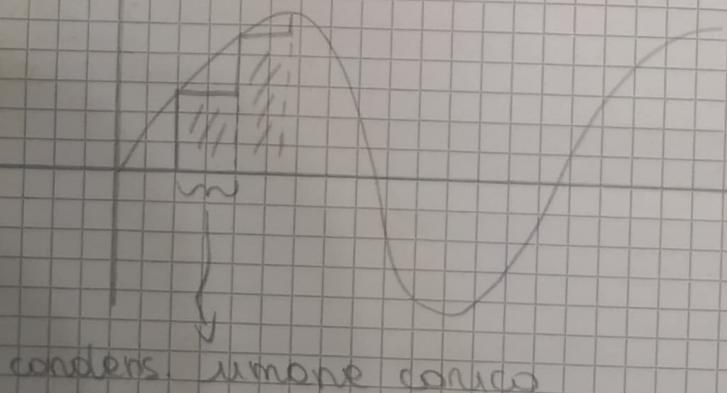
### Conversione analogico digitale



Il clock carica il condensatore che rimane carico non potendosi scaricare e se per il clock è aperto e se ho un amp. ideale.

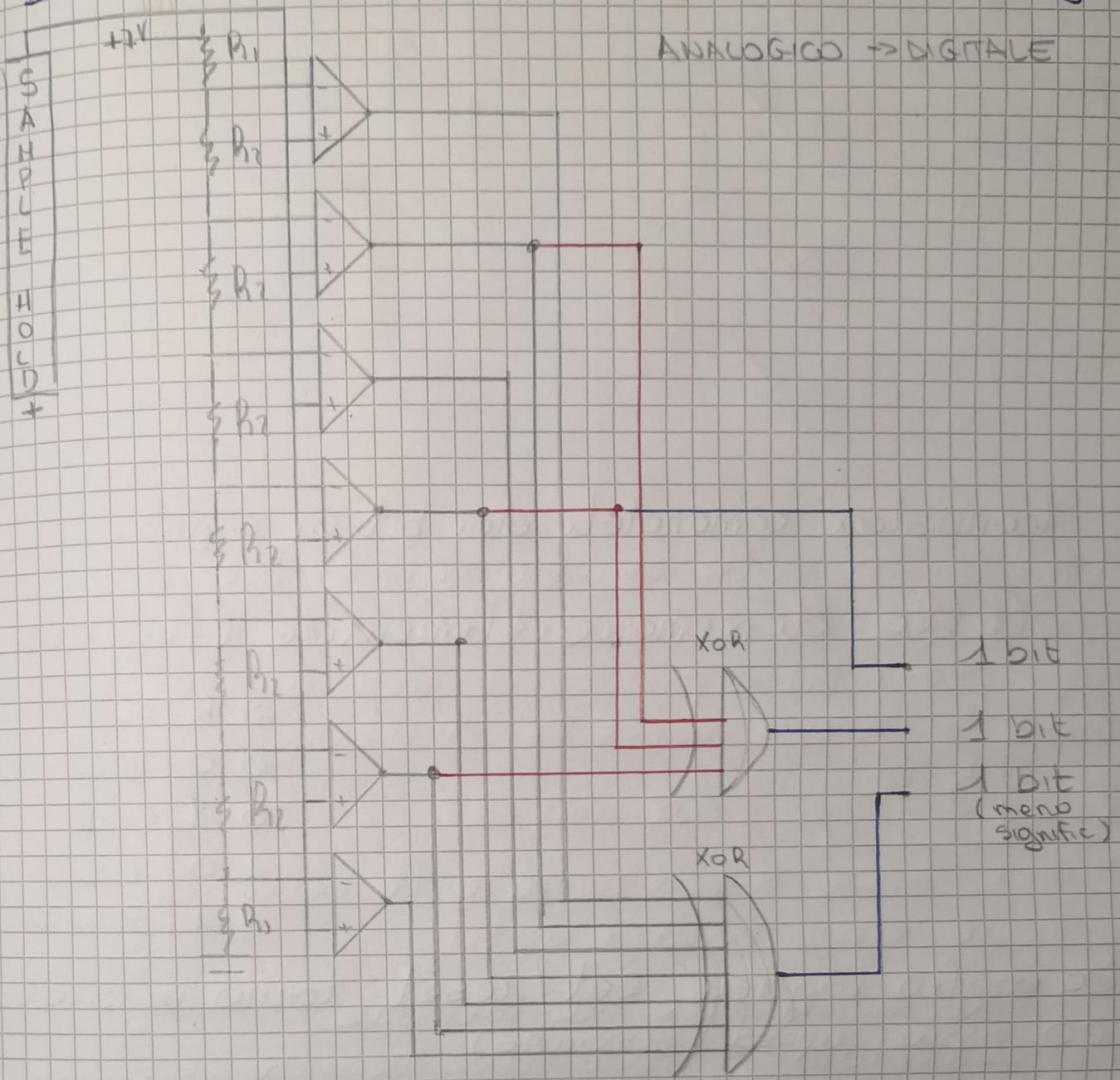
Poiché l'amp. op. è in configurazione buffer ho la tensione sul condensatore uguale a quella in usata.

Il condensatore componete l'ingresso scaricandosi e ricaricandosi nei momenti in cui rimane carico il campione in usata rimane stabile.



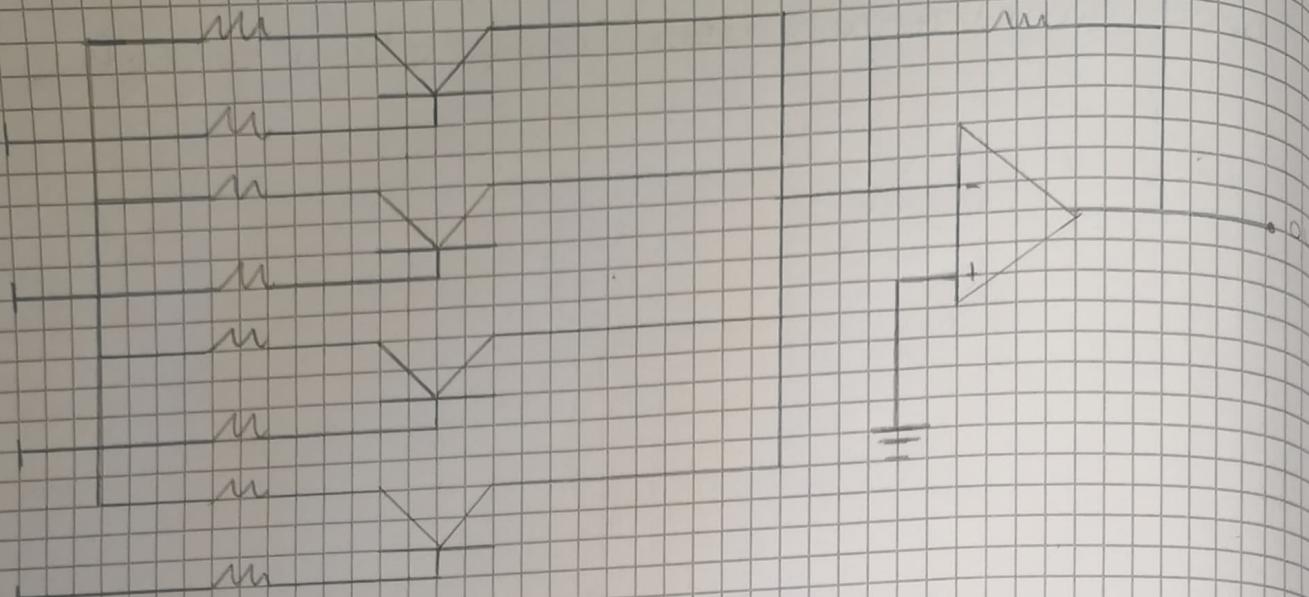
L'usato è compionato ma non so quanto  
volte in digitale.

Devo quantizzare. uso comparatori a soglia



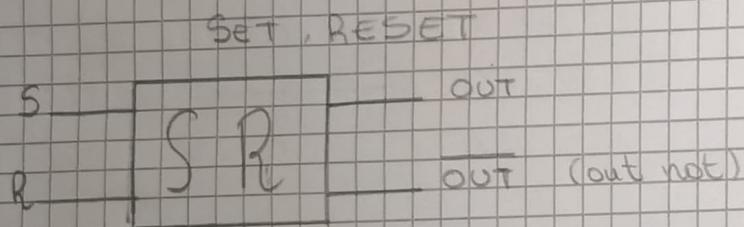
Bus dati a 3 bit su cui possono  
compionti compionti a 40 Hz e quantizzati  
3 bit.

# Convertitore digitale - analogico



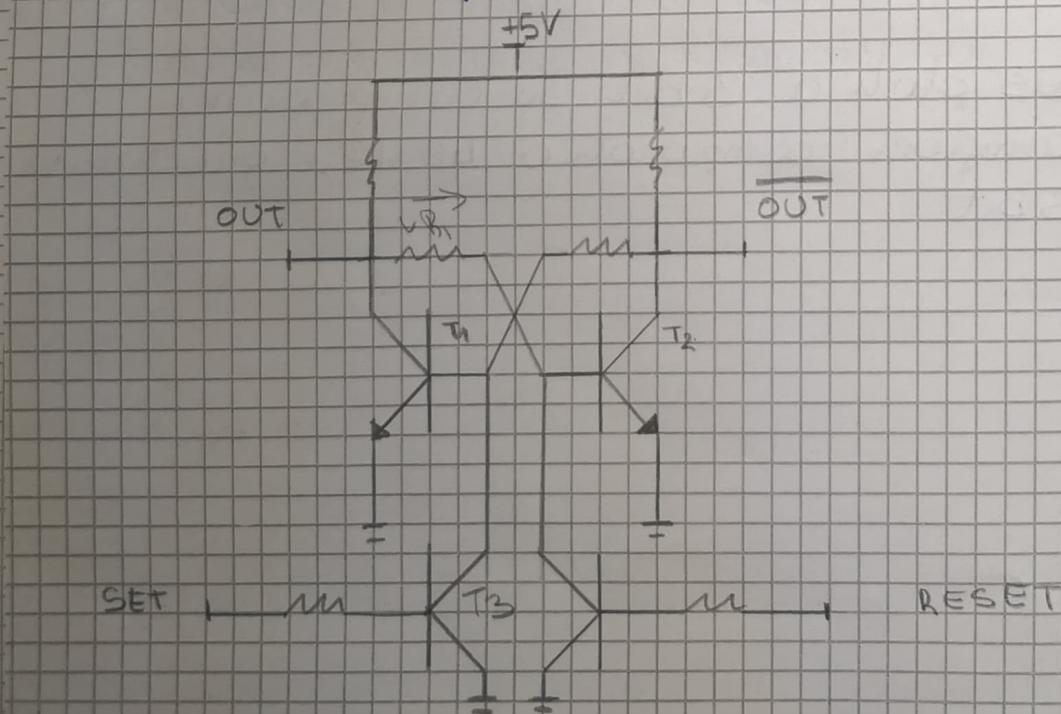
transistori comandati dai bit in input.

## Celula di memoria elementare (flip flop)



S	R	O	$\bar{O}$
0	0	HOLD (MEMO)	
0	1	01	
1	0	10	
1	1	NON SI US	

Se voglio togliere set/reset torne in stato 00 ossia uscita (memorizza)



Inizialmente i valori assunti sono casuale come nel PC (infatti è il bias che in seguito setta i parametri corretti)

Le uscite rimangono memorizzate.

Se ho entrambi gli input a 0 i transistor non avendo tensione sufficiente alla base per attivarsi rimangono spenti non permettendo il passaggio di corrente.

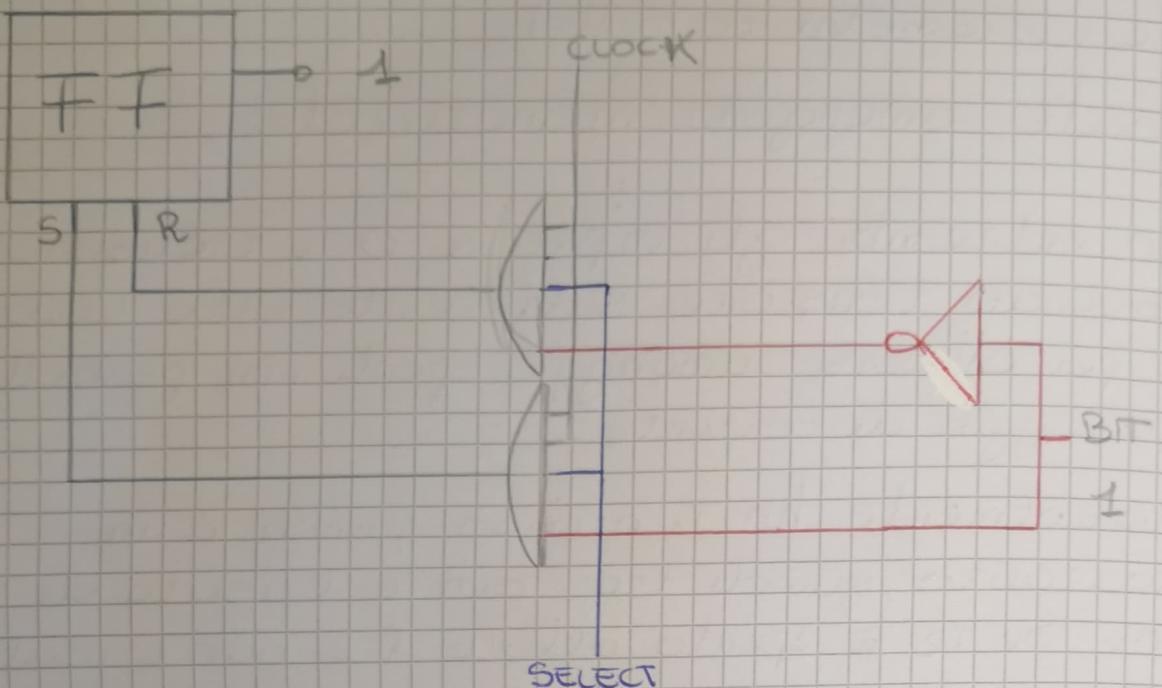
Se inizialmente ho  $T_1$  acceso quindi è un cortocircuito, quindi tra OUT e l'uscita di  $T_1$  ho 0V. Se  $T_2$  è spento allora fra OUT e uscita di  $T_2$  ho circa 5V.

Se cerco di forzare Reset con un valore alto di tensione (5V)  $T_2$  non cambia il suo stato perché è vincolato dalla tensione  $V_{R1}$  che, essendo bassa, non permette che il transistor si attivi.

Se attivo il set allora corto-circuito  $T_3$  e di conseguenza spengo  $T_1$  perché la tensione tra la base di  $T_3$  e la massa è la stessa che sussiste tra la base di  $T_1$  e la massa (che forza a zero). Se dunque spengo  $T_1$  ho che la tensione tra OUT e uscita di  $T_1$  è 5V quindi lo stato logico di OUT cambia attivando  $T_2$  e portando a livello basso OUT

La configurazione 11 è una configurazione instabile perché l'uscita è imprevedibile infatti quando ritorna a 00 non so cosa ha fatto

## Cella elementare di memoria

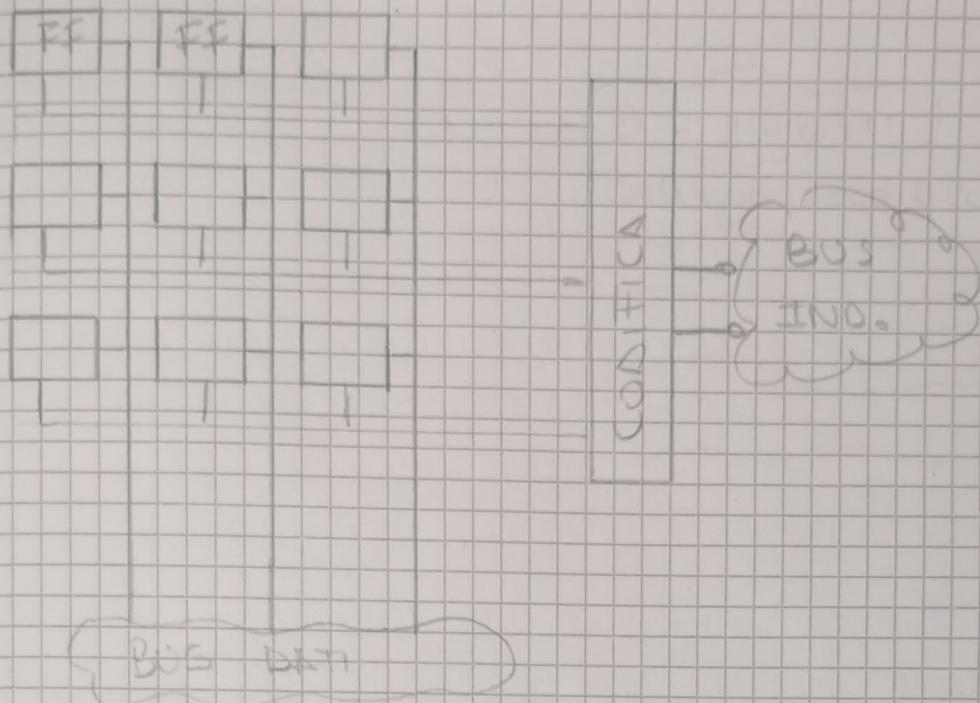


Il bit posso solo se sia select sia clock sono 1 (poiché sono vincolati dalle porte AND).  
dopo che il bit è posso il clock ritorna a 0 perciò ho un ingresso di FF il bit 00 => tbold e quindi solo.

Select serve a selezionare la cella di memoria dove sovrone un bit

Il clock sincronizza le memorie.

per aumentare il clock devo ridurre il circuito poiché nel circuito ci sono interdi



Per concorrere solo su una file devo mettere  
il select a 1 solo su quella file

Codifica legge i bit del bus indirizzi e li  
trasforma in modo tale da attivare le celle  
di memoria richieste

00 → Sel 0

01 → Sel 1

10 → Sel 2

11 → Sel 3