

Arquitectura de procesadores

Maquinas de Estado algorítmico ASM

Ferney Alberto Beltrán Molina



Agosto 2019

Contacto

Nombre: Ferney Alberto Beltrán Molina, Ing, MSc, PhD(c)
Email: fbeltranm@ecci.edu.co
oficina: Centro de Investigación e Innovación CEINTECCI

Contenido

Recordando

Maquinas de Estado Algorítmico

Índice

Recordando

Maquinas de Estado Algorítmico

En la clase anterior vimos:

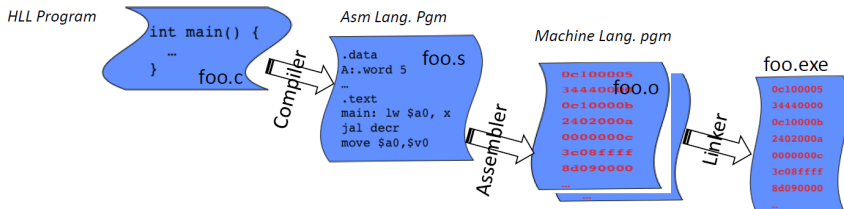
- ▶ Dominios Descriptivos. (Funcional, Estructural, Físico)
- ▶ Niveles de Abstracción
- ▶ Ejemplo de descripción de un reloj
- ▶ Los pasos tomados desde la concepción hasta la fabricación de un producto:
 - ▶ Especificaciones del diseño
 - ▶ Análisis del diseño
 - ▶ Síntesis del diseño
 - ▶ Documentación
- ▶ En laboratorio: introducción a HDL, ejemplo básico Sumador

Índice

Recordando

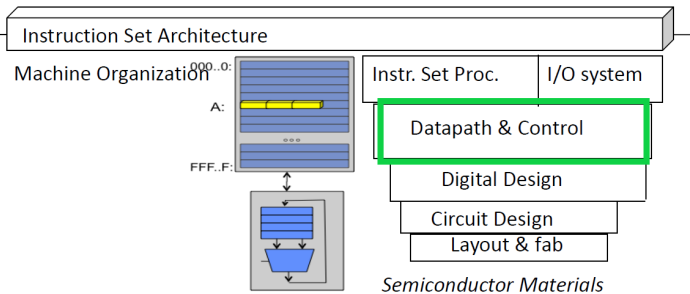
Maquinas de Estado Algorítmico

Introducción al Datapath



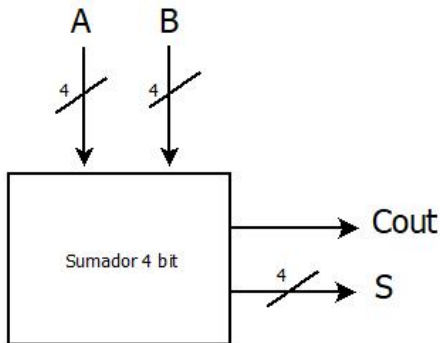
Software

Hardware

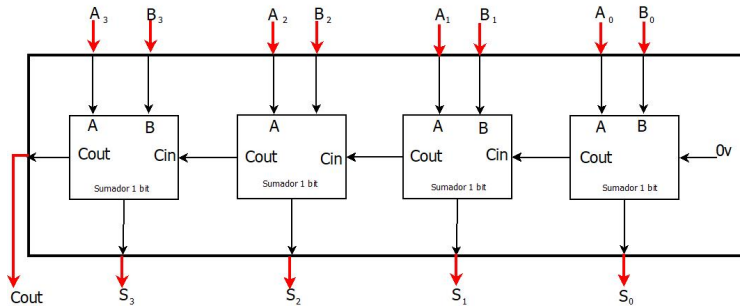
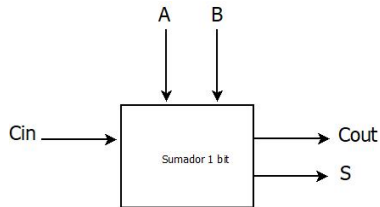
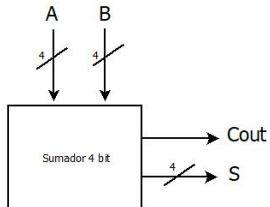


Sumador 4 bit

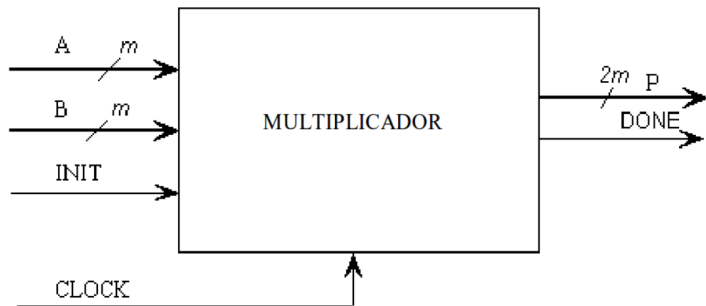
Acorde a lo visto en la clase anterior, realizar HDL del sumador de 4bit



Sumador 4 bit posible implementación



Multiplicador NxM



El algoritmo de multiplicación que se implementa se basa en productos parciales (PP).

Multiplicador NxM

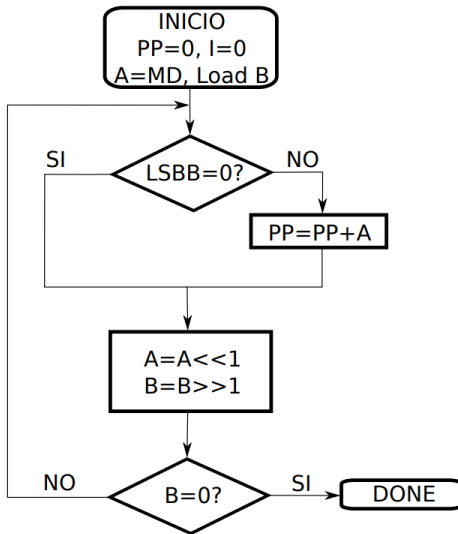
Se realiza la multiplicación iniciando con el bit menos significativo del multiplicador, el resultado de la multiplicación se suma al primer producto parcial y se obtiene el segundo producto parcial; si el bit del multiplicador es 0 no se afecta el contenido de PP, por lo que no se realiza la suma.

A continuación se realiza la multiplicación del siguiente bit (a la izquierda del LSB) y el resultado se suma al producto parcial pero corrido un bit a la izquierda. Este proceso continua hasta completar todos los bits del multiplicador y el último producto parcial es el resultado fina

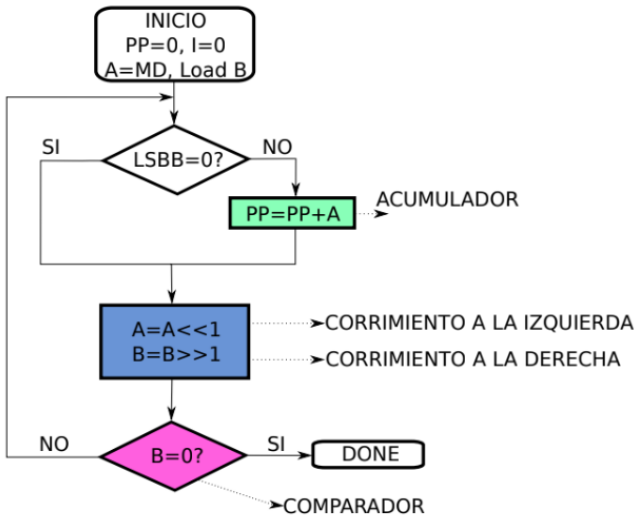
Multiplicador NxM

$$\begin{array}{r} 1010 \\ \times 0101 \\ \hline 0000 \leftarrow \text{Primer producto parcial} \\ 1010 \\ \hline 1010 \leftarrow \text{Segundo producto parcial} \\ 0000 \\ \hline 01010 \leftarrow \text{Tercer producto parcial} \\ 1010 \\ \hline 110010 \leftarrow \text{Cuarto producto parcial} \\ 0000 \\ \hline 110010 \leftarrow \text{Resultado} \end{array}$$

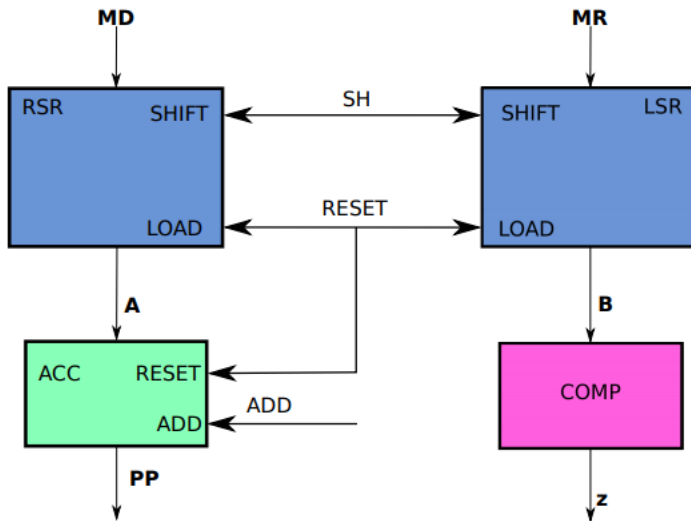
Multiplicador NxM: Descripción Funcional - diagrama de flujo



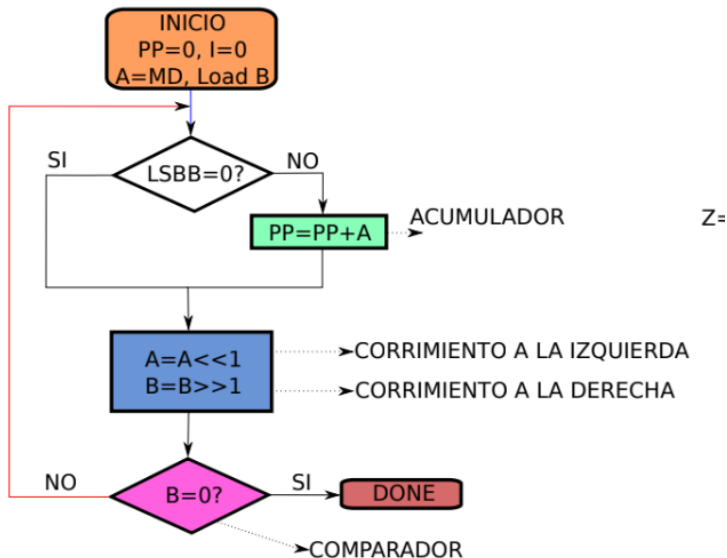
Multiplicador NxM: identificación de componentes



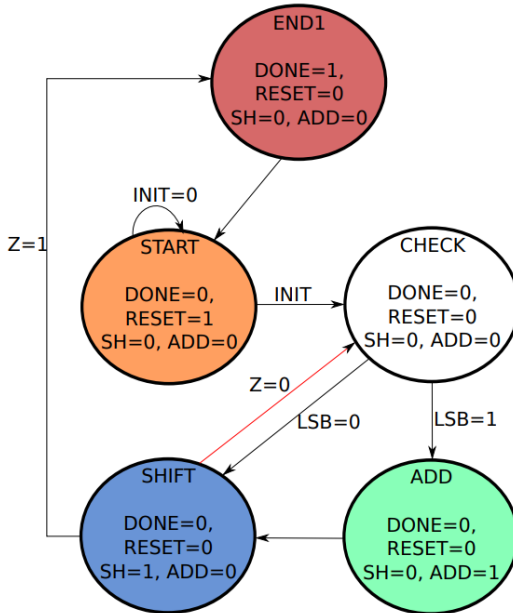
Multiplicador NxM: DATAPATH



Multiplicador: se identifica la unidad Control

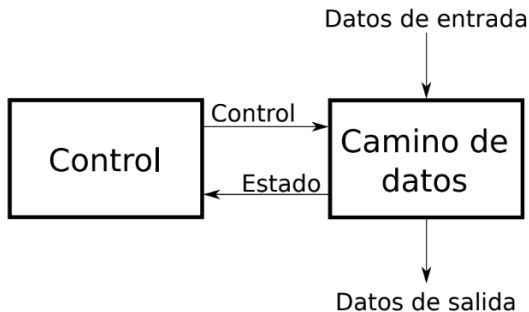


Multiplicador: Maquina de estados Finitos (FSM) - Control



Proceso Realizado

- ▶ 1. Se elabora un diagrama de flujo que describa la funcionalidad deseada ya sea a nivel gráfico o en texto.
- ▶ 2. Se identifica los componentes del DataPath.
- ▶ 3. Se identifican las señales necesarias para controlar el Datapath y la interconexión.
- ▶ 4. Se especifica de la unidad de control (FSM) utilizando diagramas de estado.
- ▶ 5. En laboratorio:
 - ▶ Se implementan los componentes del DataPath y de la unidad de control utilizando HDL.
 - ▶ Simulación y pruebas.



ASM - Multiplicación

